

IBM-PC/AT 互換機及び部品に関する調査

学籍番号:101730331

堀内颯太

実験日:2019/4/11

1 はじめに

本レポートでは,IBM-PC/AT 互換パソコンについて,その組み立てやパソコンの初期設定を通して,パソコンの部品,標準インタフェース,マザーボードの BIOS などの基礎知識を獲得する.IBM-PC/AT 互換パソコンとは IBM 社が開発した IBM PC/AT とアーキテクチャの互換性を持ったパソコンの総称である.IBM-PC/AT とは IBM 社が発売したパーソナルコンピュータのことを指し,一般的なパソコンにはシリコンコンチップであるマザーボード上に CPU といった中央処理装置や主記憶装置や補助記憶装置,光学ドライブが接続している.また,それらと OS(オペレーティングシステム)や Bios といったものが存在し,パソコンの制御を行うためにはこれらを理解することが必要である.

Bios とはパソコンに接続されている中央処理装置や主記憶装置,補助記憶装置などの周辺装置すべての入出力を制御する基幹的なソフトの名称である.コンピュータの電源を入れると一番最初に呼び出され OS が起動する前に,パソコンに接続された素子(キーボード,マウス,ハードディスク,ビデオカードなど)を初期化して管理・制御する.Bios は一般的にマザーボード内に設置された ROM やフラッシュメモリに記録されている.図1のような Bios の設定画面に接続するにはパソコンを起動し,メーカーロゴ画面,マザーボードロゴ画面が表示される際に F2 キーか Delete キーを押す必要がある..Bios ではハードウェア構成の確認や,起動させる素子の設定,CPU の温度やファンの回転数などを確認できる.そのため,エラーが発生した際に,どの素子がエラーを起こしているのかを確認する際には Bios を使うことで調べることができる.

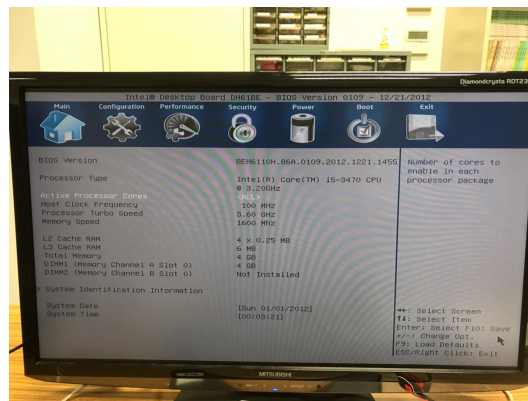


図1 Bios 設定画面



図 2 使用した電源ユニット

マザーボードはメインボードとも呼ばれ、パソコンのデバイスのほとんどが接続される回路基板である。一般にボード上に、CPU ソケット、IDE コネクタ、メモリソケット、PCI や AGP などの拡張スロットやソケットなどの接続部品、電源コネクタ、ストレージなどの周辺機器を接続するためのコネクタなどが配置されている。コネクタの一部は筐体背面などにむき出しになるようし、入出力装置などのケーブルを差し込むことができる。

CPU は中央処理装置といい、制御装置・演算装置をひとまとめにしたものを指す。マイクロプロセッサはこれを LIS(大規模集積回路) 化したものである。CPU の計算は電流の有無を複雑に組み合わせることで行っている。この動作をする速度を動作周波数 (Hz) といい 1Mhz なら 1 秒間に 100 万回の計算を行う。

主記憶装置及び補助記憶装置の説明は調査課題で記述したため個々では省く

2 課題 1.PC の組み立て

2.1 実験目的及び概要

本実験ではパソコンの部品や標準インターフェースの基礎知識獲得のため、一般的に用いられているパソコンの部品をつかって IBM-PC/AT 互換パソコン、通称パソコンを組み立てる。また、作成したパソコンを起動させ Bios の設定やネットワーク設定を行い、それぞれに関する知識獲得する..

2.2 実験方法

一般にパソコンはマザーボードといった最も基本的な構成要素を搭載する回路基板に CPU、メインメモリ、SSD、光学ドライブといった様々な素子がつながってできている。今回は個人の使用として遜色のないレベルの種類の素子を用いてパソコンを組み立てた。

*なお本実験ではマザーボードに CPU(Intel(R) Core(TM) i5-3470 CPU@ 3.20GHz(CPU)(メーカー:Inte)) および CPUFAN(Intel Computer Fan E97378-001 - CNDP311A60 - DTC-DAA12 - 12VDC 0.60A - DELTA(メーカー:Intel) をあらかじめ設置した状態で始めた。

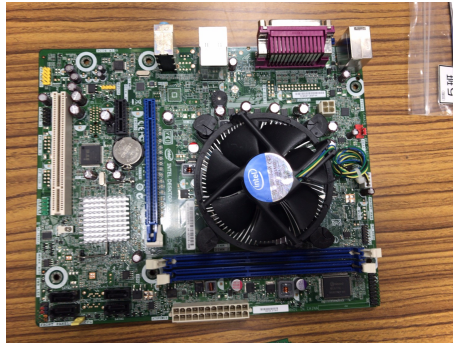


図3 使用したマザーボード (CPU, CPUFAN 設置済)

2.2.1 実験

使用する精密機械は包装してある導電線の袋や、アルミ箔などの上においた。

ケース (CTO パソコン biz-M(ミニタワー型ケース)(メーカー:UNITCOM)) に電源ユニット (E2 POWER380(PC7019)(ATX 電源ユニット)(メーカー:AcBwl)) を取り付けた。電源ユニットから伸びているコネクタの接続部は何にも接続しなかった。

マザーボード (DH61WW(AAG23116-303)(Micro-ATX マザーボード)(メーカー:Intel)(シリアルナンバー: BTWW32300FPS)) のメモリスロットにメモリモジュール (KVR16N11S8/4 [DDR3 PC3-12800 4GB](メインメモリ)(メーカー:Kingston)) を取り付けた。メモリモジュールの向きは図4のこちら側を向いている面をマザーボードの外側に向けた。ソケットに挿す際メモリモジュールの切り欠きをソケットに合わせカチッと音がするまで差し込んだ。



図4 使用したメインメモリ



図5 使用した SSD

ケース内にマザーボードを入れマザーボード用ネジを図1の位置につけ、マザーボードをケースに取り付けた。電源ユニットから出ている最も大きいケーブルである ATX メイン電源コネクタ (12 ピン× 2 列=24 ピン) をマザーボードのコネクタの爪に引っかかるように接続した。ATX12V 電源ケーブル (2 ピン× 2 列=4 ピン) に接続した。ケースのフロントパネルのスイッチと LED 関連の 3 本のケーブルを図6の赤の位置に、USB ポートへつながるケーブルを図6の黄の位置に、ケース背面にある拡張スロットにあるシリアルポートへつな

がるケーブルを図 6 の緑の位置に, 排気ファンのケーブルを図の 6 の青の位置にそれぞれ接続した.SSD(PX-0256M5S(SSD))(メーカー:PLEXTOR)(シリアルナンバー:P02315102757)) をケースの 3.5 インチベイの位置に 2 つの SSD 光学ドライブ専用のネジを使って取り付けた.5 インチベイの黄緑色の部品のネジ 2 つを図 7 の左の位置まであらかじめ引っ張って出っ張った状態にしてケースの外枠から光学ドライブ (Super Multi DVD Writer(GH24NS95)(光学ドライブ)(メーカー:Life's Good)(シリアルナンバー:306HAKA260597)) を挿入した. 黄緑色の引っ張って出っ張らせたネジを押し込み,SSD 光学ドライブ専用のネジを 2 つ使い光学ドライブを固定した.SSD と光学ドライブに SATA ケーブルをつけマザーボードに SATA ケーブルの反対側を図 6 の黒の位置に接続した. 電源ユニットから伸びている SSD, 光学ドライブの電源ケーブルをそれぞれ接続した. 電源ケーブル, ディスプレイ (23 型 IPS 方式三菱液晶ディスプレイ (ノングレア) RDT232WX(BK))(メーカー:三菱電機株式会社)(シリアルナンバー:11230667AJ), キーボード, マウスをケース外 USB に接続した.

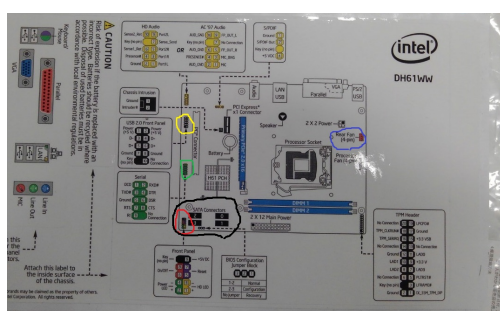


図 6 マザーボード (イラスト)



図 7 光学ドライブのネジ

続いて PC の動作を確認した.PC のケース背面にある電源電圧設定スイッチ 115V にした. ディスプレイの電源スイッチを ON にし, パソコンの電源を ON にした.POST 画面で F2 を押し Bios のセットアップ画面にした (図 1).Main で表示されている CPU と図 1 の上の欄から Boot を選び,HDD, 光学ドライブの認識された情報が正しいか確認した. 図 8 の Boot to Optical Devices を Enabled にし, 再起動をした. 続いて,OS のインストールをした. 光学ドライブにインストール用の CD-ROM を入れる.Ubuntu のインストール・プログラムが起動させ Ubuntu をインストールを選択した. 本実験では時間的余裕がなかったため Ubuntu のインストール中にアップデートをダウンロードするを選択せずディスクを削除して Ubuntu をインストールを選択し続けるを押した. タイムゾーンの選択で TOKYO にして続けるを押した. キーボードレイアウトは左右の欄共に日本語を選び続けるを押した. あなたの名前の欄は班員の名前を入力し, コンピュータの名前は HARD5, ユーザー名は student, パスワードとパスワードの確認は jikken を入力した. ログイン時にパスワードを要求を選び続けるを押した. インストール終了後今すぐ再起動するを選択して電源がつくまでまった. その際, 出された光学ドライブから排出された CD-ROM を回収した.

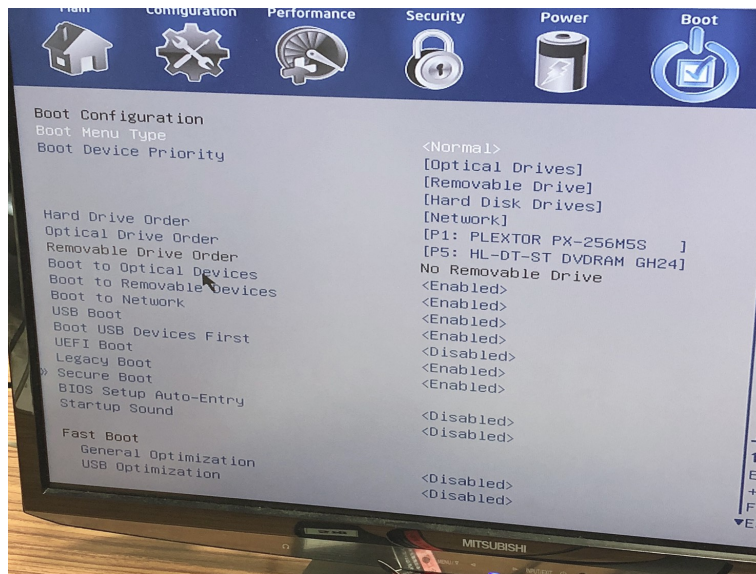


図 8 Bios-Boot 設定画面

左上のランチャーの最上部のアイコンをクリックし、「term」と検索して端末をクリックした。端末に「/sudo chomd 666 dev/ttyS0」を入力しパスワードを入力した。

ケースの裏側にある図!のの場所に LAN ケーブルを接続し、ネットワークに接続した。端末に

- ip link show
- ip addr
- ip addrlabel show
- ip route show
- ip neigh show

を入力し各々のログを記録した。

2.3 結果

端末に入力したコマンドから図 9 及び図 10, のログを得た。


```

student@HARD5:~$ ip link show
1: lo: <LOOPBACK,UP,LOWER_UP> mtu 65536 qdisc noqueue state UNKNOWN mode DEFAULT group default qlen 1
    link/loopback 00:00:00:00:00:00 brd 00:00:00:00:00:00
2: enp0s25: <BROADCAST,MULTICAST,UP,LOWER_UP> mtu 1500 qdisc pfifo_fast state UP mode DEFAULT group default qlen 1000
    link/ether 7c:05:07:10:df:44 brd ff:ff:ff:ff:ff:ff
student@HARD5:~$ ip address show
1: lo: <LOOPBACK,UP,LOWER_UP> mtu 65536 qdisc noqueue state UNKNOWN group default qlen 1
    link/loopback 00:00:00:00:00:00 brd 00:00:00:00:00:00
    inet 127.0.0.1/8 scope host lo
        valid_lft forever preferred_lft forever
    inet6 ::1/128 scope host
        valid_lft forever preferred_lft forever
2: enp0s25: <BROADCAST,MULTICAST,UP,LOWER_UP> mtu 1500 qdisc pfifo_fast state UP group default qlen 1000
    link/ether 7c:05:07:10:df:44 brd ff:ff:ff:ff:ff:ff
    inet 10.10.105.203/16 brd 10.10.255.255 scope global dynamic enp0s25
        valid_lft 21458sec preferred_lft 21458sec
    inet6 fe80::a10b:fcd7:7c5c:6302/64 scope link
        valid_lft forever preferred_lft forever
student@HARD5:~$ ip addrlabel show
prefix ::1/128 label 0
prefix ::/96 label 3
prefix ::ffff:0:0:0/96 label 4
prefix 2001::/32 label 6
prefix 2001::10::/28 label 7
prefix 3ffe::/16 label 12
prefix 2002::/16 label 2
prefix fec0::/10 label 11
prefix fc00::/7 label 5
prefix ::/0 label 1
student@HARD5:~$ ip route show
default via 10.10.1.1 dev enp0s25 proto static metric 100
10.10.0.0/16 dev enp0s25 proto kernel scope link src 10.10.105.203 metric 100
169.254.0.0/16 dev enp0s25 scope link metric 1000

```

図 9 ネットワーク接続確認 1

```

32767: from all lookup default
student@HARD5:~$ ip neigh show
10.10.1.2 dev enp0s25 lladdr 00:50:56:b0:36:68 STALE
10.10.1.1 dev enp0s25 lladdr bc:16:65:41:c4:7f STALE
student@HARD5:~$ ip ntable show

```

図 10 ネットワーク接続確認 2

実例	項目
UP	インターフェースの起動状態
LOWER_UP	デバイスに接続されているケーブルの状態
BROADCAST	ブロードキャストの状態
MULTICAST	マルチキャストの状態
mtu 65536	最大転送単位
qdisc noqueue	送信パケットを扱うスケジューラとその種類
state UP	インターフェースの使用状態
group default	グループインターフェイス
qlen 1000	キューの長さ
link/ether 7c:05:07:10:df:44	mac アドレス
brd ff:ff:ff:ff:ff:ff	ブロードキャストアドレス

図 11 ip link show が示す意味

図 11 の ip link show が示す言葉の意味より, 1:の欄から他の通信ではなく自身の通信にしか使用できない Local Loopback Address が有効であり, パソコンに LAN ケーブルがつながっていることが確認できた. 1 フレーム当たりで可能な最大送信量は 65536 バイトで, 他の機械への通信ができないことを確認できた. 2:の欄から enp0s25 というインターフェースが有効な状態であり, ブロードキャストとマルチキャスト転送が可能な状態であることを確認できた. こちらは 1 フレームで 1500 バイトの送信が可能であることも確認した.

実例	項目
UP	インターフェースの起動状態
LOWER_UP	デバイスに接続されているケーブルの状態
BROADCAST	ブロードキャストの状態
MULTICAST	マルチキャストの状態
mtu 65536	最大転送単位
qdisc noqueue	送信パケットを扱うスケジューラとその種類
state UP	インターフェースの使用状態
group default	グループインターフェイス
qlen 1000	キューの長さ
link/ether 7c:05:07:10:df:44	mac アドレス
brd ff:ff:ff:ff:ff:ff	ブロードキャストアドレス

図 12 ip addr が示す意味

表 12 の ip addr が示す言葉の意味より, Local Loopback Address と enp0s25 の IPv4 及び IPv6 のアドレスとその有効期限を確認した.

図 9 の ip addrlabel show のログから IP アドレスの prefix に label が設定されているのを確認した.

図 9 の ip route show のログからルーティングテーブルのエントリ確認した.

図 10 の ip neigh show のログから ARP テーブルにある現在のエントリを確認した.

2.4 まとめ

本実験では, 一般的な IBM-PC/AT 互換パソコンの組み立てを行い, Bios のセットアップをしネットワークの接続確認をした. その結果一般的なマザーボードに接続するために必要なケーブルやその大きさ, ip コマンドが表示するものの意味や, Bios のセットアップ方法が明かになった. 特に ip コマンドのログの性質をよく理解することでより深いネットワーク知識を得ることができた.

3 調査課題 1-1 最新の PC 事情

3.1 メモリ

現在多くのメモリに使用されている規格は DDR SDRAM と呼ばれるものである. 図 13(文献 1 から引用) は標準的 DDR SDRAM の名称と特徴をまとめたものである.

DDR SDRAM Standard	Internal rate (MHz)	Bus clock (MHz)	Prefetch	Data rate (MT/s)	Transfer rate (GB/s)	Voltage (V)
SDRAM	100-166	100-166	1n	100-166	0.8-1.3	3.3
DDR	133-200	133-200	2n	266-400	2.1-3.2	2.5/2.6
DDR2	133-200	266-400	4n	533-800	4.2-6.4	1.8
DDR3	133-200	533-800	8n	1066-1600	8.5-14.9	1.35/1.5
DDR4	133-200	1066-1600	8n	2133-3200	17-21.3	1.2

図 13 DDR SDRAM の名称と特徴

Internal rate, Bus clock とはそれぞれ内部クロック, バスクロックの周波数を示す. Prefetch はプリフェッチバッファの数を示しており, CPU の利用が予測されるデータをメモリから先読みし, あらかじめメモリに読み込んでおくための容量のことである. Data rate はデータを処理できる周波数, Transfer rate はデータ転送速度, Voltage は駆動電力を示す.

DDR とは「Double Data Rate」の略で, コンピュータ内にあるクロック同期設計のデジタル論理回路間の同期をとる際に, クロックの立ち上がりと立下りの両方を利用する方式のことである. 立ち上がりの時と立下りの時に読み込みと書き込みを行うことで読み込みと書き込みの処理を別々同時にできる. 主に CPU とメインメモリ間のデータ転送の高速化技術などに使われる.

SDRAM は「Synchronous Dynamic Random Access Memory」の略である. Synchronous(同期) の名の通り, DRAM がコンピュータ本体側のシステムバスのクロック信号を受け, これに同期し, 入出力の制御を行う. SDRAM は 1996 年以降に見られはじめ, 複数の動作を平行に行うパイプライン処理が可能である. このため, 前の命令のメモリデバイスへの読み書きをを行う間に次の命令を受け付けることができる. PC66 SDRAM は 66 Mbps, PC100 SDRAM は 100Mbps, PC133 SDRAM は 133Mbps でデータの伝送が可能である. メモリモジュールの大きさは幅 67.7mm × 高さ 31.75mm. 長辺の片側の端に金属端子が並んだエッジコネクタをもつ. 168 ピンの DIMM 型でありコネクタの金属端子が裏表で別の端子として機能する. 初期の SDRAM は SDR SDRAM と呼ばれ, クロックサイクル当たり 1 つのコマンドを受け付けるか 1 ワードのデータ転送が可能である. つまり, 命令の受付は可能であるが, 別の読み取り/書き込み操作を実行できるようにするために, 前のコマンドの完了を待つ必要がある. DDR SDRAM はその次世代の DDR である.

DDR SDRAM は SDRAM のデータ転送を DDR で行う. つまり, クロックの立ち上がりと立下り両方でデータ転送で行う. そのため事実上クロックの周波数を上げずにデータの転送速度が SDRAM の 2 倍である. DDR SDRAM は, DDR の第一世代のメモリでありプリフェッチバッファは 2bit でこれは SDR SDRAM の 2 倍である. 1 度にやり取りできるデータは 2bit である. DDR の転送速度は 226 400Mbps で

DDR266,DDR400 はともにこのタイプであり 266Mbps,400Mbps のデータ転送をそれぞれできる。

その次の世代が DDR2 SDRAM である。バス信号を改善することによって DDR SDRAM の 2 倍で動作可能とし、駆動電圧も 2.5V から 1.8V になる消費電力が軽減した。1 度にやり取りができるデータも 4bit である。内部クロック速度は DDR と同じ (133 200MHz) であるが、転送速度は I/O バス信号が改善されているため 544 800Mbps に達する。DDR2 533 及び DDR2 800 がこのタイプに該当しそれぞれ 533Mbps,800Mbps のデータ転送が可能である。使用するバス信号が異なるため従来品との互換性をもたない。

DDR3 SDRAM はその次の世代で、駆動電圧が 1.5V、動作電流もより低いものとなり、DDR2 にくらべおよそ 4 割の消費電力が削減できる。1 度に 8bit のデータを扱い他に ASR(Automatic Self-Refresh) と SRT (Self-Refresh Temperature) を機能を持ち、温度変化に応じてメモリにリフレッシュレートを制御させることができる。

DDR3 SDRAM より低い 1.2V の動作電圧と高い転送速度を提供するのが DDR4 SDRAM である。DDR4 の転送速度は DDR3 の約二倍である。一度で扱うデータは 8bit である。4 つのバンクグループをもち、各バンクグループにはシングルハンデッドオペレーション機能があり、このバンクグループにより 1 クロックサイクルで 4 つのデータ処理が可能となり上記のメモリより優れた効率を持つ。DDR4 では DBI(Data Bus Inversion)(データバス反転),CRC(Cyclic Redundancy Check)(巡回冗長調査),CA パリティといった機能も追加されており、これらの機能がメモリの完全性やデータ転送、アクセスの安定性を向上させている。

上記の通り 1 メモリでは 1 クロックの間に読み取りや書き取りを行うデータサイズは決まっている。そのため CPU が転送するデータ速度に対してメモリが受け取ることができるデータ容量が追いつかずボトルネックが発生することがある。デュアルチャネルやトリプルチャネルなどのマルチチャネルは並列処理の 1 つで複数のメモリを同時に使用することでより 1 メモリだけでは扱えないより大きなデータサイズのデータを 1 クロックで処理することを可能にする。デュアルチャネル対応マザーボードに、複数のメモリスロットが存在する際、すべてのメモリ容量を統一する必要はなく異なる容量のメモリを挿入して構わない。しかし、メモリの規格によってメモリを処理する行程が異なるため規格を揃えて使用する必要がある。動作クロックのは同じ動作数のメモリを使用する必要がある。異なるメモリを使用する場合はダウンロックし、動作クロックが低い方に合わせてメモリが作動する。容量についても同様であり、同じ容量のメモリが組になっていない場合もっとも容量が少ないメモリに合わせて並列処理が行われる。そのため同じ容量のメモリが必要となる。

メモリチップの内部は微細な記憶素子が規則正しく格子状に並んでいる。データの読み書きはそれらから対象となる素子の行と列それぞれのアドレスを指定して行う。その際行と列を指定する信号とをそれぞれ RAS 信号 (row Address Strobe) と CAS 信号 (Column Address Strobe) という。CAS 信号が送信されたクロックから、データが送受信された最初のクロックまでの差が CAS レイテンシーである。CL=2 というのはそのメモリが CAS 信号を送信してから読み書きが行われるのに 2 クロック必要であることを示す。

CPU から実際に送信されたデータが伝送中に誤りを発生させることがある。メモリが誤りを検出する方法にパリティチェックがある。これはデータを構成するビット列を一定間隔で区切り、間隔ごとに含まれる 1 の個数の偶奇 (これをパリティビットという) をデータに添付することで伝送中に誤りが発生するか確かめることができる。誤りを確認するには、メモリ側がパリティビットと受信した値の 1 の個数を調べる。しかしこれでは誤りを訂正することができない。ECC(Error-Correcting Code) はパリティチェックと違い誤り訂正が可能である。ECC は誤り訂正符号といい、データを一定の長さで区切り一定の手法により誤り訂正符号を作成し、元のデータに付随させる。メモリ側が誤り訂正符号をもとに受信した元のデータに一定の計算手法をほどこすことで誤りの有無を確認し訂正を試みる。しかし、どのような誤り訂正符号もどのような量でどのような誤り量でも元のデータに復元できるというものはない。また、誤り訂正符号を長くすると検出できる誤りの量は増加す

るが誤り訂正にかかる時間や計算量がふえ記憶や伝送により多くの容量や帯域を使用することとなる.ECC メモリとは誤り訂正をするメモリもジュールのことである. メモリ 64 ビットにつき 8 ビットの誤り訂正符号を対応させ、書き込む 64 ビットの誤った値を検出する. 検出した誤りが 1bit である場合訂正する. しかし, 2bit 以上であった場合訂正はできない.

OS により CPU で扱うレジスタの bit サイズは変わる. この bit サイズとは一度に処理できる情報のサイズを決めるとともに, アクセスできるつまり認識可能なアドレス空間の上限も定めている. 現在の主流は 64bit であるが, 以前は 32bit のものも普及していた. 32bit が一度に扱える情報は 2^{32} であり, 物理的に 2^{32} のアドレス空間が存在し, メモリ 1 アドレスに 1byte をあてる. 2^{32} bit は GB にすると 4GB となる. すなわち 32bitOS ではアクセスするメモリ容量が最大 4GB であり, それ以上のメモリを設置しても認識されない. また, windowsOS ではシステムデバイス (グラフィックカードなど) に百 Mbytes~1Gbytes 程度のアドレス空間が消費されるため, 32bit 版 Windows OS では使用できるメモリは 3~3.5Gbytes 程度が最大である.

3.2 Flash SSD

Flash SSD は SSD(Solid State Drive) のうちフラッシュメモリを使用している SSD のことを指している。ここでは特に障りのない限り Flash SSD のことを SSD と呼ぶ。

SSD は HDD の代替品として登場した。そのため多くが HDD と同じ 2.5 インチサイズであり、コンピュータに接続するインターフェースはシリアル ATA である。しかしそれ以外の点では大きく異なる。HDD は内部にプラッタというデータを記録する磁性体が塗られた円盤が複数枚入って、それを高速で回転させ、磁気ヘッドにより書き込みや読み出しを行う。そのため回転中に大きな外部から衝撃が加わると一時的に大きくプラッターから離れ、ばね反動によりプラッターに叩きつけられる。その際磁性体の一部がプラッターから剥がれ落ちることで物理的に破損することがあるので衝撃を加えてはいけない。また、ディスクの回転や磁気ヘッドの移動時に機械作動音がする。一方で、SSD は半導体の NAND 型フラッシュメモリを内部の基盤に複数枚組み込んでおり、このフラッシュメモリに読み書きを行う。SSD は電氣的に処理をするため物理的処理をする HDD との違いが多い。ランダムアクセス性能は圧倒的に HDD に勝り高速。さらに衝撃にも強く動作音も発生しない。さらに重量も軽く低消費電力である。加えて専用 IC を用いれば複数個のフラッシュメモリを並列動作させることが可能である。しかし、その電氣的性能のために書き込み・消去のたびに素子が劣化しやすくデータの保存期間も短い。また、高、低温に弱くデータの復旧性も低い。さらに高価で容量も小さい。

フラッシュメモリには NAND 型と NOR 型が存在する。現在主に SSD に使用されているのは NAND 型である。NAND 型の情報を貯蓄する回路構成を示す。シリコン基板上の P 型半導体層を挟み込むように 2 つの N 型半導体部分を作りここがソースとドレインになる、その P 型の上にトンネル酸化膜と呼ばれる雨水槽を経てポリシリコン製の浮遊ゲートを作りその上に、制御ゲートが置かれている。図 14 のような列を左右方向に並べ、縦横方向に読み書きのための配線が網目状に走らせている。すると浮遊ゲートを持つセル (1 ビットの情報を蓄積するのに必要な回路構成のこと) は互いに結合される。これにより冗長な回路が減少し、NOR 型に比べ集積度を上げることが可能である。ゆえに大容量化でしやすい。また、NOR 型より書き込みスピードも勝る。一方で読み出し速度、ランダムアクセススピード、寿命は NOR 型のほうが優れている。さらに信頼性も NOR 型のほうが優れている。そのため NAND 型ではコントローラでエラーを訂正する。そのため NAND 型フラッシュメモリの制御を行う NAND メモリコントローラが SSD の内部で非常に重要となり、性能や信頼性、寿命に大きな影響を与える。現在の SSD では、16 チャンネル並列アクセスを採用した NAND メモリコントローラが一般的である。しかし、NAND メモリの並列アクセス数を増やすことができれば速度は上がり、32 チャンネル並列アクセスを採用すれば、理論上は、2 倍の速度になる。NAND メモリーの書き換え寿命は SLC(Single Level Cell) なら 10 万回程度、MLC(Multi Level Cell) なら 1 万回程度である。SLC や MLC の詳細はまた後述する。

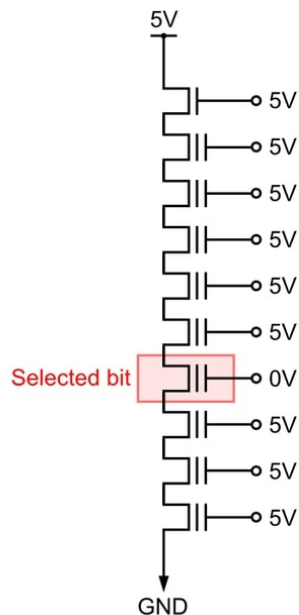


図 14 NAND 型シリコンメモリの構成 [6]

NAND 型メモリは書き込み・読み出しをページと呼ばれる単位で行なう。ページは図 14 が左右に並んだ際の横の行をいう。消去はブロックという複数のページをまとめた単位で行なう。セル内に電子があると”1”という状態として認識される、消去では P 型半導体層に電圧をかけることで浮遊ゲート電子を引き抜ぬいて行う。上書きという操作は無く、ブロックコピーと呼ばれる処理を行う。ブロックコピーとは、上書きする部分が含まれるブロック全体をそのまま別の空きのあるブロックに移して消去した後、変更したデータとともに元ブロックを戻す一連の動作を指す。この際、書き換え回数をエリアごとに記憶し、書き換え回数がメモリ全体に均等に行われるように管理する機能をウェアレベリングという。ウェアレベリングと使えなくなったセルを記録し二度と使えなくする不良ブロック管理、NAND 型メモリの信頼性を確保するための ECC といった機能を行うのが NAND 型コントローラであり、図 15 の 3 である。図 15 の 4 であるキャッシュメモリは SSD が本来の処理速度では高速に処理できない大きなファイルサイズの転送を高速に維持できるようにする一時的なデータ保存メモリ。NAND メモリに比べはるかに処理速度の速い DRAM が用いられ、ここに保持されたデータを徐々に NAND メモリに送信することで速度を維持する。図 15 の 5 は NAND 型フラッシュメモリチップである。これは NAND メモリの並列アクセスを可能にする。図 15 の 1 は SSD に接続するインターフェースでありこれらの規格については後述する。

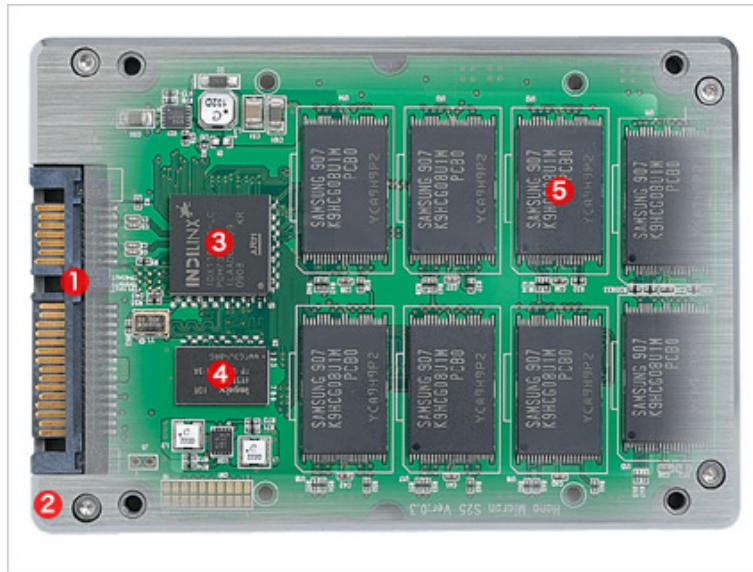


図 15 SSD の詳細 [3]

NAND 型フラッシュメモリのタイプには SLC(Single Level Cell),MLC(Multi Level Cell),TLC(Triple Level Cell),QLC(Quad Level Cell),eMLC(enterprise MLC),cMLC(consumer MLC),3D NAND, がある.SLC は 1 セル上に 1bit の情報を記録し, 値は”0”か”1”しかとらない. そのためセルが劣化しても判別が容易であり寿命が長く, 書き換え回数の上限は非常に多い. データの読み取りも性格である. しかし, 一定の容量のメモリを確保しようとする広い面積を持つ NAND 型フラッシュメモリが必要で, 非常に高価であり, また低用量であることが多い.MLC はパソコンに広く使われるコスト重視のチップであり, 1 セル上に 2bit の情報を記録する.SLC に比べセルの劣化により情報の判別がしにくくなるため, 書き換えの上限回数は SLC の 10 分の 1 程度になる, しかし, 1 セルあたりに記憶できる情報量は 2 倍になるため, 必要面積が SLC に比べ小さくなり, 低コストである.TLC と QLC は 1 セル上にそれぞれ 3bit, 4bit の情報を記録でき, メモリー一枚当たりの容量は増加するが, その分書き換えの上限回数は減少する.eMLC と cMLC は MLC の派生であり, eMLC は MLC のセルの酸化膜を厚くして耐久性を高めて書き換え上限回数を増やしている. しかし無痛電磁のデータ保持期間は短くなっている.SLC より相対的に安価. コスト・パフォーマンスのバランスを重視したチップで, 企業向けストレージ装置に多く採用されている.cMLC は eMLC より品質は劣るが安価で最近では cMLC を企業向けストレージに使用するメーカーもある. 近年は SLC を使った製品は大幅に減り, MLC ベースの eMLC や cMLC を使った製品が増加している. 近年, セルの小型化による大容量化では電氣的不安定さが増え書き換えの上限回数が減るため, セルを垂直に積み上げる容量を獲得する 3D NAND の開発行われている. 情報の処理速度や信頼性ともに従来の SSD を上回る. 2018 年には 3D NAND の 64 層品ができており, 2019 年には 90 層を超える積層量の製品開発に取り掛かっており, 最新の NAND メモリは 3D NAND の階層をより増やしたものが多い.

SSD のインターフェースは HDD 時代から使われている SATA(Serial AT Attachment) を当初使用していた.SATA は現在の ATA 仕様で採用されている並行的に情報を送るパラレル (平行) 転送方式から, ひと続きに情報を送るシリアル転送方式に変更したものである. 通常の SATA は 1.8 インチ, 2.5 インチ, 3.5 インチの規格がある. 主流な企画は 2.5 インチであり他規格より安く, 熱を逃がしやすい.Slimline SATA は薄型光学ドライブ用の薄型のケーブルとコネクタをもつ SATA 規格のことで, SATA と異なるのは端子形状だけであり, 電圧

や信号形式などの仕様は同じである.mSATA(Mini SATA) や Micro SATA はノートパソコンなどの小型機向けの規格であり, 後者はデータ 7 ピンと電源 9 ピンが並んだ薄型のコネクタ形状をもつ.SATA III (リビジョン 3.x) のインターフェースは 6.0 Gb/s で動作する第三世代の SATA インターフェースである.SATA 規格の中では最も一秒間に送信可能なデータ量が多い. インターフェースによってサポートされる帯域幅のスループットは,600 MB/s までで, このインターフェースは,SATA II のインターフェースとの下位互換性がある.

4 調査課題 1-2 ネットワークに関する基礎知識

文献 7 と 8 を参考にネットワークの基礎知識を知る。コンピュータで通信を行う際に互いに決めるルールがないと通信を行うことはできない。決めなければいけないことは様々あり例えば

- データの様式
- データの表現方法
- 通信相手の識別方法
- 正常時とエラー時の動作

がある。この通信を行う上で決めてお互いが従うべきルールのことをプロトコルといい、決められたプロトコルに基づいて相互間で通信を行う。1 つのプロトコルにネットワーク上の通信に必要な機能を詰め込んであるわけではない。というのも、1 つのプロトコルに様々な情報を詰め込むと多種多様なエラーの処理の想定を 1 つの通信プロトコルに定義することになり、プロトコルが複雑になる。すると開発の容易性や機能の拡張性に乏しくなる。そのため複数のプロトコルにネットワーク上の通信に必要な機能を定義する。ネットワークアーキテクチャとは通信を行う上での一連のプロトコルの組み合わせのことをいい、通信アーキテクチャやプロトコルスタック、プロトコルスイートという。このネットワークアーキテクチャは通信に必要な機能をモジュール化して階層構造で考える。階層構造で考えることでプロトコルの位置づけを明確にし組み換えを行いやすくする。また、階層構造をとるとき、共通的な機能を下の階層に、個別な機能を上に置くことで上の機能が下の機能を利用することも可能になる。こうしたネットワーク通信に必要な機能をどのように考えるかというモデルを OSI(Open System Interconnection) 参照モデルといい、上から順に次の 7 つの階層である。

アプリケーション層 (レイヤー 7) : 具体的な通信サービスを実現する: メッセージ

プレゼンテーション層 (レイヤー 6) : データの表現形式を相互変換する

セッション層 (レイヤー 5) : 通信の開始から終了までの手順を実現する

トランスポート層 (レイヤー 4) : 信頼性の向上など用途に応じた特性を実現する: セグメント

ネットワーク層 (レイヤー 3) : 中継などにより任意の機器同士の通信を実現する: データグラム, パケット

データリンク層 (レイヤー 2) : 直接接続された機器同士の通信を実現する: フレーム

物理層 (レイヤー 1) : コネクタ形状やピン数など物理的な接続を定める

各プロトコルの階層によりデータの呼び方があるため主なデータの呼び方とその対応先を右側に記した。

これはあくまで目安である。この OSI 参照モデルの階層に基づくネットワークアーキテクチャは OSI プロトコルといわれ、複雑すぎるために実際に使われることは少ない。しかし、この 7 つの階層はネットワーク機能や機器の特徴を示し、またネットワークの状態を示す物差しとして意味を持つ。以下ではレイヤー X のことを LX と示すことにする。

TCP/IP とは TCP(Transmission Control Protocol) と IP(Internet Protocol) の 2 種類のプロトコルのセットの略であり、コンピュータネットワークで広く用いられる通信プロトコルである。TCP/IP ネットワーク上で正常に通信を行うための準備制御を行うプロトコルを制御管理プロトコルとする。このネットワーク上で通信するには、正しく TCP/IP の設定がされており、経路上のルータでルーティングの設定が正しく完了していることが必要である。これを満たす制御管理プロトコルは 2 つある。1 つ目は DHCP(Dynamic Host Configuration Protocol) で、これは TCP/IP の設定を自動に行うプロトコルである。下の 4 つの層のモデルに

に基づいて構成されている。これを用いることでコンピュータに自動的に ICT/PC の設定情報を取得することができる。2 つ目はルーティングプロトコルで、後述するルーティングテーブルに登録するネットワークの情報を自動的に登録することができる。また、通信の利用のためには一般的に見ることの多いアプリケーション層アドレスだけでなくほかの層でもプロトコルにそったアドレスが必要である。ネットワーク層のイーサネットであれば、LAN ポートに与えられる相手を識別するための MAC アドレス。インターネット層なら IP アドレスを利用する。しかし、ほかの層で使われるアドレスをバラバラにするのではなく、関連付けをするプロトコルがある。その一つが DNS(Domain Name System) である。これは、ホスト名から IP アドレスを求めるプロトコルで、DNS サーバにホスト名と IP アドレスを登録することで、サーバに問い合わせをすればホスト名に対する IP アドレスがわかる。IP アドレスがわかれば、IP でデータの送受信が可能である。しかし、例えばイーサネットでは MAC アドレスを利用するため、IP アドレスに対応した MAC アドレスを調べなければならない。これは ARP というプロトコルが同ネットワーク内に ARP リクエストをブロードキャストすることで目的の IP アドレスに対応する MAC アドレスを問い合わせ調べることができる。

TCO/IP の階層構造は以下の通りになっている。

アプリケーション層 (L7-L5) : 具体的な通信サービスを実現する (例: HTTP, SMTP, POP3)

トランスポート層 (L5-L4) : 信頼性の向上など用途に応じた特性を実現する (例: TCP, UDP)

ネットワーク層 (L3) : 中継などにより任意の機器同士の通信を実現する (例: IP, ICMP)

ネットワークインターフェース層 (L2-L1) : 直接接続された機器同士の通信を実現する (例: イーサネット, ARP/RARP)

例にはそれに該当するプロトコルの例を記した。

各層の役割を記す。

4.1 ネットワークインターフェース層

TCP/IP モデルでの最下部に位置するネットワークインターフェース層はネットワークのハードウェアで直接つながっているコンピュータ同士の通信を可能にする機能の実現をする。これはあくまで、直接つながっているコンピュータの通信を可能にするだけであって、インターネットワーキング機能を持っておらず、直接つながっていないコンピュータ同士で通信する機能ではない。よって、ルータによって区切られ、ネットワークインターフェース層のプロトコルによってルータで区切られた範囲内のデータを転送する。ルータは企業の拠点の LAN 内のネットワーク相互接続している。さらに、拠点の LAN 同士を接続するために WAN を利用している。LAN で使用されるネットワークインターフェース層プロトコルはイーサネットがほとんどである。WAN で利用するプロトコルは必ずしもみな同じでなく契約する WAN サービスに依る。詳しく理解するために、以降では LAN, WAN について述べる。

LAN とはある拠点内のネットワークである。LAN では主にイーサネット技術を使用しており、LAN 内で通信をするときはネットワークインターフェース層のプロトコルとしてイーサネットを使用する。LAN を構成する主な機器はルータのほかにレイヤ 2 スイッチ (スイッチングハブ)、レイヤ 3 スイッチ、ルータ (ブロードバンドルータ)、無線 LAN アクセスポイントなどがある。LAN の使用に通信料金は無く、ユーザーは自由に LAN を構成する機器やケーブルなどを用いて LAN ネットワークを構築できる。ルータはそれ自身によって区切られたネットワークを相互接続している。接続しているネットワーク間でデータを転送する際ルータは IP ヘッダ (後述) を参照する。また、ルータによるネットワーク間のデータ転送をルーティングと呼ぶ。あらかじめ作成し

た、ルータが認識しているネットワークの情報をまとめたルーティングテーブルを使いルータはデータ転送を行う。まずルータはデータを受信すると IP ヘッダの送信先 IP アドレスを参照する。そして、ルーティングテーブルから送信先 IP アドレスに対応するネットワーク情報を検索しその情報に従いデータを転送する。例えばコンピュータ A とコンピュータ B がイーサネットの範囲では別のネットワークに所属していて、両方のネットワークがルーターでつながっているとする。A のイーサネットとルータのイーサネット、B のイーサネットとルータのイーサネットは直接つながっているのものでそれぞれを使って通信ができる。ネットワーク内の IP の通信はイーサネットで通信可能。よって A の TCP は IP にデータの送信依頼をすることで B にデータを届けられるようになる。イーサネットはレイヤーの働き方から考えると L1 と L2 からなるイーサネットの範囲で独立しているネットワークを L3 の働きで中継するものがルータである。

WAN とは地理的に離れた拠点の LAN を結ぶためのネットワークである。WAN ネットワークの作成は非常に難しく、電気通信事業者が広範囲にわたって構築したネットワークを利用する。この WAN サービスを提供する会社をキャリアやプロバイダと呼ぶ。WAN サービスにはさまざまなものがある。

専用機 拠点間を専用の回線を用いて 1 対 1 で接続するサービスで、高い信頼性、通信速度の保証、セキュリティが強固である。その代わり距離が遠いほどコストがかかり、通信速度を上げるときにもコストがかかる。また、新しい拠点を追加するとその拠点接続のために専用線を新調する必要があり拡張性も高いとは言えない。

IP-VPN VPN(Virtual Private Network) とは仮想的なプライベートネットワークという意味で、土台となる何らかの既存のネットワークの中に別の仮想ネットワークを作ることができる。具体的にはユーザーのデータを MPLS により論理的に分解して他のユーザーのデータや拠点と混ざらず、ユーザーの拠点間での通信ができる。専用機に比べコストがかからない。

広域イーサネット) IP-VPN と同様各拠点を広域イーサネットで接続すればすべての拠点でネットワーク通信が可能となる。また、ルータのシリアルインターフェイスや ATM インターフェイスの利用からだけでなくインターフェイスのインターフェースで直接利用することができる。

ネットワークの区切りはルータで区切られる範囲であり、専用機、広域イーサネットでは拠点間是一个のネットワークの扱いを受け、IP アドレスやルーティングプロトコルを自由に設定できる。しかし IP-VPN では拠点のルータは PE(Provider Edge) と呼ばれるルーターに接続し拠点と PE が一つのネットワークとなる。また IP アドレスやルーティングプロトコルは自由に設定ができない。IP アドレスは通信制御側が割り振る。

4.2 インターネット層

インターフェース層はネットワークインタフェース層の上位階層であり、役割はエンドツーエンド (end-to-end) の通信、つまりはコンピュータからの送信先は同じネットワークだけでなく異なるネットワークに接続されていても問題ない通信である。ネットワークインタフェース層プロトコルで何を利用しても問題は無い。ここで使用されるプロトコルは IP であり、あるコンピュータから別のコンピュータへのトランスポート創以上のデータを伝送できる。現在は 32bit のアドレス空間を持つ IPv4 が使用されているが IP アドレスが枯渇することを心配されている。そこで IPv6 ではアドレス空間を 4 倍の 128bit で拡張している。IP が枯渇するとこれから新規にインターネットに接続して何らかのサービスを提供しようとする、十分なグローバルアドレスを確保できない可能性があるため枯渇は重大な問題である。

4.3 IPv6

IPv6 の特徴は 128bit のアドレス空間により、事実上、無限のアドレスを利用することができ、計算すると一人当たり 10^{28} 個以上分の IPv6 アドレス空間が存在する。オートコンフィグレーションという IPv6 で新たに追加されたアドレスの設定方法がある。これは、IPv6 ルータがローカルネットワーク上のホストに対して、ネットワークアドレス (プレフィクス) やデフォルトゲートウェイの情報を送信する機能である。ローカルネットワーク上のホストはルータから送信されたネットワークアドレスと自信のインタフェースの MAC アドレスから一意な IPv6 アドレスを利用することができる。IPv6 ユニキャストアドレスはネットワークを示す 64bit のプレフィクスとホストのインタフェースを示す 64bit のインタフェース ID という構成になっている。IPv6 にも特殊な用途に利用するユニキャストアドレスがある。例えばループバックアドレスは自分自身にパケットを利用するためのみに使うアドレスだが、128 ビットのうち最下位ビットだけが 1 になっている。また、IPv4、IPv6 どちらでも、ネットワーク部に当たる部分を 1 にしたビット列と論理積をとることでネットワークアドレスを取り出すことができる。このビット列のことをネットマスクという。

4.4 トランスポート層

トランスポート層のプロトコルの主な役割は、アプリケーションへのデータの受け渡しである。トランスポート層より下位層までのプロトコルによってホストから別のホストへのエンドツーエンド通信ができる。ポート番号はこのトランスポート層の TCP (Transmission Control Protocol) と UDP (User Datagram Protocol) が提供するものであり、相手が持つどの機能と接続するかを指定するために使う。IP アドレスとポート番号の両方を用いることでどのコンピュータのどの機能、といった設定が可能になります。ポート番号は IP アドレスと違い 1 つの数で表され、0 65535 の値をとる。特に 0 1023 までのポート番号はウェルノウンポートと呼ばれ、主要なアプリケーションごとに番号が振られている。代表的なウェルノウンポートは以下の通り。

表 1 代表的なウェルノウンポート

ポート番号	プロトコル	主な用途
80	HTTP	Web へのアクセス
443	HTTPS	暗号化した Web へのアクセス
110	POP3	メールボックスの読み出し
143	IMAP4	メールボックスへのアクセス
25	SMTP	サーバ間のメール転送
587	SMTP submission	パソコンからメールサーバへのメール送信
20	FTP data	ファイル転送 (データ送信用)
21	FTP control	ファイル転送 (制御用)

TCP はデータを送受信する際本来送信するデータとは別に他の信頼性を高めるための情報も付随して伝送を行うコネクション型のプロトコルである。コレクションレス型と比べ遅くデータ容量も増えるが、その分正確性が増している。TCO のデータサイズの最大値は 1460 バイトが一般的である、たいして UDP とは TCP と同じく TCP/IP ネットワークアーキテクチャのトランスポート層プロトコルである。UDP はコレクションレスがたなので、アプリケーションを受け取る際他の情報は読み込まないし送信もしない。データ転送及び処理す

る以外の部分をオーバーヘッドという.TCO と UDO の性能の比較を表を次に記した.

表 2 TCO と UDO の性能比較

プロトコル名	TCP	UDP
通信方式	コネクション型プロトコル	コネクションレス型プロトコル
信頼性	高い	低い
オーバーヘッド	大きい	小さい
主な機能	アプリケーション層プロトコルへのデータの受け渡し コネクションの確立, 維持, 切断 再送制御 ふくそう制御 ウインドウ制御	
用途	時間的な制約がなく, 信頼性が必要なデータ転送	リアルタイム性のあるデータ転送 ブロードキャスト, マルチキャスト 少量のデータを頻繁に転送

トランスポート層アプリケーション TCP か UDP のどちらを使うかは, アプリケーション層プロトコルで決める. 各アプリケーションプロトコルがどのような通信を行うかによって, 適切なトランスポートプロトコルを選ぶ.

4.5 アプリケーション層

アプリケーション層は, アプリケーション間でデータをやり取りするための具体的な手順やデータのフォーマットを決め, 個々のアプリケーションが持つ機能を実現する層である. アプリケーション層には多くのプロトコルが存在している. アプリケーション層のプロトコルはアプリケーション間の通信を補佐するプロトコルとアプリケーションで利用するプロトコルにわけて考えることができる.

表 3 アプリケーション層のプロトコル

通信を補助するプロトコル	
BGP	ルーティンプログラムでインターネット上のルータで ルーティングテーブルを自動的に作成する
DHCP	IP アドレスなど TCP/IP の通信に必要な設定を自動化するプロトコル
DNS	ホスト名から IP アドレスを求めるプロトコル
RIP	ルーティンプログラムでインターネット上のルータで ルーティングテーブルを自動的に作成する
アプリケーションで利用するプロトコル	
HTTP	Web サイトを Web ブラウザで閲覧するために利用するプロトコル
FTP	ファイルを転送するプロトコル
SMTP	メールの送信やサーバー間の転送をするプロトコル

DNS はホスト名と IP アドレスの対応付けを行う名前解決を行う. 名前解決を行うために DNS サーバに

ホスト名と IP アドレスの登録を行う。名前解決の方法は、NDS サーバにネームクエリを送信することで、目的のホスト名と IP アドレスの対応を問い合わせる。その際ホスト名の集まりであるドメインが問い合わせを行った側と同じドメイン内に対応を持っていない場合は、ルートからドメインの階層構造をたどる。そしてネームクエリの応答としてホスト名に対応する IP アドレスを返す。DHCP を使用するには DHCP サーバ画筆ようである。これはサーバ OS やルータに DHCP サーバ機能がついている。DHCP によってどのようにクライアントに IP アドレスが割り当てられるか順を追ってしるす。まず DHCP クライアントが起動すると DHCPDISCOVER をブロードキャストで全ホストに届くようにし、IP のわからない DHCP サーバを探し出す。DHCP サーバはこれを受け取ると、あらかじめ決めた配布予定の IP アドレスの範囲からアドレスを選択し DHCP クライアントに DHCPOFFER を返す。これを DHCP クライアントが受信すると CHCPREQUEST をブロードキャストして IP アドレスを要求する。この際選択された DHCP サーバ以外は IP アドレスを配布不可とする。DHCP サーバは DHCPREQUEST を受け取ったのち DHCPACK により DHCP クライアントに IP アドレスなどの TCP/IP の設定情報を配布する。クライアントは ARP リクエストを利用して IP アドレスの重複がないことを確認して TCP/IP 通信が可能となる。

参考文献

- [1] <https://www.transcend-info.com/Support/FAQ-296>
- [2] <https://www.atmarkit.co.jp/ait/articles/0903/13/news131.html>
- [3] <http://www.dosv.jp/other/0910/02.htm>
- [4] <http://www.intellilink.co.jp/article/column/b302.html>
- [5] <https://akiba-pc.watch.impress.co.jp/docs/dosv/1016687.html>
- [6] 舩岡富士雄著、『躍進するフラッシュメモリ 〔改定新版〕』、工業審査会、2003/5/10 初版第 1 刷発行、ISBN 4769312237
- [7] 中川信行 TCP/IP の基礎 (株) 毎日コミュニケーションズ 2011/2/15 初版第 1 刷発行
- [8] 福永有二 イラスト図解式子の一冊で全部分かるネットワークの基本 SB クリエイティブ株式会社 2016/5/27 初版第 2 刷発行