



دانشگاه صنعتی امیر کبیر
(پلی تکنیک تهران)

گزارشکار آزمایشگاه معماری کامپیوتر – شماره ۷

عنوان آزمایش: بررسی ضرب کننده آرایه ای و شیف و جمع

نام و نام خانوادگی گردآورندگان : حسنا اویار حسینی و پویا محمدی

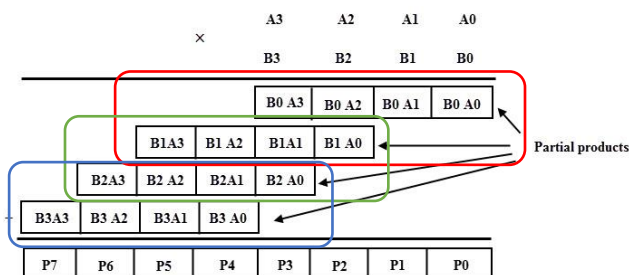
استاد آزمایشگاه: جناب آقای مهندس عاروان

تاریخ آزمایش: ۱۴۰۰/۸/۲۷

آزمایش (۱)

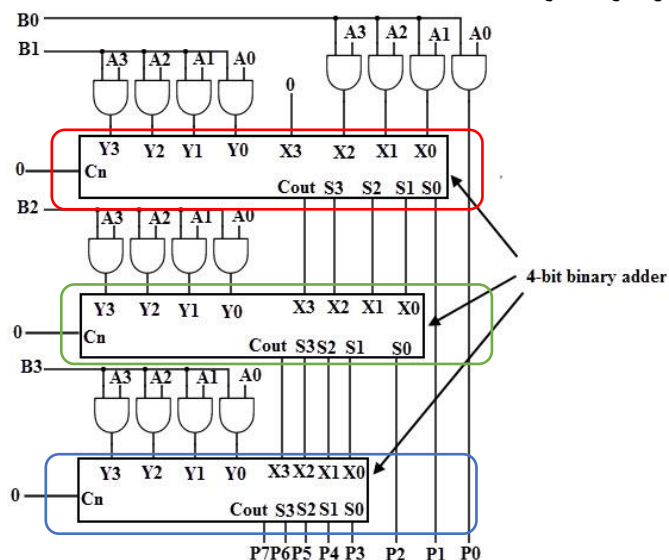
نام آزمایش: پیاده سازی و بررسی جمع کننده آرایه ای

شرح آزمایش: در این آزمایش یک ضرب کننده آرایه ای ۴ بیت پیاده سازی و تست شده است.



برای ضرب کردن دو عدد همانند ضرب در مبنای ۱۰ ابتدا تک تک رقم های عدد دوم را در عدد اول ضرب میکنیم تا partial product ها محاسبه شوند (لازم به ذکر است که در هر مرحله ارزش حاصل ضرب میانی بدست آمده یکی بیشتر میشود). سپس حاصل ضرب های میانی را باهم جمع میکنیم تا نتیجه نهایی بدست آید.

در پیاده سازی ریزر ب کننده آرایه ای ابتدا partial product ها را به وسیله گیت های and میسازیم ($A_i B_j$) ها در شکل بالا) و سپس به کمک $n-1$ عدد Carry Ripple Adder ۴ بیتی آنها را باهم جمع میزنیم و حاصل را بدست می آوریم. شماتیک مدار نهایی به صورت زیر خواهد بود:



نتایج آزمایش:

خروجی شبیه سازی:

Name	Value	0 ns	5 ns	10 ns	15 ns
a[3:0]	1111	0000	0010	1001	1111
b[3:0]	1111	1101	0000	0000	1111
p[7:0]	11100001	00000000	00011010	00000000	11100001

بررسی زمان و مساحت:

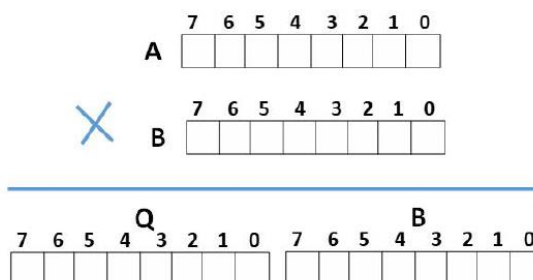
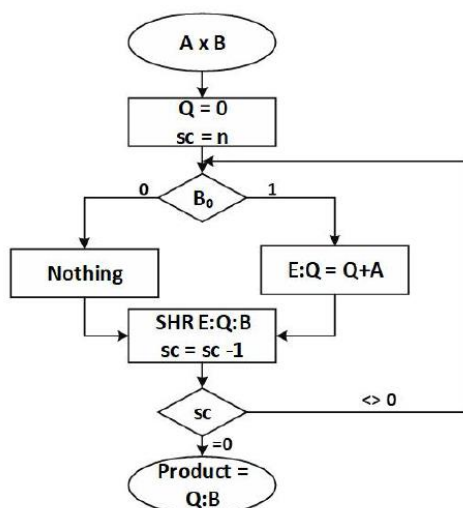
مساحت	Device Utilization Summary (estimated values)			
	Logic Utilization	Used	Available	Utilization
	Number of Slices	17	23872	0%
	Number of 4 input LUTs	30	47744	0%
	Number of bonded IOBs	16	469	3%
زمان	Timing Summary:			

	Speed Grade: -4			
	Minimum period: No path found			
	Minimum input arrival time before clock: No path found			
	Maximum output required time after clock: No path found			
	Maximum combinational path delay: 15.613ns			

آزمایش (۲)

نام آزمایش: پیاده سازی و بررسی ضرب کننده شیفت و جمع

شرح آزمایش: در این آزمایش یک ضرب کننده شیفت و جمع ۴ بیت پیاده سازی و تست شده است. اساس کار این ضرب کننده به این صورت است که ابتدا به سمت راست ترین رقم عدد دوم (B) نگاه می شود و اگر صفر بود خروجی صرفاً یک واحد به سمت راست شیفت پیدا میکند و اگر ۱ بود مقدار فعلی خروجی را یکبار با عدد اول جمع میزند و سپس حاصل را یک واحد به راست شیفت می دهد، و این کار را تا جایی ادامه می دهیم تا تمام بیت های B یکبار پیمایش شوند. لازم به ذکر است که برای خروجی نیاز به $2n$ بیت داریم که n بیت سمت چپ آن را در رجیستر جدیدی به نام Q و n بیت سمت راست را در بخش خالی شده B قرار می دهیم (زیرا در هر مرحله که B یکی شیفت میابد و یک بیت از آن خالی میشود یک بیت به خروجی نهایی اضافه میشود) در واقع خروجی E:Q:B خواهد بود که E رقم نقلی می باشد. در ادامه فلوچارت این ضرب کننده را مشاهده میکنید:



نتیجه گیری نهایی:

مشاهده میکنیم که ضرب کننده شیف و جمع از نظر زمان به صرفه تر است، زیرا ضرب کننده شیف و جمع مدار ترتیبی می باشد و عملیات ها در آن نیازمند تغییر کلاک هستند که این موضوع باعث به وجود آمدن تاخیر اضافی به نسبت ضرب کننده آرایه ای می شود.