

1. 已知一个 $0.6 \mu m$ 长晶体管的栅氧厚度为 100\AA , 它每微米宽度的栅电容是多少?

解: 由平行板电容器公式: $C = \frac{\epsilon * A}{d}$, 取二氧化硅的相对介电常数 $\epsilon = \epsilon_r \cdot \epsilon_0 = 3.9 \times$

$$8.854 \times 10^{-12} F/m \approx 3.45 \times 10^{-11} F/m$$

$$\text{栅氧厚度 } d = 100\text{\AA} = 100 \times 10^{-10} m = 10^{-8} m$$

$$\text{得到 } C = \frac{\epsilon \cdot A}{d} = \frac{3.45 \times 10^{-11} \times 0.6 \times 10^{-12}}{10^{-8}} = 2.07 \times 10^{-15} F$$

2. 考虑一个 $0.18\mu m$ 工艺的 nMOS 管, 它的 $W/L=2/1$ (即 $0.36/0.18\mu m$)。这一工艺的栅氧厚度为 50\AA , 电子的迁移率为 $350\text{cm}^2/\text{V.s}$, 晶体管的阈值电压为 0.7V , 沟道长度调制系数 λ 等于 0.05 V^{-1} :

(1) 对于 $V_{GS}=0\text{V}$ 、 1V 、 2V 、 3V , 画出 I_{DS} 与 V_{DS} 的关系曲线;

(2) 对于 W/L 相同的短沟道器件, 定性说明其 I_{DS} 与 V_{DS} 的关系曲线与长沟道器件的不同之处, 并说明原因。

解: (1) 考虑 V_{GS} 与 V_{DS} 关系, nMOS 管的 I_D 可划分为三段: 截止区、饱和区、线性区

当 $V_{GS} < V_{TH}$ 时, 晶体管关断, 不存在导通电流, 即: $I_D = 0$

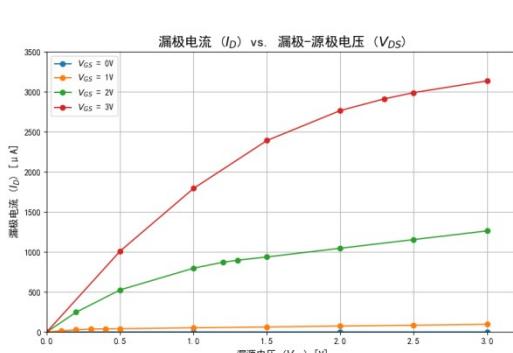
当 $V_{GS} > V_{TH}$ 时, 晶体管开始导通, I_D 开始出现:

① $V_{DS} < V_{GS} - V_{TH}$ 时, $I_D = \mu_n C_{ox} \frac{W}{L} [(V_{GS} - V_{TH})V_{DS} - \frac{1}{2}V_{DS}^2]$ 与 V_{DS} 近似线性相关, 且受 V_{GS} 控制

② $V_{DS} > V_{GS} - V_{TH}$ 时, $I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2 (1 + \lambda V_{DS})$, 电流此时主要由 V_{GS} 决定,

但考虑沟道长度调制效应, 仍随 V_{DS} 增大缓慢增大

如下图



(2) 短沟道器件对于相同的 V_{GS} , 其线性区的 I_D - V_{DS} 曲线的斜率会比长沟道器件小, 而且更容易进入饱和区。

由于沟道长度调制效应（ λ 值更大），短沟道器件在饱和区的曲线斜率更大，这将会导致饱和区的 I_D 会随 V_{DS} 的增加而显著增加。

由于沟道长度很短，即使在较低的 V_{DS} 下，沟道内的横向电场也可能非常强，导致电子速度饱和，进而导致短沟道器件的饱和电流通常小于长沟道模型预测的理想值。

在短沟道器件中，漏极和源极之间的电场会相互影响。当 V_{DS} 增加时，漏极的电场会向源极扩散，降低了源极到衬底的势垒高度，使得更多电子能够越过势垒注入沟道，导致亚阈值漏电流增加，并降低了有效阈值电压。这使得 I_D-V_{DS} 曲线在饱和区上升更快。

3. 考虑一个 $0.6 \mu m$ 工艺，栅氧厚度为 100\AA 的 nMOS 管。衬底掺杂浓度为 $N_A=2\times 10^{18}\text{cm}^{-3}$ ，而额定的阈值电压为 $0.7V$ 。假设体通过衬底接触接地。假设现在源极处在 $2V$ 而不是 $0V$ ，室温下的阈值电压将变化多少？

解：由公式： $V_{TH} = V_{TH0} + \gamma(\sqrt{2\phi_F + V_{SB}} - \sqrt{2\phi_F})$

$$\phi_F = \frac{kT}{q} \ln\left(\frac{N_A}{n_i}\right), \text{ 取室温下 } \frac{kT}{q} \approx 0.026V, \text{ 本征载流子浓度 } n_i \approx 1.5 * 10^{10} \text{ cm}^{-3}$$

$$\text{得： } \phi_F = 0.026 \times \ln\left(\frac{2 \times 10^{18}}{1.5 \times 10^{10}}\right) = 0.026 \times 18.7 = 0.486V$$

$$\gamma = \frac{\sqrt{2q\epsilon_{Si}N_A}}{C_{ox}}, \text{ 又： } C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} = \frac{3.45 \times 10^{-13} F/cm}{100 \times 10^{-8} cm} = 3.45 \times 10^{-7} F/cm^2, \text{ 取硅的相对介}$$

$$\text{电常数 } \epsilon_{Si} = 11.7 \times \epsilon_0 = 11.7 \times 8.854 \times 10^{-14} F/cm = 1.035 \times 10^{-12} F/cm$$

$$\text{得： } \gamma = \frac{\sqrt{6.624 \times 10^{-13}}}{3.45 \times 10^{-7}} \approx 2.36V^{1/2}$$

$$\Delta V_{TH} = V_{TH} - V_{TH0} = \gamma(\sqrt{2\phi_F + V_{SB}} - \sqrt{2\phi_F}) = 2.36(1.742 - 0.986) \approx 1.74V$$

当源极电压为 $2V$ 时，由于衬底偏置效应，阈值电压变化量 ΔV_{TH} 为 $1.74V$ 。故新的阈值电压 $V_{TH} = \Delta V_{TH} + V_{TH0} = 0.7V + 1.74V = 2.44V$

4. 一个 nMOS 管的阈值电压为 $0.7V$ ，电源电压 $VDD=1.8V$ 。一个电路设计者打算评估一下为使晶体管更快而使 V_{th} 减少 200mV 的提议。

(1) 如果晶体管是理想的，饱和电流将是原来的多少倍($V_{GS}=V_{DS}=VDD$ 时)？

(2) $V_{GS}=0$ 时，室温下的亚阈值泄漏电流将是原来的多少倍？假设 $n=1.4$ 。

(3) 87°C 时的亚阈值泄漏电流将是原来的多少倍？假设阈值电压与温度无关。

解：(1) 饱和电流与有效驱动电压的平方成正比，即： $I_{Ds} \propto (V_{GS} - V_{TH})^2$

$$\text{所以： } \frac{I_{D2}}{I_{D1}} = \frac{(V_{GS}-V_{TH2})^2}{(V_{GS}-V_{TH1})^2} = \frac{(1.8-0.5)^2}{(1.8-0.7)^2} = \frac{1.69}{1.21} \approx 1.3967, \text{ 是原来的 1.3967 倍}$$

$$(2) \text{ 亚阈值泄漏电流： } I_D = I_0 e^{\frac{q(V_{GS}-V_{TH})}{nkT}} \times (1 - e^{-\frac{qV_{DS}}{kT}}), V_{GS}=0V, \text{ 室温下取 } \frac{q}{kT} = \frac{1}{0.026}, n=1.4,$$

$V_{DS}=V_{DD}=1.8V$ 不变

所以: $\frac{I_{D2}}{I_{D1}} = e^{\frac{q(V_{TH1}-V_{TH2})}{nkT}} = e^{\frac{0.2}{1.4 \times 0.026}} = e^{5.4945} \approx 243.37$, 是原来的 243.37 倍

(3) 87°C 时, $T' = 87 + 273 = 360K$, 阈值电压与温度无关, $V_{DS}=V_{DD}=1.8V$, $\frac{kT'}{q} = 0.0310V$

所以: $\frac{I'_{D2}}{I_{D1}} = e^{\frac{q(V_{TH1}-V_{TH2})}{nkT}} = e^{\frac{0.2}{1.4 \times 0.0310}} = e^{4.6066} \approx 100.1456$, 是原来的 100.1456 倍, 可见

温度提高可以一定程度上抑制亚阈值泄漏电流的增长