

中国科学技术大学

学士学位论文



基于 ANSYS 仿真软件的高速模拟
电路系统设计与验证

作者姓名：胡佳栋

学科专业：物理电子学

导师姓名：刘树彬 教授，曹喆 副研究员

完成时间：二〇一六年六月

University of science and technology of China
A dissertation for Bachelor' s degree



High-speed analog circuit design and verification based on ANSYS simulation software

Author: Jiadong Hu

Specialty: Physical Electronics

Supervisor: Prof. Shubin Liu, A. P. Zhe Cao

Finished time: June, 2016

中国科学技术大学学位论文原创性声明

本人声明所呈交的学位论文,是本人在导师指导下进行研究工作所取得的成果。除已特别加以标注和致谢的地方外,论文中不包含任何他人已经发表或撰写过的研究成果。与我一同工作的同志对本研究所做的贡献均已在论文中作了明确的说明。

作者签名: _____

签字日期: _____

中国科学技术大学学位论文授权使用声明

作为申请学位的条件之一,学位论文著作权拥有者授权中国科学技术大学拥有学位论文的部分使用权,即:学校有权按有关规定向国家有关部门或机构送交论文的复印件和电子版,允许论文被查阅和借阅,可以将学位论文编入《中国学位论文全文数据库》等有关数据库进行检索,可以采用影印、缩印或扫描等复制手段保存、汇编学位论文。本人提交的电子文档的内容和纸质论文的内容相一致。

保密的学位论文在解密后也遵守此规定。

☐公开 ☐保密 (____年)

作者签名: _____

导师签名: _____

签字日期: _____

签字日期: _____

致谢

转眼之间，大学四年就要过去了，毕设也接近了尾声。在毕业前的半年里，我在曹喆老师和李诚师兄的指导下，完成了毕设课题，学到了很多东西，也完成了这篇毕业论文。

感谢曹老师和李诚师兄对我的悉心指导，对于我所提出的各种琐碎的问题能够耐心解决，为我指明方向，并且与我分享了很多设计理念和经验之谈，让我大受启发。另外，他们也带我熟悉了实验室的环境，这让我能够在今后更好地融入实验室的科研和学习氛围中。在此，我向他们表示最诚挚的感谢。

感谢实验室的安琪教授与刘树彬教授的关心，感谢快电子学实验室营造的良好学术氛围，让我在专业知识上进步很大，也学到了很多人生的道理，它们将让我受益终身。

感谢封常青副教授，在毕设和本文的写作过程中给了很多建设性的建议。

感谢快电子学实验室的其他师兄，感谢他们给予我的无私帮助。

感谢王宇同学和陈昊磊同学，感谢他们给我的帮助，以及和我的交流。我们互相监督，共同进步，一起成长。

感谢实验室的工程师花师傅，一直以来非常耐心地帮我焊接电路板。

感谢 513 实验室的宋克柱教授，能让我用 513 的焊接平台，为我焊电路提供了极大的便利。

目录

摘要.....	3
Abstract.....	4
第 1 章 前言.....	5
1.1 背景与需求	5
1.1.1 项目背景	5
1.1.2 电路需求	5
1.2 程控可变增益放大电路原型电路板	6
1.2.1 电路结构.....	6
1.2.2 存在的问题.....	7
第 2 章 高速电路设计相关理论.....	8
2.1 信号完整性	8
2.1.1 信号的反射	8
2.1.2 消除反射的方法	9
2.2 电源完整性.....	9
2.2.1 传输线谐振.....	9
2.2.2 传输平面谐振.....	10
2.2.3 消除内电层平面谐振的方法.....	11
2.3 模拟电路测试内容	13
2.3.1 直流测试.....	13
2.3.2 交流测试.....	13
2.3.3 瞬态测试	15
2.3.4 噪声测试	16
第 3 章 过孔对信号完整性影响的研究.....	17
3.1 ANSYS 软件介绍	17
3.2 电路板结构.....	20
3.3 S 参数测试平台	20
3.4 过孔对信号完整性的理论分析.....	21
3.4.1 过孔的寄生参数分析.....	21

3.4.2 过孔与内电层谐振的关系.....	21
3.5 带过孔走线的 S 参数.....	22
3.6 仿真与分析.....	23
3.6.1 S 参数仿真.....	23
3.6.2 谐振仿真.....	24
3.7 过孔对信号完整性影响的解决方案.....	25
3.7.1 减少过孔的使用.....	25
3.7.2 消除内电层谐振.....	26
第 4 章 程控可变增益放大电路改进.....	28
4.1 改进的方面.....	28
4.1.1 消除电路在工作频率范围内的谐振.....	28
4.1.2 直插 SMA 改为表贴式 SMA.....	29
4.1.3 其他改进的方面.....	29
4.2 改进后电路板的测试结果.....	30
4.2.1 直流测试.....	31
4.2.2 交流增益测试.....	31
4.2.3 噪声测试.....	33
4.2.4 谐波测试.....	34
4.2.5 瞬态测试.....	35
4.2.5 氟化钡探测器联调.....	35
第 5 章 总结与展望.....	37
5.1 总结.....	37
5.2 展望.....	37
参考文献.....	38
附录.....	40
在读期间发表的学术论文.....	42

摘要

随着信号的频率越来越高，高速电路的信号完整性会变得越来越不可忽视，尤其是对高带宽的模拟电路。而随着电路结构的逐渐复杂化，通过仿真工具仿真电路板已经成为高速电路设计的必然趋势。PCB（printed circuit board）仿真使得设计者能够在电路板生产前发现电路的问题，做出修改，可以大大缩短产品的开发周期，减少开发成本，提高开发效率。

本文根据大研计划设计的高速模拟电路原型电路板中出现的插损曲线有尖峰的问题，以及直插 SMA 接头高频性能差的问题，通过 ANSYS 软件进行了深入的研究，总结了问题产生的原因和解决方法，然后在 ANSYS 软件仿真的基础上改进了原型电路板，并取得了较好的测试结果。

本论文主要包括三个方面的工作。首先，通过 ANSYS 软件结合理论分析来研究插损曲线有尖峰的问题和直插 SMA 接头高频性能差的问题，寻找问题的解决方法，并专门制作电路板来验证仿真和理论。

其次，在 ANSYS 软件仿真的基础上，对原型电路板进行了多方面的优化，设计了改进后的高速模拟电路。

最后，对改进后的高速模拟电路进行了多项指标测试，并取得了较好的测试结果。

关键词：高速电路设计；信号完整性；PCB 仿真；谐振

Abstract

As signal frequency increases, signal integrity becomes more and more significant in high-speed circuit design, especially for high-bandwidth analog circuits. Meanwhile, with the increasingly complexity of circuit configuration, using simulation tools has become an inevitable trend in the high-speed circuit design. PCB (printed circuit board) simulation enables designers to identify problems and make changes before the circuit board produced, which can greatly shorten the product development cycle, reduce development costs and improve development efficiency.

This article is based on the spikes in insertion loss curves of the high-speed analog prototype board which was designed in University Student Research Project, and the poor performance of the plug-in SMA connector in high frequency. Having the problems in-depth study, summarizing the causes and solutions of problems, an improved high-speed analog circuits was designed based on the ANSYS simulation software, which achieved good results in tests.

This article contains three main contributions. First, studying the problems which were described previously by means of theoretical analysis and ANSYS simulation software, finding solutions to the problems, and creating a special circuit board to verify the theories and simulation results.

Second, designing a new high-speed circuit with the help of ANSYS simulation software, making various optimization compared to the prototype board.

Last, testing a number of indicators of the new high-speed analog circuit, and achieving good results.

Key word: high-speed circuit design; signal integrity; PCB simulation; resonance

第 1 章 前言

1.1 背景与需求

1.1.1 项目背景

本毕设所在的项目是中国工程物理研究院核物理与化学研究所的一个多通道高垂直分辨率高速信号采集系统项目，用于中子物理实验中的波形数字化，由中国科学技术大学承担，计划在性能上超越目前已有的 PXIe-5162（如表 1-1 所示）。在大研计划中，为其设计了程控可变增益的前端模拟电路原型电路板，但测试发现存在一些问题，本毕业设计则是研究问题产生的原因，并对原型电路板进行改进。

表 1-1：性能指标对比

设备	PXIe-5162	本项目
供应商	NI	中国科学技术大学
采样率	1.25G	1.25-1.8G
分辨率	10 bit	12 bit
有效位	6-7 bit	9 bit

1.1.2 电路需求

本项目的前端模拟电路需求如表 1-2 所示。其主要的技术难点在于：

- (1). 60dB 大动态范围（输入信号从 $\pm 10\text{mV}$ 到 $\pm 10\text{V}$ ）；
- (2). DC 耦合，高带宽，高有效位；
- (3). 最大 38dB 增益（输入 $\pm 10\text{mV}$ 时要求输出差模 800mVpp ）。

表 1-2：前端模拟电路需求

待测信号特征	输出信号要求
单端	差分
正/负极性	共模 1.25V 左右
动态范围： $\pm 10\text{mV}$ 到 $\pm 10\text{V}$	差模 800mVpp
带宽：DC（或 LF）到 250MHz	

另外，电路要求程控增益、可调直流偏置。

1.2 程控可变增益放大电路原型电路板

1.2.1 电路结构

由于信号的动态范围较大（ $\pm 10\text{mV}$ 到 $\pm 10\text{V}$ ），需要对大信号进行衰减，小信号进行放大。电路整体采用程控衰减、程控放大、差分运放调整共模、低通滤波的四级结构（如图 1-1 所示）。原型电路板的实物图如图 1-2 所示。

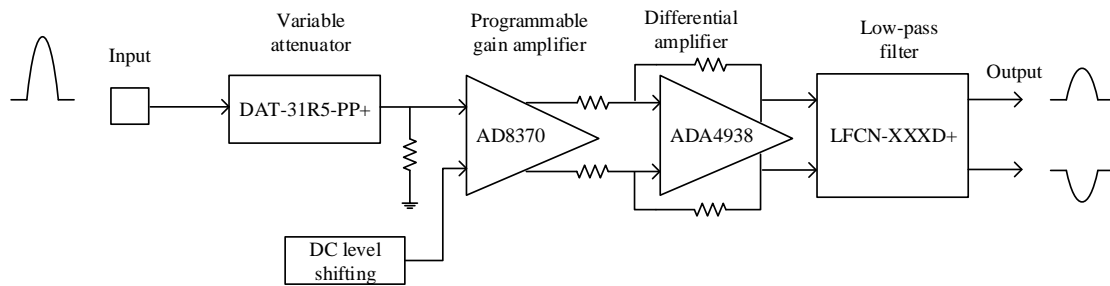


图 1-1 程控可变增益放大电路结构

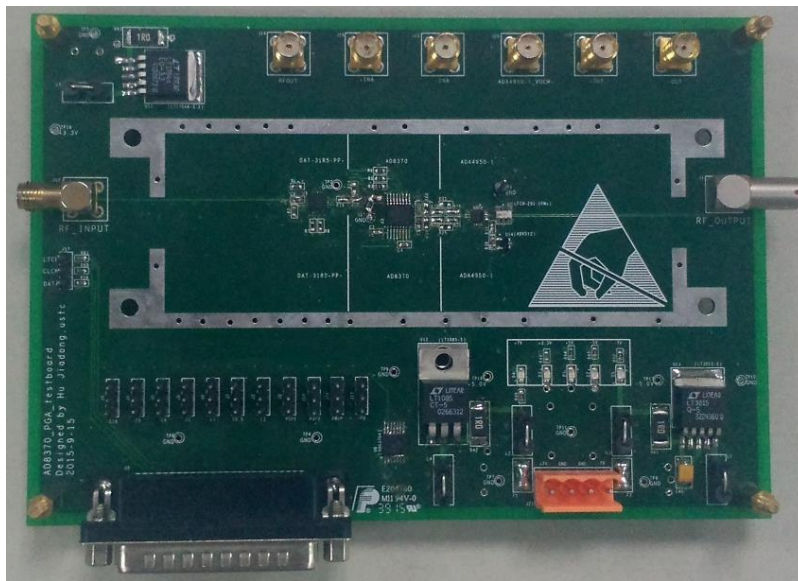


图 1-2 原型电路板实物图

在电路的器件选型中，衰减器选用的是 DAT-31R5-PP+ 芯片，通过它可以程控衰减信号，实现 0.5dB 步进的 0dB~31.5dB 衰减。放大器选用的是 AD8370 芯片，通过它可以程控放大信号，实现 -11dB~34dB 的增益，只在小信号的增益上略有不足。放大器输出的信号用 ADA4938-1 芯片调整共模，然后通过低通滤波器（LFCN 系列的芯片）低通滤波输出。

1.2.2 存在的问题

用矢量网络分析仪 E5071C 测试原型电路板每一级芯片的 S21 曲线时,发现无论是衰减器芯片的 S21 曲线还是放大器芯片的 S21 曲线,在 300MHz、550MHz、800MHz 处都有明显的尖峰,如图 1-3 所示。而它们的手册上给的曲线(如图 1-4 所示)则在 1GHz 带宽范围内都比较平坦,因而测试结果中的尖峰很可能是 PCB 设计中某些地方存在问题导致的。本毕设对此问题进行了深入的研究,通过软件仿真、理论分析和实测,发现其跟内电层平面谐振和过孔有直接的关系。

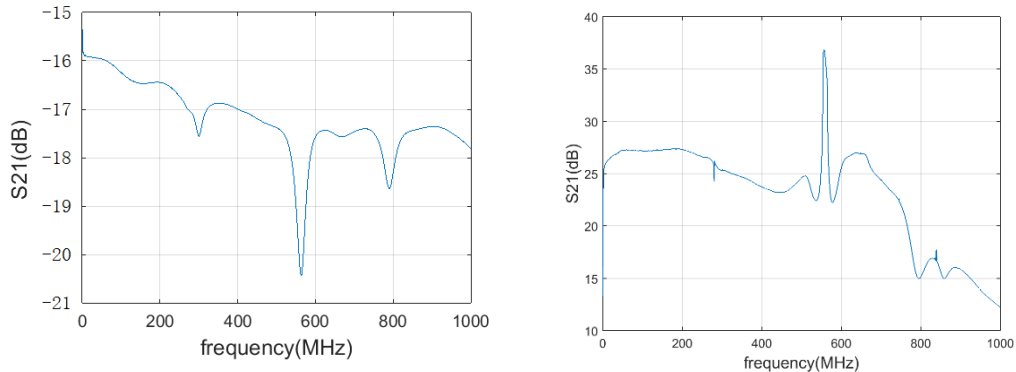


图 1-3 (a) 衰减器 S21 曲线尖峰

(b) 放大器 S21 曲线尖峰

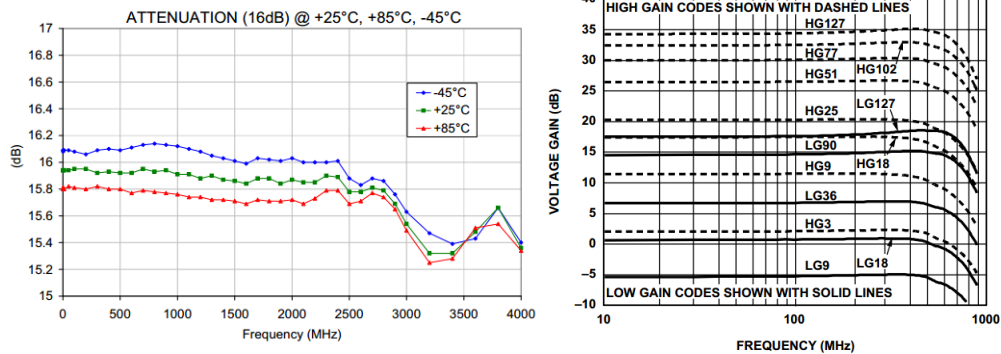


图 1-4 (a) 手册上衰减器 S21 曲线¹

(b) 手册上放大器增益曲线²

另外,在对上述问题的研究过程中,发现了 SMA 接头的 S21 曲线高频不平坦的问题。经过研究,发现和过孔的寄生参数有关系。

第 2 章 高速电路设计相关理论

2.1 信号完整性

2.1.1 信号的反射

当电路板的尺寸小于信号有效长度的 $1/6$ 时，该电路是集总电路，可以不用考虑信号的反射。然而，随着信号频率的提高，当电路板上的信号走线长度大于信号有效长度的 $1/6$ 后，信号在传输过程中的反射将变得不可忽视，这时该电路必须看成是分布式电路。高速电路的电信号在电路系统中两点间的传输过程可以用传输线模型描述（如图 2-1 所示）。

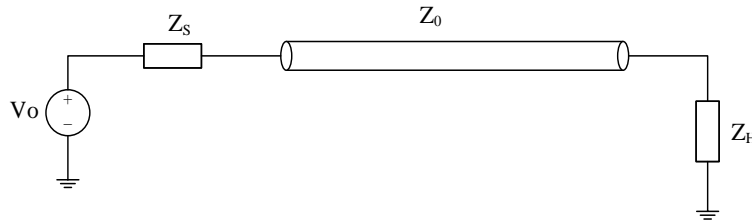


图 2-1 传输线模型

若信号从阻抗为 Z_1 的传输线传到阻抗为 Z_2 的传输线上（如图 2-2 所示），则电压信号的反射系数如式 2-1 所示：

$$\rho = \frac{V_{\text{reflected}}}{V_{\text{incident}}} = \frac{Z_2 - Z_1}{Z_2 + Z_1} \quad (2-1)$$

即只有当 $Z_1 = Z_2$ 时在两传输线之间才没有反射。因此，在传输线模型中，只有当 $Z_S = Z_0 = Z_H$ ，且整条传输线各处的阻抗一致时，信号在传输过程中才没有任何反射。但这一般是做不到的，通常电路板上有很多阻抗不连续的地方，例如 PCB 走线的拐角处、走线分支处、过孔、芯片封装等。另外，实际的始端串联电阻 Z_S 与终端并联电阻 Z_H 的阻值无法精确地等于 Z_0 ，也必然造成信号的一些反射³。

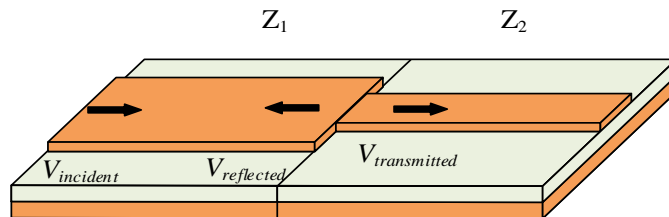


图 2-2 信号在传输线上的反射

2.1.2 消除反射的方法

阻抗不连续是造成信号在传输过程中反射的根本原因。因而，消除 PCB 上信号反射的方法有：

- (1). 尽可能地缩短传输线的长度，使信号发生反射后能在最短的时间内达到稳态。
- (2). 尽可能减少传输过程中使用的过孔，尽量使表贴焊盘的宽度与传输线等宽，尽可能不使用走线分支。
- (3). 在传输线的始端和终端用电阻进行匹配。

2.2 电源完整性

2.2.1 传输线谐振

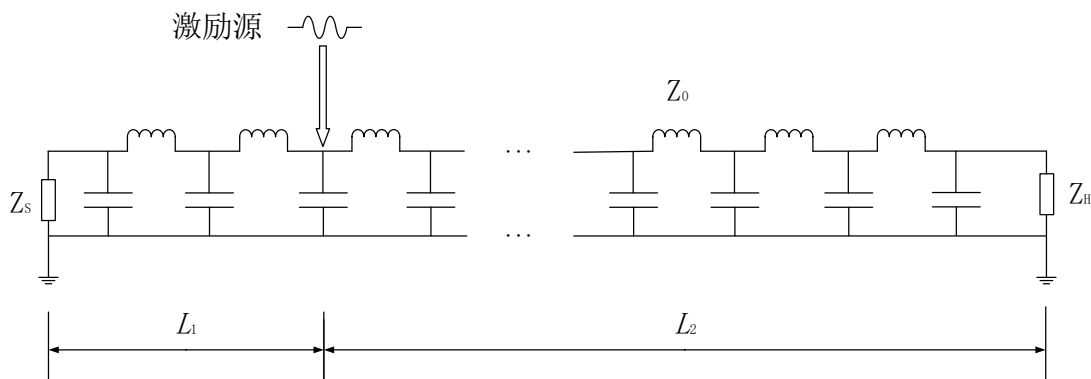


图 2-3 无损传输线分布式模型

通过分析传输线模型中的谐振，可以推广到传输平面模型中的谐振。图 2-3 是无损传输线的分布式模型，不考虑电阻热效应、电磁辐射等造成的损失。当传输线上某点处有一个激励源的时候，根据式 2-1 知，传输线两端的阻抗匹配决定了激励信号的反射情况，下面就几种极端的情况进行讨论。

当传输线两端的匹配阻抗为无穷大，即两端悬空的时候，电压的反射系数为 +1，反射不造成信号的损失。设激励源的信号为单频的正弦信号，则在激励源的持续激励下，激励点处的信号干涉相消成为传输线上信号损失的唯一来源。信号在传输线上的传输速率为 $v = 1/\sqrt{\mu\epsilon}$ ，其中 μ 和 ϵ 分别为传输线所在媒质的磁导率和介电常数³。设激励源到传输线两端的距离分别为 L_1 和 L_2 ，两端间传输线总

长 $L = L_1 + L_2$ ，则传输线上的信号在两端来回反射的周期为：

$$T = \frac{2L}{v} \quad (2-2)$$

若此时激励源的频率为 $f = n/T$ ， $n = 1, 2, \dots$ ，则在激励点处形成信号的相干相长，造成传输线上信号能量的持续积累，并且形成传输线两端为波腹的驻波，这就是传输线上的谐振。值得注意的是，当激励源频率为 $f = n/T$ ， $(n = 1, 2, \dots)$ ， $L_1 = kL/2n$ ， $(k = 1, 2, \dots, n)$ 的时候，激励源正好在可能形成的电压驻波的波节上，在每个周期的后半部分，激励信号与反射信号发生干涉相消，使得信号能量无法持续积累，在这种特殊的情况下无法形成谐振。

当传输线两端阻抗匹配，即 $Z_S = Z_H = Z_0$ 的时候，电压反射系数为 0，信号无反射，故无法形成谐振。

当传输线两端短路，即 $Z_S = Z_H = 0$ 的时候，电压反射系数为 -1，类似于传输线两端悬空的情况，在激励源的频率为 $f = n/T$ ， $n = 1, 2, \dots$ 时也能形成传输线的谐振，此时传输线两端为驻波的波节。然而，由于短路， Z_S 和 Z_H 上的电压始终为 0，如果 Z_S 和 Z_H 不是在传输线的两端（如图 2-4 所示），就能隔离激励源，使传输线上 Z_S 和 Z_H 之外的部分不受 Z_S 和 Z_H 之间的谐振的影响。另外，如果令 Z_S 和 Z_H 相互靠近，还能降低传输线谐振的最大周期 T ，即提高传输线谐振的最低频率。与传输线两端悬空的情况类似，当激励源正好在可能形成的电压驻波的波节上时，是无法真正激励出谐振的。

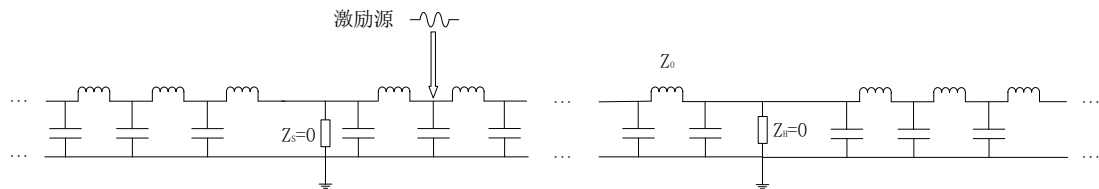


图 2-4 传输线上的短路负载

2.2.2 传输平面谐振

将传输线模型推广到传输平面模型，就可以将传输线上的谐振推广到传输平面之间的谐振。图 2-5 是传输平面的分布式模型。由于通常多层电路板中，用内电层平面作为电源/地分配系统，因而本文中也将传输平面称为内电层平面。

将传输平面中的其中一个平面视为参考平面，认为其上没有电压的波动。当传输平面上有一个激励源时，传输平面上的信号反射由平面间的负载情况决定。

设激励源为单频的正弦信号，且不考虑电阻热效应、电磁辐射等造成的损失。

通常，传输平面的边界是悬空的，类似于传输线模型，此时边界上的电压的反射系数为+1，反射不造成信号的损失，则在激励源的持续激励下，激励点处的信号干涉相消成为传输平面上信号损失的唯一来源。当激励信号为某些特定的频率时，就可能造成激励点处形成信号的相干相长，造成传输平面上信号能量的持续积累，形成边界的某些区域为波腹的电压驻波，这就是传输平面上的谐振，也即内电层平面谐振。类似于传输线上的情况，激励源正好在电压驻波的波节上时不能激励出对应的内电层平面谐振。

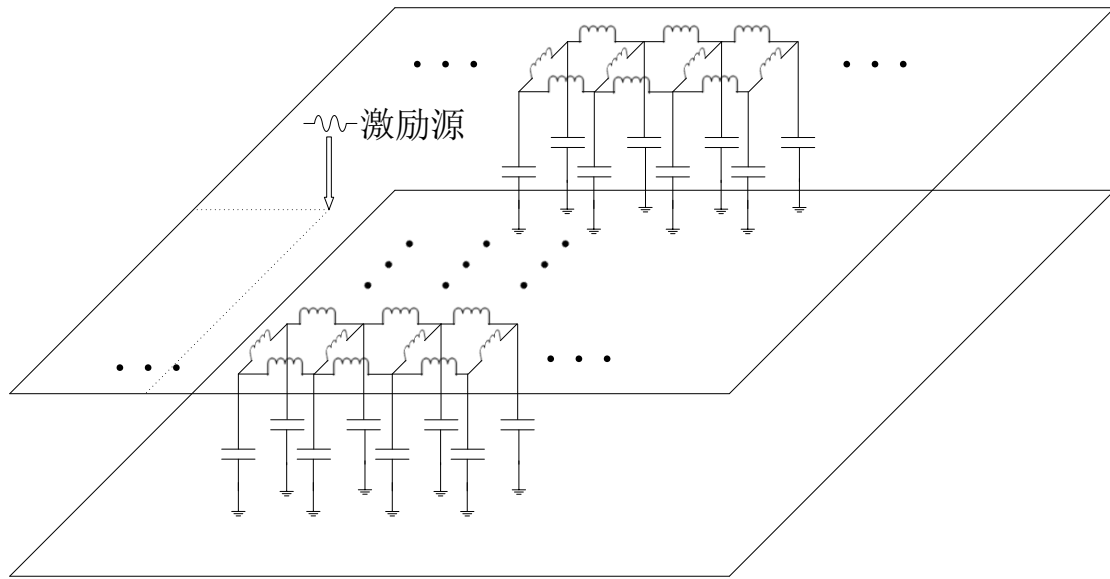


图 2-5 传输平面分布式模型

对于实际的内电层平面，当产生内电层平面谐振时，平面上会形成电压驻波，成为噪声的一个显著来源，并且在电路板边缘处产生严重的电磁辐射。根据驻波公式，两个相邻的长方形内电层平面，其谐振频率可以通过 PCB 的物理特性和介质材料的参数计算出来⁴：

$$f_{res}(m,n) = \frac{1}{2\pi\sqrt{\mu_0\epsilon_0\epsilon_r}} \sqrt{\left(\frac{m\pi}{a}\right)^2 + \left(\frac{n\pi}{b}\right)^2} \quad (2-3)$$

式 2-3 中， μ_0 、 ϵ_0 和 ϵ_r 分别为真空中磁导率、真空中介电常数和内电层平面之间介质的相对介电常数；a 和 b 分别为平面的长和宽；m, n 为非负整数，且不同时为 0。

2.2.3 消除内电层平面谐振的方法

若效仿传输线谐振的消除方法，在内电层平面的边界处加上均匀的匹配负载，

从而使边界处无电压的反射，理论上可以消除内电层平面的谐振。然而，要使大量的负载分布在边界处会提高成本。另外，由于通常内电层作为电源/地分配系统，平面之间有电压差，边界处的负载会造成电路的静态功耗增加。因而，对于内电层平面的谐振来说，边界匹配并不是一种实用的消除方法。

在内电层平面上的激励源周围放置短路负载也不行，这会导致电源和地平面之间的短路。然而，考虑到只有特定频率以上的激励信号，即交流信号才能激励出内电层平面的谐振，而对交流信号来说，大电容近乎短路的负载，因而可以在激励源周围放置电容来隔离激励源，同时提高谐振的最低频率⁵。当谐振的最低频率高于激励源的频率时，激励源将无法激励出内电层平面上的谐振。设一块电路板的内电层间距为 36mil，内电层之间介质的相对介电常数为 4.5，其内电层构成平行板电容器，根据平行板电容器的计算公式计算其分布电容得：

$$c_{pcb} = \frac{C}{S} = \frac{\epsilon_r \cdot \epsilon_0}{d} = 4.3 \text{ pF/cm}^2 \quad (2-4)$$

由于内电层平面之间的分布电容很小，因而通过摆放电容可以很容易地提高内电层平面间局部的分布电容。设激励源周围以 r 为半径的圈内摆放电容使得内电层平面摆放电容处的分布电容增大至 c' ，内电层平面的分布电感为 l ，则在摆放电容处的电压反射系数可由式 2-5 表示出来。当 c' 为 c_{pcb} 的 4 倍以上时，激励出来的信号在摆放的电容处的电压幅度只有原来的 $1/2$ 以下，激励源被有效地隔离了，杜绝了激励源激励出更大范围内的谐振；当 r 足够小以至于激励源周围区域内的内电层平面谐振频率高于激励源的最高频率时，激励源将无法激励出谐振。因此，可以认为，通过电容的摆放，消除了内电层平面上的谐振。

$$\rho = \frac{\sqrt{l/c'} \left\| \sqrt{l/c_{pcb}} - \sqrt{l/c_{pcb}} \right\|}{\sqrt{l/c'} \left\| \sqrt{l/c_{pcb}} + \sqrt{l/c_{pcb}} \right\|} = \frac{-\sqrt{c'}}{2\sqrt{c_{pcb}} + \sqrt{c'}} \quad (2-5)$$

以上分析是根据理想电容来讨论的，而实际使用的电容带有 ESL (Equivalent Series Inductance, 等效串联电感) 和 ESR (Equivalent Series Resistance, 等效串联电阻)，且电容需要使用通孔来连接内电层平面，其等效串联模型如图 2-6 所示。这个串联模型的等效纯电容 C' (如式 2-6 所示) 是一个跟频率有关的量。设板上在激励源周围摆放了若干相同的电容来连接两内电层，相邻两个电容之间的距离为 D ，则这些电容改变了摆放区域内的等效分布电容 c_{eff} (如式 2-7 所示)。

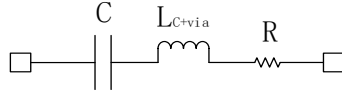


图 2-6 电容器等效串联电路

$$C'(f) = \frac{1}{2\pi f} \frac{1}{\sqrt{R^2 + \left(\frac{1}{2\pi f C} - 2\pi f L\right)^2}} \quad (2-6)$$

$$c_{eff}(f) = \frac{C'(f)}{D^2} + c_{pcb} \quad (2-7)$$

从式 2-5 和式 2-7 可以看到, c_{eff} 越大, 激励源的隔离效果越好。使用低电感的大电容, 且电容在电路板上的激励源周围密集摆放, 可以有效提高电容隔离激励源的能力, 并且有效地提高谐振的最低频率。

2.3 模拟电路测试内容

模拟电路测试通常分为四种: 直流测试、交流测试、瞬态测试、噪声测试⁶。

2.3.1 直流测试

直流测试是测试电路的静态工作状态, 如漏电流、输出阻抗、转换特性和偏移量等⁶。直流测试要注意的一点是, 当测试直流电平时, 即便是高精度的示波器, 其垂直分辨率也往往比不上万用表。

2.3.2 交流测试

交流测试是测试电路的小信号和大信号频率响应。失真测试也属于其中⁶。

在交流频率响应测试中, 一种思路是: 通过扫频的方式快速地测试电路的频率响应。这可以通过矢量网络分析仪的 S 参数测试来实现。

交流信号失真主要是来源于谐波, 因而失真测试主要是测信号的谐波失真。

(1). S 参数

一个系统的信号完整性可以通过输入和输出的信号之间的关系来进行评估。S 参数包含了 DUT (Device under test, 待测器件) 的输入和输出信号的幅度和相位关系, 因此可以反映系统的信号完整性。对于一个二端口的 DUT (如图 2-7 所示), 其 S 参数定义为:

S_{21} (S_{12}): 端口 2 (1) 匹配时, 端口 1 (2) 到端口 2 (1) 的传输系数, 又称插损 (如果输出信号幅度减小) 或增益 (如果输出信号幅度增大);

S_{11} (S_{22}): 端口 2 (1) 匹配时, 端口 1 (2) 的反射系数, 又称回波损失;

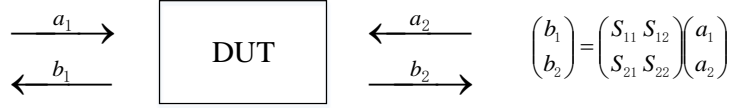


图 2-7 二端口 DUT 的 S 参数

因此, DUT 的 S 参数矩阵可以用入射波的电压复矢量 a_1 、 a_2 和反射波的电压复矢量 b_1 、 b_2 来表示。

本文后面的 S 参数都特指 S 参数的幅度信息, 并且采用常用对数坐标⁷:

$$S_{xy\text{幅度}} = 20 \lg |S_{xy}| \text{ dB}, \quad x, y = 1, 2 \quad (2-8)$$

对于一条实际的 PCB 走线, 其插损幅度曲线比较平坦, 在低频范围内插损近似为 0dB, 在高频范围内受趋肤效应的影响, 信号损失逐渐增大 (如图 2-8(a) 所示); 其回波损失幅度通常在负几十 dB 以下 (如图 2-8(b) 所示)。

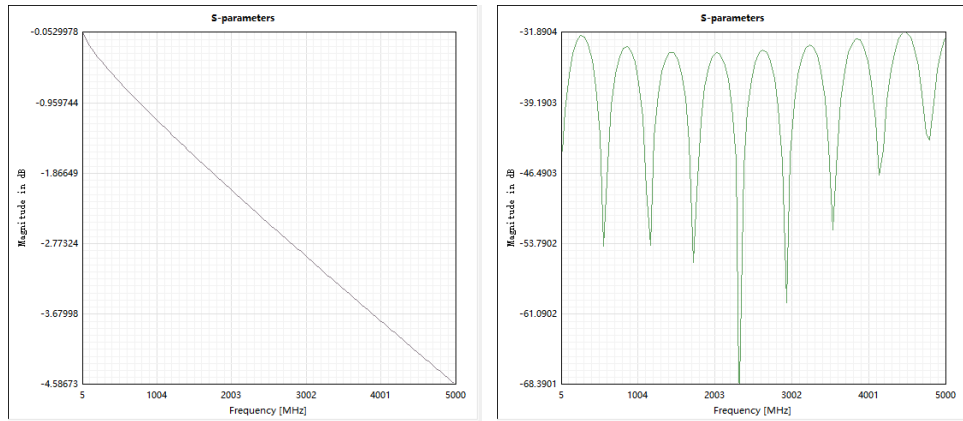


图 2-8 (a) 实际 PCB 走线的插损 (b) 实际 PCB 走线的回波损失

(2). 谐波失真

由于电路的非线性, 对于一个输入的信号 V_{in} , 其输出信号 V_{out} 为:

$$V_{out} = a_0 + a_1(V_{in}) + a_2(V_{in})^2 + a_3(V_{in})^3 + \dots \quad (2-9)$$

假设 a_2 不为 0, 而输入信号为正弦波 ($V_{in} = \cos \omega t$), 则由三角函数公式

$$(\cos \omega t)^2 = \frac{1 + \cos 2\omega t}{2} \quad (2-10)$$

可见产生了频率为基频两倍的谐波 (二次谐波)。同理, 更高次的系数不为 0 (即更高次的非线性) 产生了更高次的谐波。因而, 当一个频率为 f_a 的信号输入一个电路系统后, 由于电路的非线性, 会在频率 nf_a 上产生谐波, n 为谐波的次数, $n=2, 3, \dots$ (如图 2-9 所示)。

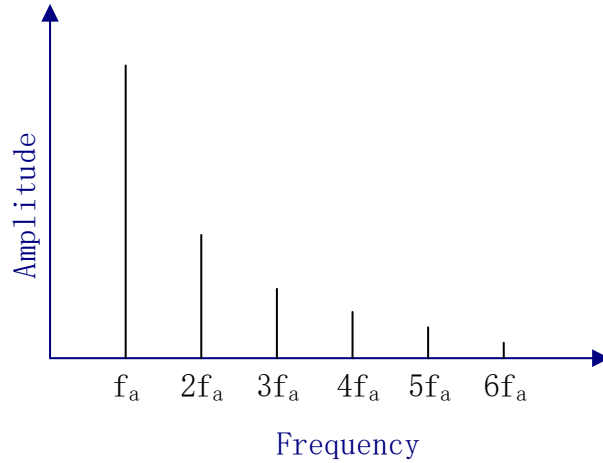


图 2-9 谐波失真

谐波的存在对信号的质量产生影响，定义 THD（总谐波失真）来确定谐波相比于信号的能量：总谐波失真是指信号幅度的均方根值与其谐波的均方根值（一般只计算前 5 次谐波功率和的平方根）的比值，以分贝为单位⁸：

$$THD = 20 \lg \frac{RMS_{signal}}{RMS_{(first\ 5th\ HD)}} = -20 \lg \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + V_5^2 + V_6^2}}{V_1} \quad (2-11)$$

2.3.3 瞬态测试

瞬态测试是测试电路在预定激励信号的情况下电路的性能，在模拟电路测试、模数混合测试中有广泛的应用⁹。在瞬态测试中，通常选输入激励信号为方波信号，通过分析输出信号上的上升时间、振铃、过冲、下冲等来分析电路的性能。通常可以从瞬态的图中直观地看到传输线终端匹配的情况。例如，如图 2-10 所示，为信号源输出的方波，幅度为 0~3V， $T_r = T_f = 100\text{ps}$ ， $T_w = 3\text{ns}$ ，周期 5ns。图 2-11 (a) 和 (b) 分别为终端匹配和终端负载偏大的电路模型，图 2-12 和图 2-13 分别为两个电路对该方波的响应，对比可知，图 2-12 对应的电路的瞬态响应要好于图 2-13 对应的电路。从图 2-13 中可以看到明显的过冲和下冲，原因在于该电路的终端匹配阻抗（70ohm）要大于传输线的阻抗（50ohm）。

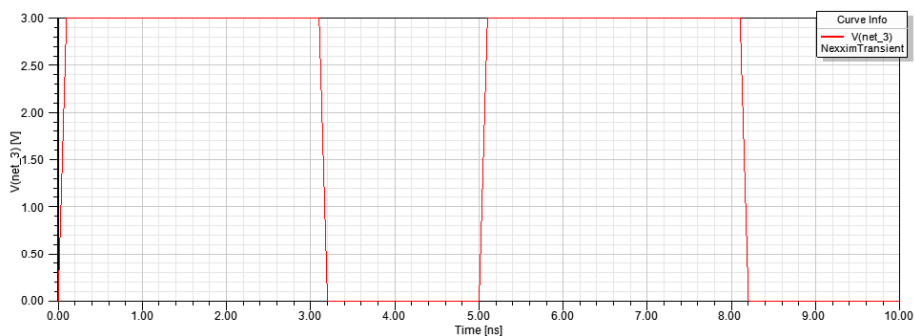


图 2-10 信号源输出的方波

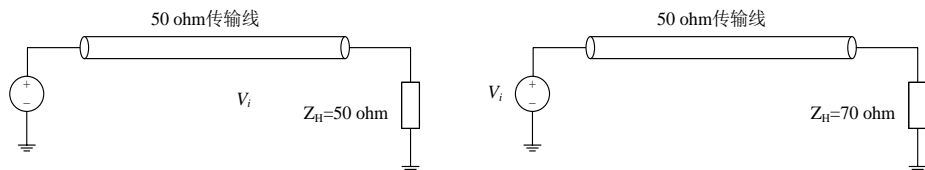


图 2-11

(a) 终端负载匹配

(b) 终端负载偏大

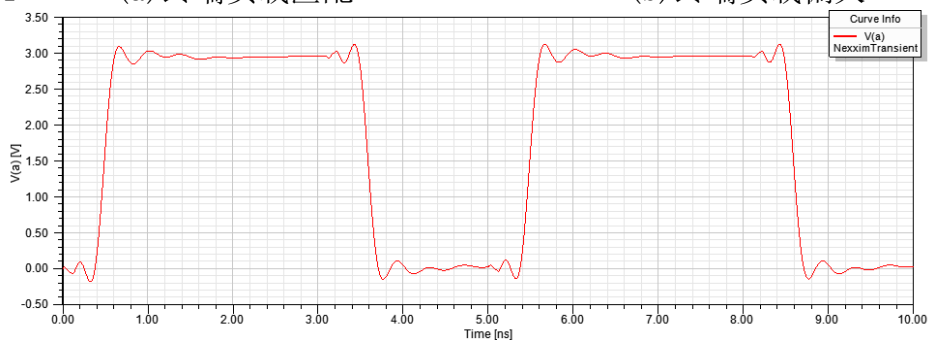


图 2-12 终端负载匹配的电路的瞬态响应

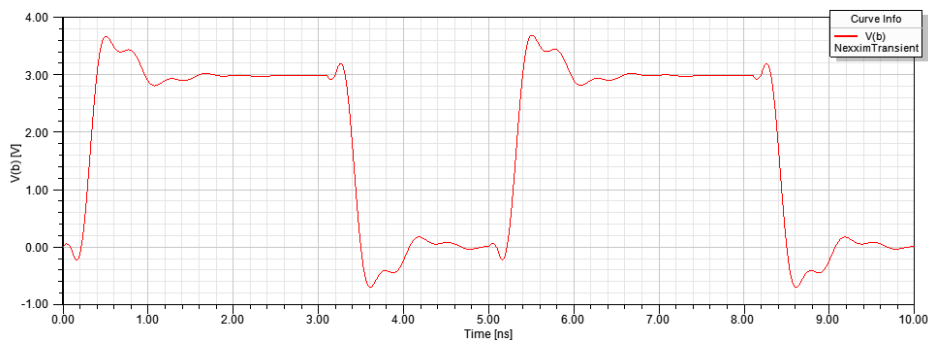


图 2-13 终端负载偏大的电路的瞬态响应

2.3.4 噪声测试

噪声测试是当输入是 0 的时候测试电路输出端信号的变动。在噪声测试中，要注意的是根据电路的工作频率范围，加上适当的滤波器，将工作频率范围外的噪声有效地滤除掉。

第 3 章 过孔对信号完整性影响的研究

通过 ANSYS 软件仿真，对于前言中提到的原型电路板测试中出现的 S21 曲线有尖峰的问题，判定为内电层平面的谐振通过过孔影响了信号。另外，研究发现，直插式 SMA 接头高频性能较差的原因在于其信号管脚对应电路板上的大过孔，其寄生参数对信号完整性的影响在高频变得不可忽视。因而，对于过孔通过内电层谐振和寄生参数对信号完整性造成的影响，本章通过仿真结合实测的方式进行了深入的研究。

3.1 ANSYS 软件介绍

ANSYS SIwave 是 ANSYS 公司提供的—个精确的整板级电磁场全波分析工具，是业界公认为可靠的 PCB 信号完整性（SI）和电源完整性（PI）分析平台¹⁰。

ANSYS 软件可以提取电路板的参数，进行信号完整性和电源完整性仿真。例如，对于图 3-1 所示的电路板，ANSYS 软件可以仿真它的：

S 参数（如图 3-2 所示）：信号在几个端口之间的传输系数和反射系数；

Z 参数（如图 3-3(a)所示）：信号在几个端口之间的传输阻抗；

Smith 图（如图 3-3(b)所示）：用复平面描述信号在几个端口之间的传输系数和反射系数；

瞬态（如图 3-4 所示）：信号对特定波形的时域响应；

谐振（如图 3-5 所示）：平面之间可能形成的电磁谐振；

走线阻抗（如图 3-6 所示）：走线的特征阻抗；

直流（如图 3-7 所示）：直流电流分配。

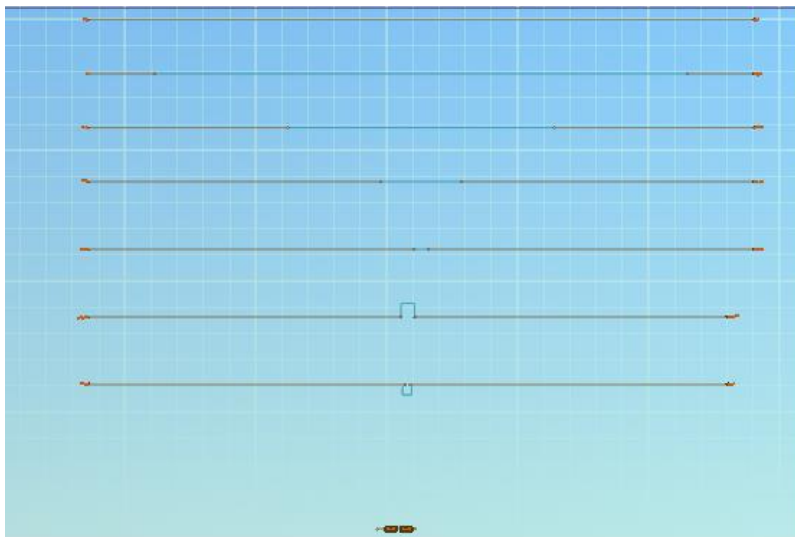


图 3-1 电路板结构图

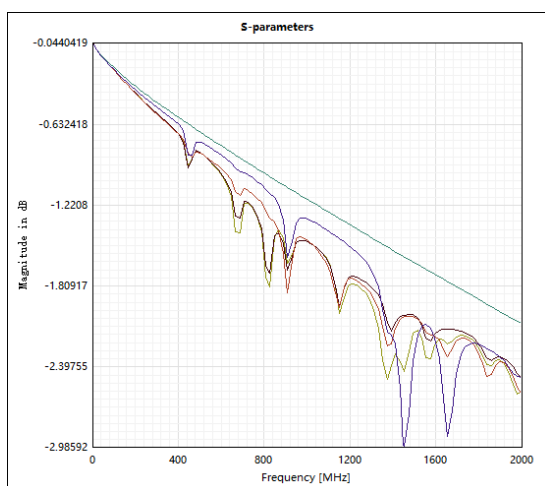
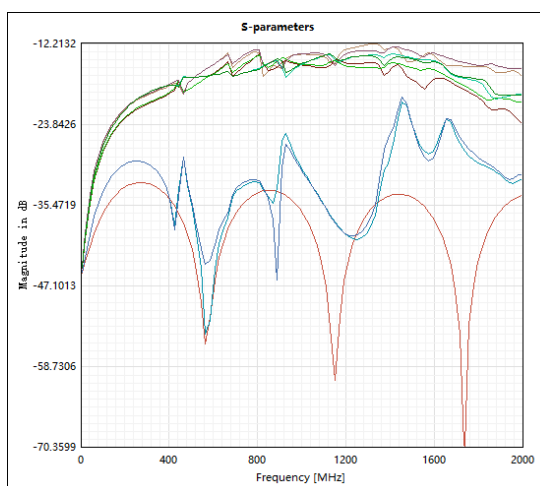


图 3-2 (a) S21 曲线示例



(b) S11 曲线示例

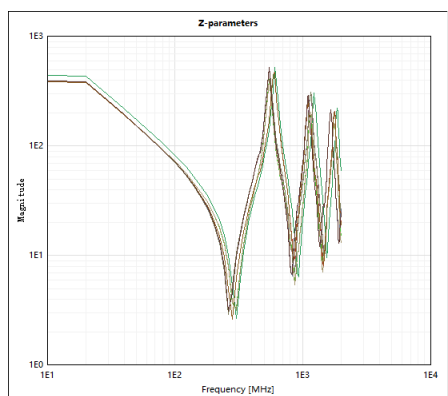
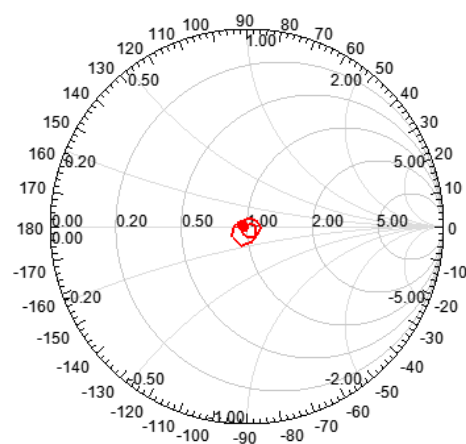


图 3-3 (a) Z 参数曲线示例



(b) Smith 图示例

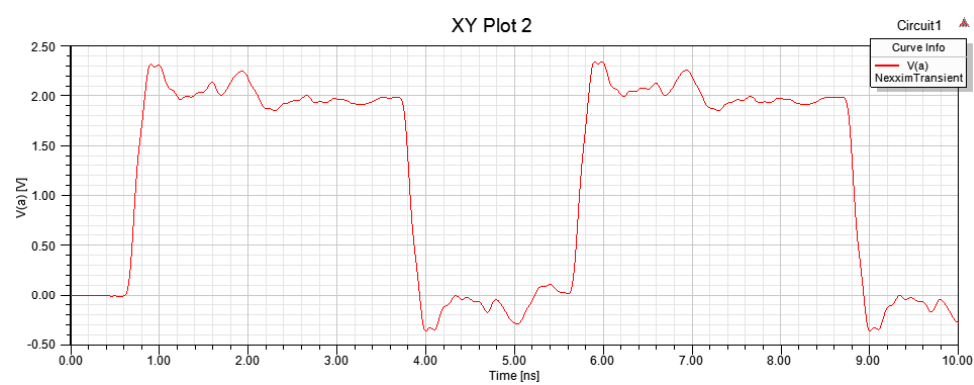


图 3-4 瞬态仿真示例

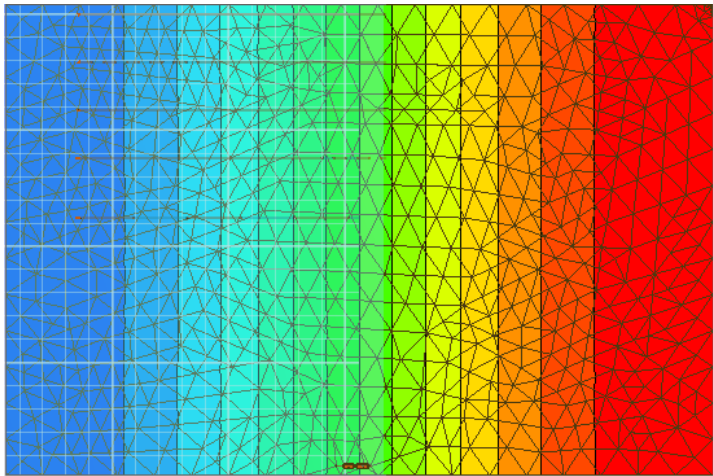


图 3-5 谐振仿真示例

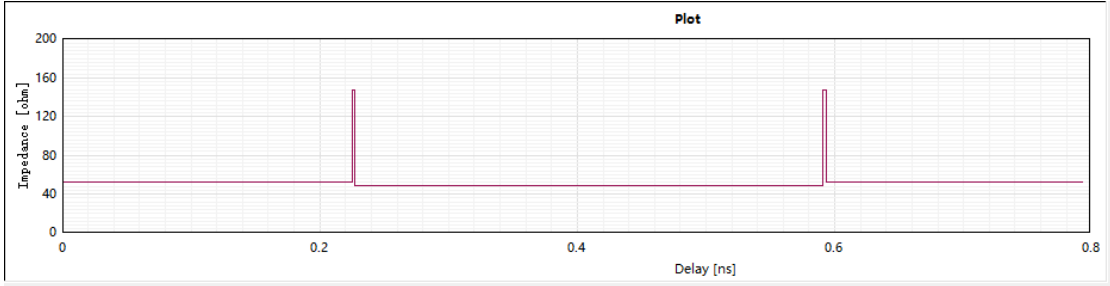


图 3-6 走线阻抗仿真示例

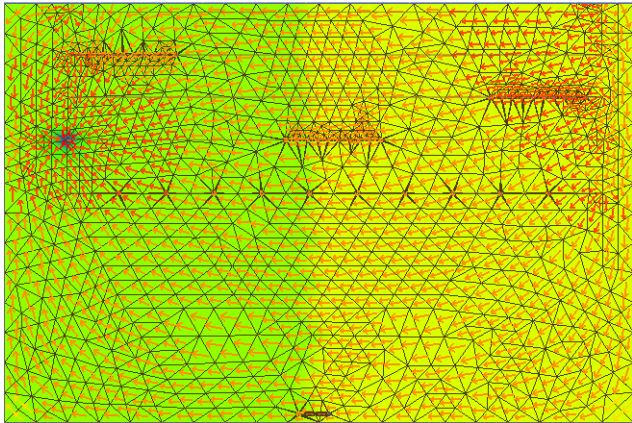


图 3-7 直流仿真示例

3.2 电路板结构

为通过仿真和实际测试对比来研究过孔对信号完整性的影响，本章专门设计了一个整体对称的四层电路板(如图 3-8 所示)，包括四条走线 trace1、trace2、trace3、trace4。板厚 63.11mil，两个内电层平面的大小均为 4168mil*2229mil，内电层之间介质的相对介电常数为 4.5，内电层间距 36mil，消耗因数为 0.035。信号走线等线宽(20mil)，等线长。trace1 两端的焊盘宽度和线宽相等；trace2 两端为 40mil*40mil 的焊盘；trace3 使用了钻孔直径为 24mil 的过孔，两端焊盘与 trace2 相同；trace4 两端是直径为 55mil 的过孔。

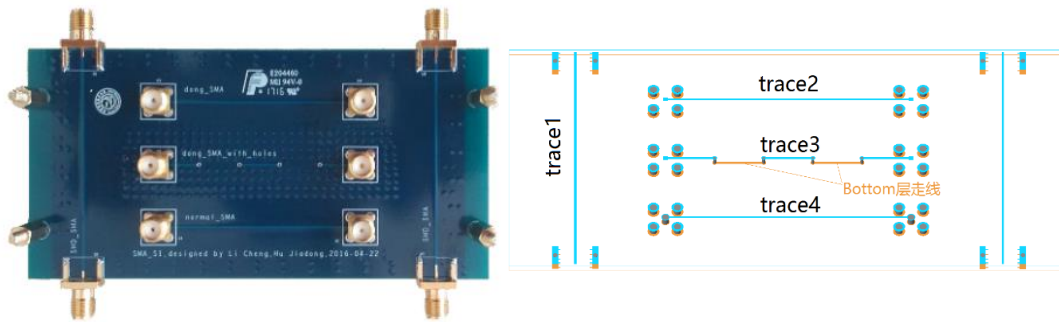


图 3-8 (a) 电路板实物图

(b) 电路板走线结构图

3.3 S 参数测试平台

本章通过矢量网络分析仪(E5071C ENA network analyzer)(如图 3-9 所示)来测试该电路板的 S 参数，从而研究过孔对 PCB 信号完整性的影响。测试 S₂₁ 和 S₁₂ 曲线的时候，使用的电缆要尽量短；测试 S₁₁ 和 S₂₂ 的时候，电路板的一端直接插在矢量网络分析仪的端口，另一端使用精密 50ohm 的端接负载进行匹配。

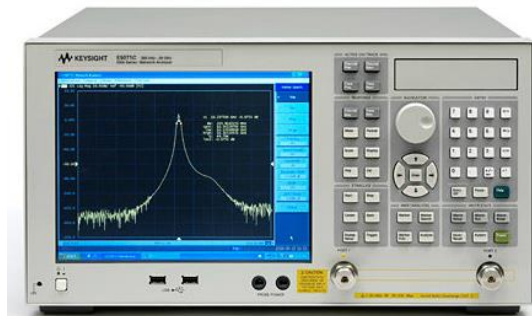


图 3-9 矢量网络分析仪实物图

3.4 过孔对信号完整性的理论分析

信号走线上的过孔，一方面其寄生参数的存在会导致过孔处阻抗不连续，产生信号的反射；另一方面走线通过过孔跨层后，其信号回流受到内电层谐振的影响⁴。

3.4.1 过孔的寄生参数分析

每个过孔都有对地寄生电容。如果已知地平面上间隙孔的直径为 D_2 ，过孔焊盘的直径为 D_1 ，PCB 板的厚度为 T ，板基材相对介电常数为 ϵ_r ，则可以计算过孔的寄生电容 C 的大小³：

$$C = \frac{1.41\epsilon_r T D_1}{D_2 - D_1} \quad (3-1)$$

每个过孔都有寄生串联电感。设过孔长度为 h ，过孔直径为 d ，则一个过孔的寄生电感 L 近似为³：

$$L = 5.08h \left[\ln \left(\frac{4h}{d} \right) + 1 \right] \quad (3-2)$$

过孔的寄生参数会造成 PCB 走线在过孔处的阻抗不连续，从而引起信号的反射。另外，过孔的寄生电感会降低高速电路中旁路电容的有效性，使其在高频滤波效果变差。

3.4.2 过孔与内电层谐振的关系

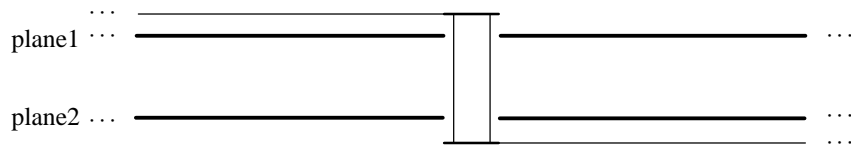


图 3-10 PCB 走线通过过孔跨层的模型

设多层板上的一条信号走线通过过孔跨层（如图 3-10 所示），且过孔周围没有低阻抗通道来连接两内电层，则其分布式模型如图 3-11 所示。信号走线先后以 plane1 和 plane2 作为参考平面，而这两个参考平面之间被平面间的电容 c_{plane} 隔离。当信号走线上传输交流信号的时候， c_{plane} 上充放电产生的电压变化相当于内电层平面上的一个激励源，在适当频率下能造成内电层平面上的谐振，信号的能量被用于激发内电层平面的谐振而产生可观的损失¹¹。这反映在 S_{21} 曲线中就

是谐振频率处信号幅值降低，曲线上形成尖峰¹²，图 1-3(a)就是这种情况。相应地，内电层的谐振噪声也会一定程度上通过过孔寄生电感和平面间电容耦合到信号走线上，这反映在 S21 曲线中就是谐振频率处信号幅值升高，曲线上形成尖峰，图 1-3(b)就是这种情况。

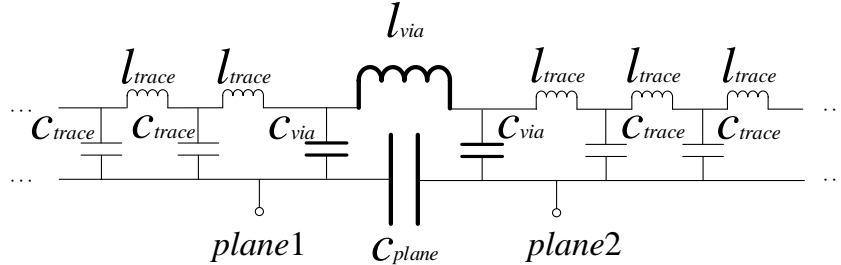


图 3-11 PCB 走线通过过孔跨层的分布式模型

如果在信号走线跨层用的过孔周围近距离放置一圈低电感的大电容，使得 C_{plane} 上的回流信号在低电感的大电容处的反射系数近乎-1，则信号回流无法激发出内电层平面上的谐振，同时 C_{plane} 上的回流通过低电感的大电容完成跨层，回流的能量损失很小。另外，这些电容也隔离了过孔，使得电容以外区域内的谐振噪声不会通过 C_{plane} 影响走线上的信号。

3.5 带过孔走线的 S 参数

trace3、trace4 是两条带过孔的走线，其 S 参数受过孔的影响。实测 trace4 的 S 参数，其 S21 曲线（如图 3-12(a)中实线所示）高频不够平坦且插损较大，部分频率的信号插损达到 10dB 以上；其 S11 曲线（如图 3-12(b)实线所示）在高频处幅度增大明显，信号反射强烈，在 5GHz 时回波损失达到-1.7dB，即信号有 68%的能量被反射。由于电路结构是对称的，所以 $S_{12}=S_{21}$ ， $S_{11}=S_{22}$ ⁷（后面同理只以 S21 和 S11 曲线说明问题）。

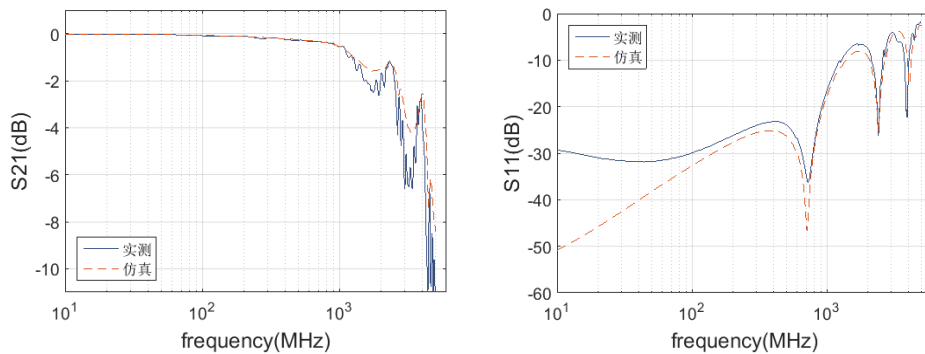


图 3-12 (a) trace4 的 S21 曲线

(b) trace4 的 S11 曲线

（图 3-12 中，实线为实测结果，虚线为仿真结果）

实测 trace3 的 S 参数,其 S21 曲线(如图 3-13(a)所示)在 594MHz、1.16GHz、2.07GHz 等一系列频点处有尖峰(如表 3-1 所示),这些频点附近的信号的插损较大;其 S11 曲线(如图 3-13(b)所示)在 10MHz 至 5GHz 范围内最大的幅度达到-6dB。

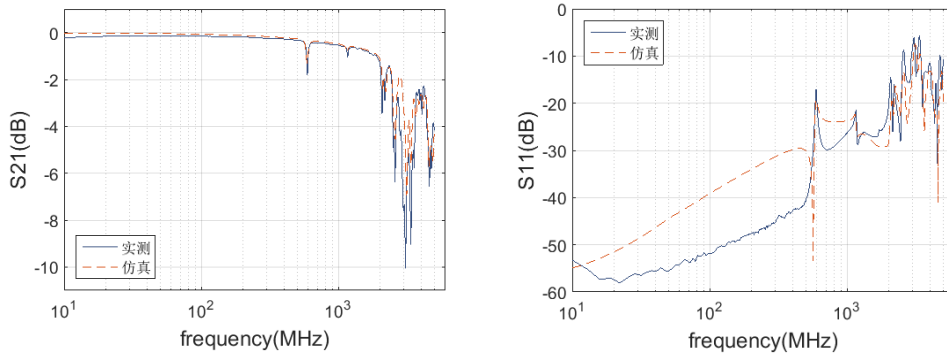


图 3-13 (a) trace3 的 S21 曲线 (b) trace3 的 S11 曲线
(图 3-13 中, 实线为实测结果, 虚线为仿真结果)

表 3-1 trace3 的 S21 尖峰频点

实测 S21 曲线峰位 (MHz)	594	1156	2072	2175	2575	3066
仿真 S21 曲线峰位 (MHz)	587	1150	2103	2206	2591	3131

综上可知, 上述两条带过孔的 PCB 走线的 S21 都不够平坦; S11 较大, 说明反射比较强烈。

3.6 仿真与分析

通过 ANSYS 软件, 提取了被测电路的参数, 进行仿真, 结合上述测试进行分析, 以便推广, 在电路未制造前仿真和改善。

3.6.1 S 参数仿真

用 ANSYS 软件来仿真 S 参数, 得到 trace3、trace4 的 S21 曲线和 S11 曲线(如图 3-12、图 3-13 中虚线所示)。对比仿真和实测的曲线, 可知两者的趋势相同, 且吻合得较好。trace3 仿真和实测的 S21 曲线尖峰频点(如表 3-1 所示)有很好的对应关系。由于实际电路板的测试结果会受接头、测试电缆的影响, 因而仿真和实测结果在数值上会有一些差异。

3.6.2 谐振仿真

对本章实测使用的电路板通过 ANSYS 软件进行谐振仿真，图 3-14(a)、(b)、(c)分别对应式 2-3 中的 $m, n=1, 0$ 、 $m, n=0, 1$ 、 $m, n=1, 1$ 。图中，深色的区域为驻波的波腹，浅色区域为驻波的波节。

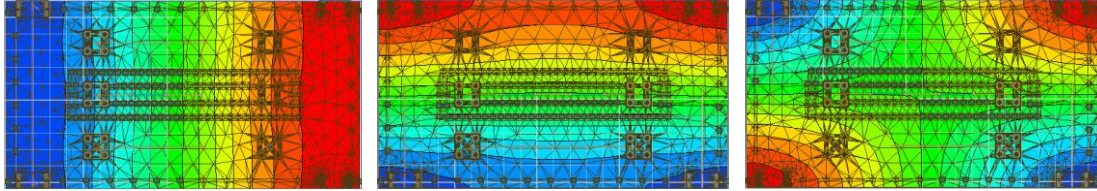


图 3-14 (a) $m=1, n=0:0.59\text{GHz}$ (b) $m=0, n=1:1.13\text{GHz}$ (c) $m=1, n=1:1.25\text{GHz}$

对上述三个谐振模式，通过式 2-3，计算其频率（如表 3-2 所示）。对比可知，公式计算和谐振仿真得到的频率有对应关系，但并不完全吻合，主要原因是电路板上分布了很多过孔，改变了内电层平面的分布电容和分布电感，影响了谐振模式。

表 3-2 谐振仿真与公式计算

模式	$m=1, n=0$	$m=0, n=1$	$m=1, n=1$
公式计算谐振频率 (GHz)	0.68	1.25	1.42
仿真谐振频率 (GHz)	0.59	1.13	1.25

对比谐振仿真下电路板的谐振频点和 trace3 的 S21 仿真曲线尖峰频点（如表 3-3 所示），S21 曲线尖峰的峰位和电路板的某些谐振频率是对应的，证明带过孔的走线的信号完整性会受到谐振影响。频率相近的谐振模式对 S21 曲线造成的尖峰会重叠（如表 3-3 中 $m, n=0, 2$ 和 $m, n=3, 1$ 模式）。有些谐振模式（如表 3-3 中 $m, n=0, 1$ 的模式等）没有对应的 S21 曲线尖峰，是因为 trace3 走线的过孔正好处于那些谐振模式的波节处（例如图 3-14(b)所示），谐振造成的信号回流损失不明显。因而，将过孔放在谐振模式的波节处能有效消除谐振对插损曲线的影响。

表 3-3 谐振仿真与 S21 曲线仿真

模式 (m,n)	1,0	0,1	2,0	1,1	2,1	3,0	0,2	3,1	2,2
仿真谐振频率 (MHz)	590	1127	1171	1251	1651	1702	2086	2114	2204
仿真 S21 曲线峰位 (MHz)	587	/	1170	/	/	/	2103		2206

3.7 过孔对信号完整性影响的解决方案

3.7.1 减少过孔的使用

对于布线过程中使用的过孔，通过布局布线的适当调整，减少过孔的使用，可以改善电路的信号完整性；对于连接器方案中使用的过孔，通过将高速信号相关的过孔换成合适大小的表贴焊盘，也可以有效地改善电路的信号完整性。相比于 trace4，trace1 和 trace2 将过孔改成了表贴焊盘。对比三条走线仿真和实测的 S21 和 S11（如图 3-15、图 3-16 所示），trace1、trace2 的 S21 曲线几乎重合，且高频比 trace4 的曲线平坦；S11 曲线中 trace1、trace2 在 5GHz 的幅度比 trace4 小 8.7dB 以上，回波损失更少。

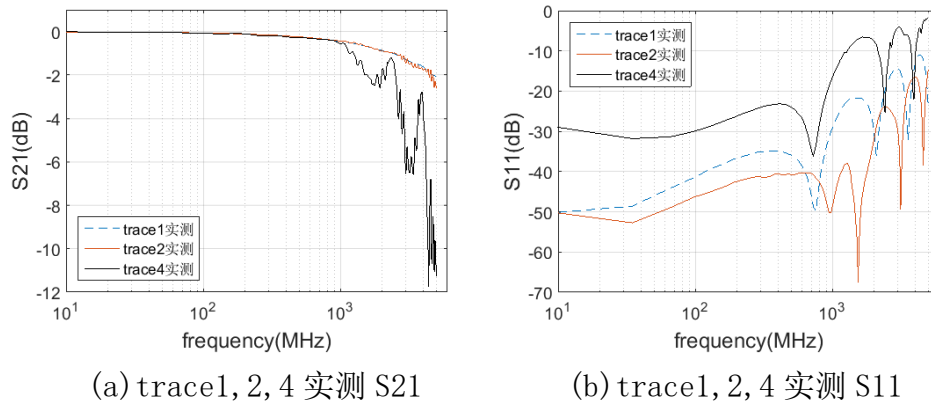


图 3-15 trace1, 2, 4 的实测 S 参数（trace1, 2, 4 分别对应虚线、浅色实线、深色实线）

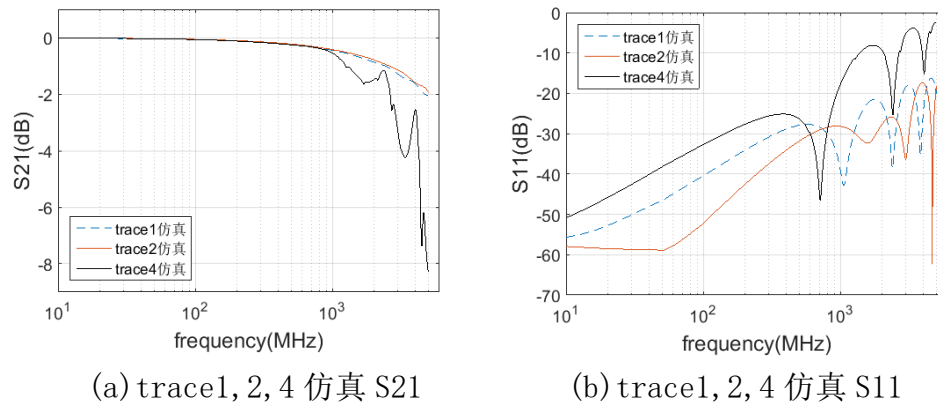


图 3-16 trace1, 2, 4 的仿真 S 参数（trace1, 2, 4 分别对应虚线、浅色实线、深色实线）

3.7.2 消除内电层谐振

本章在实测所用电路板 trace3 的过孔周围 100mil 为半径的圈外摆放 0.22uf, 0.2nH, 0.1ohm 的电容来连接内电层, 以隔离过孔, 消除过孔周围内电层平面上谐振。电容通过两个 8mil 钻孔直径的过孔连接到两内电层。相邻电容的间距不同, 其消除谐振的能力和隔离过孔的能力是不同的。通过式 3-2、式 2-6、式 2-7 计算作出的图 3-17 反映了该电容不同的间距 D 下的 $c_{eff} : c_{pcb}$ 与频率的关系曲线。图 3-18、图 3-19、图 3-20 显示了以不同的间距摆放电容后仿真和实测的 S21 曲线, 可以看到, 其尖峰的消除效果和图 3-17 的结果相符。

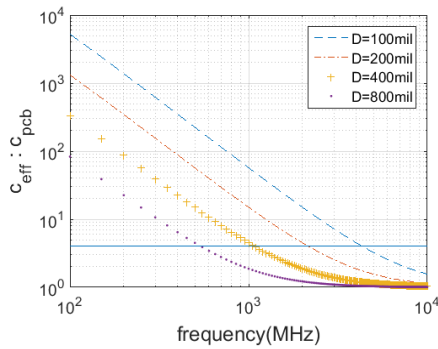


图 3-17 电容间距与消除谐振能力

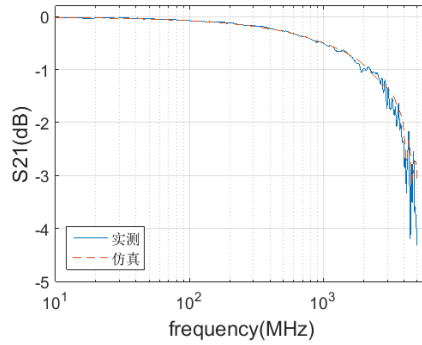


图 3-18 摆放电容后 trace3 的 S21 曲线 (D=100mil)

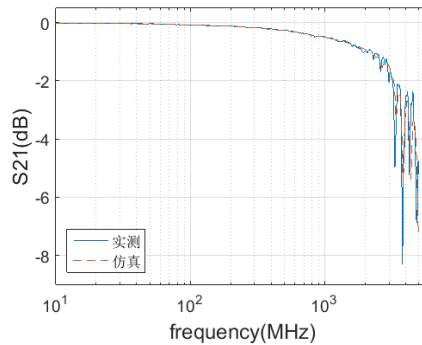


图 3-19 摆放电容后 trace3 的 S21 曲线 (D=200mil)

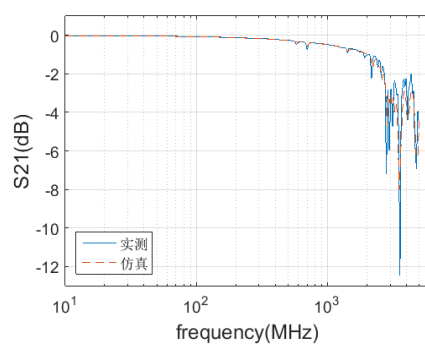


图 3-20 摆放电容后 trace3 的 S_{21} 曲线 ($D=400\text{mil}$)

第 4 章 程控可变增益放大电路改进

根据过孔对信号完整性影响的研究中得出的结论，对原型电路板进行了改进，设计了新的程控可变增益放大电路，并设计和开展了高速模拟电路测试。

4.1 改进的方面

4.1.1 消除电路在工作频率范围内的谐振

在改进版的程控可变增益放大电路设计中，加入了谐振仿真的环节，通过 ANSYS 软件仿真电路中的谐振（如图 4-1 所示），然后在 PCB 设计中在对应的谐振位置处放置电容来消除谐振，然后在仿真观察谐振的情况，如此反复，直到仿真时电路板中 1GHz 范围内的谐振都被消除为止。

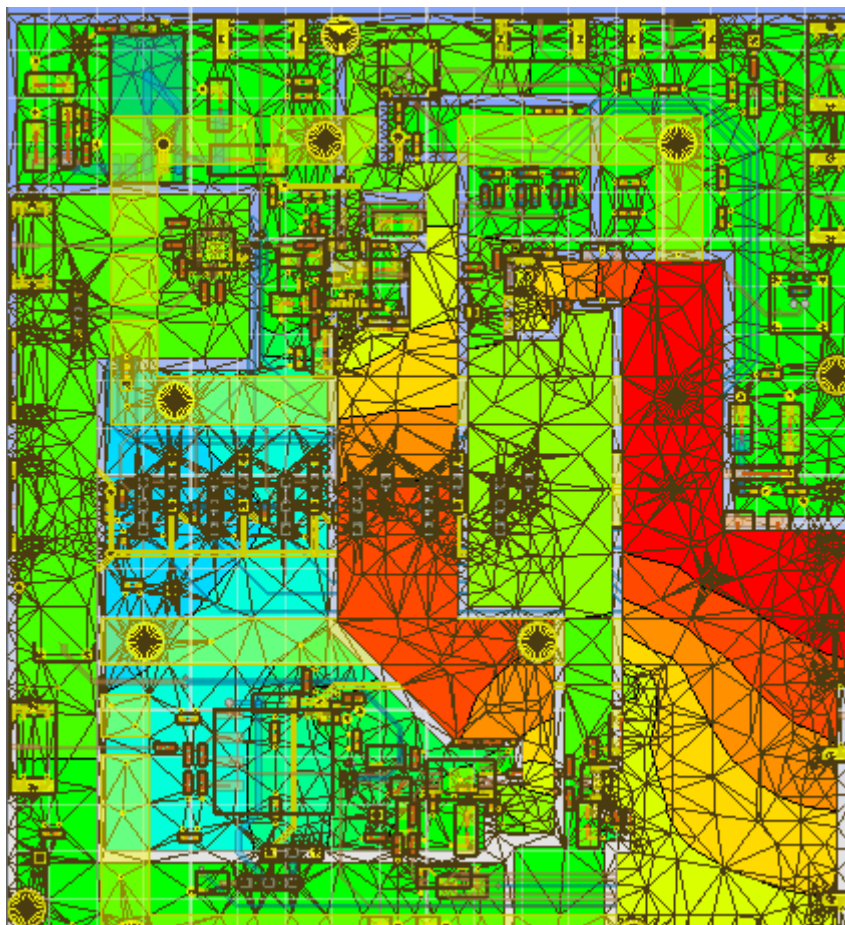


图 4-1 改进电路板时的谐振仿真示例

4.1.2 直插 SMA 改为表贴式 SMA

根据 3.7.1 中的仿真和实测结果，将原先程控可变增益放大电路中的直插 SMA 换成了表面贴装的 SMA（如图 4-2 所示），以此减少 SMA 接头的信号管脚对应的 PCB 过孔对模拟信号的影响。

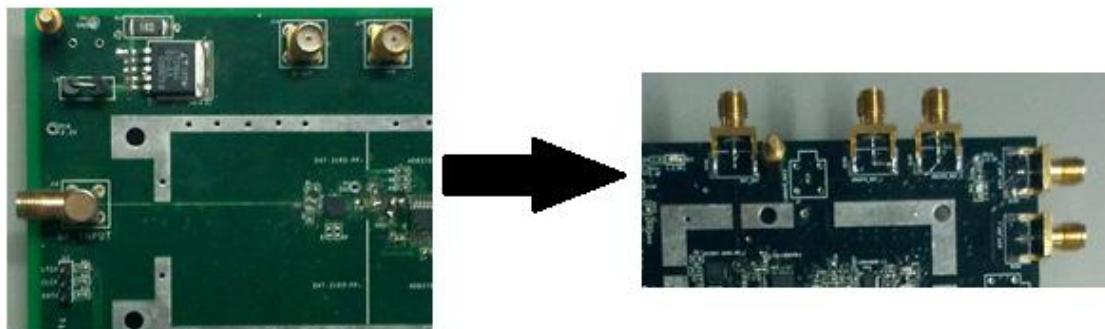


图 4-2 直插 SMA（左图）改为表贴式 SMA（右图）

4.1.3 其他改进的方面

在改进版的程控可变增益放大电路设计中，还做了其他方面的优化：

- (1). 尽量避免信号走线过程中的过孔, 以避免内电层谐振和过孔寄生参数对信号完整性的影响;
 - (2). 信号走线加宽, 使制板商对阻抗控制的精度有所提高;
 - (3). 修改部分器件封装, 适当缩短焊盘长度, 以减少封装带来的寄生参数的影响;
- 最终电路板的实物图如图 4-3 所示。



图 4-3 改进后的程控可变增益放大电路实物图

4.2 改进后电路板的测试结果

本章设计了一套高速模拟电路的测试方案，对改进后的电路板进行了测试。图 4-4 是测试平台的实物图。涉及到的仪器有 E3648A 电源、E4438C 正弦信号源、AVPP-1-B 超高速脉冲信号源、81134A 精密方波发生器、AFG3252 信号发生器、DP07354C 数字荧光示波器、E5071C 矢量网络分析仪、N9010A 频谱仪、U1818A 差分探头（含 N5382A-FG 探针）、VICTOR VC890C+ 数字万用表。图 4-5 是控制电路，是一个单片机板，可以控制程控可变增益放大电路，图 4-6 是上位机，可以给控制电路发指令来完成所需的控制功能。控制电路和上位机都是李诚师兄单独开发的。

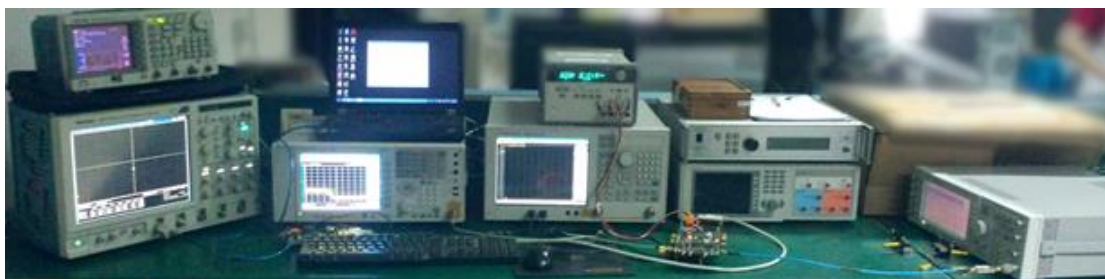


图 4-4 测试平台

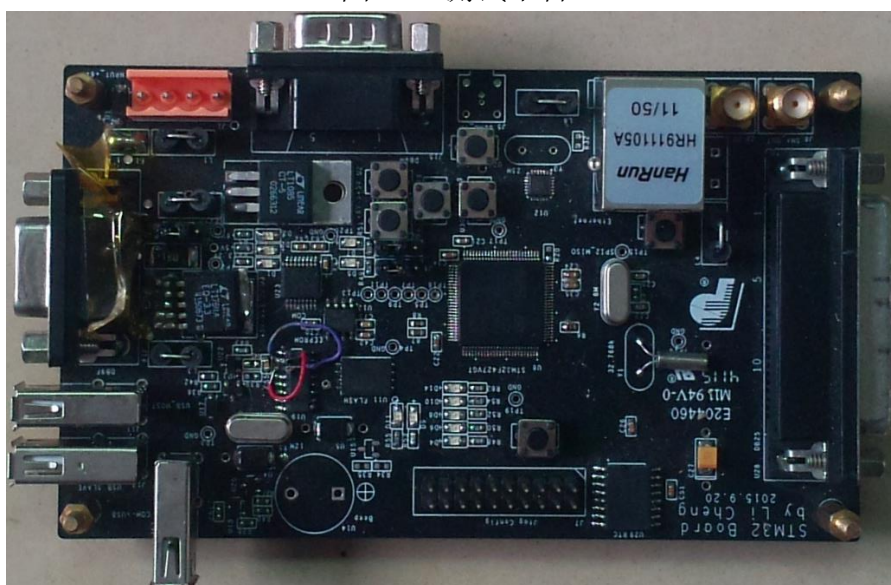


图 4-5 控制电路

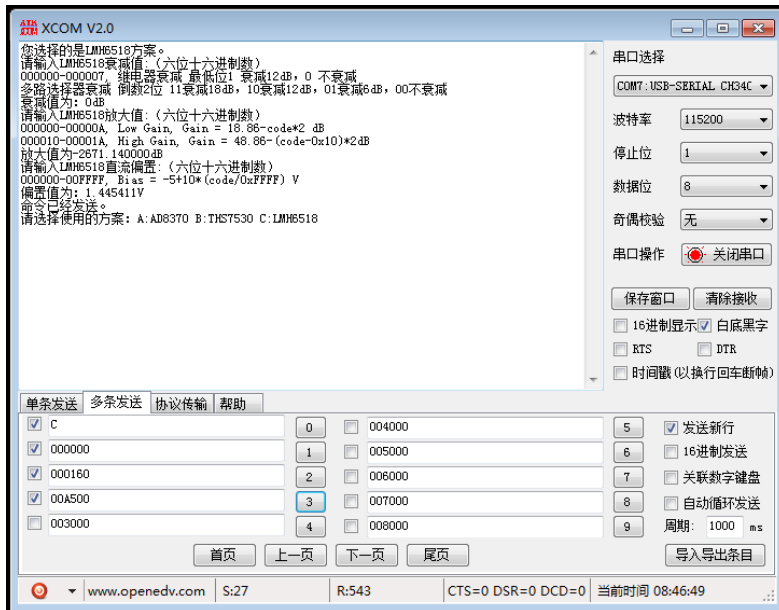


图 4-6 上位机

4.2.1 直流测试

对电路的静态工作点、直流偏置等进行了测试和调整，使其符合电路的设计目标。

4.2.2 交流增益测试

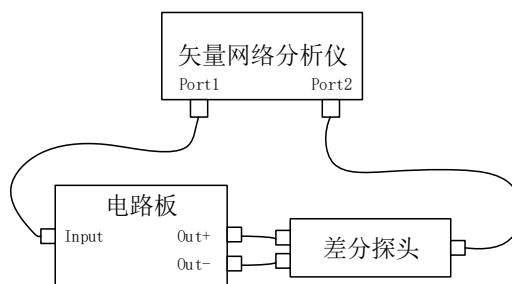


图 4-7 S 参数测试结构

测试了电路的交流增益。测试方法是用差分探头将电路的差分输出信号转为单端信号，然后用矢量网络分析仪测电路的 S_{21} 曲线，从中读出感兴趣的频点处的 S_{21} 值，测试结构如图 4-7 所示。测试时还需注意使用的电缆要尽量短。

电路的衰减器还是 DAT-31R5-PP+ 芯片，放大器还是 AD8370 芯片，以及电路结构都跟大研设计的原型电路板一样。DAT-31R5-PP+ 芯片通过 6 位的并行接口控制，其控制信号编码从 00H~3FH，对应 0dB~31.5dB、0.5dB 步进的衰减¹。AD8370

芯片通过 8 位的串行数字接口控制，其控制信号的编码从 00H~FFH，可以工作在两种不同增益级别的模式下，code 从 01H~7FH 属于 low gain 模式（手册上给的范围是-11dB~+17dB），code 从 81H~FFH 属于 high gain 模式（手册上给的范围是 6dB~34dB）²。

由于对于目标增益，存在多种衰减、配置方案，而各个方案下电路的性能是不同的，因而需要找到一种最优的配置方案，使得在目标增益下，该配置方案测得的增益曲线低频最平坦、噪声和谐波综合起来最低。通过不同的衰减、放大配置下对增益、噪声、谐波等的一系列试测，得出了一个最优的衰减、放大配置方案，后续的测试结果都是在最优的衰减、放大配置方案下测得的。

图 4-8 是电路不同增益下的幅频响应的测试结果。 -3dB 带宽在 700MHz 左右。

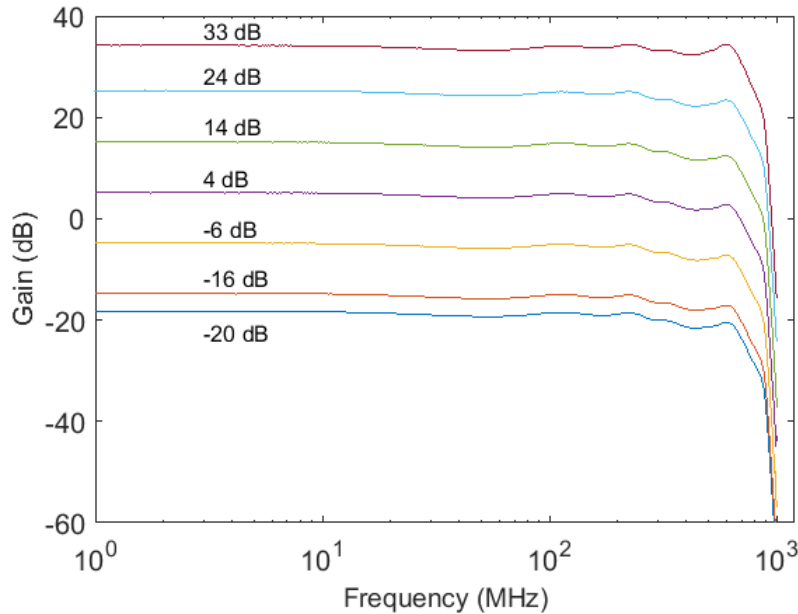


图 4-8 幅频响应测试结果

图 4-9 是电路在 70MHz 下的理论增益与实际增益的测试结果。衰减器和放大器的配置与实际增益之间可以用一个简单的公式表示出来：

$$gain(dB) = attenu(dB) + 20 \log(amp_code - 128) - 8.954 \quad (4-1)$$

其中，attenu 是 DAT-31R5-PP+ 的衰减配置，amp_code 是 AD8370 的 high gain 模式的 code，从 80H~FFH。最优配置方案下放弃使用 low gain 模式，因其等效输入噪声比 high gain 模式大得多。

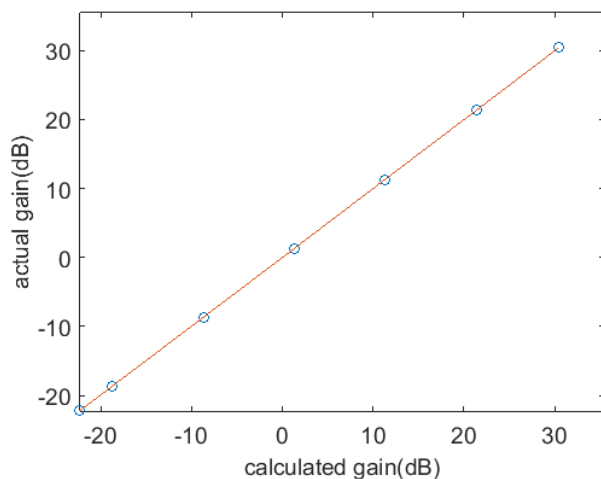


图 4-9 理论增益——实际增益曲线 (70MHz)

4.2.3 噪声测试

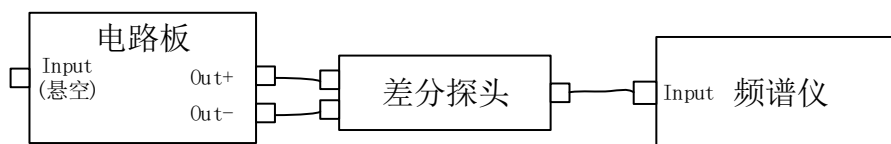


图 4-10 噪声测试结构

测试了电路的噪声台基，测试结构如图 4-10 所示。电路板的输入端悬空的情况下，其差分输出通过差分探头转为单端信号后接频谱仪。测试发现噪声与衰减器的配置几乎无关。图 4-11 是 AD8370 配置为 FFH 时的等效输入端噪声能量谱密度，在 1GHz 范围内最大约 $2\text{nV}/\sqrt{\text{Hz}}$ 。图 4-12 是统计了 1MHz~1GHz 范围内的噪声总功率后计算出来的 AD8370 等效输入端噪声幅度，在 AD8370 各种增益配置下（作图时将 AD8370 的 high gain 模式的 code 减去了 80H）不超过 50uV。

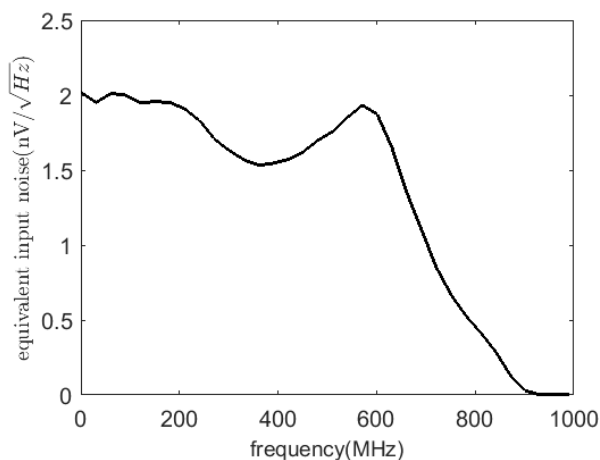


图 4-11 等效输入端噪声能量谱密度

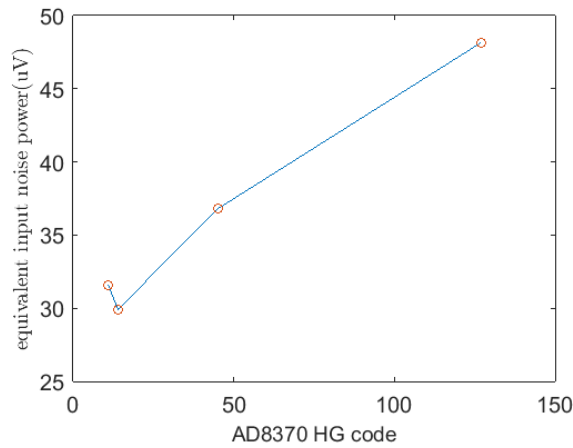


图 4-12 AD8370 等效输入端噪声幅度与 AD8370 的 code 的关系

4. 2. 4 谐波测试

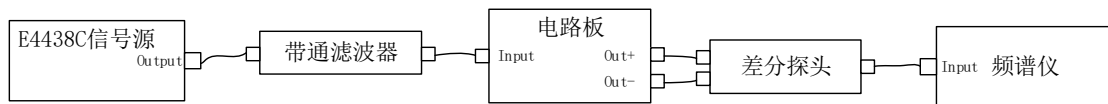


图 4-13 谐波测试结构

测试了电路的谐波。测试结构如图 4-13 所示，用 E4438C 信号源产生精密正弦波信号，通过窄带滤波器后进一步提高信号的单频性，输入电路后，电路的差分输出通过差分探头转为单端信号后接入频谱仪。表 4-1 是不同增益配置下，10MHz 和 100MHz 正弦信号输入电路板后，输出信号的 THD。10MHz 信号的 THD 在各种增益配置下都低于-64dBc，100MHz 信号的 THD 在各种增益配置下都低于-48dBc。

表 4-1：谐波测试

输出信号功率 (dBm)	衰减器配置	AD8370 配置	THD (10MHz) (dBc)	THD (100MHz) (dBc)
-1.5	3F	8B	-69.42	-56.69
2.1	3C	8E	-67.45	-53.60
5	28	8E	-65.58	-48.42
5	14	8E	-64.53	-48.53
5	00	8E	-64.78	-49.23
5	00	AD	-66.91	-50.23
5	00	FF	-64.36	-49.64

4.2.5 瞬态测试

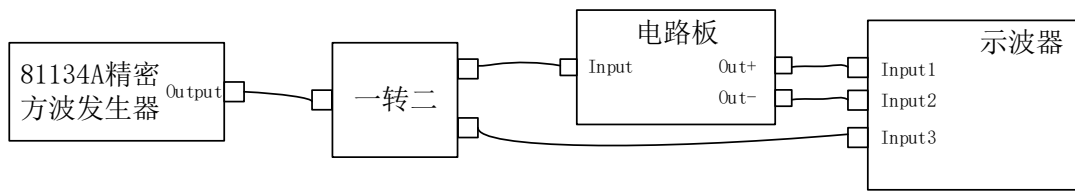


图 4-14 瞬态测试结构

测试了电路的瞬态，测试结构如图 4-14 所示。用 81134A 产生精密的方波，进行一转二后，一路输入示波器中，另一路输入电路板，电路的差分输出分别接入示波器中，用示波器的求差功能计算差分信号。如图 4-15 所示，直接接入示波器的一路测得 165ps 上升时间，幅度 0.18V 的方波。经过电路板后的信号，放大了 2.28 倍，输出信号的上升时间为 800ps，幅度 0.41V，放大倍数与计算值相同。图 4-15 中没有明显的反射。略有上冲和下冲，这和 AD8370 手册中给的参考曲线一致²。

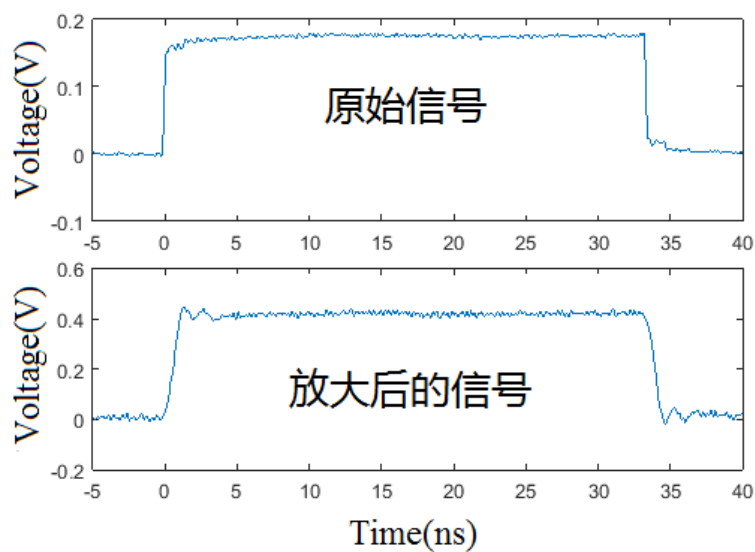


图 4-15 瞬态测试结果

4.2.5 氟化钡探测器联调

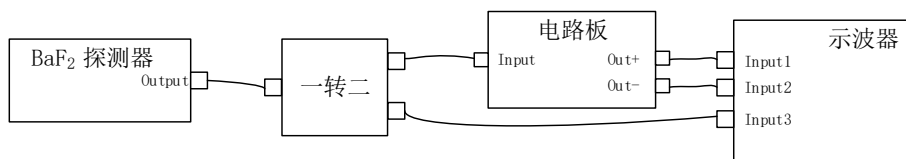


图 4-16 氟化钡探测器联调结构图

对电路进行了氟化钡探测器联调。探测器输出的信号进行一转二后，一路输入示波器中，另一路输入电路板，电路的差分输出分别接入示波器中，用示波器的求差功能计算差分信号。图 4-17 是氟化钡探测器联调的实物图。氟化钡探测器主要由氟化钡晶体和光电倍增管构成。氟化钡晶体的发光谱有 0.6ns 的快成分和 630ns 的慢成分。图 4-18 是探测器探测到 γ 射线后输出的脉冲信号，经 45.3 倍放大后，无论是快成分还是慢成分都恢复得很好。

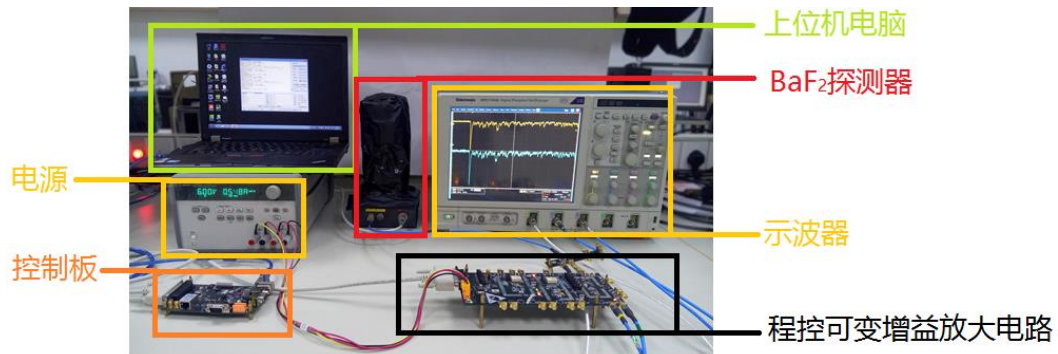


图 4-17 氟化钡探测器联调的实物图

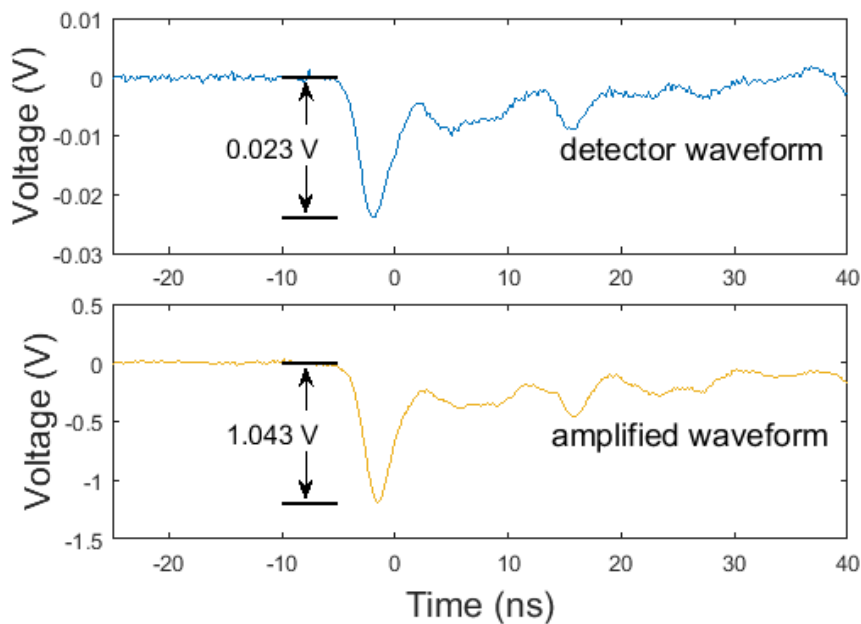


图 4-18 氟化钡探测器联调的结果

第 5 章 总结与展望

5.1 总结

本毕设基于仿真和实测，研究了过孔对信号完整性的影响，为高速电路的设计提供理论上的指导。研制了一套高带宽大动态范围程控增益放大电路，满足 60dB 大动态信号输入范围，实现直流到 700M 带宽，通过输出端加适当的低通滤波器，可以调整电路带宽，因而满足直流或低频到 250MHz 带宽的要求。拥有远程控制模块及相应可视化控制软件。设计了一套完整性能测试方案，并进行系统测试，测试结果符合设计需求。

5.2 展望

此毕设设计的前端高带宽大动态范围程控可变增益放大电路具有很强的信号处理能力，具有灵活性好、全程控、可适用范围广、低成本、国产化等优点，能够广泛应用于高能物理实验、科研、工业、国防航天等领域场合。在下一步计划中，将继续研究该程控可变增益放大电路的性能，以及应用空间，并进一步研究高速模拟电路的测试方法。

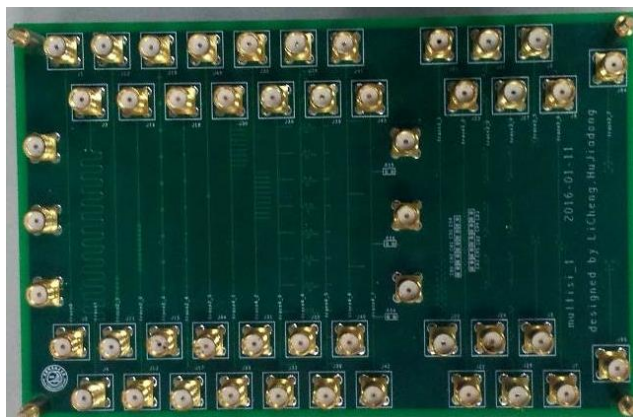
参考文献

- ¹ Mini-Circuits, Inc., “Digital Step Attenuator, 50 Ω DC-2400 MHz, 31.5 dB, 0.5 dB Step 6 Bit, Parallel Control Interface, Single Positive Supply Voltage, +3V,” DAT-31R5-PP+ Data Sheet, REV. D, M114163.
- ² Analog Devices, Inc., “LF to 750 MHz, Digitally Controlled VGA,” AD8370 Data Sheet, Rev. B.
- ³ Howard Johnson Martin Graha[美]. 高速数字设计[M]. 电子工业出版社, 2007:203-205.
- ⁴ Swaminathan M, Kim J, Novak I, et al. *Power distribution networks for system-on-package: status and challenges*[J]. IEEE Transactions on Advanced Packaging, 2004, 27(2):286-300.
- ⁵ Novak I. *Reducing simultaneous switching noise and EMI on ground/power planes by dissipative edge termination*[J]. IEEE Transactions on Advanced Packaging, 1999, 22(3):274-283.
- ⁶ 黄洁. 基于瞬态响应的数模混合电路故障诊断神经网络方法[D]. 湖南大学, 2004.
- ⁷ S-Parameter Design; *Application Note AN 154*; Agilent Technologies:7.
- ⁸ Maslowski W A. *Harmonics in power systems*[C]// Textile, Fiber and Film Industry Technical Conference, 1993. IEEE 1993. IEEE, 1993:11/1-1110.
- ⁹ Milor L S. *A tutorial introduction to research on analog and mixed-signal circuit testing*[J]. IEEE Transactions on Circuits & Systems II Analog & Digital Signal Processing, 1998, 45(10):1389-1407.
- ¹⁰ 李学平, 李玉山. 基于 Ansoft 仿真分析的 SSN 解决方案探讨[J]. 微型机与应用, 2011, 30(4):68-70.
- ¹¹ Pak J S, Kim J, Byun J G, et al. *Coupling of through-hole signal via to power/ground resonance and excitation of edge radiation in multi-layer PCB*[J]. 2003, 1:231-235 vol.1.
- ¹² Pak J S, Lee J, Kim H, et al. *Prediction And Verification Of Power/Ground Plane Edge Radiation Excited By Through-Hole Signal Via Based On Balanced Tlm*

And Via Coupling Model[C]// Electrical PERFORMANCE of Electronic Packaging.
2003:181 - 184.

附录

毕设期间设计的电路板：



附图 1



附图 2



附图 3



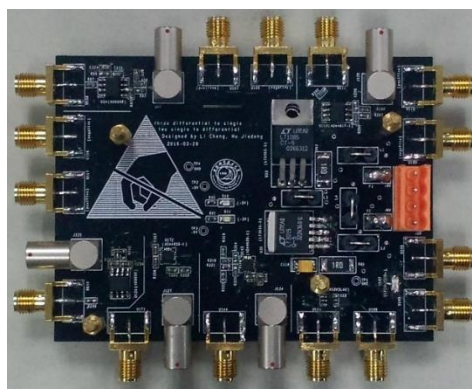
附图 4



附图 5



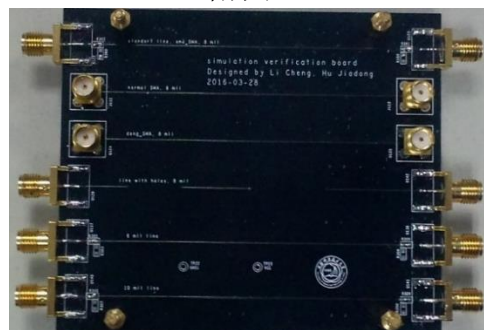
附图 6



附图 7



附图 8



附图 9

在读期间发表的学术论文

1. **胡佳栋**, 李诚, 曹喆, 刘树彬, 安琪. 高速电路设计中过孔对信号完整性影响的研究. 核电子学与探测技术, 2016 (已录用)
2. Cheng Li, Zhe Cao*, **Jiadong Hu**, Changqing Feng, Shubin Liu, Qi An.
“Development of a high dynamic range and wide bandwidth amplifier electronics system”, The 20th Real Time Conference, Padova, Italy, 2016.6.5-6.10