

BESIII TOF 前端读出电子学模块测试控制及分析软件系统的设计

赵 雷, 刘树彬, 周家稳, 安 琪

(安徽省物理电子学重点实验室 中国科学技术大学近代物理系, 合肥 230026)

摘要: 为配合 BEPC II(Beijing Electron Positron Collider, 即北京正负电子对撞机) 的改造, 目前北京谱仪(Beijing Spectrometer, 简称 BES) 正在进行第三期升级改造工程, 称为 BESIII。改造后的 BESIII 将大幅度提高探测器性能。TOF(Time of Flight), 即飞行时间计数器, 是 BESIII 的重要子系统, 其负责时间和电荷测量的前端电子学读出模块(Front End Electronics Module, 简称 FEE) 要求时间分辨率好于 25ps, 电荷分辨率好于 10bit。为了对 FEE 模块的性能进行测试, 保证工程进度和质量, 一个完备的测试控制/分析系统的建立是十分必要的。文章将简要论述其中测试控制及分析软件的设计。

关键词: TOF; FEE; PowerPC; socket; 线程; CBLT

中图分类号: TL8 **文献标识码:** A **文章编号:** 0258-0934(2009)01-0143-04

1 BES III TOF FEE 的测试需求

TOF 探测器主要作用是通过所测量的飞行时间信息, 结合主漂移室测得粒子的动量和径迹, 从而辨别粒子的种类; 同时它也参加第一级触发判选; 而且可以利用不同探测器输出信号之间的时间关系来排除宇宙线本底。其中, 要求 TOF 前端电子学(FEE) 时间测量的分辨率应好于 25ps, 同时, 为修正不同幅度的信号对时间甄别带来的影响(time slewing correction), 需要测量脉冲幅度以离线进行时幅修正^[1]。因此对 FEE 的测试不仅包含时间性能测试, 还包括幅度性能测试。为了证实 FEE 能够达到相关指标, 需要的测试控制及测试内容

如下:

(1) 硬件系统配置: 包括 FEE 的 HPTDC 上的 RAM 配置和其他寄存器的配置^[2], 当然还包括对快控制和时钟板相关寄存器的配置。

(2) 数据获取: 通过 VME 操作控制 FEE 和其他插件, 进行数据获取^[3]。

(3) 数据分析: 包括离线数据分析和在线数据采集。因为数据格式为 CBLT (Chained Block Transfer) 单元包, 所以此软件内嵌了对 CBLT 包中数据进行抽取的功能, 然后进行在线/离线数据分析。

测试的主要内容如下:

(1) 使用码密度方式测量 HPTDC 非线性: 通过对大批量数据的分析计算 HPTDC 各道的 INL, 进而可以作为 INL 查找表修正文件对 HPTDC 进行校正^[4]。

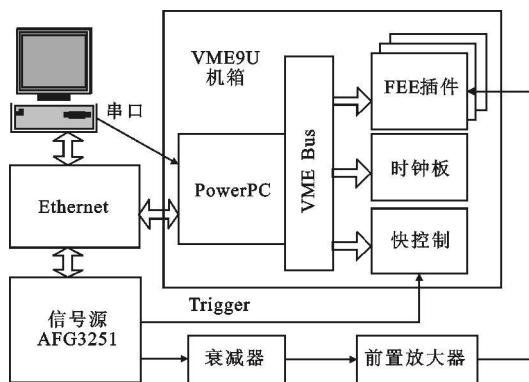
(2) 利用延迟线测量时间精度: 计算输入 FEE 两个通道信号的测量值时间差的 RMS, 从而得到某一固定延迟下的 FEE 的时间测量 RMS 精度。这是 FEE 测试中至关重要的部分。

收稿日期: 2008 01 07

基金项目: 获国家大科学工程北京正负电子对撞机升级项目 BEPCII 和安徽高校“物理电子学”省级重点实验室资助。

作者简介: 赵雷(1982-), 男, 博士研究生。研究方向: 高速数据获取及分析。

(6) 实时显示功能可以用于测试系统指标的长时间漂移效应。



2 测试系统结构

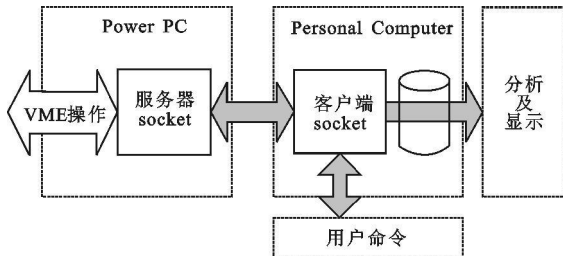
测试系统结构如图 1 所示, 被测 FEE 插件位于 VME 9U 机箱内, 快控制插件负责控制信号和状态信息的扇出以及发起 CBLT 读操作^[5], 时钟插件向机箱内各插件提供精度好于 20ps 的同步时钟。客户端计算机通过网络向 PowerPC 控制卡上的嵌入式 CPU 发出命令控制电子学系统的配置及数据读出, 同时可以进行数据的在线或离线分析。客户端计算机和 PowerPC 分别需要两套独立的程序, 两者通过网络进行控制命令和数据的交换, 因此“BESIII TOF 前端读出电子学模块测试控制及分析软件系统”包括这两套程序的设计。

3 软件内部设计

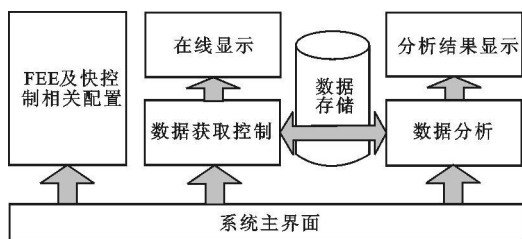
3.1 软件结构

此软件从整体上主要由运行在 PowerPC 嵌入式处理器上运行的程序和客户端 PC 上运行的程序组成。如图 2 所示。

运行于 PC 上的客户端程序在 Microsoft Visual Studio 环境下开发,是运行于 Windows



操作系统上的具有可视化界面的软件。它主要用于接受用户的各种命令,使用 socket 通过网络将相关命令传递给 PowerPC 进而进行 VME 相关操作^[6];同时,它还集成了数据实际在线显示和离线分析的功能,包含了 BESIII TOF 前端电子学测试的所有功能。具体结构如图 3 所示。



PowerPC 上运行的程序在 Tornado2.0 环境^[7]下开发,它负责实际通过 VME 对各个 FEE 及相关插件进行操作,数据的读写、打包及网络传输。其中与网络相关的部分主要包括三个主要任务(类似 PC 下的线程)与一个辅助任务。

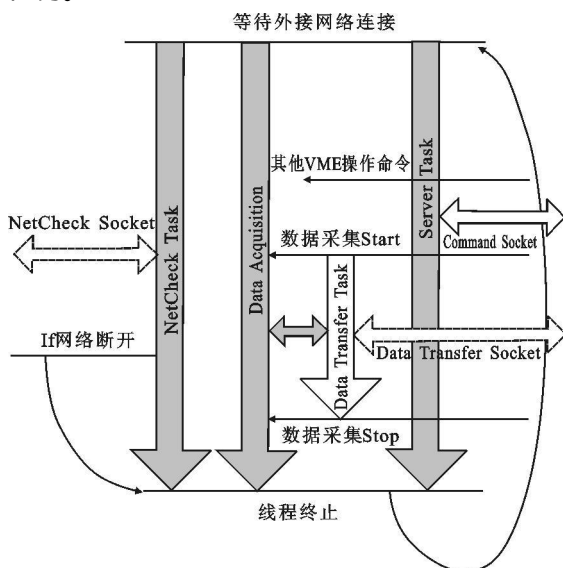


图 4 PowerPC 内部线程示意图

如图4所示, Server Task 负责通过 Command socket 接受网络上传来的各种命令, 当

网络上传来启动数据获取的命令时,它向 Data Acquisition Task 发出进行数据获取 start 的消息,同时启动辅助任务 Data Transfer Task。Data Acquisition Task 接受到 start 消息后,进行相应的 VME 操作,启动数据获取过程,当数据量达到一定大小或到达一定的计时点时,它向 Data Transfer Task 发出消息。Data Transfer task 负责将数据打包,以 Data Transfer Socket 为接口通过网络将数据传递至客户端 PC 上。Data Transfer Task 和 Data Acquisition Task 的数据交流方式如图 5 所示。

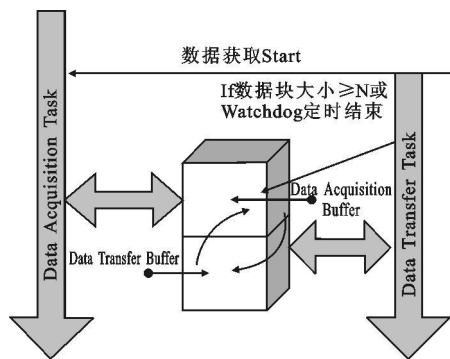


图 5 PowerPC 内部数据交换方式示意图

内存中开辟两个同样大小的空间, Data Acquisition Task 和 Data Transfer Task 分别通过相应的指针对两个空间进行操作。当发送数据包的条件满足时,则互换两个指针的指向位置即可(即乒乓模式),这样可以保证在进行数据传输的同时另一任务可以同时进行 VME 数据获取的操作。

另外有一个独立执行的 NetCheck Task,它每隔一定时间通过 NetCheck Socket 向 PC 发送特定信号,以接收到 PC 的握手信号来判断网络的连通。如果连续没有收到 PC 的握手信号达到一定次数时,则认为网络已断开,此时它会向其他任务发送结束任务的消息,然后整个程序回到起点,等待外界 PC 的连接信号。

3.2 数据获取方式

根据 FEE 测试的需求,该软件主要应包含三种方式:

3.2.1 查询方式

所谓查询方式即是不停地检查 HPTDC 是否有数据到来,如果有,就通过 VME 单次写命令将数据读出。此种方法用于 HPTDC 的码密度测试,获取其原始数据,通过分析得出 INL 修正文件^[1]。

3.2.2 CBLT 方式

即通过菊花链(Daisy Chain)^[8]的方式从各个 FEE 插件以块传输的模式获取数据。这种方式用于实际 FEE 工作中,在测试过程中,我们用这种方式作为主要数据获取方式。

3.2.3 单次读写操作

主要用于读写 FEE 和快控制板上相关寄存器的值,方便系统的调试。

3.3 数据分析部分的设计

具体的分析内容和基本算法如下:

3.3.1 HPTDC 各道 INL 的分析

参照 ADC 的 INL 测试方法^[9],首先将采集得到的大量数据进行直方图统计,然后利用码分布求出时间-数字各道的转换点,然后用其减去理想情况下的转换点即得到各道的 INL 值^[4]。

3.3.2 时间分辨的分析

主要是分析两个通道的时间差序列,计算其方差以得到时间分辨。

3.3.3 分析 QT 电路的线性增益和非线性指标

控制信号源的输出,遍历整个测试的动态范围,分别读入某个通道在各个幅度下的时间值数据(即 QT 输出信号脉宽),分别计算平均值,然后通过多项式拟合即可得到 QT 电路的线性增益和非线性指标。

3.3.4 分析电荷精度

使用 3.3.3 中的方法,在计算各个幅度下时间值的平均值的同时,统计其方差,进而可以得到电荷精度的结果。

考虑到分析程序的正确性和稳定性,所有分析程序皆在 MATLAB 平台下开发,然后通过 `mcc -t -W libhg: toftest -T link: lib -h libmmfile.mlib` 命令将所有的 .m 文件转换到一个 dll(Dynamically Linked Library)^[10]中,这样就可以在 Visual C++ 中调用相应的 matlab 程序进行分析。同时被集成到 VC 环境中后,所有程序可以脱离 MATLAB 环境独立运行。

3.4 信号源自动控制部分的设计

通过在软件中调用 Tektronix 提供的 VISA(Virtual Instrument Software Architecture)中的库函数^[11],实现了可以通过计算机远程对信号源 TEK3251 进行相关设置,整个控制由软件自动完成,实现了电荷线性、精度扫描等测试的自动化,减轻了相关的人工工作量。

4 软件界面

该软件的设计界面如图 6 所示, 所有操作通过可视化的方式进行, 操作非常方便。主要分为“基本配置”, “数据采集”和“数据分析”三

个面板。基本配置面板可以填入 FEE 所有配置参数(包括 HPTDC), 然后通过网络进行远程配置; 数据采集面板用于控制数据采集过程, 并可以对数据进行实时显示; 数据分析面板用于对数据进行各种后续的分析。

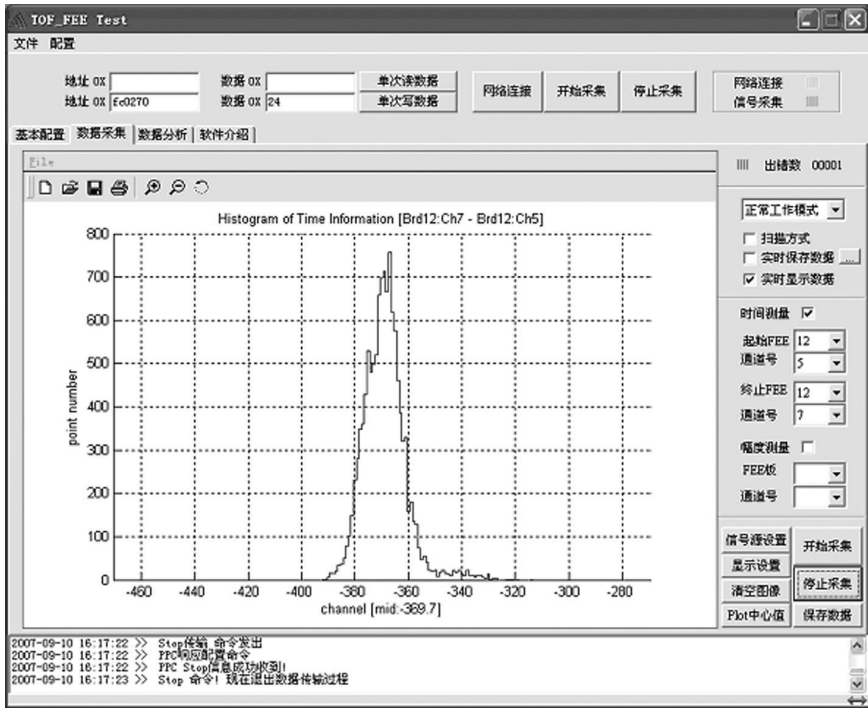


图 6 软件界面

其典型的分析结果图如图 7 和图 8 所示, 通过直观的图示和准确的指标数据给出了测试的结果。

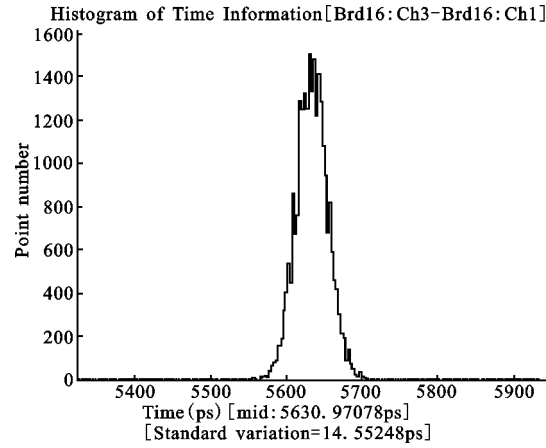


图 7 时间分辨测试结果

5 结语

此软件使用 Tornado, Microsoft Visual Studio 和 MATLAB 三种开发平台, 开发出独立运行于作为 VME 控制器 Power 和客户端 PC 上的程序, 同时具有数据采集控制和数据分

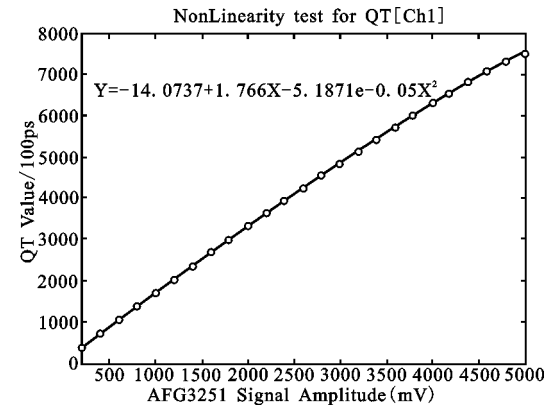


图 8 QT 线性测试结果

析的功能, 满足了 BESIII TOF FEE 测试的需要。该软件于 2007 年 3 月~ 5 月开发、调试成功, 对 BES III TOF FEE 插件的批量测试具有重要意义, 极大减轻了工程化的测试压力, 帮助及时、高效地获取了读出电子学的参数, 推进了 TOF FEE 插件的设计、批量测试进程。并且在 2007 年 7 月~ 8 月与探测器的联调过程中, 也起到了重要的辅助作用。

(下转第 185 页, Continued on page 185)

Abstract: Multichannel Analyzer is the essential component of γ -spectrometry instrument, the successful design of Multichannel Analyzer driver will help development of intelligent γ -spectrometry instrument. Combined with the new Intelligent γ -spectrometry instrument platform based on ARM9 and embedded Linux operating system, the design method of Multichannel Analyzer driver AD converter embedded in s3c2410 processor on the embedded linux OS is described in detail in the paper.

Key words: ARM9, γ spectrometry instrument, driver

(上接第 146 页, Continued from page 146)

参考文献:

- [1] 郭建华, 刘树彬, 周世龙, 等. BES III TOF 前端读出电子学系统原型设计和实验结果[J]. 高能物理与核物理, 2006, 30(8): 761-766.
- [2] J. Christiansen, CERN/EP - MIC. High Performance Time to Digital Converter Version 2.2, March 2004.
- [3] 郭建华, 刘树彬, 封常青, 等. BES III 飞行时间计数器前端电子学测试系统设计[J]. 核技术, 2007, 30(7): 619-614.
- [4] 刘树彬, 郭建华, 张艳丽, 等. 高精度数据驱动型 TDC 在高能物理实验中应用的研究[J]. 核技术, 2006, 29(1): 72-76.
- [5] 刘广栋, 刘树彬, 安琪. BES III 触发系统与 TOF 读出电子学系统控制信号的远距离传输[J]. 核电

子学与探测技术, 2007, 27(2): 354-358.

- [6] 李进久. MFC 深入浅出—从 MFC 设计到 MFC 编程[M]. 华中理工大学出版社.
- [7] 孔祥营, 柏桂枝. 嵌入式实时操作系统 VxWorks 及其开发环境 Tornado[M]. 北京: 中国电力出版社.
- [8] American National Standard for VME64, ANSI/VITA 1-1994.
- [9] Joey Doernberg, Haeseung Lee, David A. Hodges. Full Speed Testing of A/D Converters[J]. IEEE Journal of Solid-state Circuits, 1984, sc 19(6).
- [10] 何强, 何英. MATLAB 扩展编程[M]. 北京: 清华大学出版社, 2002.
- [11] Tektronix. TekVISA Programmer Manual, 071-1101-04, from www.tektronix.com.

The Design of the software for testing Front End Electronic Modules in BESIII TOF

ZHAO Lei, LIU Shubin, ZHOU Jiawen, AN Qi

(The Key Laboratory of Physical Electronics, Anhui Province of China 230026)

Abstract: TOF(Time of flight) Detector is an important component in BESIII(Beijing Spectrometer III), and its FEE(Front End Electronic) module is expected to have a time resolution better than 25ps and charge resolution better than 10 bit. This software is developed to provide a convenient ATE(Automatic Test Environment) which includes all the test items for FEEs. The basic structure and corresponding techniques are included in this essay.

Key words: TOF, FEE, PowerPC, socket, thread, CBLT