

VDPのレジスタ

Control register (Write only)

R0: Mode register 0

bit 7 6 5 4 3 2 1 0

DG IE<sub>1</sub> IE<sub>0</sub> M<sub>1</sub> M<sub>0</sub> M<sub>0</sub> 0

画面モードの指定レジスタ

000: SCREEN0 WIDTH40 (TEXT1)  
010: SCREEN0 WIDTH80 (TEXT2)  
000: SCREEN1 (GRAPHIC1)  
001: SCREEN2 (GRAPHIC2)  
000: SCREEN3 (MULTI COLOR)  
010: SCREEN4 (GRAPHIC3)  
011: SCREEN5 (GRAPHIC4)  
100: SCREEN6 (GRAPHIC5)  
101: SCREEN7 (GRAPHIC6)  
111: SCREEN8 (GRAPHIC7)  
111: SCREEN10 (GRAPHIC7)  
111: SCREEN11 (GRAPHIC7)  
111: SCREEN12 (GRAPHIC7)

水平帰線割込許可レジスタ

0: 水平帰線割込込み禁止 (通常の状態)  
1: 水平帰線割込込み許可  
いわゆる「走査線割込み」の許可指定。  
割り込む走査線番号は R019 に指定する。

ライトペン割込許可レジスタ (MSX2では未使用。V9958ではこの機能は削除)

0: ライトペン割込込み禁止 (通常の状態)  
1: ライトペン割込込み許可

カラーバスの入出力方向指定レジスタ

0: 出力 (通常の状態)  
1: 入力 (デジタルリス機能を持ったMSX2でのみ使用可能)

R01: Mode register 1

bit 7 6 5 4 3 2 1 0

BL IE<sub>1</sub> IE<sub>0</sub> M<sub>1</sub> M<sub>0</sub> 0 SI 0

スプライトの拡大指定レジスタ

0: 拡大しない  
1: 拡大する

スプライトのサイズ指定レジスタ

0: 8x8  
1: 16x16

画面モードの指定レジスタ

10: SCREEN0 WIDTH40 (TEXT1)  
10: SCREEN0 WIDTH80 (TEXT2)  
000: SCREEN1 (GRAPHIC1)  
00: SCREEN2 (GRAPHIC2)  
01: SCREEN3 (MULTI COLOR)  
000: SCREEN4 (GRAPHIC3)  
00: SCREEN5 (GRAPHIC4)  
00: SCREEN6 (GRAPHIC5)  
00: SCREEN7 (GRAPHIC6)  
00: SCREEN8 (GRAPHIC7)  
00: SCREEN10 (GRAPHIC7)  
00: SCREEN11 (GRAPHIC7)  
00: SCREEN12 (GRAPHIC7)

垂直帰線割込許可レジスタ

0: 垂直帰線割込込み禁止  
1: 垂直帰線割込込み許可 (通常の状態)  
いわゆる「垂直同期割込込み」の許可指定。  
タイムマのよに変わってたり、H-TIMツックの割り込みそのものである。

画面表示許可レジスタ

0: 画面表示禁止  
1: 画面表示許可 (通常の状態)  
名前ば blind を示す bit。 0 で表示禁止である。

R02: Pattern name table base address register

bit 7 6 5 4 3 2 1 0

0 A16 A15 A14 A13 A12 A11 A10

SCREEN0～4 のパターンネームテーブルのアドレスを指定するレジスタ。  
A8～A0 は 0 固定。

R03: Color table base address register low

bit 7 6 5 4 3 2 1 0

A13 A12 A11 A10 A9 A8 A7 A6

SCREEN2, 4 のカラーテーブルのアドレスを指定するレジスタ。  
A5～A0 は 0 固定。A16～A14 は R010 で指定する。

R04: Pattern generator table base address register

bit 7 6 5 4 3 2 1 0

0 0 A16 A15 A14 A13 A12 A11

SCREEN0～4 のパターンジェネレーターテーブルのアドレスを指定するレジスタ。  
A10～A0 は 0 固定。

R05: Sprite attribute table base address register low

bit 7 6 5 4 3 2 1 0

A14 A13 A12 A11 A10 A9 A8 A7

SCREEN1～12 のスプライトアトリビュートテーブルのアドレスを指定するレジスタ。  
A8～A0 は 0b11000000 固定。A16～A15 は R011 で指定。

R06: Sprite pattern generator table base address register low

bit 7 6 5 4 3 2 1 0

0 0 A16 A15 A14 A13 A12 A11

SCREEN1～12 のスプライトパターンジェネレーターテーブルのアドレスを指定するレジスタ。  
A10～A0 は 0 固定。

R07: Text color/Back drop color register

bit 7 6 5 4 3 2 1 0

TC3 TC2 TC1 TC0 BD3 BD2 BD1 BD0

GRAPHIC7以外の場合

TC3～TC0 SCREEN0 におけるテキストの色  
BD3～BD0 バックドロップの色

bit 7 6 5 4 3 2 1 0

BD7 BD6 BD5 BD4 BD3 BD2 BD1 BD0

GRAPHIC7の場合

BD7～BD0 バックドロップの色  
SCREEN 10,11,12 の場合、Y,Kではなく SCREEN8と同じ色になる。

R08: Mode register 2

bit 7 6 5 4 3 2 1 0

MS LP TP CB VR 0 SPD BW

白黒モード

0: カラー (通常の状態)  
1: 白黒32階層  
MSXでは無効。

スプライト無効モード

0: スプライト表示 (通常の状態)  
1: スプライト非表示  
非表示にすると、VDPコマンドが多少遅くなる。

VRAMの種類指定

0: 16K×1bit または 16K×4bit  
1: 64K×1bit または 64K×4bit

カラーバスの入出力選択

0: 出力モード (通常の状態)  
1: 入力モード

カラーコード0 をカラーバレットの色にする

0: 透過の扱い (通常の状態)  
1: カラーバレットの色の扱い  
MSX-BASICで下記を実行すれば違いがわかる。  
COLOR 15,0,2  
VDP (9)=VDP (9) OR32

ライトペン (MSX2では未使用。V9958ではこの機能は削除)

0: ライトペンを使用しない (MSXでは常に0にする)  
1: ライトペンを使用する

マウス (MSX2では未使用。V9958ではこの機能は削除)

0: マウスを使用しない (MSXでは常に0にする)  
1: マウスを使用する  
MS、LP は、MSXでは使用しない。  
(MSX用のマウスは、F00に接続されるのでこの機能とは無関係)

R09: Mode register 3

bit 7 6 5 4 3 2 1 0

LN 0 SI S0 IL EO NT DC

DCLKモード

0: DCLK端子を出力モードにする  
1: DCLK端子を入力モードにする

NTSC/PALモード

0: NTSC (282line)  
1: PAL (313line)

Even/Odd 交互表示

0: Even field/Odd field で同じ画像を表示  
1: Even field/Odd field で2枚の画像を交互表示

インターレース表示

0: ノンインターレース  
1: インターレース  
同期モード (YS信号)

0: VDP の画面を表示 (常にYS=0)  
01: 表示画面の座標移動で同期信号 (YS=1) 発生  
10: 常に外部信号を選択 (常にYS=1)  
11: 予約

表示ライン数

0: 垂直192ライン  
1: 垂直212ライン

R010: Color table base address register high

bit 7 6 5 4 3 2 1 0

0 0 0 0 0 0 A16 A15 A14

SCREEN2, 4 のカラーテーブルのアドレスを指定するレジスタ。  
A5～A0 は 0 固定。A13～A8 は R03 で指定する。

R011: Sprite attribute table base address register high

bit 7 6 5 4 3 2 1 0

0 0 0 0 0 0 0 A16 A15

SCREEN1～12 のスプライトアトリビュートテーブルのアドレスを指定するレジスタ。  
A8～A0 は 0b00000000 固定。A14～A9 は R05 で指定。

R012: Text color/Back color register

bit 7 6 5 4 3 2 1 0

T23 T22 T21 T20 BC3 BC2 BC1 BC0

パターンジェネレーターテーブルで0に対応する bit の値が 0 の部分の色を指定

パターンジェネレーターテーブルでドットに対応する bit の値が 1 の部分の色を指定  
SCREEN0 WIDTH 80 (TEXT2) のモードにおいて、パターンにリンク属性が付いているときは、このレジスタで指定された色と R07 で指定された色が交互に表示される。

R013: Blinking period register

bit 7 6 5 4 3 2 1 0

CN3 CN2 CN1 CN0 CF3 CF2 CF1 CF0

偶数ページの表示時間 (GRAPHIC4～7 の場合)  
R07 の色の表示時間 (TEXT2 の場合)

奇数ページの表示時間 (GRAPHIC4～7 の場合)  
R12 の色の表示時間 (TEXT2 の場合)

SCREEN0 WIDTH 80 (TEXT2) のモードではプルアップ属性が付いているパターンの R07、R012 の色の切り替え時間指定。  
GRAPHIC4～7 のモードでは偶数ページ・奇数ページの交互切り替え時間指定。

R014: VRAM Access base address register

bit 7 6 5 4 3 2 1 0

0 0 0 0 0 0 A16 A15 A14

VRAMにアクセスするとき、アドレスの上位3bit をこのレジスタにセットする。  
この値は、SCREEN0～3 の時には、VRAMアクセスによるアドレスインクリメントの修正を要しない。(V9958は2の乗数のもの)  
SCREEN4以上では A13 のキャリーを受けて自動的にインクリメントする。

R015: Status register pointer

bit 7 6 5 4 3 2 1 0

0 0 0 0 0 S3 S2 S1 S0

VDPのステータスレジスタ (S0～S4) を読み出す際に、読み出すステータスレジスタの番号を指定するレジスタである。0～8 の範囲で指定する。

R016: Color palette address register

bit 7 6 5 4 3 2 1 0

0 0 0 0 0 C3 C2 C1 C0

カラーバレットにアクセスする際に、アクセスするカラーバレット番号を指定するレジスタである。0～15 の範囲で指定する。

R017: Register pointer

bit 7 6 5 4 3 2 1 0

AB 0 RS R4 R3 R2 R1 R0

VDPのレジスタに対して連続アクセスするとき、レジスタ番号を指定する。

0～46 の範囲で指定する。

アクセスの際に、レジスタ番号をインクリメントするか否かを指定する。  
0: オートインクリメント  
1: オートインクリメント禁止

R018: Display adjust register

bit 7 6 5 4 3 2 1 0

V3 V2 V1 V0 H3 H2 H1 H0

水平方向の表示位置指定。-6～+7 の範囲で指定。  
垂直方向の表示位置指定。-6～+7 の範囲で指定。

MSX-BASIC の SET ADJUST 命令で設定されるレジスタである。  
水平方向では+の値で左にずれ、垂直方向では+にすると上にずれ。

R019: Interrupt line register

bit 7 6 5 4 3 2 1 0

IL7 IL6 IL5 IL4 IL3 IL2 IL1 IL0

R00 の bit4 (IE) が 1 の場合に、割り込みが発生するライン番号を指定する。  
画面表示と同期信号ではなく、VRAM上のライン番号を指定するため、画面上のどこあたりで割り込みが発生するかは、R023 に設定している内容に影響され上下することに注意すること。

R020: Color burst register 1

bit 7 6 5 4 3 2 1 0

0 0 0 0 0 0 0 0

VDPのコンポジット出力の設定レジスタ。

MSXでは、VDPのコンポジット出力は使っていないことが多いので書き換えてはならない。

R021: Color burst register 2

bit 7 6 5 4 3 2 1 0

0 0 0 1 1 1 1 1

VDPのコンポジット出力の設定レジスタ。

MSXでは、VDPのコンポジット出力は使っていないことが多いので書き換えてはならない。

R022: Color burst register 3

bit 7 6 5 4 3 2 1 0

0 0 0 0 0 0 1 0

VDPのコンポジット出力の設定レジスタ。

MSXでは、VDPのコンポジット出力は使っていないことが多いので書き換えてはならない。

R023: Display offset register

bit 7 6 5 4 3 2 1 0

DO7 DO6 DO5 DO4 DO3 DO2 DO1 DO0

表示開始のライン番号を指定する。

R024: 欠番

R025: Mode register 4 (V9958)

bit 7 6 5 4 3 2 1 0

0 0 VDS YAE Y,K WTE MSK SP2

水平スクロールの画面サイズ指定  
0: スクロールはページ内で行われる (通常の状態)  
1: スクロールは 2ページで行われる

左端8画素マスク指定

0: マスクしない (通常の状態)  
1: マスクする

VDPアクセスウェイト機能  
0: ウェイト機能を有効にする (通常の状態)  
1: ウェイト機能を無効にする  
CPUがアクセスした際に、V9958のVRAMアクセスが完了するまで、全てのVDPコマンドに対してウェイト信号を発生させる。  
レジスタとカラーバレットのアクセス完了及びVDPコマンドのデータレディによるウェイト機能は無い。

Y,Kモード  
0: VRAM上のデータをRGB方式と解釈して表示する  
スプライトの表示に関しては従来通り。  
1: VRAM上のデータをY,K方式と解釈して、これを RGBに変換して表示する  
スプライトの表示に関してはカラーバレットを使う。

YAEモード  
0: VRAM上の各画素データにアトリビュートがないモード。  
1: VRAM上の各画素データにアトリビュートがあるモード。  
VDSモード  
0: V9958の端子0は CPU出力  
1: V9958の端子0は VDP出力

VDPコマンドモード  
0: SCREEN0～12でのみVDPコマンドを使用可能 (通常の状態)  
1: SCREEN0～4でもVDPコマンドを使用可能  
1にすると、SCREEN0～4では、SCREEN8と同じ動作になる。

R026: Horizontal scroll register high (V9958)

bit 7 6 5 4 3 2 1 0

0 0 HD8 HD7 HD6 HD5 HD4 HD3

水平スクロール位置指定

R027: Horizontal scroll register low (V9958)

bit 7 6 5 4 3 2 1 0

0 0 0 0 0 0 HD2 HD1 HD0

水平スクロール位置指定

R028: Source X low register

bit 7 6 5 4 3 2 1 0

SX7 SX6 SX5 SX4 SX3 SX2 SX1 SX0

VDPコマンドにおける転送元基準点のX座標 下位8bit

R029: Source X high register

bit 7 6 5 4 3 2 1 0

0 0 0 0 0 0 0 0 SX8

VDPコマンドにおける転送元基準点のX座標 上位1bit

R030: Source Y low register

bit 7 6 5 4 3 2 1 0

SY7 SY6 SY5 SY4 SY3 SY2 SY1 SY0

VDPコマンドにおける転送元基準点のY座標 下位8bit

R031: Source Y high register

bit 7 6 5 4 3 2 1 0

0 0 0 0 0 0 0 0 SY9 SY8

VDPコマンドにおける転送元基準点のY座標 上位2bit

R032: Destination X low register

bit 7 6 5 4 3 2 1 0

DX7 DX6 DX5 DX4 DX3 DX2 DX1 DX0

VDPコマンドにおける転送先基準点のX座標 下位8bit

R033: Destination X high register

bit 7 6 5 4 3 2 1 0

0 0 0 0 0 0 0 0 DX8

VDPコマンドにおける転送先基準点のX座標 上位1bit

R034: Destination Y low register

bit 7 6 5 4 3 2 1 0

DY7 DY6 DY5 DY4 DY3 DY2 DY1 DY0

VDPコマンドにおける転送先基準点のY座標 下位8bit

R035: Destination Y high register

bit 7 6 5 4 3 2 1 0

0 0 0 0 0 0 0 0 DY9 DY8

VDPコマンドにおける転送先基準点のY座標 上位2bit

R040: Number of dot X low register

bit 7 6 5 4 3 2 1 0

NX7 NX6 NX5 NX4 NX3 NX2 NX1 NX0

VDPコマンドにおけるX方向の転送数 下位8bit

R041: Number of dot X high register

bit 7 6 5 4 3 2 1 0

0 0 0 0 0 0 0 0 NX8

VDPコマンドにおけるX方向の転送数 上位1bit

R042: Number of dot Y low register

bit 7 6 5 4 3 2 1 0

NY7 NY6 NY5 NY4 NY3 NY2 NY1 NY0

VDPコマンドにおけるY方向の転送数 下位8bit

R043: Number of dot Y high register

bit 7 6 5 4 3 2 1 0

0 0 0 0 0 0 0 0 NY9 NY8

VDPコマンドにおけるY方向の転送数 上位2bit

R044: Color register

bit 7 6 5 4 3 2 1 0

CH3 CH2 CH1 CH0 CL3 CL2 CL1 CL0

画面色指定

R045: Argument register

bit 7 6 5 4 3 2 1 0

0 0 0 0 0 0 0 0

VDPコマンドのパラメータ

R046: Command register

bit 7 6 5 4 3 2 1 0

CM3 CM2 CM1 CM0 LO3 LO2 LO1 LO0

ロジカルオペレーションコード指定  
コマンドコード指定

Status register (Read only)

S0: Status register 0

bit 7 6 5 4 3 2 1

VDPのレジスタへのアクセス

Control Register は書き込み専用。Status Register は読み出し専用である。  
MSX-BASIC では、VDP(n) を使うことで、Control Register に対する読み出しのような挙動をするが、これは書き込んだ内容をワークエリア内に保持していて、読みだし時にはそのワークエリアに保持している内容を返しているのである。  
Control Register と、MSX-BASICでの VDP(n) の n と、ワークエリアの対応関係を下記表にまとめておく。  
なお、MSX-BASIC でも VDP(33)～VDP(47) は、書き込み専用である。読みだすと Illegal Function Call のエラーになる。

Control Register	VDP(n)	ワークエリア名	ワークエリアアドレス
R#0	VDP(0)	REG0SAV	0xF3DF
R#1	VDP(1)	REG1SAV	0xF3E0
R#2	VDP(2)	REG2SAV	0xF3E1
R#3	VDP(3)	REG3SAV	0xF3E2
R#4	VDP(4)	REG4SAV	0xF3E3
R#5	VDP(5)	REG5SAV	0xF3E4
R#6	VDP(6)	REG6SAV	0xF3E5
R#7	VDP(7)	REG7SAV	0xF3E6
R#8	VDP(9)	REG8SAV	0xFFE7
R#9	VDP(10)	REG9SAV	0xFFE8
R#10	VDP(11)	REG10SAV	0xFFE9
R#11	VDP(12)	REG11SAV	0xFFEA
R#12	VDP(13)	REG12SAV	0xFFEB
R#13	VDP(14)	REG13SAV	0xFFEC
R#14	VDP(15)	REG14SAV	0xFFED
R#15	VDP(16)	REG15SAV	0xFFEE
R#16	VDP(17)	REG16SAV	0xFFEF
R#17	VDP(18)	REG17SAV	0xFFF0
R#18	VDP(19)	REG18SAV	0xFFF1
R#19	VDP(20)	REG19SAV	0xFFF2
R#20	VDP(21)	REG20SAV	0xFFF3
R#21	VDP(22)	REG21SAV	0xFFF4
R#22	VDP(23)	REG22SAV	0xFFF5
R#23	VDP(24)	REG23SAV	0xFFF6
R#25	VDP(26)	REG25SAV	0xFFF8
R#26	VDP(27)	REG26SAV	0xFFF9
R#27	VDP(28)	REG27SAV	0xFFFA
R#32	VDP(33)	無し	無し
R#33	VDP(34)	無し	無し
R#34	VDP(35)	無し	無し
R#35	VDP(36)	無し	無し
R#36	VDP(37)	無し	無し
R#37	VDP(38)	無し	無し
R#38	VDP(39)	無し	無し
R#39	VDP(40)	無し	無し
R#40	VDP(41)	無し	無し
R#41	VDP(42)	無し	無し
R#42	VDP(43)	無し	無し
R#43	VDP(44)	無し	無し
R#44	VDP(45)	無し	無し
R#45	VDP(46)	無し	無し
R#46	VDP(47)	無し	無し

BIOSからのアクセス

VDPを制御するためのBIOSファンクションがいくつか存在している。  
BIOSを使うことにより、I/Oを直接制御するよりも簡単にVDPをコントロールすることができる。  
ここでは、それらを紹介する。

- DISSCR (0x0041)  
機能: 画面表示の禁止 (R#1 bit6(BL) を 0 にする)  
入力: なし  
出力: なし  
変化するレジスタ: AF, BC
- ENASCR (0x0044)  
機能: 画面の表示 (R#1 bit6(BL) を 1 にする)  
入力: なし  
出力: なし  
変化するレジスタ: AF, BC
- WRTVDP (0x0047)  
機能: VDPのレジスタに値を書き込む  
入力: Cにレジスタ番号, Bに書き込むデータ。レジスタ番号は 0～23, 32～46  
出力: なし  
変化するレジスタ: AF, BC
- RDVRM (0x004A)  
機能: VRAMの内容を読み込む (※TMS9918想定のためアドレスは下位14bitのみ指定可能。)  
入力: HLに読みだすVRAMアドレス  
出力: ALに読みだした値  
変化するレジスタ: AF
- WRTVRM (0x004D)  
機能: VRAMに値を書き込む (※TMS9918想定のためアドレスは下位14bitのみ指定可能。)  
入力: HLに書き込むVRAMアドレス, Aに書き込む値  
出力: なし  
変化するレジスタ: AF
- SETRD (0x0050)  
機能: VDPにVRAMアドレスをセットして読み出せる状態にする (※TMS9918想定のためアドレスは下位14bitのみ指定可能。)  
入力: HLにVRAMアドレス  
出力: なし  
変化するレジスタ: AF
- SETWRT (0x0053)  
機能: VDPにVRAMアドレスをセットして書き込める状態にする (※TMS9918想定のためアドレスは下位14bitのみ指定可能。)  
入力: HLにVRAMアドレス  
出力: なし  
変化するレジスタ: AF
- FILVRM (0x0056)  
機能: VRAMの指定領域を指定の値で埋める (※TMS9918想定のためアドレスは下位14bitのみ指定可能。)  
入力: HLにVRAMの指定の領域の先頭アドレス, BCに指定の領域のバイト数, A埋める値  
出力: なし  
変化するレジスタ: AF, BC
- LDIRMV (0x0059)  
機能: VRAMからCPUメモリへブロック転送  
入力: HLに転送元VRAMアドレス, DEに転送先CPUメモリアドレス, BCに転送バイト数。VRAMアドレスは 16bit有効。  
出力: なし  
変化するレジスタ: すべて
- LDIRVM (0x005C)  
機能: CPUメモリからVRAMへブロック転送  
入力: HLに転送元CPUメモリアドレス, DEに転送先VRAMアドレス, BCに転送バイト数。VRAMアドレスは 16bit有効。  
出力: なし  
変化するレジスタ: すべて
- CHGMOD (0x005F)  
機能: スクリーンモードを変更する。パレットは初期化しない。  
入力: Aにスクリーンモード (0～8)  
出力: なし  
変化するレジスタ: すべて  
備考: 内部で SUB-ROM を呼び出す。
- CHGCLR (0x0062)  
機能: 画面の色を変える。  
入力: FORCLR(0xF3E9)に前景色。BAKCLR (0xF3EA) に背景色。BDRCLR (0xF3EB) に周辺色。  
出力: なし  
変化するレジスタ: すべて
- NMI (0x0066)  
機能: NMI 処理ルーチンを実行。  
入力: なし  
出力: なし  
変化するレジスタ: なし
- CLRSRP (0x0069)  
機能: 全スプライトを初期化する。パターンをNULLに。スプライト番号をスプライト面番号に。スプライトカラーを前景色に。Y座標を 209 (SCREEN1～3), 217 (SCREEN4～8)にする。  
入力: SCRMOD (0xFCFA) にスクリーンモード。  
出力: なし  
変化するレジスタ: すべて  
備考: 内部で SUB-ROM を呼び出す。
- INITXT (0x006C)  
機能: 画面を SCREEN0 (40x24) に初期化する。パレットは初期化しない。  
入力: LINL40 (0xF3AE) に1行の幅。TATNAM (0xF3B3) にパターンネームテーブル。TXTCGP (0xF3B7) にパターンジェネレータテーブル。  
出力: なし  
変化するレジスタ: すべて  
備考: 内部で SUB-ROM を呼び出す。
- INIT32 (0x006F)  
機能: 画面を SCREEN1モードに初期化する。パレットは初期化しない。  
入力: T32NAM (0xF3BD) にパターンネームテーブル。T32COL (0xF3C1) にカラーテーブル。T32ATR (0xF3C3) にスプライトアトリビュートテーブル。T32PAT (0xF3C5) にスプライトジェネレータテーブル。  
出力: なし  
変化するレジスタ: すべて  
備考: 内部で SUB-ROM を呼び出す。
- INIGRP (0x0072)  
機能: 画面を SCREEN2に初期化する。パレットは初期化しない。  
入力: GRPNAM (0xF3C7) にパターンネームテーブル。GRPCOL (0xF3C9) にカラーテーブル。GRPCGP(0xF3CB)にパターンジェネレータテーブル。GRPATR (0xF3CD) にスプライトアトリビュートテーブル。  
GRPPEAT (0xF3CF) にスプライトジェネレータテーブル。  
出力: なし  
変化するレジスタ: すべて  
備考: 内部で SUB-ROM を呼び出す。
- INIMUL (0x0075)  
機能: 画面を SCREEN3モードに初期化する。パレットは初期化しない。  
入力: MLTNAM (0xF3D1) にパターンネームテーブル。MULCOL (0xF3D3) にカラーテーブル。MULCGP(0xF3D5)にパターンジェネレータテーブル。MULATR (0xF3D7) にスプライトアトリビュートテーブル。  
MULPAT (0xF3D9) にスプライトジェネレータテーブル。  
出力: なし  
変化するレジスタ: すべて  
備考: 内部で SUB-ROM を呼び出す。
- SETTXT (0x0078)  
機能: VDPのみを SCREEN0モード(40x24)にする。  
入力: INITXTと同じ。  
出力: なし  
変化するレジスタ: すべて  
備考: 内部で SUB-ROM を呼び出す。
- SETT32 (0x007B)  
機能: VDPのみを SCREEN1モードにする。  
入力: INIT32と同じ。  
出力: なし  
変化するレジスタ: すべて  
備考: 内部で SUB-ROM を呼び出す。
- SETGRP (0x007E)  
機能: VDPのみを SCREEN2モードにする。  
入力: INIGRPと同じ。  
出力: なし  
変化するレジスタ: すべて  
備考: 内部で SUB-ROM を呼び出す。
- SETMUL (0x0081)  
機能: VDPのみを SCREEN3モードにする。  
入力: INIMLTと同じ。  
出力: なし  
変化するレジスタ: すべて  
備考: 内部で SUB-ROM を呼び出す。
- CALPAT (0x0084)  
機能: スプライトジェネレータテーブルのアドレスを返す。  
入力: ALにスプライト番号  
出力: HLにアドレス  
変化するレジスタ: AF,DE,HL
- CALATR (0x0087)  
機能: スプライトアトリビュートテーブルのアドレスを返す。  
入力: ALにスプライト番号  
出力: HLにアドレス  
変化するレジスタ: AF,DE,HL
- GSPSIZ (0x008A)  
機能: 現在のスプライトサイズを返す。  
入力: なし  
出力: ALにスプライトサイズ。  
16x16のとき Cフラグ=1, それ以外の時 Cフラグ=0  
変化するレジスタ: AF
- GRPPRT (0x008D)  
機能: グラフィック画面に文字を描画する。  
入力: ALにキャラクタコード。SCREEN5～8の場合は LOGOPR (0xFB02) にロジカルオペレーションコード。  
出力: なし  
変化するレジスタ: なし  
備考: SCREEN5以上の場合、内部でSUB-ROMを呼び出す。

I/Oポートを使った直接アクセス

CPU の OUT命令、IN命令 等を用いて VDP に直接アクセスできる。  
ここではその手順について紹介する。  
VDP が接続されている I/Oアドレスは固定ではなく、MAIN-ROM の 0x000番地、0x007番地に記録されている値から求めるのが正式なアドレス取得方法である。  
0x000番地に記録されている値を n、0x007番地に記録されている値を n' とすると、下記の表の方法で Port#0～3 のアドレスが確定する。

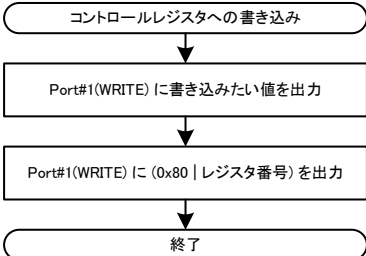
ポート番号	アドレス	用途
Port#0 (READ)	n	VRAMからのデータ読みだし
Port#0 (WRITE)	n'	VRAMへのデータ書き込み
Port#1 (READ)	n+1	ステータスレジスタ読みだし
Port#1 (WRITE)	n'+1	コントロールレジスタへの書き込み
Port#2 (WRITE)	n+2	パレットレジスタへの書き込み
Port#3 (WRITE)	n+3	間接指定されたコントロールレジスタへの書き込み

しかしながら、一般的には、n = n' = 0x88 である。

MSX1をMSX2に拡張するMSXアダプタというカートリッジが存在していたが、このカートリッジでは本体側の TMS9918 と、カートリッジ側の V9938 の I/O が衝突しないように、カートリッジ側の V9938 を n = n' = 0x88 で接続し、カートリッジ内にある書き換え用のMAIN-ROMJの 0x0006番地・0x0007番地には 0x88 と記録されているらしい。

■コントロールレジスタへの書き込み

単発でコントロールレジスタに書き込むのであれば、この方法を利用する。  
下記に設定手順のフローチャートを示す。



様々な用途で使われている 垂直同期読み込み の中でも VDP にアクセスしているため、上記の途中で割り込まれてシーケンスが狂ってしまうように、割り込み禁止するなどしてシーケンスを保証する必要がある。  
当然、冒頭で説明した n、n' の計算も必要となる。  
これらを踏まえて、一般的な書き込みのサンプルコードを下記に示す。

```
WRITE_VDP_CONTROL_REGISTER :
    input
    D ... 対象のVDPコントロールレジスタ番号
    E ... VDP R#D に書き込む値
    output
    なし
    break
    AF, C

WRITE_VDP_CONTROL_REGISTER :
    DI
    LD A, [ 0x0007 ]
    LD A, A
    INC A
    LD C, A
    OUT [C], E
    LD A, D
    OR A, 0x80
    OUT [C], A
    EI
    RET
```

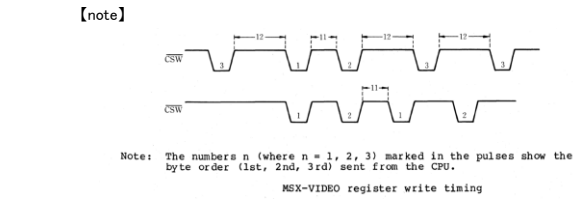
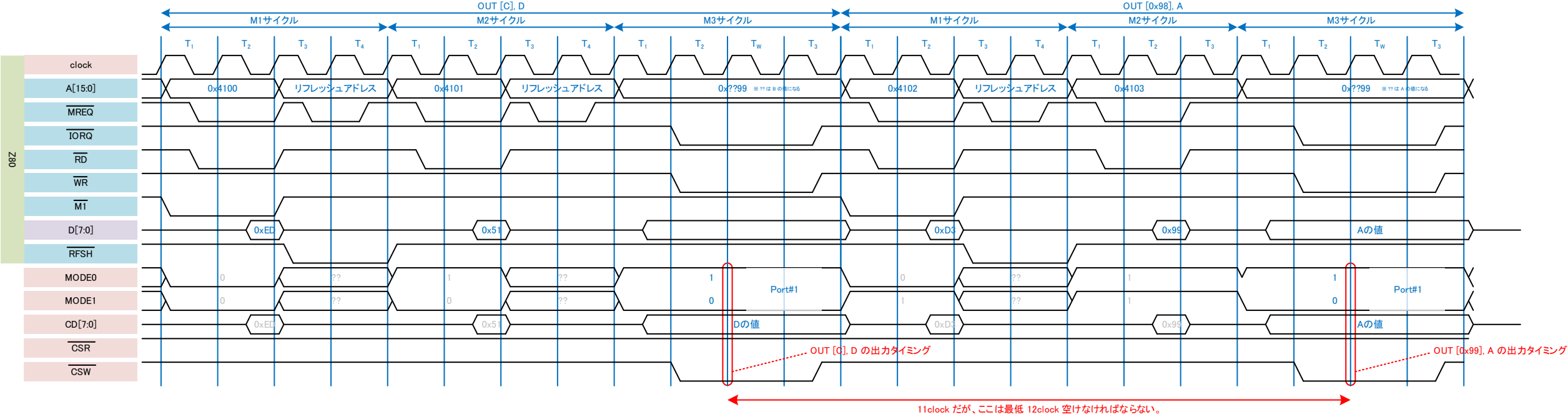
VDPコントロールレジスタは書き込み専用である。  
そのため、BIOSでは特定のビットだけ書き換えたい場合に、以前何を書き込んだのかをワークエリアに保存している。  
プログラムの実行後に MSX-BASIC に戻るケースや、後で BIOSのVDP関連の機能を利用するようなケースでは、BIOSが矛盾した動作にならないように、そのワークエリアも更新しておくべきである。

I/Oポートを使った直接アクセスの動作タイミング(NGケース)

処理速度を少しでも上げるために、下記のコードを実施することを考えてみる。

```
WRITE_VDP_CONTROL_REGISTER :
    input
    A ... 対象のVDPコントロールレジスタ番号に 0x80 を加算した値 (Address)
    D ... VDP R#A に書き込む値 (Data)
    C ... 0x99
    output
    なし
    break
    なし
    OR 0x4100 : 説明の便宜上 0x4100番地とする
WRITE_VDP_CONTROL_REGISTER :
    OUT [C], D
    OUT [0x99], A
    RET
```

OUT [C], D → 0xED, 0x51  
OUT [0x99], A → 0xD3, 0x99

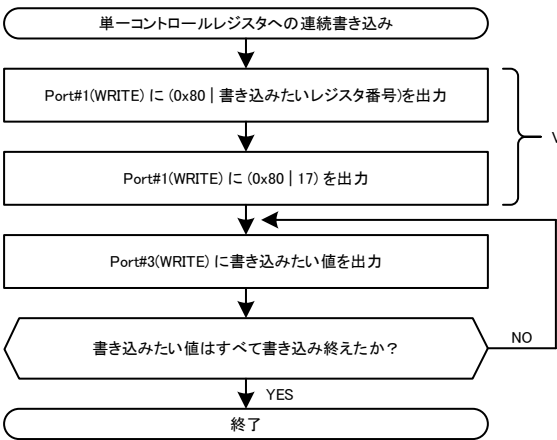


- ※想像で埋めたところ
- (1) OUT [C], D の M2サイクルが T4サイクルまでは資料が見つけたが、T4サイクルがリフレッシュなのかどうかはわからずじまい。EDがプレフィックス的(命令セット切り替え)な命令、51が OUT [C],D に対応するコードと考えれば、両方とも M1的な動作をするはず、という推測。
  - (2) 12cycle というのも、左の図 (V9938の英語版データシートから抜粋) の数値を CPUCLK であるとの推測から。資料にはこの数字の単位は書かれていない。sent from CPU と書かれているので、おそらく CPUクロックで書かれているのではないかと推測。
  - (3) 上記赤い縦長円で囲んだ部分を取り込みタイミングとしたが、その右隣もVDPからみると同じ波形になっている。「先に来たタイミングで動き始めて、その直後は所定の時間無視されるだろう」という推測。

上記のように、OUT [0x99], A を使うと、VDP側がCPU側の要求を取りこぼす場合があるので注意が必要である。  
OUT [C], A であれば問題は起こらないので、常にこちらを使う方が面倒なことを考えなくて良い。

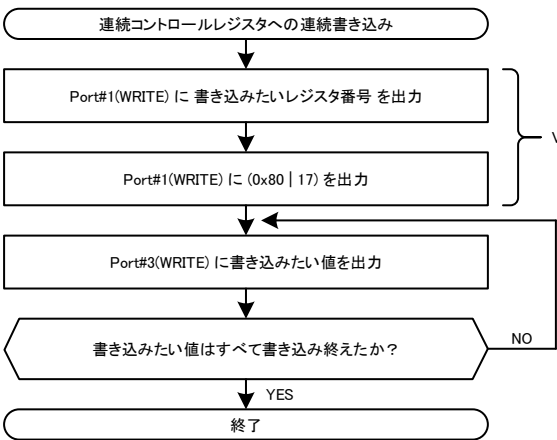
■コントロールレジスタへの連続書き込み(非オートインクリメント)

1つのコントロールレジスタへ、連続で複数回書き込むのであれば、この方法を利用する。  
VDPには、間接指定によるアドレス非オートインクリメントのデータ連続書き込みという機能があり、R#17 に書き込むレジスタ番号を書き込んでから、Port#3 に書き込みたい値を書き込むという手順になる。  
R#17 への書き込み自体は、単発の書き込みのやり方を使うことになるので、つなげてフローを示すと下記のようになる。



■コントロールレジスタへの連続書き込み(オートインクリメント)

連続アドレスのコントロールレジスタへ、連続で書き込むのであれば、この方法を利用する。  
VDPには、間接指定によるアドレスオートインクリメントのデータ連続書き込みという機能が有り、R#17 に書き込むレジスタ番号を書き込んでから、Port#3 に書き込みたい値を書き込むという手順になる。  
R#17 への書き込み自体は、単発の書き込みのやり方を使うことになるので、つなげてフローを示すと下記のようになる。



このモードは、特に VDPコマンドを利用する際に VDPコマンドのパラメータとなるレジスタ群への設定値指定に便利である。  
同じ I/Oアドレスへ連続書き込みすればいいので、OTR 等を利用して VDPコマンドを実行できるのである。