PSG (Pulse Sound Generator)

Register map

Envelope pattern 00XX

1101

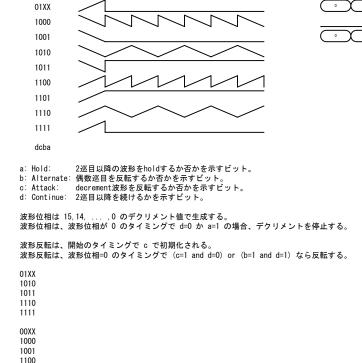
		7 6 5 4 3 2 1 0	
R0	ch. A 分周比	L\$B	REG_TP_A
R1		M\$B	
R2	ch. B 分周比	L\$B	REG_TP_B
R3		M\$B	
R4	ch. C 分周比	L\$B	REG_TP_C
R5		M\$B	
R6	noise 分周比		REG_NP
R7	disabler	1/0 noise tone	REG_DISABLE
R10	ch. A volume	M	REG_VOL_A
R11	ch. B volume	M	REG_VOL_B
R12	ch.C volume	M	REG_VOL_C
R13	envelope 周期	L\$B	REG_EP
R14		M\$B	
R15	envelope 波形		REG_ENV
R16	I/O port A		REG_PIO_A
R17	I/O port B		REG_PIO_B

MSXでは、入力クロックとして 1.7MHz が投入されている。

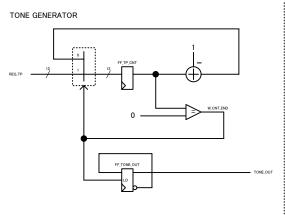
IP core では、クロックを変えると使いにくくなるため、CLKENA に入力クロックのタイミングで H になるパルスを投入することで実現する。

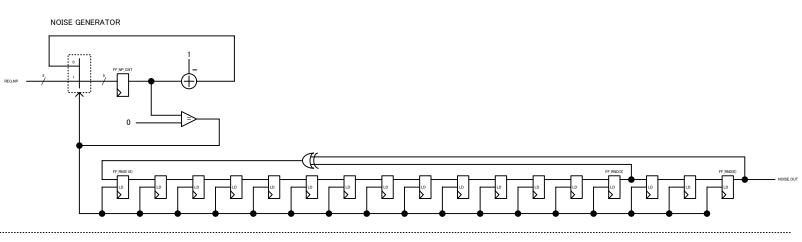
RO~R6 の分周比は、この入力クロックをさらに 16分周したタイミングを単位とした値となる。

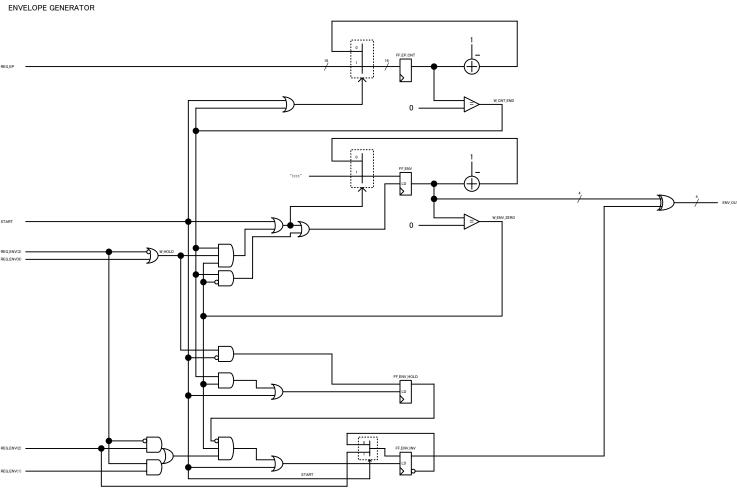
noiseは、M系列乱数で生成する。

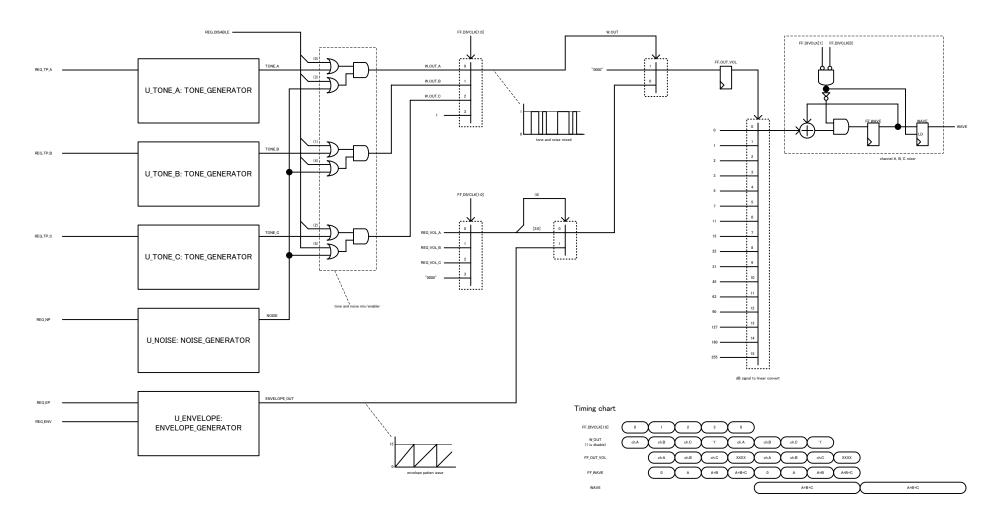


AY-3-8910 compatible IP core [1/2]









AY-3-8910 D/A converter emulation

Internal Volume Level	AY-3-8910 Analog Output Level	8bit Quantized
0	0.000[V]	0
1	0.008[V]	1
2	0.011[V]	2
3	0.016[V]	3
4	0.022[V]	5
5	0.031[V]	7
6	0.044[V]	11
7	0.063[V]	15
8	0.088[V]	22
9	0.125[V]	31
10	0.177[V]	45
11	0.250[V]	63
12	0.354[V]	90
13	0.500[V]	127
14	0.707[V]	180
15	1.000[V]	255