



BLG 322E – Computer Architecture Assignment 4

Due Date: 25.04.2018, **Wednesday**, 22.00.

QUESTION:

Three 3-wire DMACs (DMAC₁, DMAC₂, and DMAC₃) are connected to the 68000-like processor over a bus arbiter (see lecture notes slide 5.23).

The CPU has the following properties.

- No Pipelining
- 16-bit Data Bus
- 4 cycles:
 - Instruction Fetch
 - Operand Fetch
 - Execution
 - Operand Write
- Only execution cycle does not need memory.

The order of precedence is DMAC₁ > DMAC₂ > DMAC₃.

- a) Construct the truth table for the bus arbiter. BR_i represents the BR output of the DMAC_i, and BG_i represents the BG input of the DMAC_i.
- b) Write the minimized logic expressions for the outputs of the bus arbiter.
- c) DMAC₁ and DMAC₃ are in the cycle-stealing mode, and DMAC₂ is in the burst mode. All DMACs are programmed to transfer 10 words. Assume that DMAC₁, DMAC₂ and DMAC₃ issue bus requests at the same time as the processor is in the instruction fetch cycle. Write step by step operations performed by the DMACs and the CPU from the beginning of the instruction fetch until the end of the completion of the first instruction.

Submission: You should type your name and student ID at the top of the paper. You must submit your homework through the Ninova system before the due date.

Late submissions are not accepted.

Assignments have to be made individually. If any plagiarism issue is detected, disciplinary regulations of the university are applied.

Note: If you have a problem about the homework, you may make contact with the responsible research assistant of the assignment (ozlem16@itu.edu.tr).



BLG 322 – Bilgisayar Mimarisi Ödev 4

Teslim Tarihi: 25.04.2018, **Çarşamba**, 22.00

SORU:

Üç adet 3 hatlı DMA denetçisi ($DMAC_1$, $DMAC_2$ ve $DMAC_3$) bir yol hakemi üzerinden 68000 benzeri bir işlemciye bağlanmıştır (Ders notları yansı 5.23'ü inceleyebilirsiniz).

Öncelik sıralaması $DMAC_1 > DMAC_2 > DMAC_3$ şeklindedir.

MİB aşağıdaki özelliklere sahiptir.

- İş hattı yok
- 16-bit veri hattı
- 4 çevrimli:
 - Komut alma
 - Operand alma
 - Yürütme
 - Operand yazma
- Yalnızca yürütme çevriminde bellek kullanmamaktadır.
- a) Yol hakemi için doğruluk tablosunu oluşturunuz. BR_i , $DMAC_i$ 'in BR çıkışı; BG_i ise $DMAC_i$ 'in BG girişini temsil etmektedir.
- b) Yol hakeminin çıkışları için indirgenmiş mantıksal ifadeyi yazınız.
- c) $DMAC_1$ ve $DMAC_3$ çevrim çalma modunda, $DMAC_2$ ise blok atarımı modunda çalışmaktadır. Tüm denetçiler 10 sözcük aktaracak şekilde programlanmışlardır. İşlemci komut alma çevriminde iken, $DMAC_1$, $DMAC_2$ $DMAC_3$ aynı anda yol isteği gönderdiğini varsayınız. Komut alma çevriminden başlayarak ilk komutun tamamlanmasına kadar denetçiler ve MİB tarafından yürütülen işlemleri adım adım yazınız.

Ödevin Teslimi: Adınızı ve öğrenci numaranızı kağıdın üst kısmına yazmalısınız. Ödevinizi teslim tarihinden önce Ninova sistemi aracılığıyla teslim etmelisiniz.

Geç teslim edilen ödevler kabul edilmeyecektir.

Ödevler tek kişiliktir. Kopya belirlenmesi durumunda kopyaya karışan tüm öğrenciler hakkında üniversitenin yönetmelikleri uyarınca disiplin işlemi uygulanır.

Not: Ödev hakkında bir sorunuz varsa ilgili ders yardımcısı ile iletişime geçebilirsiniz (ozlem16@itu.edu.tr).