

全国 2015 年 4 月高等教育自学考试  
计算机系统结构试题

题 号	一	二	三	四	五	总 分	
题 分	10	20	30	20	20	核分人	
得 分						复查人	

第一部分 选择题(10 分)

得 分	评卷人

一、单项选择题(本大题共 10 小题,每小题 1 分,共 10 分,在每小题列出的四个备选项中只有一个是符合题目要求的,请将其代码填写在题后的括号内。错选、多选或未选均无分)

1. 将汇编语言源程序变换成机器语言目标程序的方法是 ( )  
A. 编译程序解释 B. 汇编程序解释  
C. 编译程序翻译 D. 汇编程序翻译
2. 下列各项中对机器语言程序员透明的是 ( )  
A. 中断字寄存器 B. 主存地址寄存器  
C. 通用寄存器 D. 条件码寄存器
3. 浮点数尾数基值  $r_m = 8$ ,尾数的计算机位数为 6,可表示的规格化最小正尾数为 ( )  
A. 1/2 B. 1/4  
C. 1/8 D. 1/64
4. 主存出错引起的中断类型属于 ( )  
A. 机器校验中断 B. 访管中断  
C. 程序性中断 D. 外中断
5. 页式虚拟存储器常用的地址映像方式是 ( )  
A. 全相联映像 B. 段相联映像  
C. 直接映像 D. 组相联映像
6. 下列各项中不影响主存命中率的因素是 ( )

- A. 页地址流 B. 页面调度策略
- C. 主存的容量 D. 辅存的容量
7. 下列说法不正确的是 ( )  
A. 线性流水线只能是单功能流水线 B. 非线性流水线是多功能流水线  
C. 静态流水线只能是单功能流水线 D. 动态流水线是多功能流水线
8. 对于  $N = 8$  的互连网络,处理单元编号为  $0 \sim 7$ ,当用  $PM2_{+1}$ 互连函数时,下列正确的是 ( )  
A. (6 4 2 0)(7 5 3 1) B. (0 2 4 6)(1 3 5 7)  
C. (0 1 2 3)(4 5 6 7) D. (7 6 5 4)(3 2 1 0)
9. 机间互连的多端口存储器形式适合应用于 ( )  
A. 紧耦合多处理机系统 B. 机数很多的多处理机系统  
C. 机数较少的多处理机系统 D. 松耦合多处理机系统
10. Amdahl 470V/6 属于 ( )  
A. 向量流水机 B. 标量流水机  
C. 并行处理机 D. 阵列机

第二部分 非选择题(90 分)

得 分	评卷人

二、填空题(本大题共 10 小题,每小题 2 分,共 20 分)

11. 从计算机处理数据的并行性看,由低到高的并行等级有位串字串、位并字串、\_\_\_\_\_和\_\_\_\_\_。
12. 计算机系统层次结构中,“机器”被定义为是能存储和执行相应语言程序的\_\_\_\_\_和\_\_\_\_\_的集合体。
13. 计算机的\_\_\_\_\_类指令和\_\_\_\_\_结构主要是按机器有什么样的数据表示来确定的。
14. 在满足性能前提下,可以通过用线的\_\_\_\_\_、\_\_\_\_\_及并/串-串/并转换减少总线数量。
15. 中断系统的性能主要是要有高的中断\_\_\_\_\_和中断处理的\_\_\_\_\_。
16. 虚拟存储器根据不同存储映像算法,存储管理方式主要有\_\_\_\_\_、页式和\_\_\_\_\_。
17. 为了提高 Cache 的命中率,Cache 的预取算法有\_\_\_\_\_和\_\_\_\_\_预取法两种。
18. 数相关不只是会发生在\_\_\_\_\_空间,还会发生在\_\_\_\_\_空间。
19. 全局相关指的是已进入流水线的\_\_\_\_\_指令和\_\_\_\_\_指令之间的相关。
20. 多处理机实现的是\_\_\_\_\_或\_\_\_\_\_间的并行。



得 分	评卷人

三、简答题(本大题共 5 小题,每小题 6 分,共 30 分)

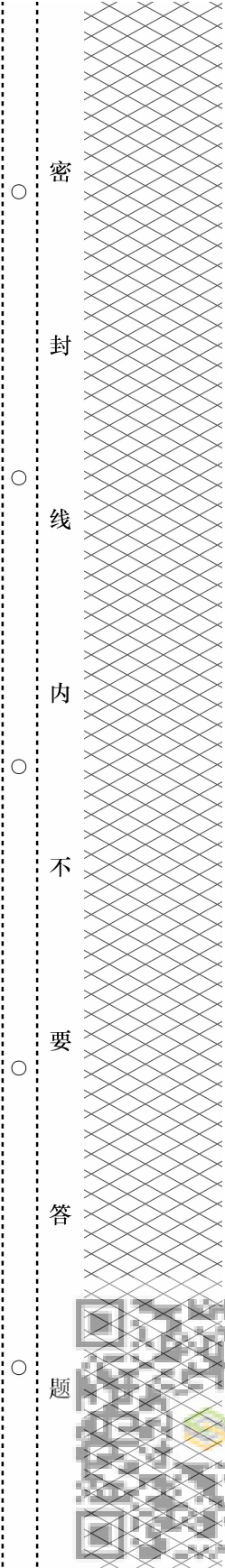
21. 简述软件兼容的定义及系列机对软件兼容的要求。

22. 简述 CISC 存在的问题。

23. 简述集中式独立请求方式的总线分配过程。

24. 简述任务粒度的大小对多处理机性能和效率的影响。

25. 简述脉动阵列结构的特点。



号  
考  
场

准  
考  
证  
号

诚信承诺：本人在考试中所提供的个人信息真实准确；  
自愿遵守考试纪律；  
如有违纪情况自愿接受相应处罚。

承诺人：\_\_\_\_\_

考  
试  
地  
点  
（  
考  
点  
学  
校  
名  
称  
）

密 封 线 内 不 要 答 题

得 分	评卷人

四、简单应用题( 本大题共 2 小题,每小题 10 分,共 20 分)

26. 设主存每个分体的存取周期为  $2\mu s$ ,宽度为 4 个字节。采用模  $m$  多分体交叉存取,但实际频宽只能达到最大频宽的 0.6 倍。现要求主存实际频宽为 4MB/s,问主存模数  $m$  应取多少方能使两者速度基本适配? (其中, $m$  取 2 的幂)

27. 假设指令的解释分取指、分析与执行 3 步,每步的时间相应为  $t_{\text{取指}}$ 、 $t_{\text{分析}}$ 、 $t_{\text{执行}}$ ,分别计算下列情况下,执行完 100 条指令所需时间的一般关系式:

- (1)顺序方式;
- (2)仅“执行<sub>k</sub>”与“取指<sub>k+1</sub>”重叠;
- (3)仅“执行<sub>k</sub>”、“分析<sub>k+1</sub>”与“取指<sub>k+2</sub>”重叠。



得 分	评卷人

五、综合应用题(本大题共 2 小题,每小题 10 分,共 20 分)

28. 采用组相联映像、LRU 替换算法的 Cache 存储器,发现等效访问速度不高,为此建议:
- (1)增大主存容量;
  - (2)增大 Cache 中的块数(块的大小不变);
  - (3)提高 Cache 器件本身的访问速度。
- 试问分别采用上述措施后,对等效访问速度可能会有什么样的变化,变化趋势如何?

29. 在多台处理机上求解  $E = a * (b + c * (d + e)) + f * (g + h * l)$  利用减少树高来尽可能加快运算速度。
- (1)画出在 3 台处理机上并行运算的树形流程图;
  - (2)求  $P=3$  时,运算级数  $T_p$ ,单处理机串行级数  $T_1$ ,加速比  $S_p$  和效率  $E_p$ 。

密封线内不要答题

参考答案及解析

一、单项选择题

- 1.【答案】 D （P<sub>25</sub>）  
【考点】 计算机系统结构的层次结构  
【解析】 第3级虚拟机器中,汇编语言程序经汇编程序翻译成机器语言程序,所以选D。
- 2.【答案】 B （P<sub>126</sub>）  
【考点】 存储体系及其分支  
【解析】 主存地址寄存器对机器语言程序员是透明的,所以选B。
- 3.【答案】 C （P<sub>62</sub>）  
【考点】 浮点数尾数基值的选择  
【解析】 基值r<sub>m</sub>=8,规格化最小正尾数为1/r<sub>m</sub>,所以选C。
- 4.【答案】 A （P<sub>103</sub>）  
【考点】 中断的分类和分级  
【解析】 主存出错引起的中断类型属于机器校验中断,所以选A。
- 5.【答案】 A （P<sub>134</sub>）  
【考点】 页式虚拟存储器的构成  
【解析】 页式虚拟存储器常用的地址映像方式是全相联映像,所以选A。
- 6.【答案】 D （P<sub>127</sub>）  
【考点】 存储体系的性能参数  
【解析】 辅存的容量不影响主存命中率,所以选D。
- 7.【答案】 C （P<sub>176</sub>）  
【考点】 流水的方式  
【解析】 静态流水线不单是单功能流水线,也可以是其他,所以选C。
- 8.【答案】 B （P<sub>223</sub>）  
【考点】 多级PM2I网络  
【解析】 对于N=8的互连网络,处理单元编号为0~7,当用PM2<sub>+,1</sub>互连函数时,其结果是(0 2 4 6)(1 3 5 7),所以选B。
- 9.【答案】 C （P<sub>244</sub>）  
【考点】 机间互连形式  
【解析】 机间互连的多端口存储器形式适合应用于机数较少的多处理机系统,所以选C。
- 10.【答案】 B （P<sub>180</sub>）  
【考点】 流水的分类  
【解析】 Amdahl 470V/6属于标量流水机,所以选B。

二、填空题

- 11.【答案】 位片串字并、全并行(顺序不能更改) （P<sub>47</sub>）

- 【考点】 并行性的概念与开发
- 12.【答案】 算法、数据结构 （P<sub>25</sub>）  
【考点】 计算机系统的层次结构
- 13.【答案】 运算、运算器(顺序不能更改) （P<sub>73</sub>）  
【考点】 指令系统的设计和优化
- 14.【答案】 组合、编码 （P<sub>108</sub>）  
【考点】 总线系统
- 15.【答案】 响应速度、灵活性(顺序不能更改) （P<sub>102</sub>）  
【考点】 中断系统
- 16.【答案】 段式、段页式 （P<sub>128</sub>）  
【考点】 虚拟存储器的管理方式
- 17.【答案】 恒预取法、不命中时 （P<sub>158</sub>）  
【考点】 Cache存储器的透明性及性能分析
- 18.【答案】 主存、通用寄存器 （P<sub>171</sub>）  
【考点】 相关处理
- 19.【答案】 转移、其后续(顺序不能更改) （P<sub>190</sub>）  
【考点】 全局性相关的处理
- 20.【答案】 作业、任务 （P<sub>237</sub>）  
【考点】 多处理机的基本概念和要解决的技术问题

三、简答题

21. (P<sub>39</sub>)  
(1)机器语言程序及编译程序都不加修改地适用于系列内各档机器,则称各档机器是软件兼容;  
(2)软件兼容包括向上(下)兼容和向前(后)兼容;  
(3)同一系列内的机器一般应做到向上兼容;  
(4)系列机软件必须保证向后兼容,力争向前兼容。
22. (P<sub>88</sub>)  
(1)指令系统庞大,一般在200条以上;  
(2)由于许多指令的操作繁杂,执行速度低;  
(3)由于指令系统庞大,使高级语言编译程序选择目标指令的范围太大,难以优化生成高效机器语言程序,编译程序也太长、太复杂;  
(4)由于指令系统庞大,各种指令的使用频度都不会太高,且差别很大,其中相当一部分指令的利用率很低,增加机器设计人员的负担,降低系统性能价格比。
23. (P<sub>110</sub>)  
(1)部件送“总线请求”信号到总线控制器;  
(2)总线闲时,总线控制器可根据某种算法对同时送来的多个请求进行仲裁,确定哪个部件可使用总线;  
(3)通过相应“总线准许”线送回准许信号到该部件,清除其请求;  
(4)建立“总线已被分配”,该部件获得总线使用权,总线分配过程结束。





24. (P<sub>258</sub>)
- (1)任务粒度过小,辅助开销大,系统效率低;
  - (2)任务粒度过大,并行度低,性能不会太高;
  - (3)要合理选择任务粒度大小,并使其尽可能均匀,还要采取措施减少辅助开销,以保证系统性能随处理机数目的增大能有较大提高。
25. (P<sub>232</sub>)
- (1)结构简单、规整,模块化强,可扩充性好;
  - (2)PE 间数据通信距离短、规则,使数据流和控制流的设计、同步控制等均简单规整;
  - (3)具有极高的计算机并行性,可通过流水获得很高的运算效率;
  - (4)阵列与外界的 I/O 通信量少,降低了对系统主存与 I/O 系统频宽的要求;
  - (5)脉动阵列结构的构形与特定计算机任务和算法密切相关,具有专用性。

四、简单应用题

26. (P<sub>99</sub>)
- 根据题意,模 m 多分体交叉存储器的最大频宽为
- $$\text{分体数} \times \text{单体频宽} = m \times \text{宽度} / \text{存储周期} = m \times \frac{4B}{2\mu s}$$
- 实际频宽为
- $$0.6 \times \text{最大频宽} = 0.6 \times m \times \frac{4B}{2\mu s}$$
- 按要求,实际频宽为 4MB/s,即近似为 4B/ $\mu s$
- 所以有:  $0.6 \times m \times 4/2 \geq 4$
- 解得:  $m \geq 2/0.6 \approx 3.33$
- 题目要求主存模数取 2 的幂,所以取:  $m = 4$ 。

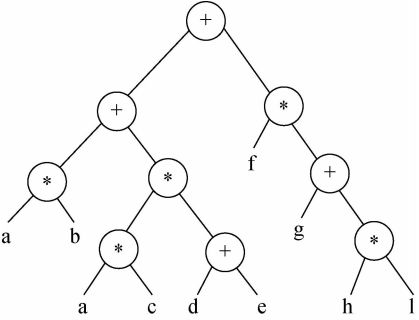
27. (P<sub>169</sub>)
- (1)顺序工作方式:
- $$100 \times (t_{\text{取指}} + t_{\text{分析}} + t_{\text{执行}})$$
- (2)仅“执行<sub>k</sub>”与“取指<sub>k+1</sub>”重叠:
- $$t_{\text{取指}} + 100t_{\text{分析}} + 99 \times \max\{t_{\text{取指}}, t_{\text{执行}}\} + t_{\text{执行}}$$
- (3)仅“执行<sub>k</sub>”、“分析<sub>k+1</sub>”与“取指<sub>k+2</sub>”重叠:
- $$t_{\text{取指}} + \max\{t_{\text{取指}}, t_{\text{执行}}\} + 98 \times \max\{t_{\text{取指}}, t_{\text{分析}}, t_{\text{执行}}\} + \max\{t_{\text{分析}}, t_{\text{执行}}\} + t_{\text{执行}}$$

五、综合应用题

28. (P<sub>157</sub>)
- (1)增大主存容量,对命中率 H<sub>c</sub> 基本无影响。虽然增大主存容量可能会使主存周期 t<sub>m</sub> 有所增大,如果 H<sub>c</sub> 已很高,则 t<sub>m</sub> 的增大对等效存储周期 t<sub>a</sub> 的增大不会有明显影响。
  - (2)增大 Cache 中的块数,而块的大小不变,则 Cache 容量增大;由于 LRU 替换算法是堆栈型算法,因此将使 H<sub>c</sub> 上升,而使 t<sub>a</sub> 缩短。t<sub>a</sub> 缩短的情况跟 H<sub>c</sub> 有关,H<sub>c</sub> 如果迅速提高,则 t<sub>a</sub> 显著缩短;如果 H<sub>c</sub> 提高不多,则 t<sub>a</sub> 缩短不明显。
  - (3)提高 Cache 器件本身的访问速度 t<sub>c</sub>,只有当命中率 H<sub>c</sub> 已很高时,才会使 t<sub>a</sub> 缩短;如果命中率 H<sub>c</sub> 较

低,则对减小 t<sub>a</sub> 的作用不明显。

29. (P<sub>250-260</sub>)
- (1)算法按  $a \cdot b + (a \cdot c) \cdot (d + e) + f \cdot (g + h \cdot i)$  运算,树形流程图如答 29 图所示。



答 29 图

- (2)  $T_p = 4, T_1 = 8, S_p = 2, E_p = \frac{2}{3}$ 。

