

Rapport Metaheuristiques

Méthodes Approchées pour la Résolution de Problèmes d'Ordonnancement

20 mai 2020

Rédacteur :

SAHRAOUI Hichem hichem.sahraoui@etud.insa-toulouse.fr

Encadrants :

BIT-MONNOT Arthur
HUGUET Marie-Jo

Promo 54 : 2019/2020

4IR

Table des matières

Introduction	1
1 Contexte	2
1.1 Prise en main du code existant	2
1.2 Diagramme UML	2
2 Représentation de solutions et Espace de recherche	3
2.1 Représentation de solutions	3
2.2 Espace de recherche	3
2.3 Les problèmes rencontrés et les solutions pour y remédier	3
2.3.1 Les problèmes rencontrés	3
2.3.2 Les solutions	3
2.4 Les résultats obtenus et les tests	3
3 Heuristiques Gloutonnes	4
3.1 Principe général des méthodes implémentées	4
3.2 Tableau des résultats obtenus avec analyse des résultats	4
3.2.1 Le tableau	4
3.2.2 Analyse des résultats	4
4 Méthode de descente et voisinage	5
4.1 Principe général des méthodes implémentées	5
4.2 Tableau des résultats obtenus avec analyse des résultats	5
4.2.1 Le tableau	5
4.2.2 Analyse des résultats	5
5 Méthode Tabou	6
5.1 Principe général des méthodes implémentées	6
5.2 Tableau des résultats obtenus avec analyse des résultats	6
5.2.1 Le tableau	6
5.2.2 Analyse des résultats	6
6 Comparaison des différentes méthodes	7

6.1	Principe général des méthodes implémentées	7
6.2	Tableau des résultats obtenus avec analyse des résultats	7
6.2.1	Le tableau	7
6.2.2	Analyse des résultats	7
Conclusion		8

Introduction

Ce rapport présente nos travaux dans le cadre du projet systèmes informatiques, ce projet a pour ambition de réaliser, à partir d'un programme écrit en C et d'une carte FPGA (field-programmable gate array, réseau de portes programmables in situ), l'ensemble des étapes permettant l'exécution de ce programme sur la carte.

C'est ainsi que nous avons développé un analyseur lexical (LEX) et syntaxique (YACC, *Yet Another Compiler Compiler*) pour transcrire le C en assembleur. La complexité du langage C nous a amené à utiliser un jeu d'instructions simplifiées, que nous avons fait évoluer au cours du projet, jusqu'à inclure les if/else/while, la gestion des erreurs et un mode optimisé. Puis, nous avons développé un interpréteur de l'assembleur et utilisé un cross-compileur pour passer d'un jeu d'instruction orienté mémoire à un jeu d'instruction orienté registre. La dernière étape du projet a consisté à programmer en VHDL (VHSIC Hardware Description Language) un microprocesseur de type RISC avec 5 niveaux de pipeline sur la carte FPGA pour pouvoir exécuter nos instructions. Cette étape a été l'occasion d'aborder plus en détails les différents composants clés d'un microprocesseur, comme l'UAL, les multiplexeurs, les bancs de registres, les mémoires des données et le parallélisme avec les pipelines.

Nous explicitons nos choix d'implémentations et de conceptions, nos tests et les résultats obtenus, ainsi que les difficultés rencontrées et comment nous les avons résolues.

L'ensemble du code source de ce projet est accessible dans un répertoire *git* :
<https://github.com/hsn31/Metaheuristique>.

1 Contexte

Section 1. Contexte : Prise en main du code existant (architecture générale du projet, si vous voulez diagramme UML mais si vous n'en mettez pas, aucun soucis!!)

1.1 Prise en main du code existant

blabla

1.2 Diagramme UML

2 Représentation de solutions et Espace de recherche

Section 2. Représentation de solutions et Espace de recherche (à quoi servent ces différentes représentations ? quelles sont leurs caractéristiques - Répondre aux questions de la section 6 du sujet dans cette partie du rapport)

2.1 Représentation de solutions

2.2 Espace de recherche

Nous avons fait le choix 1 pipeline puis 4 instanciations.

2.3 Les problèmes rencontrés et les solutions pour y remédier

2.3.1 Les problèmes rencontrés

Pb sur les librairies.

2.3.2 Les solutions

2.4 Les résultats obtenus et les tests

On peut mettre ici copie de la synthèse.

3 Heuristiques Gloutonnes

Section 3. Heuristiques Gloutonnes : principe général des méthodes implémentées (pseudo-code avec regard critique si besoin) - Tableau des résultats obtenus avec analyse des résultats

3.1 Principe général des méthodes implémentées

3.2 Tableau des résultats obtenus avec analyse des résultats

3.2.1 Le tableau

3.2.2 Analyse des résultats

4 Méthode de descente et voisinage

Section 4. Méthode de descente et voisinage : principe général de la méthode implémentée (pseudo-code avec regard critique si besoin) - Tableau des résultats obtenus avec analyse des résultats

4.1 Principe général des méthodes implémentées

4.2 Tableau des résultats obtenus avec analyse des résultats

4.2.1 Le tableau

4.2.2 Analyse des résultats

5 Méthode Tabou

Section 5. Méthode Tabou : principe général de la méthode implémentée (pseudo-code avec regard critique si besoin) - Tableau des résultats obtenus avec analyse des résultats

5.1 Principe général des méthodes implémentées

5.2 Tableau des résultats obtenus avec analyse des résultats

5.2.1 Le tableau

5.2.2 Analyse des résultats

6 Comparaison des différentes méthodes

Comparaison des différentes méthodes

6.1 Principe général des méthodes implémentées

6.2 Tableau des résultats obtenus avec analyse des résultats

6.2.1 Le tableau

6.2.2 Analyse des résultats

Conclusion

Nous avons via ce projet mis en application les enseignements, respectivement d'Automates et Langages et d'Architecture Matérielle. Malgré la crise sanitaire associée au COVID-19, et les difficultés qui en ont découlé notamment en terme d'organisation avec l'équipe pédagogique, nous avons réussi à développer un compilateur qui fonctionne, et un microprocesseur prêt à être implémenté sur le FPGA Xilinx.