

在離子佈植過程中，植入的離子會撞擊矽晶格而產生大量的空隙（interstitial）與空位（vacancy）缺陷。經過後續製程如側壁子（spacer）及自動對準矽化物（salicide）的製程溫度（600~800C），摻雜物就具有足夠能量，會以缺陷處作為路徑，增加擴散的速度，稱之為 Transit enhance diffusion（TED），所以必須特別加以控制。為改善此現象，使用更低溫的 Spacer 沉積，或在植入後，以 RTP 方法將摻雜物活化進入晶格，可避免 TED 的發生。源／汲極的接合深度變淺之後，將不利於矽化金屬在源／汲極上的製作，因為所製作的矽化金屬將非常接近 X_j 的底部，使接合漏電的問題惡化。解決的方法是如同傳統 CMOS 的製程一般，先在閘極的兩旁形成側壁子（Spacer）之後，在施以能量較高的源／汲極離子植入，用以形成矽化金屬的源／汲極，如此一來，便能解決延伸區 X_j 太淺，不易進行矽化金屬製作的缺點。

根據近來所做的研究分析發現，低能量佈植形成的淺接面過程和傳統技術（加速能量 $\geq 10\text{keV}$ ）有許多不同之處。由於單晶基板的直通（channeling）現象會造成接面深度的增加，傳統技術習慣以小角度斜角植入，或在佈植區的表面上成長一薄氧化層，以及非晶化表面（amorphization）等三種處理方式來避免。但對低能量佈植而言，這些方式卻不需要或甚至有反效果，因為：channeling 現象將隨佈植能量降低而漸不明顯，而且低能量佈植時，表面上若有氧化層，反而使退火後的接面深度更深，因為此時有顯著的 oxide enhance diffusion（OED）效果；另外非晶化處理搭配高溫 RTA 的作法在極淺接面時，非晶化區的高缺陷密度可能反而造成 TED 效果變強，使得接面深度加深。另外，RTA 環境中的氧含量及升溫速度也有重大的影響。對於硼離子佈植的活化而言，若環境中有微量的氧將使接面深度變深，而升溫速率愈快表示在高溫停滯的時間縮短，可以降低 TED 的現象。以快速升溫（ $>100^\circ\text{C}/\text{sec}$ ）方式，在高溫（ $>1000^\circ\text{C}$ ）但短時間（ $\leq 1\text{ sec}$ ）條件下，進行瞬間活化的 RTA 處理成為研究的主流。此程序一般也稱之為瞬間回火（spike annealing）。

淺接面在新開發技術上除了在摻雜技術上選擇重離子，以低能量植入來達成外，另有 plasma implant, solid phase doping 等研究方向。另外為活化技術（activation），為使植入離子活化，進入晶格須提供足夠能量，但又須提防太多熱預算（thermal budget）使摻雜物擴散使接面變深，在 RTP（快速熱處理）技術上仍持續發展，如 spike anneal，另外有 Laser anneal 等技術在開發中。