

環境中 (Ar 或 N₂) 施行高溫回火來降低 Q_f 值；並且在金屬製程之後，於 forming gas 環境中 (N₂ 中加入 10%~30% 的 H₂) 施行低溫回火來降低 Q_{it} 值。

3.3.2 實際 MOS 的臨界電壓與 C-V 特性

上一節中討論的兩個真實 MOS 元件的情況 (即功函數差和氧化層電荷) 會顯著地影響理想 MOS 的臨界電壓和 C-V 特性。

臨界電壓 V_T 是 MOS 與 MOSFET 很重要的一個參數。理想狀況下的臨界電壓如式 (3.29) 或 (3.30) 所示，其推導是基於圖 3-2 中理想平帶狀態下 ($V_{FB}=0$) 的 MOS 元件達到強反轉時所須要的閘極電壓。然而由圖 3-11 可知，當功函數差 ϕ_{ms} 不等於零時，閘極須施加大小等於 ϕ_{ms} 的平帶電壓 V_{FB} ，才可達到如圖 3-2 所示的平帶狀態。(換言之，讀者可直觀地想像為：閘極須「先」施加 ϕ_{ms} 的平帶電壓來彌補功函數差所造成的差異。) 因此，由於這個平帶電壓使得臨界電壓跟着改變如下：

$$V_T = \phi_{ms} - \frac{Q_{sc}}{C_{ox}} + 2\psi_B \quad (3.39)$$

上式中須注意的是尚未考慮氧化層內部與其界面陷阱電荷的影響，接下來的討論就是要將陷阱電荷對臨界電壓造成的影響考慮進來。

在 §3.3.1 節中，我們已介紹了氧化層中不同的陷阱電荷與其在氧化層中的相對位置 (見圖 3-13)。在此，為了幫助了解起見，我們將氧化層中的所有陷阱電荷視為恰好位於氧化層與矽基底界面處的等效正電荷 $Q_{ox}(\text{coul/cm}^2)$ 。這個正電荷會在半導體內感應出等量的負電荷，且同時造成圖 3-11(b) 中半導體表面能帶額外地向下彎曲，因此為了消除這個正電荷的效應，須要在閘極施加一個額外的負電壓 ($-\frac{Q_{ox}}{C_{ox}}$) 來達到圖 3-11(c) 的平帶狀態。(提供更直觀的想法如下：由於平帶狀態意味着沒有電荷感應在半導體中，因此為了抵消在半導體內感應出的負電荷，必須施加額外的負電壓在閘極上。此負電壓帶給閘極負電荷，且為了維持電荷中性會在半導體內感應出正電荷，此正電荷即可中和掉先前感應出的負電荷。) 所以，圖 3-11(c) 中的平帶電壓可修正如下：