

## 本章內容綜述

一個典型的 IC 製造流程必須消耗掉至少 6 到 8 週的時間，經由一連串複雜的物理反應以及化學反應在矽晶圓上所形成的，而整個製程大致可分成各層材料的形成、圖案化、蝕刻、及摻雜等等。本章主要是介紹在矽晶圓上製造一個現代化的 CMOS IC 之簡易製造流程，及其相關的製作技術。

## 6.1 CMOS 製造技術

一般來說，CMOS IC 的製造技術可分為熱製程（thermal process）、離子佈植（ion implantation）、微影（photolithography）、蝕刻（etching）、及薄膜沉積（thin film deposition）等幾個製程單元或稱為製程模組（process module）。整個 IC 製造過程就是交替地重複使用這些製程模組。

### 6.1.1 熱製程（thermal process）

半導體製程中，有許多步驟是必須在高溫下完成的，例如氧化（oxidation）、擴散（diffusion）、退火（annealing）……等。在 IC 製程中提到的加熱製程一般都是指前段製程（Front End of Line, FEOL），這是因為後段製程（Back End of Line, BEOL）涉及到金屬的佈線，故不適合在高溫的環境下進行。

在眾多的加熱製程中，氧化是最重要的製程之一，它是以熱成長（thermal growth）方式形成的二氧化矽（SiO<sub>2</sub>），在成長的過程中會同時消耗氧氣與矽，其氧化反應式可表示為：



圖 6-1 為矽發生氧化反應的示意圖，由圖中可看消耗矽的情形。另外，當矽表面形成二氧化矽後，若還欲繼續氧化，則氧分子必須穿過二氧化矽才得以與矽再進行反應。因此，隨著二氧化矽的增厚，氧分子的擴散受到的阻礙會增加，使得二氧化矽的成長會趨於緩慢。