

存之資料會自動的被保存。而在 DRAM 中記憶單元之儲存資料是以動態儲存之方式，以電荷之形式儲存於電容。由於只有一電晶體及一電容，比起 SRAM 之記憶單元需六個電晶體面積小得多，但 DRAM 在電容之周圍有許多漏電之路徑，電容中之電荷會逐漸流失。因此需過一段時間就需把電容中之資料讀出，再重新寫入。即使不作寫的動作仍需作讀出寫入之操作，此即 refresh，此特性使其操作之步驟變得更複雜，時脈之需求更繁複。

過去，電腦效能提升的瓶頸皆卡在主記憶體 DRAM 上，CPU 總是跑在前面，DRAM 則在後追趕，這是指在頻寬與資料傳輸速度方面的進展。以前經歷快速翻頁模式（Fast Page Mode; FPM）、延伸資料輸出（Extended Data Out; EDO）及同步（Synchronous）各種介面，現在大多採用兩倍資料速率（Double Data Rate; DDR）設計，儘量縮小 DRAM 技術進展速度與 CPU 之間的落差。

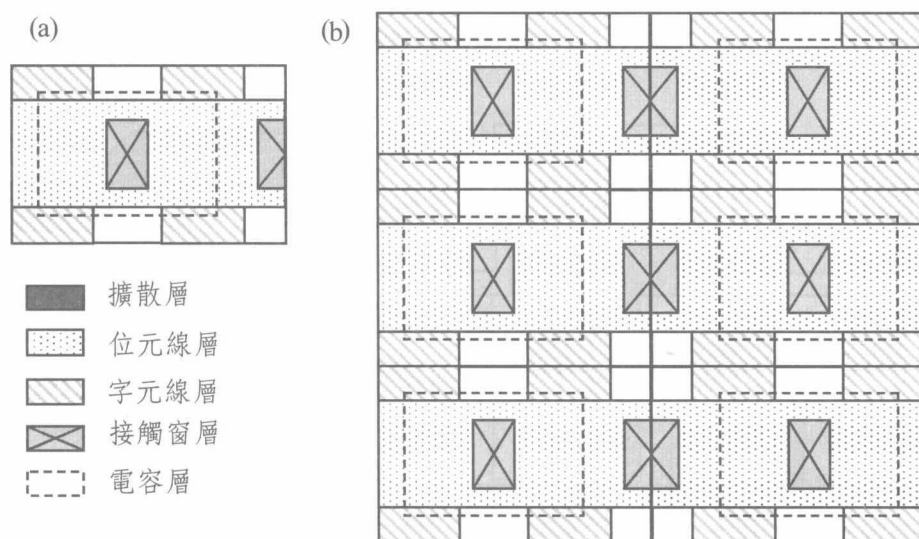


圖 11-10 DRAM 堆疊式 (stack) DRAM 單元(a)與記憶體矩陣(b)。

單一電晶體 DRAM 記憶體單元 (Single Transistor DRAM Cell)，事實上是
由一個 MOS 電晶體與一個電容 (Capacitor) 器所構成的。圖 11-10 顯示一個
「單一電晶體 DRAM 胞」的正視剖面圖。整個 DRAM 胞包括一個 NMOS 電晶
體及一個以多晶矽 (Poly-Silicon) 為電極且以二氧化矽層為介電材料質 (Die-