

表 3-2 中顯示常見的 n-MOS 與 p-MOSFET 之臨界電壓為正值，而常見的 p-MOS 與 p-MOSFET 之臨界電壓  $V_T$  為負值（將於 §4.1 節中介紹，此類型式的 MOSFET 稱為常關型 normally-off 或增強型 enhancement）；其對應的功函數  $\phi_{ms}$  由圖 3-11 可知分別為負值與正值。n-MOS 的空乏區電荷  $Q_{sc}$  為負因為此時空乏區中為帶負電的受體離子，而 p-MOS 的  $Q_{sc}$  為正乃因空乏區中為帶正電的施體離子。至於  $\psi_B$  已於 §3.2.1 節中定義為半導體基底中性區的  $(E_i - E_F)/q$  值，故對 n-MOS（為 p 型基底）其值為正，而對 p-MOS（為 n 型基底）其值為負。

因為臨界電壓決定 MOS 反轉層的形成與否（即相當於控制 MOSFET 的開或關），所以在設計與製造時須要能夠準確地調配出符合需求的臨界電壓。於  $V_T$  的公式 (3.41) 或 (3.42) 中，除了  $Q_{ox}/C_{ox}$  這一項以外，其餘各項均和半導體基板的摻雜濃度  $N_B$  有關。其中  $\phi_{ms}$  和  $2\psi_B$  二項與  $Q_{sc}/C_{ox}$  比較起來，其由於  $N_B$  的改變而產生的變化量是相對小很多的，這是因為其變化量僅跟  $E_F$  在能帶圖中受到不同  $N_B$  而向上或向下的移動量有關（例如， $\phi_{ms}$  和  $N_B$  的關係可見圖 3-10）；但對  $Q_{sc}/C_{ox}$  來說，受到  $N_B$  的影響較明顯因為由 (3.42) 式可知  $Q_{sc}/C_{ox}$  是和基板雜質濃度的平方根成正比。

圖 3-19 顯示的數值包括 n-MOS 與 p-MOS 使用  $n^+$  和  $p^+$  複晶矽當作金屬閘極材料時，臨界電壓  $V_T$  與基板摻雜濃度  $N_B$  的變化關係圖。由此圖可看出當基板摻雜濃度較淡（如圖中濃度小於  $10^{16} \text{cm}^{-3}$ ）時，臨界電壓主要決定於平帶電壓（即  $\phi_{ms}$  和  $-Q_{ox}/C_{ox}$  兩項），故圖中 n-MOS 或 p-MOS 依使用不同的閘極材料，其  $V_T$  可為正值或負值。然而，當基板摻雜濃度較濃時，因  $Q_{sc}/C_{ox}$  對臨界電壓的貢獻度變大，使得 n-MOS 的  $V_T$  為正值而 p-MOS 的  $V_T$  為負值。簡單的想法為，若增加 n-MOS 的基底濃度  $N_A$  則外加於閘極上的正電壓（此正電壓將排斥半導體表面的電洞形成空乏及反轉）也必須跟着增加，才可達到相同的效果；當 p-MOS 的  $N_D$  增加，則  $V_T$  值會更負些才能達到相同排斥半導體表面電子的效果。

臨界電壓除了上述可由半導體基底之摻雜濃度來改變外，還可藉其他方式（如改變氧化層厚度）來控制，這將在 §4.4.3 節中討論 MOSFET 元件特性時，一併作完整的探討與整理。最後，在結束氧化層電荷的討論前，我們將式 (3.40) 至 (3.42) 中的等效氧化層電荷  $Q_{ox}$  作更一廣義的表示如下：若  $\rho_{ox}(x)(\text{C/cm}^3)$  為氧化層中任意分布之單位體積氧化層電荷密度（如圖 3-20 所