

及蝕刻，再把光阻移除，然後再沉積銅（Cu）金屬，之後進行 CMP 研磨，即形成 M1，如圖 6-34 所示。從 M1 之後的金屬製程皆採銅製程，使用的原因是銅可降低阻值和時間延遲（time delay）以及較不易有電子遷移（EM）效應。

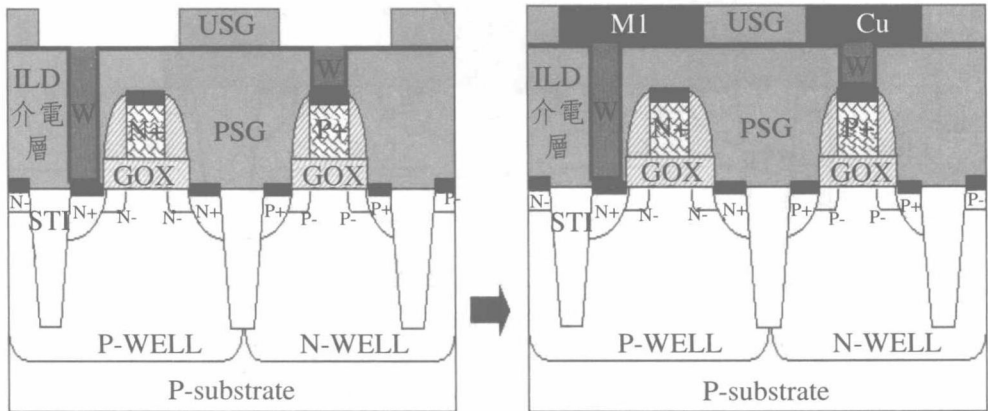


圖 6-34 M1 之形成。

### 3. 第一層與第二層金屬間的介電層（IMD-1）之製作

先以 CVD 的方式沉積一層 USG，再使用 CMP 將其平坦化，即形成 IMD-1 介電層，如圖 6-35 所示。

### 4. 第一層與第二層金屬間的連線洞孔（Via-1）及第二層金屬（M2）之製作

在此，因 Via-1 和 M2 的金屬材料皆使用銅金屬，所以可一起充填，也就是所謂的雙鑲嵌製程（dual-damascene process）：

- (1) 沉積一層氮化矽（SiN），之後進行氮化矽的微影及蝕刻，再把光阻移除，如圖 6-36 所示。此處的氮化矽主要作為蝕刻停止層（etch-stop layer）之用。