

7.4.7 提高源／汲極 (Raised S/D)	248
7.5 內連線工程 (inter-connection)	249
7.5.1 內連線工程需求	249
7.5.2 低介電材料	251
7.5.3 銅製程	252
7.6 本章習題	255
參考文獻	256

8 先進元件製程 257

8.1 先進元件製程需求	258
8.2 SOI	260
8.2.1 SOI 基材的製作	260
8.2.2 SOI 特性	261
8.2.3 完全空乏 (fully deplete) SOI 與完全空乏 (partial deplete) SOI	262
8.2.4 SOI 的工程問題	264
8.3 應變矽 Strain Si	265
8.3.1 應變矽特性	265
8.3.2 全面性應變矽 (global strain)	265
8.3.3 局部性應變矽 (local strain)	269
8.3.4 應變矽的工程問題	270
8.4 非平面元件 3D device	273
8.4.1 鰭式電晶體 (Fin-FET)	273
8.5 高介電閘極氧化層 (high-k gate dielectric)	274
8.5.1 高介電閘極氧化層需求與特性	274
8.5.2 高介電閘極氧化層的工程問題	278
8.6 金屬閘極 Metal gate	282
8.6.1 金屬閘極特性與需求	282
8.7 本章習題	286