

10.1 混合訊號特性

第九章介紹了以 CMOS 為主的邏輯數位電路，可以快速處理龐大的 0 與 1 的資訊，但對於真實世界例如聲音、影像、以及環境溫度、壓力等等各式的非 0 與 1 類比訊號，CMOS 要如何處理？對於這些類比電路的要求又有哪些，製程整合該注意哪些地方，則是本章要討論的重點。

類比電路不可避免地被廣泛運用和普及，但類比設計是困難的？我們來觀察下列幾點：(1)數位電路主要考慮速度和功率消耗的限制，而類比設計必須考慮速度、功率消耗、增益、精確度及供應電壓等多維的限制；(2)因為處理類比信號需要速度和精確度，類比電路比數位電路對於雜訊和干擾更加靈敏；(3)元件的二次效應對類比電路效能影響遠超過對數位電路的影響；(4)許多數位電路可以被自動地整合分析及設計，但高效能類比電路設計很少被自動化，每個元件通常都必須人工設計。

包括微處理器和記憶體的設計皆吸引了許多類比設計的專家。許多關於資料分布和晶片內或晶片間時脈的問題使得高速信號被視為類比波形。和封裝寄生電容一樣，信號的不完美和晶片上功率連接都需要對類比設計相當地了解。此外，半導體記憶廣泛地運用感應放大器（sense amplifiers），亦屬於類比電路的一部分，需要許多類比技巧。

10.1.1 ADC/DAC 數位／類比轉換

與數位電路最大的不同是數位訊號僅為 0 與 1，類比則為連續的訊號，類比訊號可藉由取樣切割的方式，將連續的訊號轉換成數位的訊號，如圖 10-1 所示，取樣愈細，則訊號愈接近真實的數值，如圖 1 的 3 個位元（3 bit）的數位訊號，可以表現出 0 至 7 等 2^3 共 8 階的訊號，同理若採用 10bit 的技術，可以表現出 2^{10} 共 1024 階的訊號，解析能力（Resolution）增加，當然電路的複雜度提高很多。