



圖 10-28 雜訊頻譜圖。

除了主動元件如 MOS 及 Bipolar 會產生雜訊外，製程內的連接線路及基材亦是雜訊噪音的重要來源，如圖 29 所示。如果需要長連接元件時，平行板和導線的邊緣電容可能會使得速度變差，舉例來說，在混合信號系統中（例如使用許多交換電容式電路的系統），時脈信號必須分布在長導線中以容納不同建構方塊，因此會產生大的線電容。更重要的是，在線之間的電容會產生嚴重的信號耦合現象。靈敏信號可在佈線中被屏蔽，如圖 30 所示，此方法將地線置於信號的兩端，迫使大部分的電場由雜訊線發散至地線上而非信號上。此方法比在信號和雜訊線間更多空間的方法還要有效。另一個屏蔽的技巧如圖 30 所示，在此信號線被一個由較高和較低之金屬層組成之接地屏蔽鎖環繞，並完全地和外加電場線隔離。