

電位逐漸升高最終會導致 source-substrate 反向偏壓。電子從源極端注入基材，被汲極端收集，此時 LNPN bipolar 形成。其中汲極端為 collector，源極端為 emitter，基材端為 base 極。這樣的 Snapback 模型常用於 latch-up 分析，及 ESD 保護電路內啟動靜電防護的 SCR (Si control rectifier) 電路分析。

Measure V_D , I_D with $V_G = V_S = V_B = 0V$, sweep $V_{DS} = 0 \sim 15V$

10. 有效通道長度 (Effective Channel Length)

由於載子植入晶片受到製程溫度擴散的影響，載子將橫向擴散至閘極氧化層的下方，將造成有效通道長度的下降，也因此造成閘極到源極／閘極到汲極電容的上升，要如何計算有效通道長度可以利用通道電阻法，取兩組不同通道長度的 MOS 元件，以兩組電壓求得通道電阻，再聯立求解得有效通道長度。

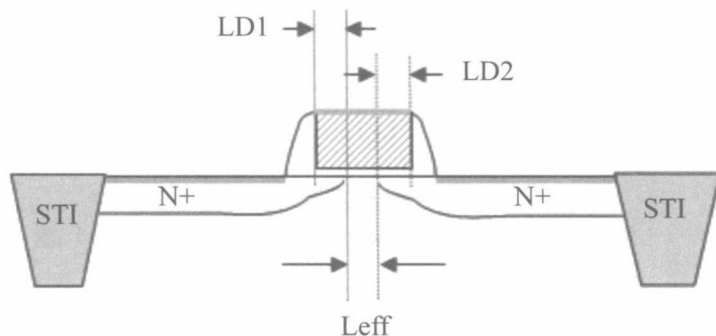


圖 13-11 電阻法求有效通道長度模型。

$L_{eff} = L_{mask} - 2LD$, LD: lateral diffusion length

$$R_{chan} \equiv \frac{V_{DS}}{I_{DS}} = L_{eff} \left[W_{eff} * C_{OX} \mu_n \left(V_{GS} - V_T - \frac{1}{2} V_{DS} \right) \right]$$

Channel Resistance:

$$R_m = \frac{V_F}{I_m} = R_{ext} + R_{chan} = R_{ext} + A (L_{mask} - 2L_D)$$

$$A = 1 / \left[W_{eff} * C_{OX} \mu_n \left(V_{GS} - V_T - \frac{1}{2} V_{DS} \right) \right]$$