閘極:

電流穿隧

臨界電壓:

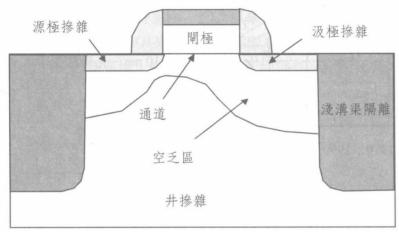
kT/q(次臨界區斜率)

V_{DD} - V_T下降

臨界電壓控制

多晶矽掺雜空乏,摻雜穿隧

間極介電層可靠度



短诵道:

淺接面:

高電場:

源極/汲極漏電

接面漏電

遷移率下降

臨界電壓下降

串聯電阻

可靠度下降

接面電容

圖 8-1 元件微縮考慮的重要電性參數行為。

在 IC 製程追求高性能的努力下,最重要的參數是元件速度的提升,而τ= CV/I,要使元件操作時間降低,可由降低操作電壓,降低寄生電容及增加元件 雷流來提升,而 I_D 正比於 $C_{\alpha\mu}W/L$,在元件微縮時,可將通道長度減少之外, 幾個重要開發方向如使用SOI基材以降低接面電容,應變矽以增加載子的移動 率,改變元件結構 Fin-FET 以增加涌道寬度,採用高介電常數閘極氧化物及金 屬閘級,以增加閘極電容等,為本章討論重點。