

### 3. 增加系統功能

隨 SOC 體積的縮小，在系統產品相同的內部空間內，可整合入更多的功能元件、模組或次系統，而得以提升系統功能的豐富度。

### 4. 提高速度

由於晶片間訊號傳遞，轉為晶片內訊號傳遞，隨傳遞距離的縮短，可提升訊號傳輸的速度。

### 5. 節省成本

在理想狀況下，SOC的出現使得在相同的系統功能要求下，不須再生產、封裝、測試與組裝多顆不同功能IC，亦縮減了印刷電路板的面積，因此可適度節省成本。

由於系統晶片的基本理念在於將整個晶片置放於同一晶片，就如同系統置於同一塊主機板（System-on-Board）一般，因為製程的精進，晶體的密度及成本正急速降低，數以千萬計的電晶體置於同一晶片已逐漸能低價達成。同時由於包裝的成本相對提升，因此，SOC也的確簡化了晶片輸出／入的設計，因為晶片在包裝的I/O設計的困難度極高，必須牽涉阻抗匹配等電性問題，許多系統效能及可靠性因而降低，所以系統晶片預計將會大幅降低製造成本及設計時程。儘管系統晶片（SOC）有這些特色及優點，但設計及製造上的困難並未因此而減少，相反地許多問題必須要先克服。

1. 首先為散熱，眾所周知晶片過熱會造成運算失誤甚至損害晶片本身，因此如何有效率的將百瓦的熱能在如此微小的約一公分平方的面積迅速排出一個設計上極重要的問題，目前複雜的散熱裝置已造成晶片封裝上成本的急速提升。因此，功率已不只是晶片設計上的最佳化的參數而是一個基本上的設計限制。
2. 系統晶片設計挑戰為低功率問題。功率消耗與 $CV^2f$ 成正比，C是每一週期有充放電的電容，V是供應電壓，而f是操作頻率。晶片電容大致與晶片大小成正比，因此一般晶片設計理念以最少面積為原則，而功率與電壓的平方比關係，若將電壓降低10%，則功率消耗下降約20%，因此降