

圖 9-4 或閘與及閘之符號與真值表。

或閘的特性為一只要有任一或更多輸入端的信號為邏輯 1 時,則輸出端 f 的信號即為邏輯 1 ;換句話說;當所有的輸入端信號皆為邏輯 0 時,則輸出端 f 的信號才為邏輯 0 ,其運算式為 f=A+B。

及閘(AND gate)代表邏輯乘法的基本運算,及閘同樣具有兩個或兩個以上的輸入端,但只有一個輸出端。及閘的特性為一只要有任一或更多輸入端的信號為邏輯 0 時,則輸出端 f 的信號即為邏輯 0 ;換句話說;當所有的輸入端信號皆為邏輯 1 時,則輸出端 f 的信號才為邏輯 1 ,其運算式為 f=A\*B。基本上,我們並不容易以簡單的電路完成 OR 或者 AND 的運算,但我們可以將反或閘的輸出再經反閘(NOT gate)反相所組成的邏輯閘即為或閘,同理,將反及閘的輸出再經反閘(NOT gate)反相所組成的邏輯閘即為及閘,其實際電路布局(layout)可參考圖 9-17。

## 3.反或闡與反及闡(NOR/NAND)

反或閘(NOR gate)符號是在或閘的輸出端加上一個小圓圈,從反或閘的 真值表中,可以發現反或閘的特性與或閘的特性剛好相反,即只要有任一或更 多輸入端的信號為邏輯 1 時,則輸出端 f 的信號即為邏輯 0;換句話說;當所