



圖 7-9 井之摻雜濃度低使得井阻值高，其壓降將造成 CMOS 閉鎖，另較淺的磊晶晶片可使井阻值降低，有效改善閉鎖行為。

傳統 CMOS 的雙井結構，藉由晶片離子植入，使底材（或是井）的濃度  $N_A$  要高一些，避免漏電途徑，並且因為  $N_A$  提高使井的阻值降低，來達到壓抑 CMOS 閉鎖（Latch-Up）的啟動等多重的目的。但是另一方面我們不希望高濃度的植入接近晶片表面，使產生強反轉（Strong Inversion）的通道區域的摻質濃度太高，造成載子（Carrier）的遷移率（Mobility），因散射（Scattering）而降低，進而影響到電晶體的運作速度。因此井工程（Well Engineering）與通道工程（Channel Engineering）的摻質，常以非均勻（Non-Uniform）的方式來分布，可使得晶片表面的摻質，處於相對較低的濃度，而讓井隔離發生的區域，其摻雜的濃度處在較高的程度。