

本章內容綜述

由於大部分的半導體元件都包含至少一個由 p 型與 n 型半導體區域所形成的接面，我們在這一章主要就是來討論將 p 型及 n 型的半導體材料接合後所形成 p-n 接面的行為。

2.1 p-n 接面的基本結構與特性

圖 2-1 為 p-n 接面形成前分開的二個均勻摻雜的 p 型與 n 型半導體材料。其中，如第一章所述，費米能階 E_F (Fermi-level) 在 p 型半導體是靠近價電帶邊緣，而在 n 型半導體中則較靠近導電帶邊緣。

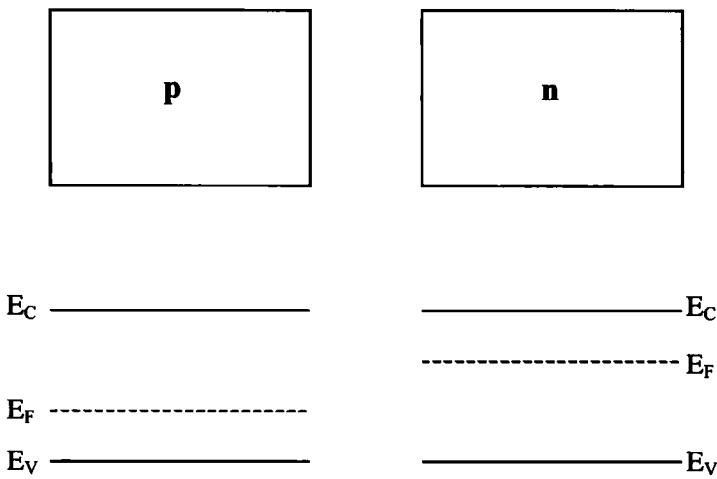


圖 2-1 接面形成前均勻摻雜的 p 型和 n 型半導體。

當這兩個區域結合時會形成一個 p-n 接面，其中 p 型和 n 型區域的界面稱為冶金接面 (metallurgical junction)。圖 2-2 為一 p-n 接面的示意圖。當 p 型和 n 型半導體剛接合時，在冶金接面的二側處由於電子與電洞有很大的濃度梯度，因此在 n 型區中的多數載子 (即電子) 會開始擴散進入 p 型區中，而留下帶正電的施體原子；同樣地，在 p 型區中的多數載子 (即電洞) 也會擴散進入