

11.5.2 FRAM

FRAM 是 Ferroelectric 鐵電浮動閘極 RAM 的縮寫，採用 1T-1C 記憶體結構。首先我們來看鐵電記憶體與快閃記憶體的比較，我們可以發現快閃記憶體幾個明顯的缺點：1.寫入的工作電壓高，時間過長。由於該記憶體的資料寫入須對閘極與汲極施以高電壓，使電子橫越薄二氧化矽層而進入浮動閘，因此所需電壓高（ $\sim 12\text{V}$ ）。另外，由於電子隧穿概率（tunneling probability）不高，所以寫入時間長（ $1\sim 10\text{ ms}$ ）。2.寫入功率無法縮小。由於寫入功率為總灌入的電子數與寫入電壓的乘積，基於前一項因素，功率難以降低。3.寫入次數有限。熱氧化層能忍受電子穿入穿出的次數有限。

再拿 FRAM 與 DRAM 比較時，隨著記憶胞尺寸的縮小，DRAM 內部介電薄膜單位面積儲存的電荷量必須隨之提升，才能維持記憶胞正常運作，而 FFRAM 則不受此項限制。

鐵電浮動閘極 FRAM 驅動電壓低於快閃記憶體，且不需像 DRAM 的充電動作，因此耗電量極少。其次，現有的 ROM 型記憶體技術如 EEPROM 與快閃記憶體都難以解決快速讀寫，甚至這類記憶體在寫入動作時還需用較高的電力執行，而 FRAM 低驅動電壓則提供較快的讀寫週期。

目前應用於 FRAM 的材料有鈦鋇酸鉛[PbTiO₃(ZrTiO₃); PZT]與鉍鉍酸鉍（SrBi₂Ta₂O₉; SBT）兩種。其儲存的機制乃跟鐵電材料的極化效應，利用電場改變上下極板的極化方向而分別定義出 0 與 1 的訊號，當電場移除後因鈦鋇酸鉛的矯頑電場的遲滯特性而產生極化行為，如圖 11-24，使記憶單元具有非揮發的特性。

儘管 FRAM 有許多現存記憶體的優點，其主要問題在 FRAM 讀出訊號時，會將原有極化行為破壞，須有再寫入的動作，另外新材料導入影響元件可靠性也使製程困難提高，如上下電極板的蝕刻不易，如圖 11-23，造成 FRAM 記憶體單元面積不易縮小。FRAM 現今並不能取代 DRAM 與 Flash，而是應用在 IC 卡與智慧卡上，並利用其寫入電壓只要 +3V，以及和 Logic 電路混合製程較易的優勢，使得 EEPROM 受到相當大的威脅。如果，未來 FRAM 能突破現有製程技術的瓶頸，則在記憶體單元面積上，能有效地縮小。