



圖 6-30 完成 Salicide。

不過隨著電晶體的尺寸的微縮，鈦由於晶粒尺寸過大，可能會使閘極與汲極、閘極與源極間造成短路，所以在更小尺寸的電晶體就利用 Co 或 Ni 作為 Silicide 的材料，其製程步驟與鈦類似。

6.2.2 後段製程（BEOL）

後段製程主要指的是金屬連導線製程。一樣地，將針對其主要製程步驟並配合剖面圖，作系統性之介紹：

1. 電晶體與第一層金屬間的介電層（ILD）及通孔（Contact）之製程

- (1) 首先，採用 CVD 的方式沉積一層磷矽玻璃（PSG），目的是用來捕捉鹼金屬離子（如：鈉、鉀等正離子）。之後再使用 CMP（Chemical Mechanical Polish，化學機械研磨）將 PSG 平坦化，即形成 ILD 介電層，如圖 6-31 所示。