

11.5 發展中的先進記憶體

11.5.1 NROM

除了浮動閘極來完成非揮發性記憶體的電荷儲存外，另一簡化製程的方法是將電荷儲存於電晶體閘電極 ONO 結構中，且由於電荷不易移動，可分別於源極和汲極兩端分別儲存電荷，而形成 2 bits/cell 等高密度低成本的記憶體，此記憶體結構，稱之為 NROM，或稱之為 SONOS 結構，Cycling endurance 和 Charge retention 則是 NROM 在操作上和可靠度研究的重點。

NROM 大致仍以 hot carrier injection 來完成寫的動作，hot hole injection 來完成擦拭的動作，而資料的讀出則與浮動閘記憶體相同，利用不同的汲極端之臨界電壓差造成不同的汲極電流，因而讀出訊號的 0 與 1，我們亦可以將電晶體反向操作，對源極端作同樣的訊號讀出而形成 2 bits/cell 操作，可以得到相對 2 倍的記憶體容量，製程的困難點在於臨界電壓飄移會使氧化層正電荷的流失、電子捕捉於 Nitride 內，電子不易移出而形成 read disturb，以及為維持穩定電荷，ONO 氧化層厚度不易下降，又為了 two bits 操作，使通道長度不易微縮等問題。

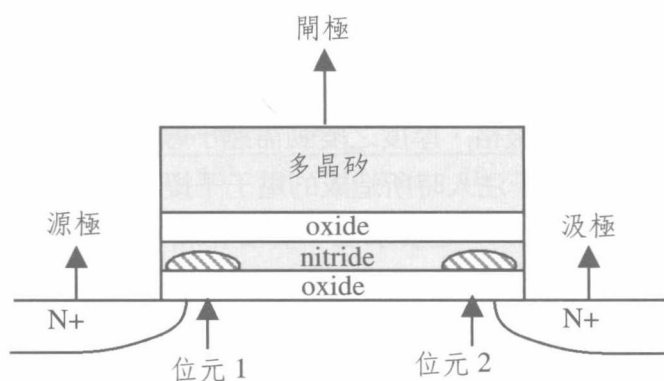


圖 11-23 NROM 結構示意圖。