

11.2 靜態隨機存取記憶體 SRAM

靜態隨機存取記憶體（Static Random Access Memory; SRAM）的應用產品主要可分兩類，第一類是資訊類在未被 CPU 整合之前，是連接 CPU 與 DRAM 的橋樑，可快速地從 CPU 接取資料，再存放在 DRAM，又稱之為快取（Cache）記憶體；常使用的資料也可存放在 SRAM 中，以方便 CPU 存取處理，而目前大多已被整合進 CPU 內。第二類是通訊／消費性電子產品，包括手機、交換機（Switch）、路由器（Router）、視訊轉換器（STB）、DVD 播放機、遊樂器等。

除存取速度快的優點外，SRAM 相較於 DRAM，還有低耗能的特色。這是因為 SRAM 採正反器（Flip-Flop），僅須在存取動作時充電即可；DRAM 則因採電容器，雖有儲存單元面積小、高整合度與集積度等優點，但因電容器會漏電，因此必須定期再充電（Refresh）。

SRAM 除依應用產品分，還可依技術分成三大類，即同步（Synchronous）SRAM、非同步（Asynchronous）SRAM 與特殊 SRAM。同步 SRAM 須搭配時脈控制器，使資料存送動作與時脈運作同步，而非同步 SRAM 則無時脈控制。一般而言，同步 SRAM 速度較快，約略在 10 奈秒（ns）以下，以往多充作 PC 上之快取（Cache）記憶體，在快取記憶體整合進微處理器後，同步 SRAM 獨立晶片市場即快速萎縮。非同步 SRAM 可在粗略分為高速與低功率兩大類。非同步高速 SRAM 速度大致介於 10~20 奈秒區間，應用領域包含通訊中的類比／寬頻（ADSL、纜線）數據機、電腦週邊的掃描器與網路卡，以及消費性電子的 STB、DVD 撥放機、電視遊樂器等。非同步低功率 SRAM 速度則更慢些，約 35~100 奈秒間，其主要特徵是較低的運作／待機電流，以節省功率的消耗，多應用於手機與 PDA 等手持式裝置。

早期的 SRAM 常以 4T+2R 方式，電阻提供負載使 V_{cc} 至 node 端產生壓降，可使 pull down 電晶體有效將 node 端電壓拉至 V_{ss} ，電阻可以由多晶矽電阻產生，由於電阻持續造成漏電，在之後的製程發展多採用 N/PMOS 6T 的 latch 結構，由 PMOS 取代多晶矽電阻，藉由較低的 off state 電流解決漏電／功率問題，6T SRAM 可由結構自由調整 cell ratio，資料穩定性高且可以完全與邏輯製程相容。