$$\frac{C}{C_{ox}}=\frac{1}{\sqrt{1+\dfrac{2\varepsilon_{ox}{}^{2}V_G}{qN_A\varepsilon_s t_{ox}{}^{2}}}} \tag{3.37}$$

從（3.32）或（3.37）式可看出由 C_{ox} 和 C_s 串聯而成的 MOS 電容是閘極電壓 V_G 的函數，所以我們還是依不同的 V_G 而可能出現的三種半導體表面狀態（即圖 3-3 顯示的聚積、空乏、與反轉）來討論圖 3-7：

(1)聚積：在聚積操作模式下（即 $V_G<0$ ），聚集在半導體表面的電洞與閘極上等量的負電荷基本上構成我們所熟悉的平行板電容器，因此單位面積的 MOS 電容很接近氧化層電容。而且，在此模式下並無空乏區，故可將（3.32）式中的 W 視為零，得到 $C=C_{ox}=\dfrac{\varepsilon_{ox}}{t_{ox}}$ 。

(2)空乏：當圖 3-7(a)中的 V_G 往正的方向逐漸增加但尚未達到臨界電壓 V_T 前，半導體內的空乏區寬度 W 會隨著 V_G 的增加而逐漸增大，使得 C_s 變小，並且導致總電容變小。換言之，在空乏模式下，MOS 的電容是隨著閘極電壓的增加而降低，如式（3-37）所示。

(3)反轉：當圖 3-7(a)中的 V_G 大於臨界電壓 V_T 時，空乏區寬度達到最大值 W_m 如（3.21）式所表示，此時空乏層電容 $C_s=\varepsilon_s/W_m$ 也為最小值，所以 MOS 的電容亦達到（3.32）式中之最小值：

$$C=C_{min}=\frac{C_{ox}}{1+\dfrac{\varepsilon_{ox}W_m}{\varepsilon_s t_{ox}}} \tag{3.38}$$

請注意，此時半導體表面是處於強反轉狀況如圖 3-3(c)顯示，雖然由圖中可知反轉層電荷 Q_n 是在半導體表面處（故讀者容易誤認就如同聚積模式一樣，其總電容是由氧化層電容 C_{ox} 所主控），然而此反轉層電荷是由少數載子（電子）所構成。實際上，少數載子無法跟得上高頻測試電壓的改變；換言之，在高頻C-V 量測時，少數載子對反轉層電荷的充放電跟不上交流測試電壓訊號的改變。因此在如圖 3-7(a)的高頻量測下，當 $V_G>V_T$ 時，MOS 的總電容仍保持在（3.38）式的 C_{min} ，不會再隨著 V_G 的增加而改變。然而，在另一個極端，於低頻量測時，少數載子電