

- **MEASURE** 測量特定變數的結果。

宣告格式如下：

```
.MEASURE DC/AC/TRAN result_var TRIG...TARG...<Optimization Option>
```

- **LIB** (資料庫宣告)

我們可以在一輸入電路檔案中呼叫資料庫檔案，以減少電路檔案的內容及增加其可讀性。其宣告通式如下：

```
.LIB Fname
```

```
** Example of NMOS **
.option post
.lib 'cmos25.l' TT
.global gnd
.op
** Bias **
VD D gnd 1.25v
VG G gnd 2v
VS S gnd 0v
VB B gnd 0v
** NMOS**
M1 D G S B nmos L=0.25u W=10u
.dc VD 0 2.5 0.1V
.probe I(M1)
.end
```

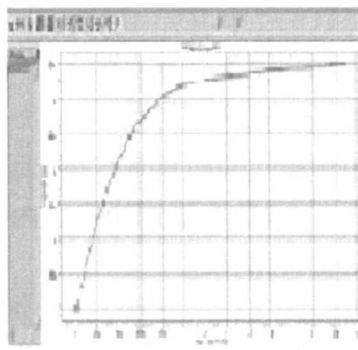
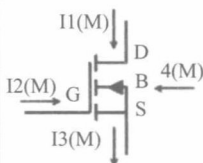


圖 13-59 典型 MOS 在 SPICE 模型的電路描述，條件分析及輸出形態。

以上訊息須在製程開發完成時，在不更動製程參數的情況下，量測特定的測試鍵，收集完整的元件模型參數，當在電路模擬器中輸入元件模型參數後，可獲得以下訊息：

1. 直流分析結果，如特定元件尺寸的臨界電壓、飽和電流等；
2. 交流分析結果，如元件開關週期 tp_{LH} , tp_{HL} 及開關的時間延遲 (time delay, tpd) …等；
3. 交流功率分析結果，如特定頻率下，特定電路的消耗功率等。

從以上三方面針對模擬的結果與技術指標進行比較，以確定所設計的電路是否滿足技術指標。由於完整的元件模型來自穩定的製程條件，當模擬的結果