

8.3.3 局部性應變矽 (local strain)

移動率有顯著的提升，而通道的電子移動率則下降。更新的研究指出，從固態理論的研究，在單一軸向 (uniaxial strain) 的應變行為對載子移動率的影響並不相同，在 X、Y、Z 可分別得到不同載子移動率的變化；例如在 X 軸，也就是源極至汲極方向，拉伸 (tensile) 的應變可提升 n^- 通道的電子移動率，但卻抑制了 p^- 通道上電洞載子的移動率，反之，若加以壓縮 (compress) 應力，則對 p^- 通道的電洞。

拉伸應力方向	CMOS 速度表現	
	NMOS	PMOS
X	增加	下降
Y	增加	增加
Z	下降	增加

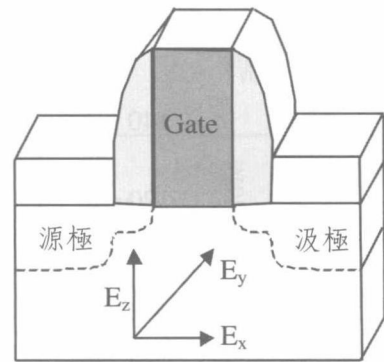


圖 8-12 局部應變矽在拉伸應力下載子移動率變化情形。

於是工程師利用製程的技巧在 $nMOS$ 電晶體上沉積對 MOS 有拉伸應力的 SiN 薄膜，以提高 $nMOS$ 的電子移動率，另一方面在 $PMOS$ 的源、汲極兩端挖深，並磊晶成長一 $SiGe$ 層，利用 $SiGe$ 擠壓通道而形成壓縮應力，因而提高了 $P-MOS$ 的電洞移動率，如圖 13 所示，由於 n^- 、 $PMOS$ 可獨立製作於同一晶片上，而基材又與現有 Si 基材相同，可以免除對於全面性應變矽可能造成的基材缺陷，如差排 (dislocation) 等，另一特色是：此單一軸向的應力，在高電場下仍然保有高移動率並不會如全面性應變矽 (global strain) 般電洞移動率下降的現象。