

最後，就 (5.13) 式提供三點說明。第一，雖然短通道 MOSFET 元件的 I_{Dsat} 公式 (5.11) 是較正確；但在實務應用上，公式 (5.13) 是較簡單且足夠的，因此大多數人喜歡用 (5.13) 這個近似公式。然而，為了瞭解元件實際的飽和汲極電流 (5.11) 與 (5.13) 理想狀況間的接近程度，我們定義一個理想係數 (ideality factor) K ：

$$K = \frac{V_G - V_T - V_{Dsat}}{V_G - V_T} \quad (5.14)$$

明顯地， K 為恆小於 1 的值，但對不同的製程技術會有不同的 K 值，是故此參數可用來當作元件性能評估的一個指標。舉例來說，考慮某個 $0.25\mu\text{m}$ 製程，氧化層厚度 $t_{ox} = 55\text{\AA}$ 與通道長度 $L = 0.25\mu\text{m}$ ，且當 $(V_G - V_T) = 1.8\text{V}$ 時 $V_{Dsat} = 0.7\text{V}$ ，則理想係數 $K = (1.8 - 0.7)/1.8 = 0.61$ 。暗示若將此元件的通道長度作更進一步的縮短的話，元件的驅動電流將最多可增加不超過 40%。第二，(5.13) 式與通道長度 L 無關。因此短通道元件無法像長通道元件般地經由縮短 L 來提升 I_{Dsat} 值。但由 (5.13) 式可知，降低氧化層的厚度 t_{ox} 或提高氧化層的介電係數 ϵ_{ox} 為短通道 MOSFET 元件目前提升 I_{Dsat} 的主流作法（亦請參考 §4.3.1 節中最後一段的說明）。第三，公式 (5.13) 指出 I_{Dsat} 是與 $(V_G - V_T)$ 成線性關係；但對長通道元件而言， I_{Dsat} 是和 $(V_G - V_T)$ 成二次方正比關係，如公式 (4.15) 所示。（這也回答了 §5.1 節中第三個問題！）

5.2 短通道元件的漏電流現象

當 MOSFET 元件尺寸愈作愈小，其漏電流也愈來愈大。元件漏電流的增加，主要來源大致上可分為兩類。第一類為製程上的影響，例如閘極氧化層或淺溝槽隔離 (STI) 製程上些微的不同，就可能使漏電流的差異很大。另一類則為元件尺寸的微縮化後所具有的元件特性，也就是本節所要介紹的三個短通道現象：(1) 臨界電壓下滑，(2) 汲極引起的能障下降，和 (3) 貫穿。