

崩潰電壓。

Measure V_D with $V_G = V_S = V_B = 0V$, sweep $V_{DS} = 0 \sim 15V$

When $I_D = 1\mu A$, then $BVD_{SS} = V_D | I_D = 1\mu A$

9.Snapback 曲線量測

與崩潰電壓量測方法相似，以 TLP (transmission line pulse) 設備可繪出完整 snapback 的 MOS 電流電壓曲線，因為 MOS 存在寄生 lateral bipolar 的關係，不斷升高汲極電壓使得 drain-substrate 發生雪崩，並形成電子電洞對。電子被掃向 drain contact，電洞則進入基材形成的基材電流 I_{sub} ，稱之為 snapback 現象。

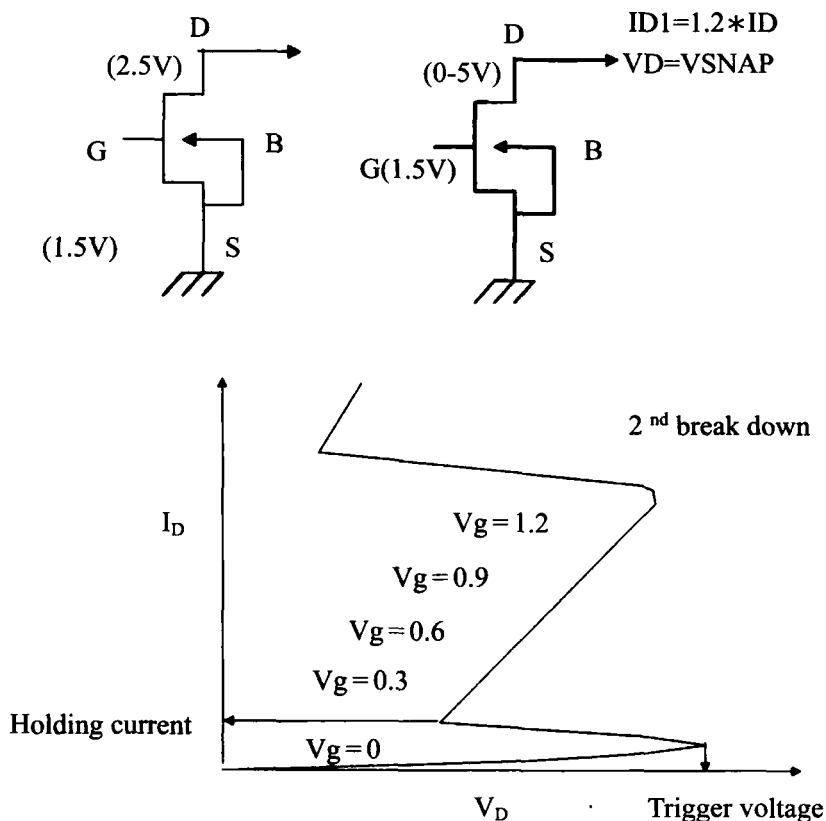


圖 13-10 MOS snapback 量測求得的啟動電壓及維持導通所須的維持電流。