

### 7.4.7 提高源／汲極 (Raised S/D)

提高源／汲極 (Raised Source/Drain) 技術，用以解決製程微縮後，淺接面與矽化金屬整合不易的問題。首先，在完成閘極定義、側壁子製作及源／汲極植入／活化後的晶片上，以  $\text{SiH}_2\text{Cl}_2\text{-HCl-H}_2$  為反應氣體，在約  $850^\circ\text{C}$  的溫度下，以 LPCVD 的方式，選擇性的在 MOS 的三個電極上，沉積磊晶矽 (Epitaxial Silicon)，在這三個電極的磊晶矽上，製作出所需的矽化金屬層。這種做法的好處是，進行金屬矽化反應所需的「矽」，是來自所沉積的選擇性磊晶矽，而不是源／汲極上的底材，因此，PN 接合因矽化金屬形成反應所引發的漏電現象，便可以抑制，且因金屬鈦或鈷的沉積膜厚可以調高 (已不用擔心  $\text{X}_j$  的漏電) 所以接觸電阻 (Contact Resistance) 也可以降低，另外，在接觸區源／汲極不用擔心接面漏電及源／汲極阻值問題，可將其如同源／汲極延伸般把接面做淺，也因此大幅改善了短通道現象，因此提高源／汲極是相當具實用性的一種改良技術。

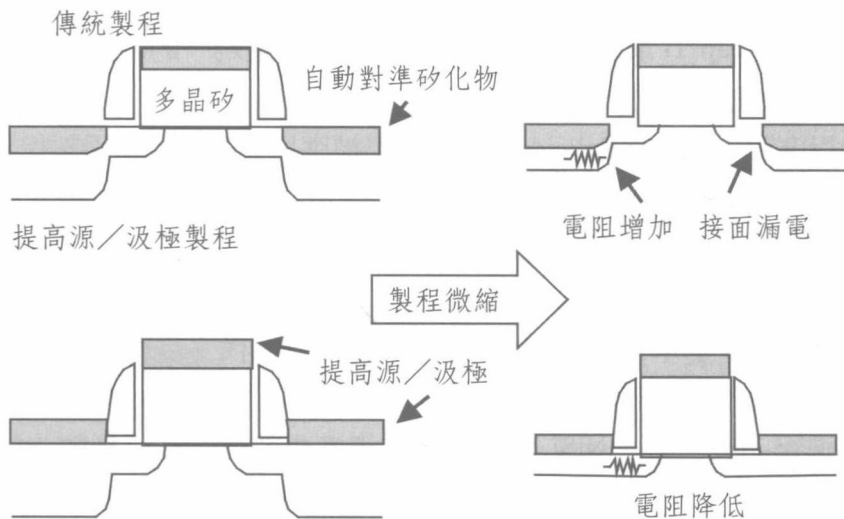


圖 7-26 提高源／汲極之結構與特性。

提高源／汲極技術在製程應注意的問題，除了控制磊晶成長的均一性 (uniformity) 之外，由於源／汲極提高後，與閘極的位置愈為靠近，須注意到 S/D