

層為阻止鹼金屬離子的向下擴散。

(2) 氧化層陷阱電荷  $Q_{ot}$ ：氧化層陷阱也是個可存在於氧化層中的任何位置，這些陷阱很有可能來自氧化層中的缺陷（如雜質或被打斷的 Si-O 鍵）。一般來說，氧化層陷阱原本是不帶電的，但是一旦捕獲到經由某種方式（如 hot carrier injection 熱載子注入）進入到氧化層中的電子或電洞便會帶負電或正電荷，這也是氧化層陷阱電荷名稱之由來。氧化層陷阱大部分與製程有關，包括：離子佈植（ion implantation）、電漿蝕刻（plasma etching）、濺鍍（sputtering）、電子束蒸鍍（electron-beam evaporation）、及電子束（e-beam）和 x 光微影（x-ray lithography）等等，這些製程都很有可能傷害氧化層並產生陷阱（例如在離子佈植的製程中，高能量的離子也常穿透整個閘極氧化層，這會增加氧化層的缺陷與陷阱）。氧化層陷阱電荷就如移動離子電荷一樣會造成元件臨界電壓漂移與可靠度問題（如 TDDb）。不過，還算幸運地，大部分與製程有關的氧化層陷阱電荷可藉由氧化製程的調整（如氧化溫度與環境），或是適當的熱回火（thermal anneal）等來降低。

(3) 固定氧化層電荷  $Q_f$ ：如圖 3-13 中所示，固定氧化層電荷位於距離  $\text{SiO}_2$  與 Si 界面很近的過渡區  $\text{SiO}_x$  中。一般認為  $Q_f$  主要是在矽的氧化過程中形成的。在矽的氧化形成二氧化矽的過程中，氧化劑（如氧氣或水蒸氣）必須擴散穿透過已成長之氧化層與底下的矽進行化學反應生成二氧化矽；但當氧化停止時，一些離子化的矽仍存在於界面處如圖 3-15 所繪（本來這些離子化的 Si 是準備與 O 原子反應形成  $\text{SiO}_2$ ），即形成所謂帶正電的  $Q_f$ （所以不論是 n-MOS 或 p-MOS， $Q_f$  永遠是正電荷）。也因此， $Q_f$  是固定不動的（因為是未完全氧化的矽），而且通常被視為是  $\text{SiO}_2/\text{Si}$  界面處的片電荷（sheet of charge），故  $Q_f$  的量一般來說與氧化層的厚度無關。而主要會影響  $Q_f$  量的因素有：矽的晶體方向、氧化方式（如溼氧化與乾氧化）、氧化溫度、氧化終止時之降溫速率、與後續之熱處理。