



圖 8-24 形成高介電材料閘極氧化層之上下介面層應考慮因素。

初始表面 (starting surface) 的化學性質對介面層的厚度以及初始材料的品質來說相當重要，對於高介電物質的沉積，化學氧化物已被證實是非常優異的初始表面，其下界面層厚度最低可達約 0.4 奈米，但有些實驗指出經 NH_3 處理後會有遷移率降低的問題。從較早之前，原子層沉積 (atomic layer deposition, ALD) 的結果看來， HfO_2 在小於 3.0 奈米物理厚度時有嚴重的缺陷，其主要肇因於 HfO_2 在原子層沉積過程中有晶粒成長行為，當然，物理厚度的極限與及初始材料的表面狀況也有相當大的關係。

藉由罩蓋層 (capping layer) 來抑制高介電材料與閘極間的反應，對於尺寸縮小有所幫助。在 HfO_2 薄膜上方增加 HfSi_xO_y 罩蓋層，在最佳的情況下可使上介面層 EOT 縮小至 0.4 奈米，其原因為複晶矽與高介電物質界面的反應減少。同時，沉積後退火的條件也對 EOT 有影響。

此外，有一問題也必須一併解決，那就是摻雜物 (特別是硼) 穿透閘極介電層並進入到 MOSFET 通道的問題。摻雜物穿透會造成 NMOSFET 及 PMOSFET 之臨界電壓同時往正方向移動。添加相對微量的氮到高介電材料層之上介面層，能夠抑制硼擴散，目前在超薄氧化層中已廣泛的使用。