

布於外圈的可程式輸入輸出區塊（IOB, Input/Output Block），提供 FPGA 和外部電路的界面。

FPGA 的架構主要有 SRAM Base 及 Anti-fuse 兩種設計模式，其中 SRAM Base 特點是可重複燒錄（reprogrammable），低耗電率，可於線上組成（in-circuit configurable），但唯其需借助外部電源維持資料，且操作上需由外部進行資料下載；Anti-fuse 由於具有一次燒錄（OTP）的特性，可在保密性上提供較佳的保護，但也因此無法進行重複修改。

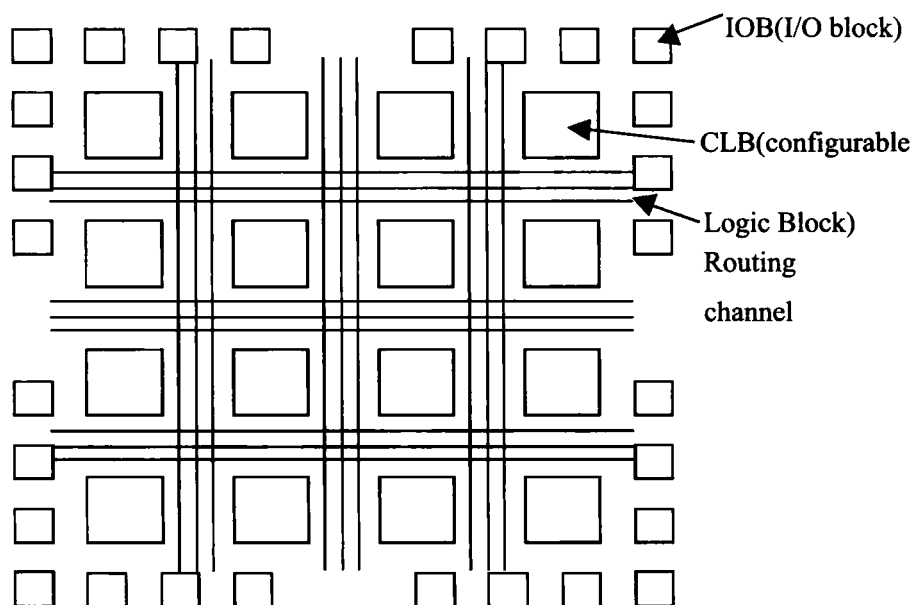


圖 9-20 FPGA 的邏輯區塊示意圖。

在FPGA元件中的邏輯區塊（CLB）、輸入輸出區塊（IOB）和配線（routing），不但都是可程式化，且還可以像讀寫 RAM 一樣的隨時載入並更新設計，就像是利用電腦輔助配線的麵包板一樣地方便，所以使用者可以很容易地設計、製作出自己所需要的系統，因此應用在設計使用者的原型機（prototyping）或少量生產之產品，FPGA 元件可以說是最佳的實驗器材，常用於 10,000 閘以上的大型設計，適合做複雜的時序邏輯，如數位訊號處理（DSP, Digital Signal Process）、I/O 介面控制、資料路徑傳輸控制（高速 HUB）、PCI 介面控制等