

到閘極橋接 (bridge) 而短路的問題。由於 SiGe 的活化溫度低，亦有以 SiGe 為 raise S/D 的材料，不但可以 500°C 左右形成接面，也可因 SiGe 的能帶間隙小而降低接觸窗的阻值。

7.5 內連線工程 (inter-connection)

7.5.1 內連線工程需求

當半導體元件積集度不斷增加時，向上形成多層金屬連線 (multi-level metallization) 可使元件間距離達到最小。然而，由於電路微縮，線寬和間距縮小時，連線電阻及連線間電容也相對增加，因而產生 (RC delay) 效應，造成訊號速度降低，耦合噪音 (cross-talk noise) 增加，功率消耗 (power dissipation) 增加等。

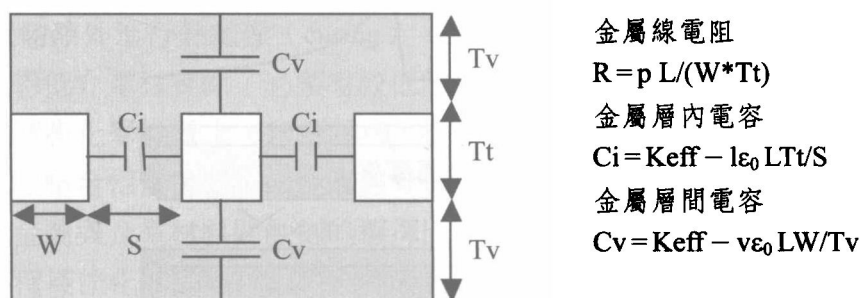


圖 7-27 內連線工程的電容與電阻。

特別是製程在 0.13 微米以下，金屬內連線的 RC 延遲已大過電晶體的開關速度。要解決 RC 延遲，最簡單直接的方法是降低電阻和電容，目前成熟的製程是以銅取代鋁，以低介電材料 ($K < 3.0$) 取代 SiO_2 ($K \sim 3.9$)，以符合電路需求。除了以上 low k 及 Cu 製程來改善外在電路設計上，亦可以有效提高連線效能，如加入 repeater 或在高層連線上採用較粗的連線，以避免 RC 的降低及能量的消耗。