

6.2 CMOS 製造流程介紹

CMOS 的製程步驟可分為二個階段：前段製程（Front End of Line, FEOL）與後段製程（Back End of Line, BEOL）。前者主要是指前段的電晶體（transistor）製程，而後者是指後段的金屬化（metallization）製程。接下來將針對一個簡單的二層金屬層（two metal layers）之 CMOS 製造流程作一簡潔介紹。

6.2.1 前段製程（FEOL）

前段製程主要包括淺溝槽隔離、井形成、閘極氧化層、多晶矽閘極、輕摻雜汲極植入、側壁、源／汲極製作、與矽金屬化合物形成。下面就上述 CMOS 前段製程的主要步驟並配合剖面示意圖，作有系統之介紹：

1. 淺溝槽隔離（Shallow Trench Isolation, STI）

STI 是一種在基板上電晶體主動區之間形成隔離的方法，雖然此方法較為複雜，但比起早期採用的矽局部氧化（Local Oxidation of Si, LOCOS）所產生的鳥嘴問題，在此技術中已獲得改善，故此方法已為大多數晶圓廠所採用。STI 製程有三個主要步驟分別是：

- (1) 溝槽蝕刻：如圖 6-11 所示，首先將以 P-type 為基底的全新晶圓放入高溫氧化爐內，成長一層約 150Å 的墊氧化層（pad oxide），此氧化層主要是避免之後的氮化矽沉積對矽基板所產生的應力（stress）太大和黏著性（adhesion）不佳之問題。而氮化矽在 STI 製程中主要是作為一種堅固的罩幕材料保護主動區而且還可防止氧擴散到主動區裡，以及在使用化學機械研磨（CMP）時可做為終止研磨之材料（stop layer）。在使用低壓化學氣相沉積（LPCVD）氮化矽之後，塗上光阻做微影的步驟，光阻被光照到的部分結構會變得鬆散，顯影之後即除去，然後對於未被光阻覆蓋到的氮化矽、氧化層及矽基板進行蝕刻，最後將未被光照到的光阻移除。