- 抑制短通道效應
- 降低源汲極阻值
- ·降低接面電容(Ci, Cgd)
- 降低接面漏電
- · 降低 DBTB 漏電
- · 降低 DTBL 漏電
- · 降低 GIDL 漏電
- 提高元件可靠度

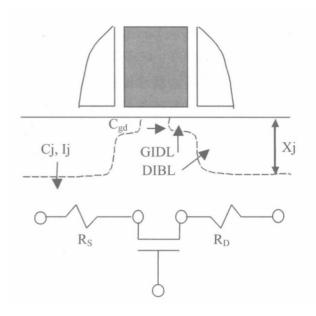


圖 7-19 源/汲極工程需求。

7.4.2 源/汲極延伸 (S/D extension)

源/汲極可分為延伸區(extension S/D)與接觸區(contact S/D)兩部分。早期 CMOS 製程採用 LDD 的設計,是為了改善電晶體的熱載子效應。作法是將在MOS 通道的兩端,spacer的下方植入較源/汲極濃度低的劑量,以降低電場;但是,在先進的 CMOS 電晶體製程中,我們不但需要極淺的源/汲極接面,還需要與源/汲極相同高的濃度分布來降低源/汲極間的阻值。因此,我們改以「源/汲極延伸(Source/Drain Extension)」來稱呼。由於元件通道長度愈來愈小,接面的濃度高且陡峭,來自汲極端的電壓產生極高的電場將產生能帶間直接穿隧(Direct Band to Band Tunneling current, DBTB),會造成額外的汲極電流。