

於提高接面崩潰電壓，降低接面電容。

7.4.6 自動對準矽化物 (Salicide)

在 S/D 植入活化後，為了持續降低接觸窗與元件間阻值，將閘極及源／汲極金屬化是最佳的方法，由於矽金屬化合物擁有較低的阻值，又可於製程中選擇性地於閘極及源極汲上形成矽金屬化合物，製作出片電阻 (Sheet Resistance) 約在 $4\sim 5\Omega/\square$ 左右的 TiSi_2 、 CoSi_2 或是 NiSi 等接觸金屬層，以降低接下來金屬導線與源／汲極接觸時的接觸電阻且保持相互間的隔離，我們稱之為自動對準矽化物 (Salicidation)。

自動對準矽化物的製程包括：金屬沉積前的預清洗，金屬沉積 (Ti/Co/Ni)，隨後以熱處理，以形成金屬矽化物，再將介電材料上未形成矽化物的，以化學溶液選擇性蝕刻來去除之後，再以較高溫的退火製程，將已形成的金屬矽化物相變化至較低應力的結構。在自動對準矽化物的製程技巧上，如 Si/Ge 植入或使表面非晶化，可因晶格破壞，活化能下降，促進 Salicidation 反應，或在金屬濺鍍時，cap Ti 或 TiN 使反應均勻，形成平整均一的表面，都是有效增進 Salicide 特性的好方法。

自動對準矽化鈦 (Ti-Salicide)，是最早被應用在 CMOS 邏輯製程裡的「自動對準 (Self-Aligned)」接觸金屬技術。但由於基材矽的消耗太多，微線寬的電阻太高使自動對準矽化鈦製程不利閘極 L_g 長度較小的應用，而自動對準矽化鈷 (Co-Salicide)，已逐漸的在 $0.18\mu\text{m}$ 以下的邏輯製程裡，取代鈦的地位。而矽化鎳 (Nickel Salicide)， NiSi 是另一種下一世代「自動對準矽化金屬」材料。它與 CoSi_2 一樣，不像 TiSi_2 一般地受閘極線寬 (Gate Line Width) 的影響，而且用以進行 $\text{Ni} + \text{Si} \rightarrow \text{NiSi}$ 反應所需的溫度也較低，且消耗較少的底材矽 (註： $\text{Co} + 2\text{Si} \rightarrow \text{CoSi}_2$)， NiSi 僅需要一道熱處理程序就形成穩定的金屬相，有助於減少製程的熱預算，再加上與 CoSi_2 相近的電阻率 ($\text{NiSi} \approx 14\sim 23\mu\Omega\text{-cm}$ ； $\text{CoSi}_2 \approx 14\sim 23\mu\Omega\text{-cm}$)，因此極適合應用在 $0.1\mu\text{m}$ 以下，配合淺接面的自動對準矽化物製程。之所以提及矽的消耗，是因為 X_j 太淺，如果在金屬的矽化反應時，因矽的消耗太多，使形成的矽化金屬層，太接近源／汲極接合的底部時，會造成嚴重的接面漏電的問題，因此必須加以避免。