

電壓源。在半導體技術中許多元件參數之中，雙載子電晶體的特性已被證明最可以重複生產且擁有能提供正和負 TC 值之定義明確數值。

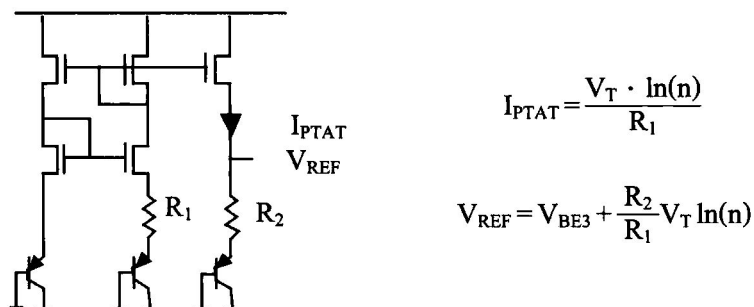


圖 10-4 帶差參考電壓電路。

在 n 型井製程中，pnp 電晶體可由 CMOS 製程產生。在 n 型井中之一 p⁺區域做為射極而 n 型井本身做為基極。p 型基板做為集極且必須連接到最小之供應電壓。

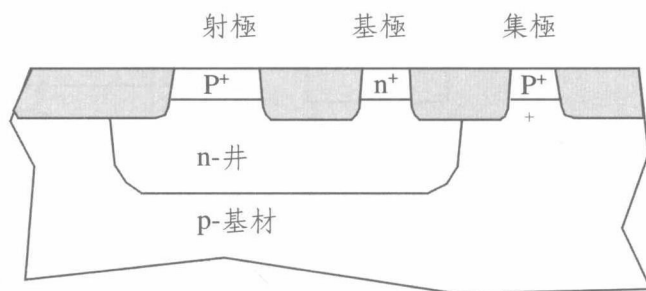


圖 10-5 CMOS 製程中寄生形成的垂直 PNP 雙載子電晶體。

對一個雙載子元件而言，我們可以寫出 $I_C = I_S \exp(V_{BE}/V_T)$ ，其中 $V_T = kT/q$ ，飽和電流 I_S 和 $\mu k T n_i^2$ 成比例，其中 μ 象徵了次要載子之遷移率；而 n_i 象徵了矽晶之內在次要載子濃度。這些數值對於溫度之相關性可表示為 $\mu \propto \mu_0 T^m$ ，其中 $m \approx -3/2$ ，顯示了一個負的溫度係數且 $n_i^2 \propto T^3 \exp[-E_g/(kT)]$ ，其中 $E_g \approx 1.12\text{eV}$ 為矽的能帶差。