

11. 由上題中得到 I_{ON} 與 I_{OFF} 之間的變化關係，試利用 I_{ON} 與 I_{OFF} 來區分所謂「高性能 (high-performance, HP) 的電子產品」與「低功率 (low-power, LP) 的電子產品」？並各舉一種典型產品？亦說明為何薄的閘極氧化層較適合應用在高性能的產品而非低功率的產品？
12. 若一理想 n-MOSFET 之基底由接地 ($V_B = 0$) 變為 (a) 偏壓至 $V_B = 0.3V$ (b) 偏壓至 $V_B = -0.3V$ 時，其所須達到強反轉之臨界電壓 V_T 會變大、變小、還是不變？請分別使用 (4.30) 式與能帶圖觀念解釋之。
13. 針對 p-MOSFET，重複上一問題。
14. 試述基底效應係數 (body effect factor) γ 在製程上的應用。
15. 試利用臨界電壓的公式 (4.33)，解釋如何藉由改變 (a) 閘極材料、(b) 氧化層材料、(c) 氧化層厚度、或 (d) 基板摻雜濃度，來調整臨界電壓的大小。
16. 已知某 n^+ poly-Si/SiO₂/p-Si 形成之 n-MOSFET 的基底摻雜濃度為 $5 \times 10^{17} \text{cm}^{-3}$ ，SiO₂ 的厚度為 150Å，求基底效應係數 γ 與臨界電壓 V_T 各為何？
17. 將上題中的基底摻雜濃度改為 $5 \times 10^{16} \text{cm}^{-3}$ ，其餘保持不變，則基底效應係數 γ 與臨界電壓 V_T 各變為多少？
18. 將第 16 題中的 SiO₂ 厚度改為 100Å，其餘保持不變，則臨界電壓 V_T 變化為何？
19. 將第 16 題中的閘極材料由 n^+ poly-Si 改為 p^+ poly-Si，其餘保持不變，則臨界電壓 V_T 變化為何？
20. 試述以下因素對 MOSFET 通道中載子遷移率 (carrier mobility) 的影響：(a) 增加閘極電壓 V_G ，(b) 氧化層電荷增加，(c) 較粗糙的 SiO₂/Si-sub 界面，(d) 較高的環境溫度，與 (e) 較濃的摻雜濃度。