漏電的行為亦需加以考慮。

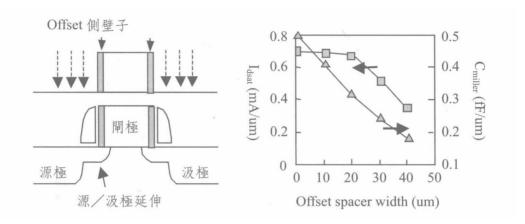


圖 7-25 offset 側壁子的製作與電性特性,太大 offset 側壁子 將造成通道未接上而形成電流下降的現象。

## 7.4.5 接觸區源/汲極工程

接觸區源/汲極為金屬電性接觸所在,摻雜植入須具有一定的深度,一方面減少寄生電阻;另外,在 salicide 的應用中,也可避免 salicide 形成時,矽層消耗所造成的接面漏電流增加。

由於淺接面的阻值較高,若直接由接觸窗接出,其阻值會太高,為有效降低 S/D 及閘電極阻值,可將源/汲極及閘電極以矽化金屬(Silicidation)的方式來達成。在完成側壁子後,源/汲的植入與RTP製程,其目的在降低 S/D的阻值,以提高通道打開後的電流大小,在源/汲極的工程上,有 3 個重要考慮因素,其一為源/汲極阻值,在避免進一步造成短通道效應的前提下,植入一相對濃且深的掺雜物,可有效降低源/汲極阻值,也因此與接觸窗形成 Omic contact,而降低接觸電阻。第二,由於先進製程多有矽金屬化合物於源/汲極之上,較深源/汲極的植入,可避免 Salicide 製程中,矽層消耗所造成金屬與接面接觸,有助於漏電的降低。第三,必須考慮接面電容,由於太濃太陡峭的濃度分布,不但使接面漏電增加,崩潰電壓下降,亦使接面電容增加,不利於元件操作速度,利用淺濃、深淡的兩次植入,可形成較平緩的濃度梯度,有助