

I_d 可以更進一步的被提升，而且導致隧穿電流的 t_{ox} 厚度的極限可以再往下降（以利 MOS 的微縮），同時閘氧化層對缺陷的容忍程度也能改善。基於這些特性，及製程變化不大的優點，以幾種 SiO_2 的氮化成長技術，來製作閘極的氧化層，已應用在先進 CMOS 的製程裡。

另外氮與矽的鍵結很強，比 hydrogen passivate bond 要好。如果氮 Nitrogen 進入時可以把氫給取代，那 hot carrier 可靠度就好很多。基本上製程有 NH_3 、 N_2O 、NO based 或 stacked layer 結構等，這些各種不同的方式都可以把 Nitrogen 放進去，而 N 的濃度在先進的奈米元件內，經由 RPN 或 DPN 製程已能大於 10%。而氮原子分布的位置則希望遠離基材表面而接近多晶矽以避免載子的表面電荷捕捉，我們可以先長氧化層再引入氮退火（nitrogen anneal）來達到。

7.4 源／汲極工程 (Source/Drain engineering)

7.4.1 源／汲極工程需求

在源／汲極工程方面，主要考慮點為短通道效應，為避免汲極導致能障降低 Drain Induce Barrier lower (DIBL) 造成的次臨界區漏電，影響 CMOS 開關行為，最主要方向即是將源／汲極的接面做淺，以避免因偏壓造成源／汲極空乏而形成漏電或擊穿，除了將接面作淺之外，由於源／汲極阻值決定通道打開後電流的大小，因此需以高摻雜的源／汲極並以矽金屬化合物來降低源／汲極電阻，另外必須考慮接面電容，由於太濃太陡峭的濃度分布，不但使接面漏電增加，崩潰電壓下降，亦使接面電容增加，不利於元件操作速度，我們可以利用植入的技巧，降低接面的濃度梯度，有助於提高接面崩潰電壓，降低接面電容。