著通道長度對方程式（5.9）由源極（$V=0$）積分到汲極（$V=V_D$），化簡後得到：

$$I_D=\mu_{eff}C_{ox}\frac{W}{L}\left(V_G-V_T-\frac{V_D}{2}\right)V_D\frac{1}{1+\dfrac{V_D}{E_{sat}L}} \qquad (5.10)$$

若將（5.10）式與（4.12）式作比較可知短通道元件於線性區的汲極電流公式僅修改長通道元件的公式；而且在 $E_{sat}\gg V_D/L$（即長通道情況）與 $\mu_{eff}=\mu_n$（即不考慮遷移率退化）條件下，（5.10）式趨近於（4.12）式。

同理，若考慮（5.7b）式，且假設發生速度飽和時的汲極電壓為 V_{Dsat}，則依（4.6）式，飽和汲極電流為：

$$I_{Dsat}=WC_{ox}(V_G-V_T-V_{Dsat})v_{sat} \qquad (5.11)$$

由（5.10）、（5.11）、與（5.8）式，可得到 V_{Dsat} 的表示式：

$$V_{Dsat}=\frac{E_{sat}L(V_G-V_T)}{E_{sat}L+(V_G-V_T)} \qquad (5.12)$$

針對（5.12）式，我們來看二個極端情形。首先，若 $E_{sat}L\gg V_G-V_T$（即長通道情形），則（5.12）式的 V_{Dsat} 趨近於長通道的值，如（4.14）式所示 $V_{Dsat}=V_G-V_T$。而且，若繼續將 $V_{Dsat}=V_G-V_T$ 代入（5.10）式，則發現（5.10）式會趨近於長通道的 I_{Dsat} 公式（4.15）。另一個極端為當 $L\rightarrow 0$（即通道非常短的情形），則（5.11）式趨近於：

$$I_{Dsat}=WC_{ox}(V_G-V_T)v_{sat} \qquad (5.13)$$

其中飽和速度 v_{sat}（對矽基板電子而言，約 $6-8\times10^6$cm/sec）將隨閘極電壓 V_G 的增加而降低，乃因為有效垂直電場與表面射散（surface scattering）的原因，如（4.36）與（5.8）二式所表示。