

此外，較陡峭的 base 濃度分布，使 base 阻值較低，noise 的行為亦較佳，在此 Bipolar 製程上，必須嚴謹控制射摻雜物的分布，熱預算（thermal budget）來提高元件的均一性（uniformity）及製程的良率。

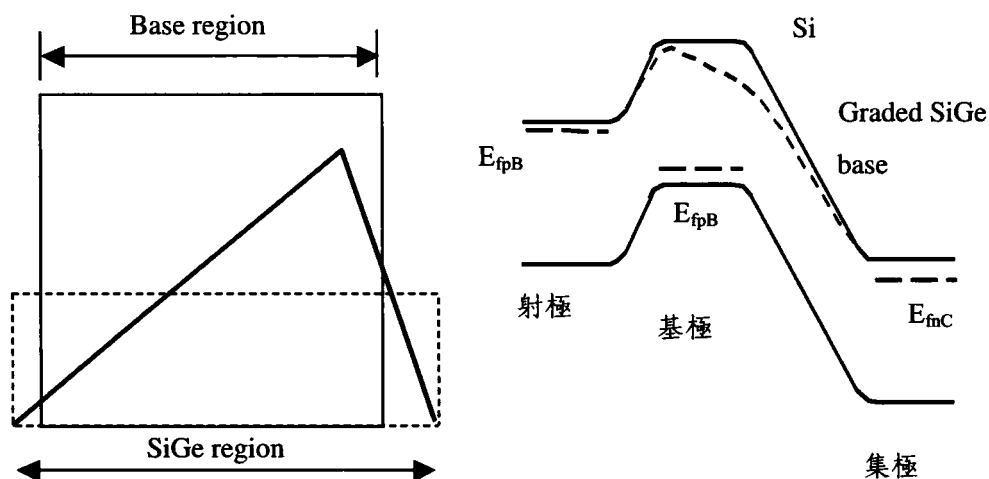


圖 10-16 Ge 在 HBT 製程中基極的濃度分布圖與能隙寬度的降低。

10.4 混合訊號被動元件 (Passive device)

除了 CMOS 及 Bi-CMOS 提供主動元件外，CMOS 製程亦相當容易整合類比／數位電路中常用的電阻／電容，甚至高頻電路常用的電感及變容器，分述如後：

10.4.1 電阻 (Resistor)

一個 CMOS 製程可以提供一個適合類比設計之電阻。常用的電阻可由基材所提供的一井電阻（well resistor）、擴散層電阻（S/D Diffusion resistor）或多晶矽電阻（poly resistor），由於電阻值需求範圍 $50 \sim 5K \Omega/\square$ ，常以 salicide block 覆蓋以避免 diff./poly 形成金屬矽化物，其中 p-型電阻有較佳的 uniformity/matching