

DIPLOMARBEIT

Diplomarbbeits-Titel

Ausgeführt im Schuljahr 2022/23 von:

Max Mustermann
Martina Musterfrau

Betreuer/Betreuerin:

Univ.-Prof. Dr. Albert Einstein
Univ.-Prof. Dr. Nils Bohr

St. Pölten, am 20. März 2024

Eidesstattliche Erklärung

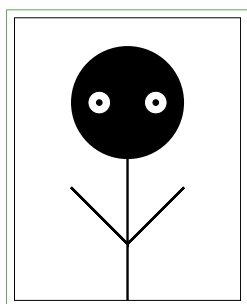
Ich erkläre an Eides statt, dass ich die vorliegende Diplomarbeit selbständig und ohne fremde Hilfe verfasst, andere als die angegebenen Quellen und Hilfsmittel nicht benutzt und die den benutzten Quellen wörtlich und inhaltlich entnommenen Stellen als solche erkenntlich gemacht habe.

Max Mustermann

Martina Musterfrau

Max Mustermann, Martina Musterfrau

Diplomandenvorstellung



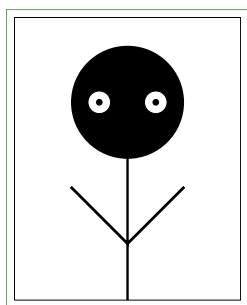
Max Mustermann

GEBURTSDATEN:
01.03.2002 in St.Pölten

WOHNHAFT IN:
Waldstraße 3
3100 St.Pölten

BERUFLICHER WERDEGANG:
2017–2022:
HTBLuVA St.Pölten, Abteilung für Elektrotechnik
2012–2017:
NMS St. Pölten

KONTAKT:
privat@mail.at



Martina Musterfrau

GEBURTSDATEN:

01.01.2002 in St.Pölten

WOHNHAFT IN:

Waldstraße 3

3100 St.Pölten

BERUFLICHER WERDEGANG:

2017–2022:

HTBLuVA St.Pölten, Abteilung für Elektrotechnik

2012–2017:

NMS St. Pölten

KONTAKT:

privat@mail.at

Danksagungen

In der Danksagung kann frei und ohne Vorgabe jeder und jedem gedankt werden, die oder der zum Erfolg der Arbeit beigetragen hat. Sie sollte eine Seite nicht überschreiten.

Kurzfassung


Die Kurzfassung ist ein sehr wichtiger und der vermutlich am meisten gelesene Teil eines wissenschaftlichen Dokuments.

Es soll auf einer halben Seite der Inhalt der Arbeit zusammengefasst werden. Dabei soll auf die Ausgangslage, das Ziel, die Umsetzung und auch das finale Ergebnis eingegangen werden.

Der Leserin oder dem Leser soll klar sein, was der Inhalt der Arbeit ist, und ob sich ein Lesen der Arbeit für die jeweiligen Recherchezwecke auszahlt. Deswegen ist auch das Ergebnis wichtig.

Abstract

English version of the Kurzfassung.

	HÖHERE TECHNISCHE BUNDESLEHRANSTALT ST. PÖLTEN	
	Fachrichtung:	Elektrotechnik


DIPLOMARBEIT DOKUMENTATION

Namen der Verfasser/innen	
Jahrgang Schuljahr	5AHET 2021/22
Thema der Diplomarbeit	
Kooperationspartner	

Aufgabenstellung	
------------------	--

Realisierung	
--------------	--

Ergebnisse	
------------	--


	HÖHERE TECHNISCHE BUNDESLEHRANSTALT ST. PÖLTEN	
	Fachrichtung:	Elektrotechnik

Typische Grafik, Foto etc. (mit Erläuterung)	
---	--

Teilnahme an Wettbewerben, Auszeichnungen	
--	--

Möglichkeiten der Einsichtnahme in die Arbeit	Diplomarbeiten-Archiv der HTL St. Pölten
--	--


Approbation (Datum / Unterschrift)	Prüfer/Prüferin	Direktor/Direktorin Abteilungsvorstand/Abteilungsvorständin
---------------------------------------	-----------------	--

	HÖHERE TECHNISCHE BUNDESLEHRANSTALT ST. PÖLTEN COLLEGE OF ENGINEERING
	Department: Electrical Engineering

DIPLOMA THESIS

Documentation

Author(s)	
Form Academic year	5AHET 2021/22
Topic	
Co-operation partners	
Assignment of tasks	
Realisation	
Results	

	HÖHERE TECHNISCHE BUNDESLEHRANSTALT ST. PÖLTEN COLLEGE OF ENGINEERING	
	Department:	Electrical Engineering

Illustrative graph, photo (incl. explanation)	
--	--

Participation in competitions Awards	
---	--

Accessibility of diploma thesis	Diploma Thesis Archive HTL St. Pölten
------------------------------------	---------------------------------------

Approval (date / signature)	Examiner	Head of College / Department
--------------------------------	----------	------------------------------

Inhaltsverzeichnis

Diplomandenvorstellung	iv
1 Einleitung	2
2 Theoretische Betrachtungen	3
2.1 Referenzieren und Literatur mit \LaTeX	3
2.1.1 Literaturverzeichnis	3
2.1.2 Verweis aus dem Text	4
3 Konstruktion des Prototypen	5
4 Zusammenfassung und Ausblick	6
A Besprechungsprotokolle	7
B Zeitaufstellung	8
B.1 Max Mustermann	8
B.2 Martina Musterfrau	11
C Skript Oszilloskop	14
D Datenblätter	18
D.1 PCM2906C	18
Abkürzungsverzeichnis	23
Abbildungsverzeichnis	24
Tabellenverzeichnis	24
Literaturverzeichnis	26

1 Einleitung

Hier soll eine übersichtliche und einfache Einleitung in wenigen Seiten erfolgen. Es kann auf die Ausgangslage, das Konzept und den Bezug zur Praxis eingegangen werden. Zitate und Fußnoten sind hier nicht üblich aber nicht verboten.

2 Theoretische Betrachtungen

Theoretische Abhandlungen und Literaturrecherche. Es ist wichtig dass die Person die das jeweilige Kapitel verfasst hat davor im `\responsible{}`-Tag angeführt ist. Bitte unbedingt zitieren!

Zitiert kann entweder direkt nach dem einem Absatz werden. Dafür wird am Ende

2.1 Referenzieren und Literatur mit \LaTeX

Prinzipiell gibt es zwei verschiedene Möglichkeiten ein Literaturverzeichnis zu erstellen: Manuell oder automatisch mit Unterstützung eines Hilfsprogrammes. Im folgenden wird das manuelle Erstellen mit der `thebibliography`-Umgebung erklärt, wie sie in der Diplomarbeitvorlage angewandt wird. [6]

In der HTL St. Pölten zitieren wir nach dem IEEE-Stil. Wie Einträge im Inhaltsverzeichnis aussehen sollen ist unter folgendem Link nachzulesen:

<https://thesius.de/blog/articles/zitieren-ingenieur-ieee-din-iso-690/>

2.1.1 Literaturverzeichnis

Am Ende der Datei wird ein Abschnitt `thebibliography` gesetzt. `thebibliography` enthält die kompletten Informationen zu den Einträgen im Literaturverzeichnis.

```
\begin{thebibliography}{laengste Labelbreite}
    \bibitem[text]{bezugspunkt}
\end{thebibliography}
```

In dem Feld `laengste Labelbreite` wird etwas eingetragen, das mindestens so lang ist, wie das längste Label eines Eintrages (eine Zeile darunter).

Das optionale Argument `text` kann ein Label enthalten, welches sowohl im Text als auch im Literaturverzeichnis erscheint.

Der Pflichtparameter `bezugspunkt` enthält eine kurze Bezeichnung des Eintrages. Anhand dieser Bezeichnung wird ein Bezug von dem Verweis im Text zum Literaturverzeichnis erstellt.

```
\begin{thebibliography}{99}
    \bibitem[1]{tietze} U. Tietze und C. Schenk, \textit{Electronic
    circuits. handbook for design and application.} Heidelberg:
    Springer, 2015.
    \bibitem[2]{litKomb} Wikibooks. (4.1.21) \textit{LaTeX-Kompendium:
    Schnellkurs: Erstellen eines Literaturverzeichnisses}. [Online].
```

```
Available: \url{https://de.wikibooks.org/wiki/LaTeX-Kompodium:
\_Schnellkurs:\_Erstellen\_eines\_Literaturverzeichnisses}
\end{thebibliography}
```

Im `\bibitem`-Befehl darf kein Zeilenumbruch verwendet werden.

Um die Überschrift des Literaturverzeichnisses zu ändern, kann folgender Befehl verwendet werden:

```
\renewcommand{\refname}{Mein Literaturverzeichnis}
```

Das Literaturverzeichnis enthält alle Einträge, egal ob sie benutzt werden, oder nicht (im Gegensatz zu BibTeX, siehe unten).

2.1.2 Verweis aus dem Text

Im Text wird hinter dem Zitat der Befehl `\cite` verwendet.

```
.... Im Grunde besteht kein Unterschied zwischen einem normalen Ver-
stärker und einem Operationsverstärker. Beide dienen dazu, Spannungen
oder Leistungen zu verstärken. \cite[S.~44]{tietze} ...
```

Um eine Quelle in das Literaturverzeichnis aufzunehmen, ohne dass sie explizit im Text als Quelle aufgeführt wird, ist `\nocite` zu verwenden.

3 Konstruktion des Prototypen

Hier wird der Entwicklungsvorgang des/der Prototypen penibel genau dokumentiert.

4 Zusammenfassung und Ausblick

Nomen est omen.

A Besprechungsprotokolle

Anwesende Schüler	Anwesender Betreuer	Datum	Inhalt
Mustermann, Musterfrau	Einstein, Bohr	06.05.2021	Ideenfindung & Organisation
Mustermann, Musterfrau	Einstein	02.06.2021	Spannungsversorgung & 1. Bestellung
Mustermann, Musterfrau	Bohr	24.06.2021	Organisatorisches & 2. Bestellung
Mustermann	Bohr	25.06.2021	Anfrage zweiter Betreuungslehrer
Mustermann, Musterfrau	Einstein, Bohr	11.11.2021	Eingangsschaltung
Mustermann, Musterfrau	Einstein	12.11.2021	Schaltungsoptimierung
Musterfrau	Einstein, Bohr	18.01.2022	Platinenentwurf fertig & 4. Bestellung
Mustermann, Musterfrau	Einstein, Bohr	04.02.2022	Fertigungsmöglichkeiten für Gehäuse
Mustermann, Musterfrau	Einstein, Bohr	16.03.2022	Strombegrenzung & Dokumentationsstruktur

Bestätigung der Betreuer

Max Mustermann, Martina Musterfrau

B Zeitaufstellung

B.1 Max Mustermann

Datum	Tätigkeit	Stunden
06.05.21	Organisation Diplomarbeit, Ideenfindung	5
01.06.21	erster Prototyp mit USB-Audio-Codec fertig	3
02.06.21	erweiterung für iPhone mit Adapter, Strommessung	2
02.06.21	Besprechung: Spannungsversorgung, 1. Bestellliste begonnen	2.5
04.06.21	Headphone Amp v1 auf Breadboard	1.5
07.06.21	Headphone Amp zusätzliche Stromstütze für Bässe, neuer Klinkenadapter	1
24.06.21	Besprechung: DB, Spgversorgung, zweiter Lehrer, 2. Bestellung	0.5
25.06.21	2. Bestellung fertig gestellt	1
25.06.21	Besprechung: Anfrage zweiter Betreuungslehrer (FL. Binder)	0.5
02.07.21	Octaveskript für Oszilloskop	4
08.07.21	Ausgangsschaltung am Breadboard fertig	4
18.07.21	Schaltung zeichnen Ausgang	0.5
19.07.21	Eingangsschaltung, clipping LEDs, Ausgang Klinke & XLR	4
06.11.21	Fehlersuche Kopfhörerverstärker Lochrasterplatine (Fehler in Aufbau)	0.5
07.11.21	Fehlersuche Kopfhörerverstärker Lochrasterplatine (Ungleiche Spannungsversorgung)	0.5
08.11.21	Kopfhörerverstärker repariert (Poti getauscht)	2
10.11.21	Besprechung: Platine, Spannungsversorgung	1
10.11.21	Eingangsschaltung Tests	5
10.11.21	Schaltungsentwurf, 3. Bestellliste schreiben	2
11.11.21	Komparator NE555 organisiert	0.5
11.11.21	Klinkenstecker Footprintdesign	1
11.11.21	Besprechung: Eingangsschaltung	0.5
11.11.21	Eingangsschaltung Entwurf	1.5
12.11.21	Besprechung: Schaltungsoptimierung	4
14.11.21	SMD-Bauteile gewählt	2
14.11.21	Kopfhörerverstärker auf Platine gezeichnet	2

14.11.21	Ausgangsschaltung PCB geroutet	2.5
25.11.21	Digitalspannung und Masse getrennt und getestet	6
25.11.21	Bootstrapschaltung gezeichnet und simuliert	1.5
01.12.21	Simulation Bootstrap	1
04.12.21	Bootstrapschaltung fertig simuliert und in Schaltung adaptiert, Planung Spannungsversorgung begonnen	3
05.12.21	Schaltungsentwurf Spannungsversorgung, 4. Bestellliste begonnen	4.5
06.12.21	Spannungsversorgung	3
07.12.21	Besprechung: Spannungsversorgung, 4. Bestellliste	4
10.12.21	Bestellliste SMD aktualisiert, USB-C Android getestet	3.5
13.12.21	Platine linker Eingang, Spannungsversorgung	3.5
22.12.21	Problem mit Phantomspeisung (unsymmetrischer Input), Problem Mono Output besprochen	2
26.12.21	Platine Kondensatoren adaptiert	3.5
05.01.22	Platine Digitalschaltung	1.5
08.01.22	Platine Spannungsversorgung	2
10.01.22	Platine Beschriftung und Platzierung	1
10.01.22	Bauteilliste ergänzt und überprüft	2
14.01.22	Bauteilliste fertig ergänzt + 4. Bestellliste fertig	2
14.01.22	Footprints auf 4. Bestellliste angepasst	1.5
17.01.22	Footprints Eingangsschaltung angepasst (großes C)	1
17.01.22	Massefläche	2
18.01.22	Besprechung fertiger Print, 4. Bestellliste	1
18.01.22	4. Bestellliste & Footprints adaptiert	2
19.01.22	Platine finalisiert, Infos über Bestellung eingeholt	2.5
20.01.22	LCSC & JLCPCB bestellung abgefertigt	1
25.01.22	"Fehlerin Bootstrapsimulation gesucht	0.5
30.01.22	Vertrautmachen mit der Diplomarbeitvorlage, CPE-Besprechnung 5BHET angeschaut	2.5
31.01.22	GitHub für Doku eingerichtet, Diplomantenvorstellung Clemens	1.5
01.02.22	Verwendung von Git etabliert	2
02.02.22	Doku: Grundstruktur & Themenvorstellung	3
02.02.22	Erster Gehäuseentwurf in Fusion 360	1.5
04.02.22	Besprechung: Gehäuse Fertigung	1
04.02.22	Gehäuse bemaßt	3
08.02.22	Doku: Analoge Oszilloskope, Meilensteine, Besprechungsprotokoll	4
12.02.22	Doku: Gehäuse 3D & Konstruktionspläne & Aufdruck	1.5

16.02.22	Oszi-Skript überarbeitet, Platine bestückt	8
17.02.22	Platine fertig bestückt	3
18.02.22	Fehler auf Platine fixen, Platinendesign anpassen	5
20.02.22	Gehäuse & Kappen neu modelliert und dokumentiert	7
21.02.22	OPV-Eingangsbeschaltung Korrektur	4
21.02.22	Pläne von Fusionmodelle vorläufig fertig, Kappen 3D-gedruckt	2
22.02.22	3D-Kappen probiert, adaptiert und v2 gedruckt	1.5
22.02.22	Fehler bei Eingangsschaltung bearbeiten	3
22.02.22	Beschriftung in Fusion gezeichnet	2
23.02.22	Input repariert, Clipping LED repariert	3.5
25.02.22	Arbeiten an Platine	6
26.02.22	Doku: Gehäuse, Platine	3
01.03.22	Doku: Platine, Oszi fotografiert & platine monoflop fix	2
02.03.22	Tests für Einschaltstrombegrenzung & Kartonmodell für Gehäuse & Fotos bearbeitet	7
03.03.22	Doku: Kapitel Platine fertig	2
04.03.22	Doku: Aufdrucke & Datenblätter eingebunden	2
06.03.22	Doku: Beschriftung als PDF eingebunden	0.5
07.03.22	Doku: Danksagung, Kurzfassung/Abstract fertig	3
09.03.22	Doku: Konzept fertig	1.5
10.03.22	Doku: Betriebsanleitung	4
16.03.22	Besprechung: Dokustruktur & Strombegrenzung	0.5
16.03.22	Gehäuseteile mit Laser schneiden	1.5
17.03.22	Gehäuse gebohrt & gebogen	1.5
18.03.22	Gehäuse gebogen & lackiert	3.5
20.03.22	Doku: Arbeitsplatz	0.5
21.03.22	Gehäuse: Gewinde gebohrt, Stempeltests	1.5
23.03.22	Doku: Fehler und Probleme	4.5
23.03.22	3D-Model mit Steckernmodellen erweitert, Skizzen für Betriebsanleitung	2.5
24.03.22	Doku: Betriebsanleitung mit Screenshots fertig	4.5
25.03.22	Doku: Fehler fertig, Messungen, Laserversuch Moosgummi, Zeitaufstellung eingebunden	7
26.03.22	Plots von Messungen erstellt	2
26.03.22	Doku: Frequenzgänge der Platine & Zeichnungen fertig	4
28.03.22	Dokumentation finalisiert	6
	Summe	239.5

Tabelle B.1: Zeitaufstellung Mustermann

B.2 Martina Musterfrau

Datum	Tätigkeit	Stunden
06.05.21	Organisation Diplomarbeit, Ideenfindung	5
01.06.21	erster Prototyp mit USB-Audio-Codec fertig	3
02.06.21	erweiterung für iPhone mit Adapter, Strommessung	2
02.06.21	Besprechung: Spannungsversorgung, 1. Bestellliste begonnen	2.5
04.06.21	Headphone Amp v1 auf Breadboard	1.5
07.06.21	Headphone Amp zusätzliche Stromstütze für Bässe, neuer Klinkenadapter	1
24.06.21	Besprechung: DB, Spgversorgung, zweiter Lehrer, 2. Bestellung	0.5
25.06.21	2. Bestellung fertig gestellt	1
25.06.21	Besprechung: Anfrage zweiter Betreuungslehrer (FL. Binder)	0.5
08.07.21	Ausgangsschaltung am Breadboard fertig	4
17.07.21	Schaltung zeichnen Kopfhörerverstärker	1.5
18.07.21	Schaltung zeichnen Ausgang	0
19.07.21	Eingangsschaltung, clipping LEDs, Ausgang Klinke & XLR	4
06.11.21	Fehlersuche Kopfhörerverstärker Lochrasterplatine (Fehler in Aufbau)	0.5
08.11.21	Kopfhörerverstärker repariert (Poti getauscht)	2
10.11.21	Besprechung: Platine, Spannungsversorgung	1
10.11.21	Eingangsschaltung Tests	5
11.11.21	Komparator NE555 organisiert	0.5
11.11.21	Besprechung: Eingangsschaltung	0.5
11.11.21	Eingangsschaltung Entwurf	4
12.11.21	Besprechung: Schaltungsoptimierung	3.5
13.11.21	Eingangsschaltung angepasst	1
14.11.21	SMD-Bauteile gewählt	2
14.11.21	Ausgangsschaltung PCB geroutet	2.5
25.11.21	Digitalspannung und Masse getrennt und getestet	6
25.11.21	Bootstrapschaltung gezeichnet und simuliert	1
04.12.21	Bootstrapschaltung fertig simuliert und in Schaltung adaptiert, Planung Spannungsversorgung begonnen	3
05.12.21	Schaltungsentwurf Spannungsversorgung, 4. Bestellliste begonnen	4.5
06.12.21	Spannungsversorgung	3

07.12.21	Besprechung: Spannungsversorgung, 4. Bestellliste	4
10.12.21	Bestellliste SMD aktualisiert, USB-C Android getestet	3
13.12.21	Platine linker Eingang, Spannungsversorgung	3
22.12.21	Problem mit Phantomspeisung (unsymmetrischer Input), Problem Mono Output besprochen	2
23.12.21	Platine rechter Eingang	3
26.12.21	Platine Kondensatoren adaptiert	3.5
05.01.22	Platine Digitalschaltung	1.5
08.01.22	Platine Spannungsversorgung	2
10.01.22	Platine Beschriftung und Platzierung	1
10.01.22	Bauteilliste ergänzt und überprüft	2
14.01.22	Bauteilliste fertig ergänzt + 4. Bestellliste fertig	2
14.01.22	Footprints auf 4. Bestellliste angepasst	0.5
17.01.22	Footprints Eingangsschaltung angepasst (großes C)	1
17.01.22	Massefläche	2
18.01.22	Besprechung fertiger Print, 4. Bestellliste	1
18.01.22	4. Bestellliste & Footprints adaptiert	2
19.01.22	Platine finalisiert, Infos über Bestellung eingeholt	2.5
20.01.22	LCSC & JLCPCB bestellung abgefertigt	1
30.01.22	Vertrautmachen mit der Diplomarbeitsvorlage, CPE-Besprechung 5BHET angeschaut	2.5
01.02.22	Verwendung von Git etabliert	2
02.02.22	Doku: Grundstruktur & Themenvorstellung	3
02.02.22	Erster Gehäuseentwurf in Fusion 360	0.5
04.02.22	Besprechung: Gehäuse Fertigung	1
04.02.22	Gehäuse bemaßt	2
16.02.22	Breadboard-Prototypen Fotografieren	4
16.02.22	Platine bestückt	4
17.02.22	Platine fertig bestückt	2
21.02.22	OPV-Eingangsbeschaltung Korrektur	4
22.02.22	3D-Kappen probiert, adaptiert und v2 gedruckt	1
23.02.22	Input repariert, Clipping LED repariert	3.5
25.02.22	Arbeiten an Platine	6
27.02.22	Schematics für Export adaptiert	3
01.03.22	Doku: Platine, Oszi fotografiert & platine monoflop fix	2
02.03.22	Tests für Einschaltstrombegrenzung & Kartonmodell für Gehäuse & Fotos bearbeitet	6.5
04.03.22	Gehäuse, Oberflächenbehandlung	2
07.03.22	Doku: Danksagung, Kurzfassung/Abstract fertig	2.5
09.03.22	Doku: Konzept fertig	1.5

09.03.22	Schematics: Schriftköpfe und Schaltungen angepasst	1
09.03.22	Doku: Schaltung	1
10.03.22	Doku: Betriebsanleitung	4
11.03.22	Schematics für Export adaptiert	2.5
11.03.22	Doku: Schaltung	1
12.03.22	Doku: Schaltung	1
13.03.22	Doku: Schaltung	3.5
16.03.22	Besprechung: Dokustruktur & Strombegrenzung	0.5
16.03.22	Gehäuseteile mit Laser schneiden	1.5
16.03.22	Doku: Quellen angepasst, Schaltung: Kopfhörerverstärker	1
17.03.22	Gehäuse gebohrt & gebogen	1.5
18.03.22	Gehäuse gebogen & lackiert	3.5
21.03.22	Doku: Foto eingefügt, Schaltung: Spannungsversorgung	1
21.03.22	Gehäuse: Gewinde gebohrt, Stempeltests	1
22.03.22	Schematics angepasst und exportiert	0.5
22.03.22	Doku: Schaltung	2.5
23.03.22	Doku: Fehler und Probleme	4.5
23.03.22	Doku: Schaltung, Prototypen	4.5
24.03.22	Doku: Betriebsanleitung mit Screenshots fertig	4
25.03.22	Doku: Fehler fertig, Messungen, Laserversuch Moosgummi	6
25.03.22	Doku: Schaltung	2
25.03.22	Plots von Messungen erstellt	1
26.03.22	Plots von Messungen erstellt	2.5
26.03.22	Doku: Prototypen	4.5
27.03.22	Doku: Kostenaufstellung	1
28.03.22	Dokumentation finalisiert	6
	Summe	219.5

Tabelle B.2: Zeitaufstellung Musterfrau

C Skript Oszilloskop

```
1 %% == setup ==
2 close all;
3 pkg load instrument-control;
4
5 %% == configuration ==
6 title = 'example';
7 serialPort = /dev/tty.usbserial5;
8
9 % Osz Settings
10 channel = 3;
11 tPerDiv = 5E-3;
12 vPerDiv = [.2 .2];
13
14 % Smooth data
15 moveMeanF = [0 0];
16
17 % Output eps and csv
18 fileOut = true;
19
20 % Osz Values
21 xDivs = 10;
22 yDivs = 8;
23 yPtPerDiv = 28;
24 xPtPerDiv = 100;
25
26 %% == Initialisation ==
27
28 % Time Vector
29 time = linspace(0, xDivs * tPerDiv, 2048);
30
31 data = [];
32
33 if !exist('cal')
34     cal = [];
35     genCalib = true;
36     disp('Calibrate Oszis');
37 else
38     genCalib = false;
```

```
39 endif
40
41 % If no Channel from first serial Port is selected
42 %if !bitand(bitshift(channel, -2 * (i-1)), 3)
43 % continue
44 %endif
45
46 % Open serial port
47 disp('Connect to Serial');
48 s = serial(serialPort); % path, baudrate, timeout
49
50 % Wait for it 1s
51 pause(1);
52
53 % Configure serial communication
54 set(s, 'bytesize', 8);
55 set(s, 'parity', 'n');
56 set(s, 'stopbits', 1);
57 set(s, 'baudrate', 9600);
58 set(s, 'timeout', 10);
59
60 % Wait for it 1s
61 pause(1);
62
63 % Flush serial memory
64 disp('Flush serial memory');
65 srl_flush(s);
66
67 % Wait for it 1s
68 pause(1);
69
70 % Write request to Oszi
71 disp('Write request to oszi');
72 srl_write(s, DIG\r);
73 disp('Read first 2048 bits from oszi');
74 data1 = srl_read(s, 2048);
75 disp('Read second 2048 bits from oszi');
76 data2 = srl_read(s, 2048);
77
78 % Close serial connection
79 disp('Close serialport');
80 % fclose(s);
```



```
81
82 % If no calibration is generated, generate one
83 if genCalib
84     cal = [cal; sum(int16(data1) - 128)/length(data1)];
85     cal = [cal; sum(int16(data2) - 128)/length(data2)];
86     return;
87 end
88
89 data1 = (double(int16(data1) - 128 - cal(1)) / yPtPerDiv)
90         / (1/vPerDiv(1));
91 data2 = (double(int16(data2) - 128 - cal(2)) / yPtPerDiv)
92         / (1/vPerDiv(2));
93
94 if moveMeanF(1) > 1
95     data1 = movmean(data1, moveMeanF(1));
96 endif
97 if moveMeanF(2) > 1
98     data2 = movmean(data2, moveMeanF(2));
99 endif
100 data = [data; data1];
101 data = [data; data2];
102
103 f = figure;
104 out = time';
105
106 % Time Unit
107 unitTm = 1;
108 unitT = 's';
109
110 % Scale time
111 if max(time) < 1E-6
112     unitT = 'ns';
113     unitTm = 1E9;
114 elseif max(time) < 1E-3 || min(time) > 1E-3
115     unitT = '\mus';
116     unitTm = 1E6;
117 elseif max(time) < 1E1
118     unitT = 'ms';
119     unitTm = 1E3;
120 end
```

```
121 % Voltage Unit
122 unitVm = 1;
123 unitV = 'V';
124
125 % Scale Y
126 if max(max(data)) < 1E-3
127     unitV = '\muV';
128     unitVm = 1E6;
129 elseif max(max(data)) < 1E0
130     unitV = 'mV';
131     unitVm = 1E3;
132 end
133
134 % Only plot selected Channels
135 disp('Plot');
136 for i = 1:size(data)(1)
137     if bitand(channel, i)
138         out = [out, data(i,:)'];
139         plot(time * unitTm, data(i,:) * unitVm);
140         hold on
141     end
142 end
143
144 grid on
145 xlabel(sprintf('t in %s', unitT))
146 ylabel(sprintf('U in %s', unitV))
147
148 ylim([min(min(data))*unitVm*1.1, max(max(data)) * unitVm
149     *1.1])
150
151 if fileOut
152     disp('Save to Files');
153     mkdir(title); % Create a new dir for measure
154     %saveas(f, sprintf('%s/%s',title, title), 'eps'); % For
155     %windows
156     print(f, '-depsc', '-painters', sprintf('%s/%s.eps', title,
157         title)); % For MAC
158     csvwrite(sprintf('%s/%s.csv', title, title), out);
159 end
```

Listing C.1: m-Skript für das Auslesen des Oszilloskops

D Datenblätter

D.1 PCM2906C

Link zum vollständigen Datenblatt [1]



PCM2906C

www.ti.com

SBFS037 –NOVEMBER 2011

Stereo Audio Codec with USB Interface, Single-Ended Analog Input/Output, and S/PDIF

Check for Samples: [PCM2906C](#)

FEATURES

- On-Chip USB Interface:
 - With Full-Speed Transceivers
 - Fully Compliant with USB 2.0 Specification
 - Certified by USB-IF
 - USB Adaptive Mode for Playback
 - USB Asynchronous Mode for Record
 - Bus Powered
- 16-Bit Delta-Sigma ADC and DAC
- Sampling Rate:
 - DAC: 32, 44.1, 48 kHz
 - ADC: 8, 11.025, 16, 22.05, 32, 44.1, 48 kHz
- On-Chip Clock Generator with Single 12-MHz Clock Source
- S/PDIF Input/Output
- Single Power Supply:
 - 5 V Typical (V_{BUS})
- Stereo ADC:
 - Analog Performance at $V_{BUS} = 5\text{ V}$:
 - THD+N = 0.01%
 - SNR = 89 dB
 - Dynamic Range = 89 dB
 - Decimation Digital Filter:
 - Passband Ripple = $\pm 0.05\text{ dB}$
 - Stop-Band Attenuation = -65 dB
 - Single-Ended Voltage Input
 - Antialiasing Filter Included
 - Digital HPF Included

- Stereo DAC:
 - Analog Performance at $V_{BUS} = 5\text{ V}$:
 - THD+N = 0.005%
 - SNR = 96 dB
 - Dynamic Range = 93 dB
 - Oversampling Digital Filter:
 - Passband Ripple = $\pm 0.1\text{ dB}$
 - Stop-Band Attenuation = -43 dB
 - Single-Ended Voltage Output
 - Analog LPF Included
- Multifunctions:
 - Human Interface Device (HID) Function:
 - Volume and Mute Controls
 - Suspend Flag Function
- 28-Pin SSOP Package

APPLICATIONS

- USB Audio Speaker
- USB Headset
- USB Monitor
- USB Audio Interface Box

DESCRIPTION

The PCM2906C is Texas Instruments' single-chip, USB, stereo audio codec with a USB-compliant full-speed protocol controller and S/PDIF. The USB protocol controller requires no software code. The PCM2906C employs SpAct™ architecture, TI's unique system that recovers the audio clock from USB packet data. On-chip analog PLLs with SpAct enable playback and record with low clock jitter, as well as independent playback and record sampling rates.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

SpAct is a trademark of Texas Instruments.
System Two, Audio Precision are trademarks of Audio Precision, Inc.
All other trademarks are the property of their respective owners.

PRODUCTION DATA information is current as of publication date.
Products conform to specifications per the terms of the Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 2011, Texas Instruments Incorporated

PCM2906C



SBFS037 – NOVEMBER 2011

www.ti.com



This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

PACKAGING/ORDERING INFORMATION⁽¹⁾

PRODUCT	PACKAGE-LEAD	PACKAGE DESIGNATOR	SPECIFIED TEMPERATURE RANGE	PACKAGE MARKING	ORDERING NUMBER	TRANSPORT MEDIA, QUANTITY
PCM2906CDB	SSOP-28	DB	–25°C to +85°C	PCM2906C	PCM2906CDB	Rails, 47
					PCM2906CDBR	Tape and Reel, 2000

(1) For the most current package and ordering information, see the Package Option Addendum at the end of this document, or see the TI website at www.ti.com.

ABSOLUTE MAXIMUM RATINGS⁽¹⁾

Over operating free-air temperature range (unless otherwise noted).

PARAMETER		PCM2906C	UNIT
Supply voltage, V_{BUS}		–0.3 to 6.5	V
Ground voltage differences, AGND, AGNDP, AGNDX, DGND, DGNDU		±0.1	V
Digital input voltage	SEL0, SEL1, DIN	–0.3 to 6.5	V
	D+, D–, HID0, HID1, HID2, XTI, XTO, DOUT, SSPND	–0.3 to $(V_{DDI} + 0.3) < 4$	
Analog input voltage	V_{INL} , V_{INR} , V_{COM} , V_{OUTR} , V_{OUTL}	–0.3 to $(V_{CCCI} + 0.3) < 4$	V
	V_{CCCI} , V_{CCP1I} , V_{CCP2I} , V_{CCXI} , V_{DDI}	–0.3 to 4	
Input current (any pins except supplies)		±10	mA
Ambient temperature under bias		–40 to +125	°C
Storage temperature, T_{sig}		–55 to +150	°C
Junction temperature, T_J		+150	°C
Lead temperature (soldering, 5s)		+260	°C
Package temperature (IR reflow, peak)		+250	°C

(1) Stresses beyond those listed under *Absolute Maximum Ratings* may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

THERMAL INFORMATION

THERMAL METRIC ⁽¹⁾		PCM2906C	UNITS
		DB (SSOP)	
		28 PINS	
θ_{JA}	Junction-to-ambient thermal resistance	64.5	°C/W
θ_{JCTop}	Junction-to-case (top) thermal resistance	24.5	
θ_{JB}	Junction-to-board thermal resistance	25.4	
ψ_{JT}	Junction-to-top characterization parameter	2.0	
ψ_{JB}	Junction-to-board characterization parameter	25.0	
θ_{JCbott}	Junction-to-case (bottom) thermal resistance	N/A	

(1) For more information about traditional and new thermal metrics, see the *IC Package Thermal Metrics* application report, [SPRA953](http://www.ti.com/lit/zip/spra953).



PCM2906C

www.ti.com

SBFS037 –NOVEMBER 2011

ELECTRICAL CHARACTERISTICS

All specifications at $T_A = +25^\circ\text{C}$, $V_{BUS} = 5\text{ V}$, $f_S = 44.1\text{ kHz}$, $f_{IN} = 1\text{ kHz}$, and 16-bit data (unless otherwise noted).

PARAMETER		TEST CONDITIONS	PCM2906C			UNIT
			MIN	TYP	MAX	
DIGITAL INPUT/OUTPUT						
Host interface		Apply USB Revision 2.0, full speed				
Audio data format		USB isochronous data format				
INPUT LOGIC						
$V_{IH}^{(1)}$	Input logic level		2		3.3	VDC
$V_{IL}^{(1)}$					0.8	
$V_{IH}^{(2)(3)}$			2.52		3.3	
$V_{IL}^{(2)(3)}$					0.9	
$V_{IH}^{(4)}$			2		5.25	
$V_{IL}^{(4)}$					0.8	
$V_{IH}^{(5)}$			2.52		5.25	
$V_{IL}^{(5)}$					0.9	
$I_{IH}^{(1)(2)(4)}$	Input logic current	$V_{IN} = 3.3\text{ V}$			± 10	μA
$I_{IL}^{(1)(2)(4)}$		$V_{IN} = 0\text{ V}$			± 10	
$I_{IH}^{(3)}$		$V_{IN} = 3.3\text{ V}$		50	80	
$I_{IL}^{(3)}$		$V_{IN} = 0\text{ V}$			± 10	
$I_{IH}^{(5)}$		$V_{IN} = 3.3\text{ V}$		65	100	
$I_{IL}^{(5)}$		$V_{IN} = 0\text{ V}$			± 10	
OUTPUT LOGIC						
$V_{OH}^{(1)}$	Output logic level		2.8			VDC
$V_{OL}^{(1)}$					0.3	
$V_{OH}^{(6)}$		$I_{OH} = -4\text{ mA}$	2.8			
$V_{OL}^{(6)}$		$I_{OL} = 4\text{ mA}$			0.5	
$V_{OH}^{(7)}$		$I_{OH} = -2\text{ mA}$	2.8			
$V_{OL}^{(7)}$		$I_{OL} = 2\text{ mA}$			0.5	
CLOCK FREQUENCY						
Input clock frequency, XT1			11.994	12	12.006	MHz

- (1) Pins 1, 2: D+, D-.
 (2) Pin 21: XT1.
 (3) Pins 5, 6, 7: HID0, HID1, HID2.
 (4) Pins 8, 9: SEL0, SEL1.
 (5) Pin 24: DIN.
 (6) Pin 25: DOUT.
 (7) Pin 28: SSPND.

PCM2906C



SBFS037 – NOVEMBER 2011

www.ti.com

ELECTRICAL CHARACTERISTICS (continued)All specifications at $T_A = +25^\circ\text{C}$, $V_{\text{BUS}} = 5\text{ V}$, $f_s = 44.1\text{ kHz}$, $f_{\text{IN}} = 1\text{ kHz}$, and 16-bit data (unless otherwise noted).

PARAMETER		TEST CONDITIONS	PCM2906C			UNIT
			MIN	TYP	MAX	
ADC CHARACTERISTICS						
Resolution			8, 16			Bits
Audio data channel			1, 2			Channel
ADC Clock Frequency						
f _s	Sampling frequency		8, 11.025, 16, 22.05, 32, 44.1, 48			kHz
ADC DC Accuracy						
	Gain mismatch, channel-to-channel			±1	±5	% of FSR
	Gain error			±2	±10	% of FSR
	Bipolar zero error			±0		% of FSR
ADC Dynamic Performance ⁽⁸⁾						
THD+N	Total harmonic distortion plus noise	V _{IN} = −1 dB ⁽⁹⁾ , V _{CCCI} = 3.67 V		0.01	0.02	%
		V _{IN} = −1 dB ⁽¹⁰⁾		0.1		%
		V _{IN} = −60 dB		5		%
	Dynamic range	A-weighted	81	89		dB
SNR	Signal-to-noise ratio	A-weighted	81	89		dB
	Channel separation		80	85		dB
Analog Input						
	Input voltage		0.6 V _{CCCI}			V _{PP}
	Center voltage		0.5 V _{CCCI}			V
	Input impedance		30			kΩ
	Antialiasing filter frequency response	−3 dB	150			kHz
		f _{IN} = 20 kHz	−0.08			dB
ADC Digital Filter Performance						
	Passband		0.454 f _s			Hz
	Stop band		0.583 f _s			Hz
	Passband ripple		±0.05			dB
	Stop-band attenuation		−65			dB
t _d	Delay time		17.4/f _s			s
	HPF frequency response	−3 dB	0.078f _s /1000			Hz

(8) $f_{\text{IN}} = 1\text{ kHz}$, using the System Two™ audio measurement system by Audio Precision™ in RMS mode with 20-kHz LPF, 400-Hz HPF in calculation.(9) Using external voltage regulator for V_{CCCI} (see Figure 36).(10) Using internal voltage regulator for V_{CCCI} (see Figure 37).

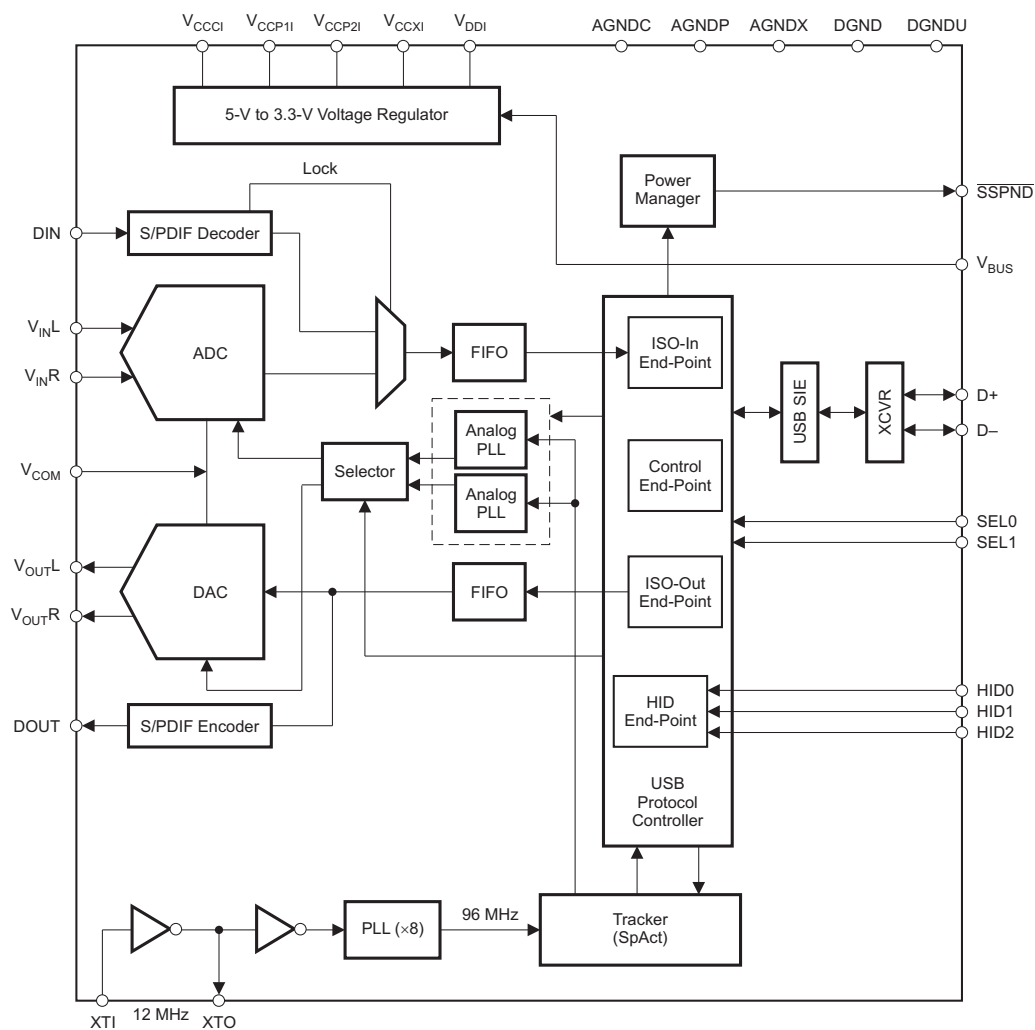


PCM2906C

www.ti.com

SBFS037 –NOVEMBER 2011

FUNCTIONAL BLOCK DIAGRAM



B0239-01

Abkürzungsverzeichnis

ACB	Audio-Connect-Box
LED	light-emitting diode
OPV	Operationsverstärker
REW	Room EQ Wizard
RFI	radio frequency interference
PLA	polylactic acid

Abbildungsverzeichnis

Tabellenverzeichnis

B.1	Zeitaufstellung Mustermann	10
B.2	Zeitaufstellung Musterfrau	13

Literaturverzeichnis

- [1] **TEXAS INSTRUMENTS:** *Datenblatt PCM2904/PCM2906*. 2007 [online] 04.03.2022 Available: <https://www.ti.com/lit/ds/symlink/pcm2906.pdf>
- [2] **WHITLOCK, Bill:** *A new balanced audio input circuit for maximum common-mode rejection in real-world environments*. Journal of the Audio Engineering Society, 1995, 43. Jg., Nr. 6, S. 454-464.
- [3] **PETROV, Petre Tzv:** *5V DC To 48V DC Converter For Phantom Power Supplies*. 04.03.2021, Electronicsforu. [online] 25.03.2022 <https://www.electronicsforu.com/electronics-projects/5v-48v-dc-converter-phantom-power-supplies>
- [4] **BUMILLER, Horst; et al:** *Fachkunde Elektrotechnik*. Haan-Gruiten: Verlag Europa-Lehrmittel, Nourney, Vollmer GmbH & Company KG, 2020. -ISBN 978-3-808-53791-6. S.
- [5] **U. TIETZE und C. SCHENK:** *Electronic circuits. handbook for design and application*. Heidelberg: Springer, 2015.
- [6] **Wikibooks:** (4.1.2021) *LaTeX-Kompendium: Schnellkurs: Erstellen eines Literaturverzeichnisses*. [Online]. Available: https://de.wikibooks.org/wiki/LaTeX-Kompendium:_Schnellkurs:_Erstellen_eines_Literaturverzeichnisses