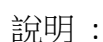
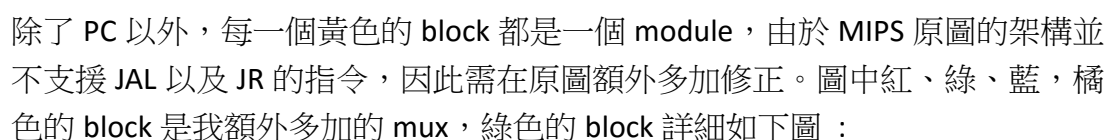


這次的 HW 因為要寫一個 MIPS，架構比較大，因此我將 MIPS 裡面各個部份拆成很多個 Module 再組裝起來。如下圖所示：



(a)

(b)

而下一行的指令位置 (也就是 return address (PC+4)) 需處存於 register \$ra，也就是第 32 個 register 裡面，因此在 jal 時，write address 為 5'b11111 (即

register[31])。所以我在進入 write address 前的 wire 多接了一個 mux，如圖中綠色的 block 所示，5'b11111 連接至 mux 的"1"，控制訊號為 JAL。

(c)

最後，jal 所要跳到的 address 和 j 指令一樣為後面 26bit (instruction[25-0])，因此我在進入 PC 前的 wire 多插入一個 mux，如圖中橘色 block 所示，將 jump address 連接至 mux 的"1"，控制訊號為 JAL。

## (2) JR

在執行 jr 指令時，首先要取得 return address，依照 HW3 所提供的 instruction reference，return address 為 \$rs (instruction[25-21])，也就是進入 PC 的位址即為 instruction[25-21]，因此如圖中藍色的 block 所示，我在進入 PC 前的 wire 又再多插入一個 mux，將 ReadData1 連接至 mux 的"1"，控制訊號為 JAL。

- 執行結果如下：Cycle = 5.7      Timing = 105450 ps      Area = 78964.743076  
A-T 值 =  $78964.743076 * 105450 \text{ ps} = 8326832157.3642$

