# 秋白非白

Q

### allegro 导入 PIN DELAY

#### allegro 导入 PIN DELAY

闪存

班级

在PCB设计中,对于时序要求严格的线路,Via和IC pin delay的长度必须得到重视,通过下面的操作,可将Via和Pin delay加入到线路长度

首先,在EXCEL新建一个PIN DELAY 文档(档案名称可以任意命名,但是要求改成CSV文件格式),具体格式如下图1所示:

会员



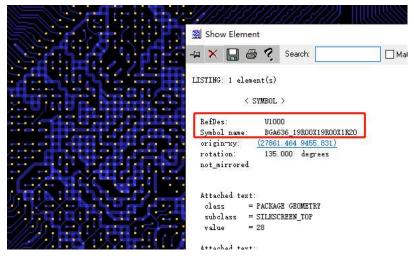
#### 1、具体每项的说明请看图2备注说明

1	PIN DELA	Y
2		
3	REFDES	U1000
4	DEVICE	BGA636_19R00X19R00X1R20
5		
6	A11	256. 29
7	A12	278.3
8	A13	285.09
9	A15	264.99
10	A16	285. 48
11	A17	277. 32
12	A2	344. 42

首页

新闻

博问



2、把PIN DELAY 导入PCB,具体操作如图3所示: 导入Pin Delay

<		202	
日	_	=	
25	26	27	
2	3	4	
9	10	11	
16	17	18	
23	24	25	
30	31	1	

30	31	1
导航		
博客园		
首页		
新随笔		
联系		
订阅 🏻	4L	
管理		
统计		
随笔 -	76	
文章 -	0	
评论 -	8	
阅读 -	6327	2
公告		
昵称:	这人:	很有趣
园龄:	5年1	个月
粉丝:	15	
关注:	2	

7万至2.	12	
关注:	2	
+加关	注	
搜索		

<b>常用链接</b>
我的随笔
我的评论
我的参与
最新评论
我的标签

随笔分类

allegro_小技巧(2
HDI(1)
ORCAD(4)
PADS(7)
RF(1)
测试整改(1)
协议(4)

随笔档案
2023年3月(1)
2022年10月(1)
2022年7日(1)

2021年	11月(1
2021年	7月(3)

202	1	年	6.	Ħ	(2	1
202	1	午	5	$\Box$	/1	٦

2021-0/1	( + )
2021年3月	(22)
00005101	7/0

1 -/3(
2020年12月(2
2020年4月(7)

### 阅读排行榜

Τ.	INDO	L/11001	-
2.	<b>PADS</b>	LAYOUT	í

۷.	PADS L	AYU	UΙ	
2	hn/==+			

<sup>3.</sup> 如何在allegro中弧

## 5. allegro 导入 PIN

## 评论排行榜

#### 1. PADS LAYOUT 基

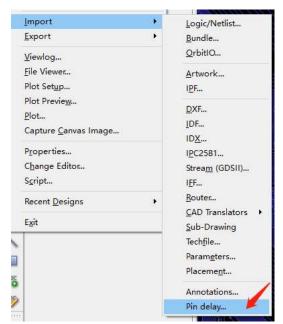
#### 2. PADS LAYOUT 设

#### 推荐排行榜 1. PADS LAYOUT 基

## 最新评论

1. Re:PADS LAYOL

长度(3657) 4. PADS LAYOUT 🛭



在弹出对话框中选择file□Impore□Pin Delay

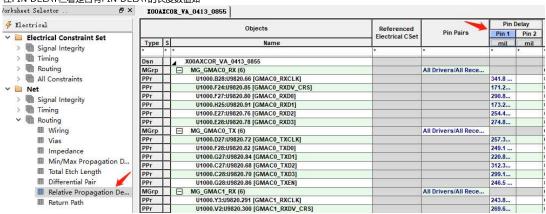


选择需要的Pin Delay文件, 在PCB板上选择需要对应的器件, 点击Import完成导入。

最后 ,检查和验证PIN DELAY 是否有导入PIN DELAY:



在PIN DELAY栏看是否有PIN DELAY的长度数值如



将光标放在Pin Delay格子,点击右键,勾选Use Pin Delay,软件会自动刷新一下,这时候Pin delay被计入线路长度。

@x小肖来了不止过: 些...

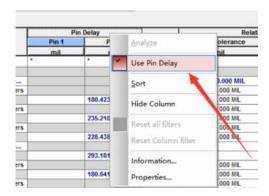
2. Re:PADS LAYOL

2.6说的是板边到过

3. Re:PADS LAYOL @这人很有趣 @端王 了,我晚上回去看看

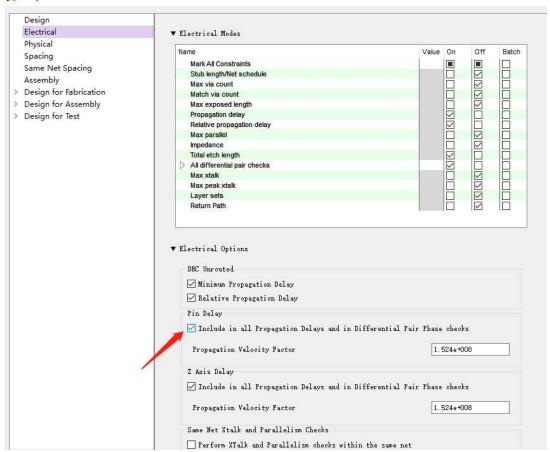
4. Re:PADS LAYOL @端王不端 可以看一

5. Re:PADS LAYOL @端王不端 现在很少 看看...



或者打开Constraint Manager->Analyze->Analysis Modes->Electrical Options->Z Axis Delay,勾选此项即可,数值栏不需修改。 另外勾选上一栏位Pin Delay,也可启用Pin delay,与上述方法异曲同工。

### 🌠 Analysis Modes



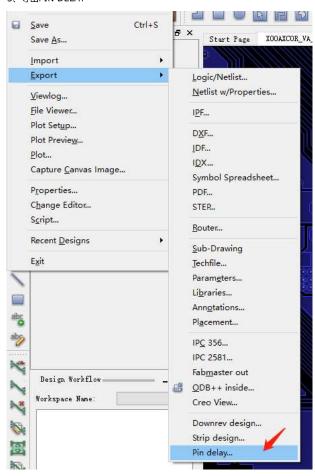
### 黄色为关闭pin delay的长度约束:

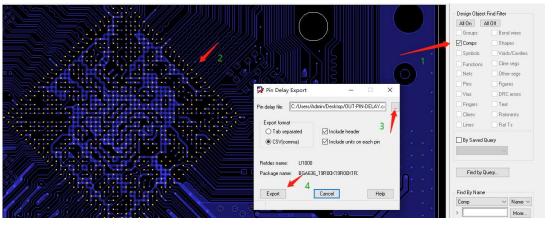
	Pin Delay		1	
airs	Pin 1	Pin 2	Scope	
	mil	mil		
	*		*	
	312.3	1	Global	
	299.1		Global	
	246.5		Global	
III Rece			Global	
	243.8		Global	
	269.6		Global	
	287 2		Global	

注意数值只在ppr(管脚对)下才显示出来,所以要建立ppr(管脚对)。数值是在pin1还是在pin2。看导入芯片的引脚是在:左边还是右边,左边是pin1右边是pin2。

Objects			Referenced Electrical CSet	Pin Pairs	Pin Delay	
					Pin 1	Pin 2
Type	S	Name	Liebti ioni doot		mil	mil
*		*	*	*	*	*
Dsn		▲ X00AXCOR_VA_0413_0855				
MGrp		MG_0 Design X00AXCOR_VA_0413_0855		All Drivers/All Rece		
MGrp		₩G_C		All Drivers/All Rece		
MGrp				All Drivers/All Rece		
MGrp		MG_GMAC1_TX (6)		All Drivers/All Rece		
MGrp				All Drivers/All Rece		1
MGrp		☐ MG_HDMI_TX0 (2)   ✓		All Drivers/All Rece		-
PPr 🏄		U9820.198:U1000.AH20 [HDMI_TX0N_PORT]			4	318.5
PPr		U9820.196:U1000.AG20 [HDMI_TX0P_PORT]			100	321.7
MGrp		MG_HDMI_TX1 (2)	-	All Drivers/All Rece	*	
PPr		★ U1000.AH21:U9820.194 [HDMI_TX1N_PORT]			330.1	
PPr		U1000.AG21:U9820.192 [HDMI_TX1P_PORT]	7		332.5	
MGrp		☐ MG_HDMI_TX2 (2)		All Drivers/All Rece		
PPr		U9820.190:U1000.AH22 [HDMI_TX2N_PORT]				339.5
PPr		U9820.188:U1000.AG22 [HDMI_TX2P_PORT]				339.1

### 3、导出PIN DELAY

















这人很有趣 粉丝 - 15 关注 - 2

+加关注

« 上一篇: 以太网网络变压器和中心抽头的作用 » 下一篇: 不保留上次走线命令设置的线宽

posted on 2021-03-02 10:58 这人很有趣 阅读(2876) 评论(0) 编辑 收藏 举报

刷新评论 刷新页面 返回顶部

0

0

## 登录后才能查看或发表评论,立即 登录 或者 $\underline{m}$ 博客园首页

【推荐】园子的商业化努力: 欢迎关注数据智能创新与实践人工智能大会 【推荐】阿里云持续降低用云成本,让算力更普惠:云服务器全面降价 【推荐】园子的商业化努力-阿里云云市场合作: 优惠活动第2期上线

### 编辑推荐:

- 浅谈如何向上管理
- 聊聊 Asp.net Core 中如何做服务的熔断与降级
- 有了红黑树,为啥还要跳表?
- ·实例方法和静态方法有区别吗?
- · ASP.NET Core 6框架揭秘实例演示[42]: 检查应用的健康状况

### 阅读排行:

- · .NET 8 Preview 6发布,支持新的了Blazor呈现方案 和 VS Code .NET
- · H5 WebGL实现水波特效
- · 零基础如何自学C#?
- 架构师日记-到底该如何搭建一个新系统
- 一个高性能、低内存文件上传流 Net组件

Powered by: 博客园

Copyright © 2023 这人很有趣 Powered by .NET 7.0 on Kubernetes