

归一化互相关灰度图像匹配的多核信号处理器实现

刘毅飞^{1,2}, 张旭明², 丁明跃²

(1. 咸宁学院 生物医学工程学院, 湖北 咸宁 437100; 2. 华中科技大学 生命科学与技术学院, 武汉 430074)

(serverauth@yahoo.com.cn)

摘要:为了满足图像处理对处理器性能的高要求,以基于灰度的归一化互相关(NCC)匹配算法为例,采用高性能、低功耗的多核数字信号处理器(DSP)系统,根据归一化互相关算法中模板图像在源图像中逐个像素搜索并计算相关性的特点,将搜索区域分成六个部分并使 TMS320C6472 的六个核并行搜索计算这六个区域,并在不同图像存储位置采用不同图像和模板大小实现了多核 DSP 归一化互相关图像匹配算法。实验结果表明,多核 DSP 具有作为数字信号处理器的高速信号和图像处理的特点,同时可以根据不同算法通过核间任务分配实现多核并行处理。对于归一化互相关灰度图像匹配算法, TMS320C6472 六核 DSP 和单核 DSP 比较获得接近单核 DSP 六倍的性能,对于较大尺寸的图像和 PC 相比也具有一定的性能加速。

关键词:多核;信号处理器;图像匹配;归一化互相关

中图分类号: TP391.41 **文献标志码:** A

Multicore digital signal processor implementation of normalized cross-correlation image matching

LIU Yi-fei^{1,2}, ZHANG Xu-ming², DING Ming-yue²

(1. College of Biomedical Engineering, Xianning University, Xianning Hubei 437100, China;

2. College of Life Science and Technology, Huazhong University of Science and Technology, Wuhan Hubei 430074, China)

Abstract: In order to meet the high requirements for the performance of processor in image processing, the multicore Digital Signal Processor (DSP) system of high performance and low consumption was adopted. Based on template image in the source image pixel by pixel searching and calculating the relativity in the Normalized Cross-Correlation (NCC) algorithm, the search area was divided into six parts and made each core of six core DSP of TMS320C6472 parallel search and calculate the relativity of the respective area. NCC image matching algorithm was implemented on six core DSP of TMS320C6472 using source images and template images of different sizes which were stored in different memory types. The experimental results show that the multicore DSP inherits such advantages of single DSP as high speed signal and image processing and it can realize multicore parallel processing through inter-core task distribution according to different algorithms. For the NCC image matching algorithm, the performance of six core DSP is almost six times better than a single DSP performance and has improved in comparison to the performance of PC while the image size is relatively large.

Key words: multicore; Digital Signal Processor (DSP); image matching; Normalized Cross-Correlation (NCC)

0 引言

基于灰度的归一化互相关(Normalized Cross-Correlation, NCC)匹配算法是图像匹配中常用的方法,它的优点是算法简单,不受外部光照的影响,由于采取模板在源图像上逐像素搜索,所以匹配精度高,缺点是不适用于存在旋转缩放和畸变情况,另外运算量大、计算速度慢是制约其应用的主要原因。

提高归一化互相关匹配算法速度使其满足实时处理的要求通常可以采用两种方法,一种方法是采用大规模可编程逻辑阵列(Field Programmable Gate Array, FPGA),如李俊山等人^[1], Lindoso 等人^[2]在 FPGA 上完成归一化互相关算法,但这种方案随着图像大小的增大,系统的实现成本会大幅度增加。另一种方法是:归一化互相关算法存在大量的乘加运算,而 DSP 具有硬件乘加机构,可以将其作为高速的图像处理器,如 Hrach 等人^[3]等在机器人传感应用中采用信号处理器

(Digital Signal Processor, DSP)来完成 NCC 算法。

使用 DSP 实现 NCC 算法,要提高其运算速度,一种方法是提高 DSP 的主频,但是对于单核 DSP 来说,主频的不断提高不是无限制的,总会遇到瓶颈;另一种方法是采用多 DSP 方案^[4],则存在系统硬件设计体积较大,成本较高等问题。本文采用 TI 公司的 TMS320C6472 六核 DSP 实现 NCC 算法则是一种低成本、低功耗、高性能和高可靠性的实现方案^[5-6]。

1 多核 DSP 的并行处理方法

1.1 归一化互相关图像匹配算法

归一化互相关匹配是一种典型的基于灰度的图像匹配算法,其原理^[7-8]是:源图像 S 的大小为 $N \times N$,模板图像 T 的大小为 $M \times M$,通常 $N \gg M$,模板图像 T 在图像 S 上从左至右、从上到下搜索,搜索窗口所覆盖的子图记作 $S^{i,j}(i,j)$,其中 (i,j) 为子图的左上角顶点在搜索图像 S 中的坐标。通过相关函数

收稿日期:2011-05-24;修回日期:2011-09-16。

作者简介:刘毅飞(1971-),男,湖北咸宁人,副教授,硕士,主要研究方向:嵌入式系统、图像处理、模式识别;张旭明(1976-),男,湖北麻城人,副教授,博士,主要研究方向:图像处理、机器视觉;丁明跃(1961-),男,湖北麻城人,教授,博士,主要研究方向:图像处理、模式识别、人工智能。

$R(i, j)$ 计算每一个子图与模板图像之间的灰度相关系数,灰度相关系数最大的子图位置即为匹配位置。归一化互相关匹配算法相关函数 $R(i, j)$ 如式(1)所示:

$$R(i, j) = \frac{\sum_{m=1}^M \sum_{n=1}^N [S^{i,j}(m, n) \cdot T(m, n)]}{\sqrt{\sum_{m=1}^M \sum_{n=1}^N [S^{i,j}(m, n)]^2} \sqrt{\sum_{m=1}^M \sum_{n=1}^N [T(m, n)]^2}}$$

1.2 归一化互相关图像匹配并行搜索区域的划分

从图1可以看出,归一化互相关匹配算法模板图像 T 在源图像 S 上的搜索窗口覆盖的子图的左上角顶点在搜索图像 S 中的坐标 (i, j) 的 i 和 j 的范围为 0 到 $N - M$,图中虚线区域为模板图像左上角顶点覆盖的区域,对于六核 DSP,可以采用并行搜索六个区域的方式,为了保证 6 个区域的搜索时间一致,可以将搜索的行数 $N - M + 1$ 平均分为 6 个部分,如图1中的点划线所示,对于 $N - M + 1$ 不能整除的情况,保证任意两个区域之间的行数相差不超过 1,从而使得每个区域的搜索计算时间尽可能地平衡。

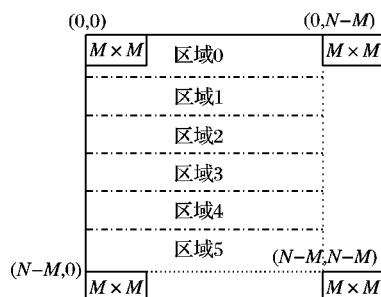


图1 归一化互相关图像匹配并行搜索区域的划分示意图

1.3 图像存储

TMS320C6472 采用三级存储结构,图像根据速度和空间的不同要求既可以存储在速度较快的 32KB L1 RAM,608 KB 的本地 L2 RAM 或者 6 个核共享的 768 KB SL2RAM,对于大尺寸图像,由于 L1 RAM 或 L2 RAM 存储空间不够,可以存储在通过外部存储器接口外接的速度较慢但存储空间较大的 DDR2 RAM 中。

1.4 归一化互相关匹配算法多核 DSP 任务的并行分配

对于多核 DSP,要充分发挥其多核并行处理的优势,首先要分析任务的并行性^[9]。归一化互相关匹配算法采用模板图像在待搜索图像上从左至右、从上到下对搜索图像进行逐个像素的计算,所以对于 TMS320C6472 六核 DSP 很容易采用分区域块并行搜索的方法,每个核搜索图1中的一个区域,六个核并行搜索,每个核搜索完毕后通知核0,每个区域得到一个灰度互相关系数,比较 6 个互相关系数,相关系数最大的匹配位置的图像作为最终的匹配结果。

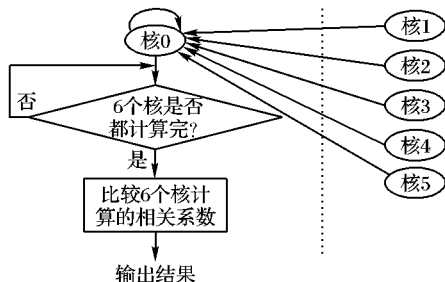


图2 归一化互相关匹配算法多核 DSP 的任务分配

1.5 核间通信

TMS320C6472 的六个核每个核都有一个 32 位的内核间中断发生寄存器 IPCGR0-IPCGR5,另外还有中断响应寄存器

IPCAR0-IPCAR5^[10],这些寄存器便于内核间中断,所有核间的通信可以利用这些寄存器来向其他核产生中断,核间中断发生寄存器的位分配如图3所示,对寄存器的 IPCGRn 的 IPCG 域写 1,就会使对应的核产生一个中断事件,其中域 SRCS27-SRCS0 可以作为中断来源的标识位,本文使用位 SRCS5-SRCS0 分别作为 6 个核的来源标记。

位31~10	位9~4	位3~1	位0
SRCS27-SRCS6	SRCS5-SRCS0	Reserved	IPCG

图3 核间中断发生寄存器位分配

1.6 核间数据传输

从图2可以看出,6 个核分别搜索源图像的不同区域,在每一个区域会得到一个最大的相关系数和对应的坐标,最后在第 0 核比较这 6 个相关系数,其中最大的相关系数对应的坐标即为匹配位置,第 0 核如何得到其他核计算结果,这涉及到核间数据的通信和共享,在 TMS320C6472 的存储结构中,有一个 6 个核共享的 SL2RAM,这样每个核计算的结果存储在 SL2RAM 中,当搜索完毕所有区域,第 0 核从 SL2RAM 中读取相关系数和对应的匹配坐标。

2 实验结果与讨论

2.1 实验环境

PC 采用的是 Windows XP 32 位操作系统,CPU 是主频为 2.8 GHz 的 AMD Athlon II × 2 240,内存是 800 MHz 的 DDR2 RAM,内存大小为 2 GB。

DSP 实验环境:评估板采用 TMS320C6472EVM,六个核心都工作于 625 MHz,外接 533 MHz 的 DDR2 内存^[11]。

实验分别采用 6 种不同大小的图像和模板:图像 512 × 512,模板 256 × 256;图像 1024 × 1024,模板 256 × 256;图像 512 × 512,模板 128 × 128;图像 256 × 256,模板 64 × 64;图像 128 × 128,模板 32 × 32;图像 64 × 64,模板 16 × 16。图像和模板的灰度级均为 256 级。

实验程序 PC 和 DSP 上相同,PC 采用 RELEASE 选项优化,DSP 优化仅采用 o3 选项^[12],并且没有使用 CACHE。

2.2 PC 和 DSP 归一化互相关图像匹配性能比较

PC 和 DSP 运行归一化互相关图像匹配计算时间比较如表1所示。从表中可以看出,单核 DSP 在比 PC 频率低很多,并且仅采用流水线优化的情况下体现出一定的计算性能,但受限于时钟频率的影响,和 PC 相比计算时间上仍然较慢,6 核 DSP 既可以继承 DSP 高的图像处理性能的特点,并且可以提供高达 6 倍于单核 DSP 的时钟频率的性能,所以从表中可以观察到,随着图像和模板大小的增加,六核 DSP 在计算性能的优势表现得越来越明显。

表1 PC 和 DSP 归一化互相关匹配算法的计算时间比较

图像大小	模板大小	计算时间/s		
		PC	单核 DSP	六核 DSP
512 × 512	128 × 128	6.509	7.914	1.415
256 × 256	64 × 64	0.547	0.798	0.138
128 × 128	32 × 32	0.016	0.148	0.026
64 × 64	16 × 16	<0.001	0.032	0.006

2.3 不同数量核 DSP 归一化互相关图像匹配性能比较

TMS320C6472 共有 6 个核,在调试时可以选择核的数量,为比较其不同数量核心的性能,分别使用单个、2 个、4 个和全部 6 个核,相应地将归一化互相关匹配算法的图像搜索区域分为单个、2 个、4 个和 6 个,每个核心完成一个搜索区域的匹配,实验结果如图4,6 核 DSP 匹配时间接近单核的 1/6,体现

出六个核并行处理的特性。

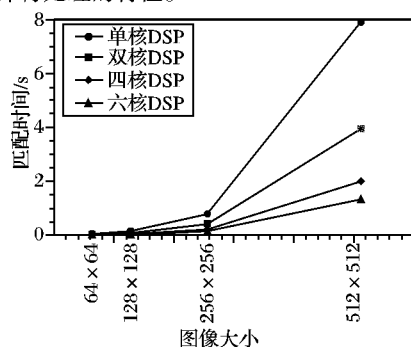


图4 不同数量核DSP归一化互相关图像匹配性能比较

2.4 图像数据不同存储位置性能比较

将图像和模板分别存放在LL2RAM, SL2RAM和DDR2中,运行归一化互相关匹配算法,其结果如图5所示。从图中可以看出,在图像和模板较小时,图像的存储位置影响较小,当图像增大时,图像存储在外部存储器DDR2中匹配时间增加比较明显,LL2RAM,SL2RAM同属于存储结构的第二级,匹配时间较为接近,但是由于SL2RAM属于6个核共享,虽然TMS320C6472有共享访问控制机构,但考虑六个核同时对图像进行访问仍会存在一定的访问冲突,对性能有一定影响。

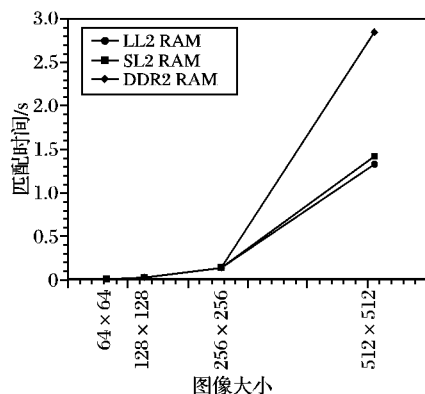


图5 图像不同存储位置归一化互相关匹配算法性能比较

2.5 大尺寸图像的性能比较

对于大尺寸图像,多核DSP的L1, L2存储空间较小,图像只能存储在外接的大容量DDR2中,实验结果如表2所示。从实验结果可以看出,尽管六核DSP外接DDR2的频率533 MHz低于PC的DDR2频率800 MHz,但是六核DSP仍然获得了大于2倍的提速比,表现出高性能计算的特点。

表2 PC和DSP大尺寸图像归一化互相关匹配算法的性能

图像大小	模板大小	时间/s		提速比
		PC	六核DSP	
1 024 × 1 024	256 × 256	126.15	47.63	2.65
5 120 × 5 120	256 × 256	3 999.91	1 936.38	2.07

3 结语

从上面实验结果可以看出,多核DSP仅仅使用C代码和编译器的o3选项和PC相比取得了较高的性能,既充分体现了DSP的作为高性能数字信号处理器的特点,同时由于每个核心可以工作于较低的主频,系统功耗低。另外虽然单核DSP本质上是串行处理,但是多核DSP通过任务分配可以充分利用多核间的并行处理获得更高的性能,由此可以看出多核DSP作为高性能、低功耗的处理器在信号处理和图像处理等领域具有广阔的应用前景。

参考文献:

- [1] 李俊山, 沈绪榜. 归一化积相关图像匹配算法中的图像分块并行处理方法[J]. 小型微型计算机系统, 2004, 25(11): 1986 - 1989.
- [2] LINDOSO A, ENTRENA L. High performance FPGA-based image correlation[J]. Journal of RealTime Image Processing, 2007, 2(4): 223 - 233.
- [3] HRACH D, BRANDNER M. Intelligent vision-sensor for robot-sensing applications[C]// IEEE International Workshop on Robotic and Sensors Environments. New York: IEEE, 2005: 37 - 42.
- [4] FUA P. A parallel stereo algorithm that produces dense depth maps and preserves image features[J]. Machine Vision and Applications, 1993, 6(1): 35 - 49.
- [5] KARAM L J, ALKAMAL I, GATHERER A, et al. Trends in multi-core DSP platforms[J]. IEEE Signal Processing Magazine, 2009, 26(6): 38 - 49.
- [6] Texas Instruments Incorporated. tms320c6472 six core DSP: Ideal for high performance applications[R]. Texas: Texas Instruments Incorporated, 2009: 1 - 2.
- [7] BARNEA D I, SILVERMAN H F. A class of algorithms for fast digital image registration[J]. IEEE Transactions on Computers, 1972, C-21(2): 179 - 186.
- [8] 刘海波, 沈晶, 郭聿. Visual C++ 数字图像处理技术详解[M]. 北京: 机械工业出版社, 2010.
- [9] Texas Instruments Incorporated. Multicore programming guide[R]. Texas: Texas Instruments Incorporated, 2009: 3 - 4.
- [10] Texas Instruments Incorporated. TMS320C6472 fixed-point digital signal processor[R]. Texas: Texas Instruments Incorporated, 2011: 79.
- [11] eInfochips. TI TMS320C6472. Evaluation module[EB/OL]. [2011-05-08]. <http://www.einfochips.com/TI-TMS320C6472-EVM.php>
- [12] Texas Instruments Incorporated. TMS320C6000 optimizing compiler V7.0 user's guide [R]. Dallas: Texas Instruments Incorporated, 2010: 58 - 66.

(上接第3311页)

- [5] NEBRO A J, DORRONSORO B, NEBRO A J. A cellular genetic algorithm for multiobjective optimization[J]. International Journal of Intelligent Systems, 2009, 24(7): 726 - 746.
- [6] MURATA T, GEN M. Cellular genetic algorithm for multi-objective optimization[C]// Proceedings of the 4th Asian Fuzzy System Symposium. Tsukuba: [s. n.], 2002: 538 - 542.
- [7] JANSON S, ALBA E, DORRONSORO B. Hierarchical cellular genetic algorithm[C]// Evolutionary Computation in Combinatorial Optimization. Berlin: Springer-Verlag, 2006: 111 - 122.
- [8] WOLFRAM S. Cellular automata as models of complexity[J]. Nature, 1984, 311: 197 - 202.
- [9] MANDERICK B, SPIESSENS P. Fine-grained parallel genetic algorithm[C]// Proceedings of the 3rd International Conference on Genetic Algorithms. San Francisco: Morgan Kaufmann, 1989: 428 - 433.
- [10] TOMASSINI M. Spatially structured evolutionary algorithms[C]// Artificial Evolution in Space and Time. Berlin: Springer-Verlag, 2005: 192.