

# 知识汇总

---

## 第一章 逻辑函数

---

逻辑代数基础

逻辑体制：正逻辑 & 负逻辑

BCD码：

用二进制代码B来表示十进制的0-9！！

至少要用4位二进制数

常用的BCD码：8421码，余三码

8421码：0000-1001依次表示0-9

8421码+3=余三码！

基本逻辑运算：与 或 非 三种基本逻辑运算

！！一些小结论：

A与1异或为A非，与0异或为A A与1同或为A，与0同或为A非

同或取反为异或；异或取反为同或

逻辑代数基本定理：

代入定理 将一个逻辑式整体替代A的位置，仍成立。

对偶定理 相等逻辑式，两端都取对偶仍成立 Y'：乘与加互换，0和1互换。

反演定理 乘加互换，0,1互换 变量取反，则得到反函数。不属于单个变量上的反号要保留！

逻辑函数的建立：

做应用题目的步骤：

设置自变量和因变量 说明输入量表示的具体意义，输出量表示的具体意义；

状态赋值，说明0, 1逻辑具体表示的意义。

列真值表

由真值表写出逻辑表达式。 将所有输出为1的最小项加起来就得到最终的结果

逻辑函数表示方法：（考填空题）

1.逻辑真值表

2.逻辑函数表达式

3.逻辑图

4.卡诺图

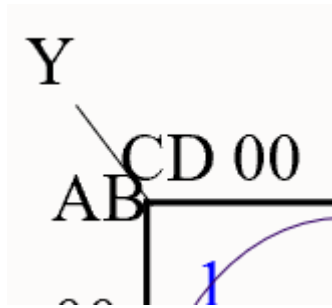
逻辑函数的两种标准形式：

1最小项之和

2最大项之积

★卡诺图化简法

1.按照字母顺序，如：ABCD以此从高位到低位，则将AB写在左边，CD写在右边。写反则会出错。



2.尽可能画大圈，要特别注意对边相邻性和四角相邻性 3 在新画的包围圈中至少要含有1个未被圈过的1方格，否则该包围圈是多余的

\*\*无关项的卡诺图化简法

用逻辑门电路实现逻辑函数：

：提醒：与非门/或非门两输入端都接A，则输出  $\bar{A}$ ，用与非门/或非门代替非门

用最少的与非门实现：

将逻辑函数化简成最简与或式  $Y = AB + CD$ ，然后二次取反

用最少的或非门实现：

先将逻辑函数化为最简与或式，再两次取对偶式

$$Y = AB + CD$$

$$Y' = (A + B)(C + D) = AC + BC + AD + BD$$

$$Y'' = Y = (A + C)(B + C)(A + D)(B + D)$$

再两次取反得到或非-或非式，即可用或非电路实现。

## 第二章 门电路

双极型集成电路 TTL电路

单极型集成电路 CMOS电路

TTL逻辑门：

输入负载特性: 输入端短路接地，接小电阻相当于接低电平；

输入端接大电阻，悬空相当于高电平。

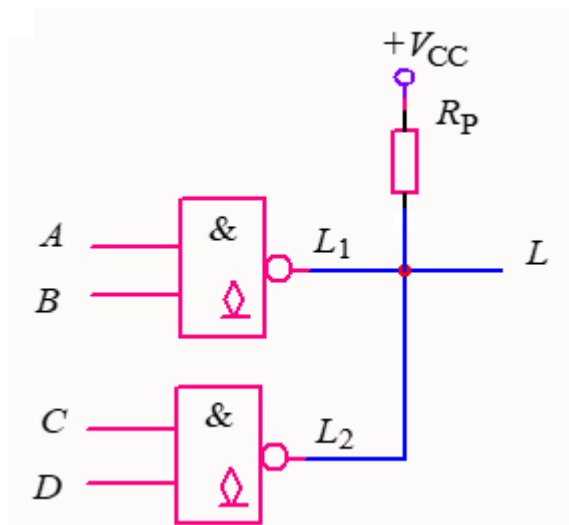
TTL门电路的输出高电平  $V_{OH} = 3.4V$ ,  $V_{OL} = 0.2V$ ,  $V_{th}$ (阈值电压) =  $1.4V$

特殊功能 TTL 门电路：

1(集电极开路门)OC门：

实现线与逻辑

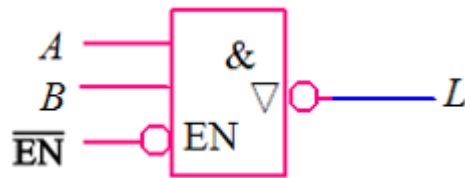
实现电平转换



## 2.三态门 (TS门)

EN=0: 工作

EN=1: 高阻



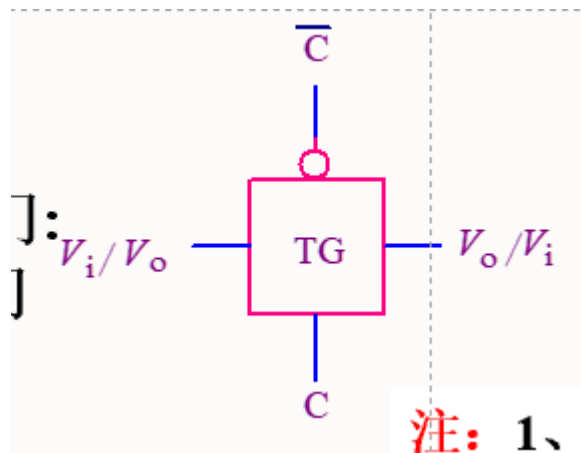
## CMOS逻辑门:

输入端没有电流，所以对于CMOS电路，当输入端接大电阻接地是输入为0

特殊门电路:

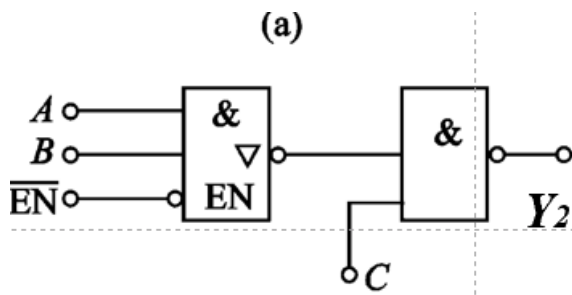
1.漏极开路OD门

2.TG传输门



**注： 1、**

注意在写逻辑函数时，一定要保留图中原有的逻辑变量！



$$\overline{EN}=0, Y_2 = \overline{\overline{AB} \cdot \overline{C}} = AB + \overline{C}$$

$\overline{EN}=1$ , 三态门高组态,  
对负载门相当于开路

$$Y_2 = \overline{1 \cdot \overline{C}} = \overline{C}$$

~~$\overline{\overline{ABEN}}$~~

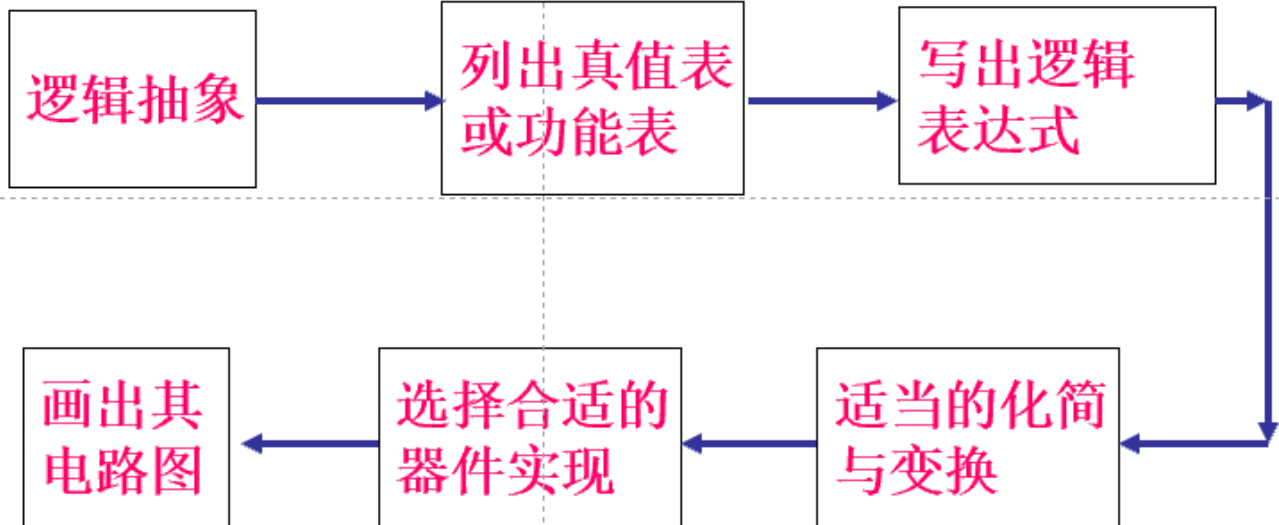
(b)

$$Y_2 = \overline{\overline{EN}}(AB + \overline{C}) + \overline{EN} \cdot \overline{C}$$

### 第三章 组合逻辑电路

设计步骤

(逻辑抽象要确定输入和输出的值, 并说明逻辑状态的含义, 高低电平代指什么)



常见逻辑功能电路留个印象

N位奇偶校验器

$$Y = \sum_{i=0}^n \bigoplus X_i = X_1 \bigoplus X_2 \bigoplus X_3 \dots$$

\*\*加法器:

半加;

全加(考虑进位)

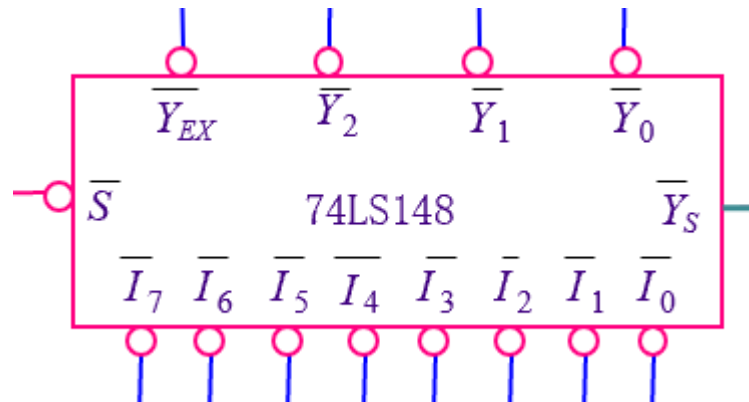
$$S = \bar{A}B + A\bar{B} = A \oplus B \text{ 模值}$$

$$CO = AB \text{ 进位值}$$

$$\star A - B = A + \bar{B} + 1$$

$0011-0111=0011+1000+1=01100$  (差为负数, 则得到结果的补码) 实际结果= $0011+1=0100$

### 八三优先编码器74LS148

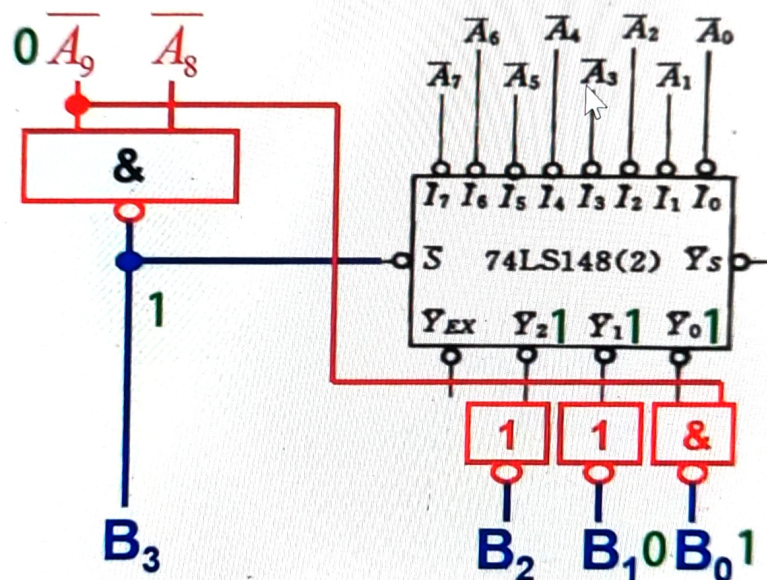


$\bar{Y}_s$  端是芯片扩展端，

$\bar{s}$	$I_i$	$\bar{Y}_s$	$Y_{EX}^-$
1	$\times$	1	1
0	$\times$	0	1
0	0	1	0

**【例2】**试用一片74LS148实现8421-BCD码优先编码器。

**解：**



2.74LS148只有八个输入端口，8421BCD码对应十位数，所以要进行输入端的扩展。

规定  $\bar{A}_9 - \bar{A}_0$  依次为 **9-0** 数字的输入端，且低电平为有效输入。 000-111 1000 1001

$|\bar{A}_9|\bar{A}_8|\bar{S}|B_3|B_2|B_1|B_0|$   
|---|---|---|---|---|---|---|  
|1|1|0|0|X|X|X|  
|1|0|1|1|0|0|0|  
|0|1|1|1|0|0|1|  
|0|0|1|1|0|0|1|

$\bar{S}, B_3$  和 **A9** 非，**A10** 非是 与非门关系（有 **0** 即输出 **1**）

当 **A9** 非为 **0** 时，**B0** 输出 **1**，**A9** 非为 **1** 时，不限制 **B0**，有 **0** 即 **1**，选用与非门

## 第四章 触发器与脉冲波形电路

---

触发器:有记忆功能

根据动作特点/(电路结构)分类: **基本型**: 存在不同步问题

**同步型**: 存在空翻问题

**主从型**: 存在一次翻转问题

**边沿型** **TTL** 维持阻塞 **D** 触发器:

**TTL** 边沿 **JK** 触发器

**CMOS** 边沿 **D** 触发器和边沿 **JK** 触发器

根据逻辑功能不同,可分为: **RS** 触发器, **JK** 触发器, **D** 触发器, **T** 触发器, **T'** 触发器

根据存储数据的原理不同,可分为 静态触发器, 动态触发器 (**RAM**也分为静态和动态)

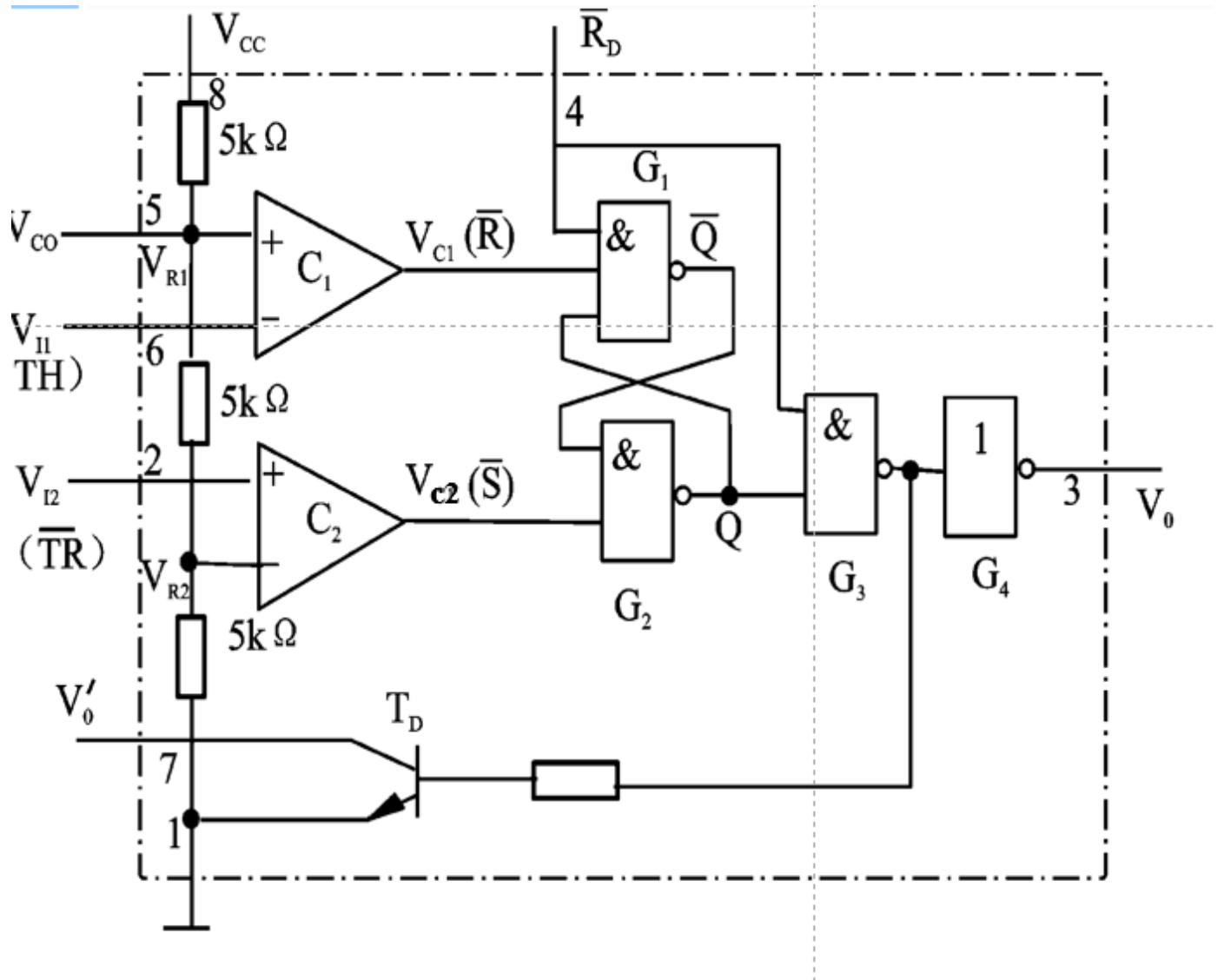
根据触发器稳定状态的特点,可分为: 双稳态触发器, 单稳态触发器

施密特触发器: 两个阈值电压 应用: 波形整形; 去扰电路; 鉴幅电路

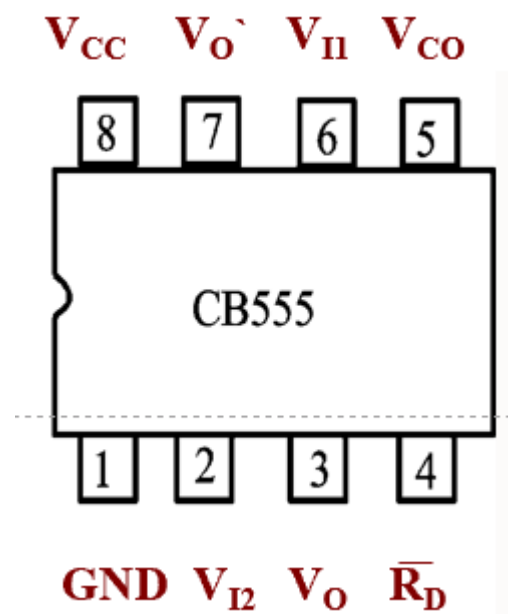
单稳态触发器: 有**稳态**和**暂稳态**两个工作状态; 应用: 用于延时, 定时功能

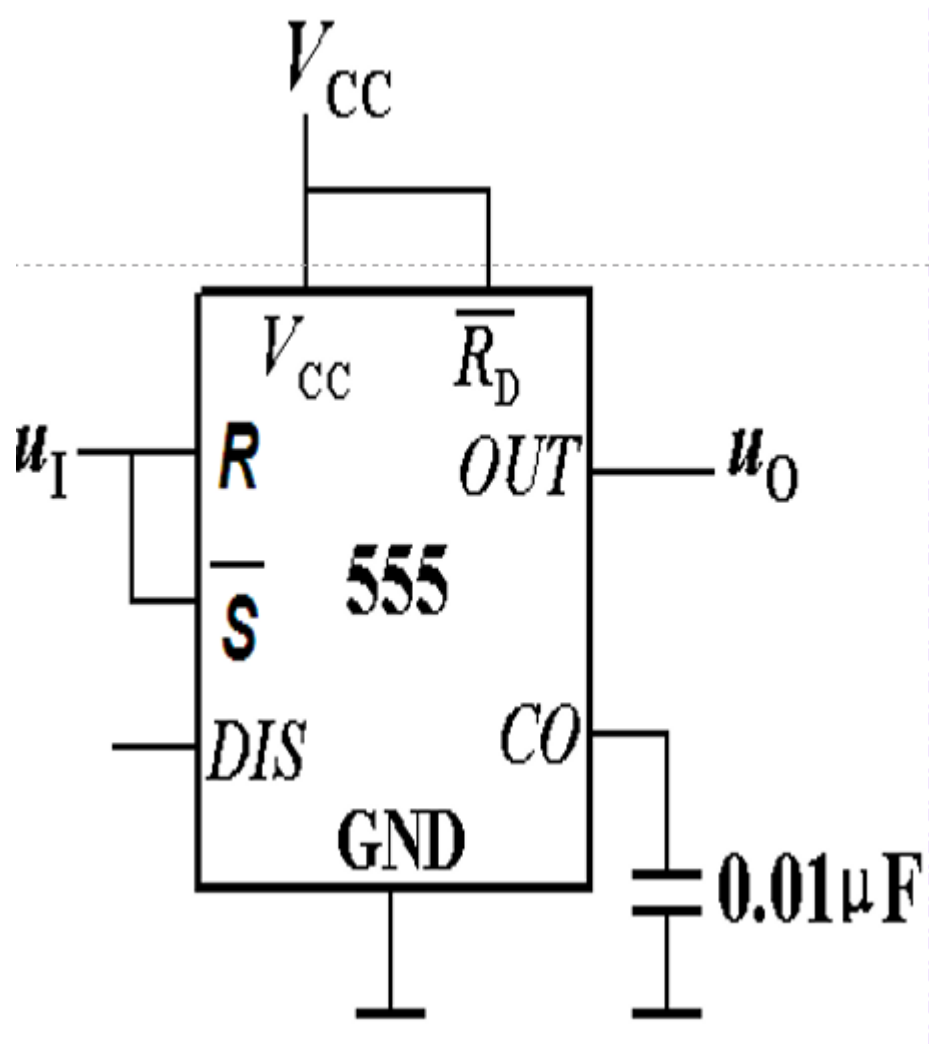
多谐振荡器: 应用: 产生矩形脉冲

**555** 定时器



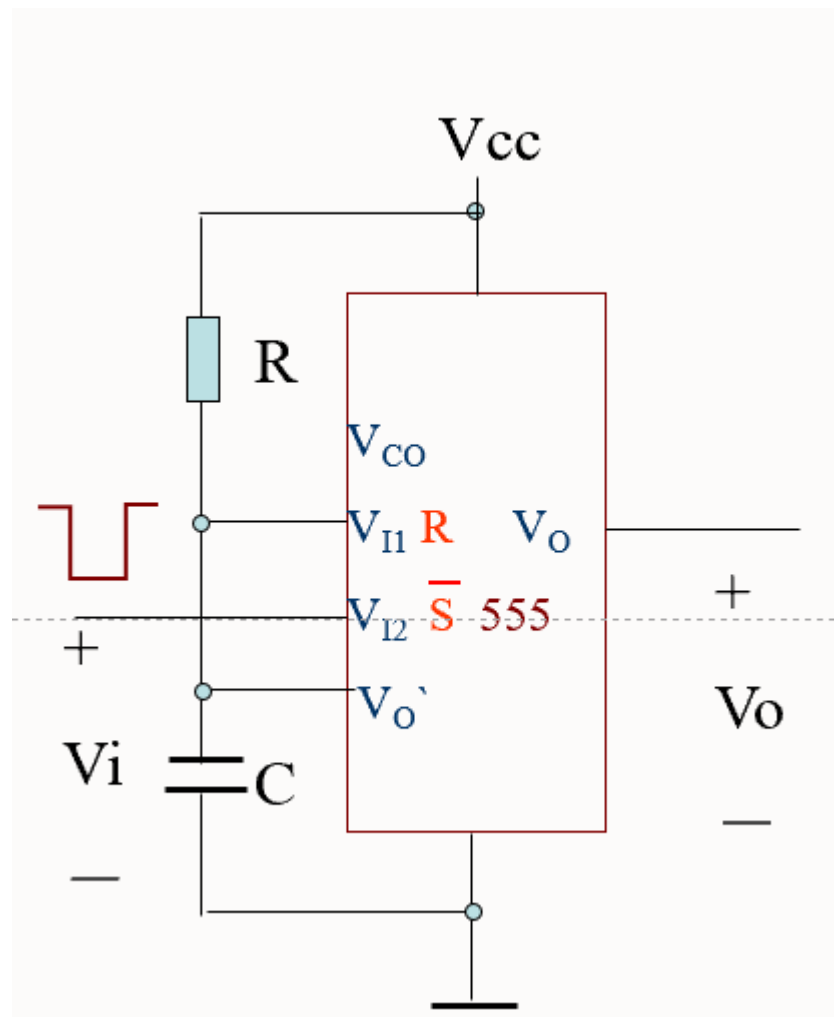
当 $V_0$ 输出高电平时， $V'_0$ 端口截止！  
 当 $V_0$ 输出低电平时， $V'_0$ 端口接地！





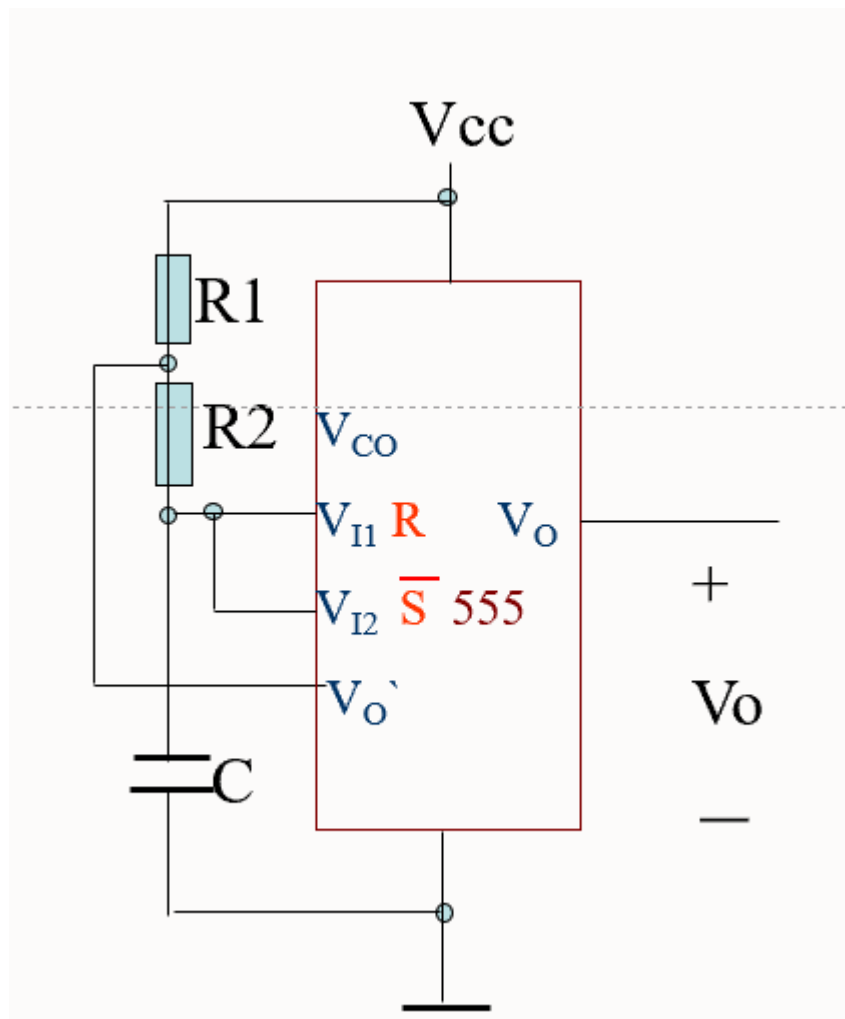
\*\*单稳态触发器:





$T_w = RC \ln 3 = 1.1RC$  ,指高电平的持续时间!

多谐振荡器



$$T = (R_1 + 2R_2)C \ln 2$$

$$q = \frac{R_1 + R_2}{R_1 + 2R_2}$$

## 第五章 时序逻辑电路

数字电路分类：

时序逻辑电路；组合逻辑电路

时序逻辑电路的结构特点：

1. 包含 组合电路 和 存储电路 两部分；存储电路必不可少！
2. 具有反馈通道，输出状态必须反馈到组合电路的输入端！

描述时序逻辑电路功能的方法：逻辑方程，状态转换图，状态转换表，时序图

时序逻辑电路分类：

\*\*同步时序逻辑电路

异步时序逻辑电路

逻辑方程

输出方程

驱动方程

状态方程

时序逻辑电路分析步骤：

- 1.写出驱动方程；输出方程；状态方程
- 2.写状态转换表
- 3.画状态转换图，(时序图)
- 4.说明逻辑功能

常用时序逻辑电路

**移位寄存器：**

串行输入方式：

右移：数据从低位往高位移动，又称上移寄存器

左移：数据从高位向低位移动，又称下移寄存器

**74LS194 集成双向移位寄存器**

环形计数器： **N**位移位寄存器可以计**N**个数，实现模**N**计数器。 扭环形计数器： **N**位移位寄存器可以组成模2**N**的扭环形计数器

构造**N**进制计数器的方法：

异步法：作用态为暂态，不计入有效循环中 同步法：作用态为稳态，计入有效循环之中

## 第六章 半导体存储器

---

存储器的分类: 按照存取功能分类 : 只读存储器(ROM); 随机存储器(RAM)

按照制作工艺分类 双极型 ; MOS型

存储器电路结构:

地址译码器;

存储矩阵

输入\输出电路

存储器主要技术指标:

**存储容量**(用字节数Bit来表示);

**\*\*存取时间**

**只读存储器ROM：**

特点： 掉电后存储的数据不会丢失。 只能读出，不能迅速写入。 按数据的写入方式分类：固定**ROM**(掩膜**ROM**)：无法更改数据； 掩膜ROM的电路结构：

存储矩阵;

地址译码器;

输出缓冲级`

PROM：一次编程

EPROM：光擦除编程;

EEPROM:电擦除编程

快闪存储器FLASH：兼具数据非丢失性和快速读写特性

**ROM用途：**做函数运算电路； 实现任意组合的逻辑函数

用ROM来做函数运算电路时，将目标函数写成最小项之和的形式；每一个位线对应一个最小项。例如 $W_2 = m_2$ ,那么与门阵列就是固定了的。我们只需要对或门阵列进行编程即可。

**\*\*随机存取器RAM**

特点：\*\*

读写方便 断电丢失数据

RAM又分为

静态随机存储器SRAM

SRAM的结构:

\*\*存储矩阵

地址译码器

读/写控制电路

动态随机存储器DRAM

实用存储器芯片

**EPROM2716**: 2kX8位 (11条地址线, 8条数据线)

**EEPROM2864**: 8kX8位 (13条地址线, 8条数据线)

**SRAM6116**: 2kX8位 (11条地址线, 8条数据线)

存储器的扩展

位扩展

字扩展

## 第七章 数模与模数转换

---

ADC和DAC的两个重要性能指标:

1. 转换速度

2. 转换精度

DAC的分类:

权电阻网络D/A转换器

倒T形电阻网络D/A转换器

权电流型D/A转换器

权电容网络D/A转换器

开关树形D/A转换器

ADC的分类

直接A/D转换器: 并联比较型(速度最快, 精度低); 计数型; 逐次渐近型;

间接A/D转换器: 双积分型(速度低, 精度最高)

D/A转换

数字量转化为模拟量

$$V_O = \frac{-V_{REF}}{2^4} (2^3 d_3 + 2^2 d_2 + 2^1 d_1 + 2^0 d_0)$$

$$V_O = \frac{-V_{REF}}{2^n} \sum_{i=0}^{n-1} d_i 2^i$$

DAC的转换精度:

分辨率 =  $\frac{1}{2^n - 1}$

分辨率越小, 分辨能力越高

A/D转换

A/D转换的一般过程:  
采样；保持；量化；编码

香农采样定理:  
 $f_s > 2f_i(max)$   
采样频率大于等于两倍输入信号Vi的最高频率分量的频率

量化与编码:  
量化 :  $V_S/\Delta$  ,余数即为量化误差  
舍去小数法；量化误差大  
四舍五入法量化误差小

## 第八章 可编程逻辑器件

可编程逻辑器件PLD(Programmable Logic Device)

分类:  
阵列型PLD： PROM ， PLA ， PAL ， GAL ， EPLD , CPLD ,  
单元型PLD： 现场可编程门阵列FPGA

阵列型PLD的结构：“  
输入电路  
与阵列  
或阵列  
输出电路

四种阵列型PLD 电路的结构特点

类 型	与 阵 列	或 阵 列
PROM	固 定	可 编 程
FPLA	可 编 程	可 编 程
PAL	可 编 程	固 定
GAL	可 编 程	固 定

FPLA:  
现场可编程逻辑阵列,  
与，或阵列都可以编码

**PAL:**

可编程阵列逻辑

采用双极型熔丝工艺，只能一次性编程

**GAL:**

通用阵列逻辑

采用电可擦除的 **EECMOS** 工艺制造，可重复编程

采用可编程的输出逻辑宏单元 **OLMC**，可被编程为不同的工作状态。

着重注意每章末尾的宋体小字