- 输入输出系统
  - 0 概述
- <u>I/O系统组成</u>
- 1/0设备与主机联系方式
- 1/0设备与主机联络方式
- 1/0接口
  - 组成
- · I/O设备与主机信息传送方式
  - 程序查询方式
  - 程序中断方式
  - DMA方式
    - 与主存交换数据的三种方式
    - ■功能
    - DMA工作过程
    - DMA接口类型

### 输入输出系统

概述

I/O系统组成

二、输入输出系统的组成

5.1

- 1. I/O 软件
  - (1) I/O 指令
     CPU 指令的一部分

     操作码 命令码 设备码
  - (2) 通道指令 通道自身的指令 指出数组的首地址、传送字数、操作命令 如 IBM/370 通道指令为 64 位
- 2. I/O 硬件

设备 I/O 接口

设备 设备控制器 诵道

## 1. I/O 设备编址方式

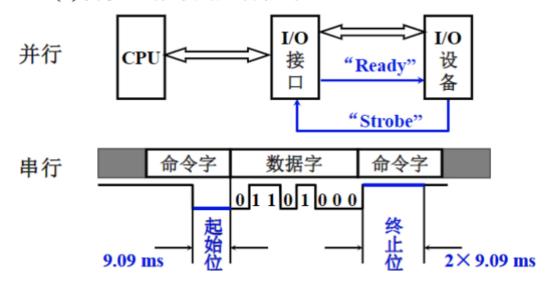
- (1) 统一编址 用取数、存数指令
- (2) 不统一编址 有专门的 I/O 指令
- 2. 设备选址

用设备选择电路识别是否被选中

- 3. 传送方式
  - (1) 串行
  - (2) 并行

### I/O设备与主机联络方式

- (1) 立即响应
- (2) 异步工作采用应答信号

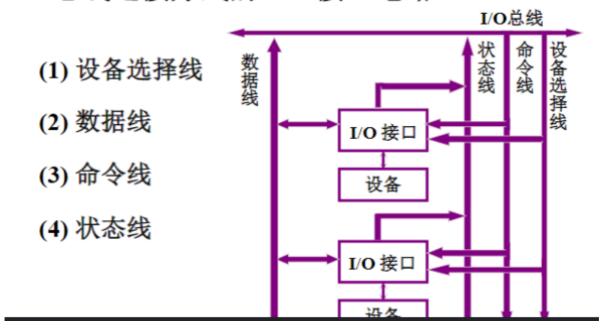


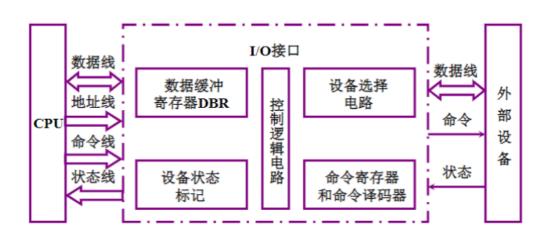
### 1/0接口

#### 组成

- 设备选择线 选址功能
- 数据线 传送数据功能
- 命令线 传送命令功能
- 状态线 设备状态标记

## 1. 总线连接方式的 I/O 接口电路





### 状态标记

- 完成触发器D
- 工作触发器B
- 中断请求触发器INTR
- 屏蔽触发器MASK

#### 接口类型

- 数据传送方式
  - 。 并行
  - 。 串行
- 数据传送的控制方式
  - 。 中断接口
  - o DMA接口

# 三、接口类型

1. 按数据 传送方式 分类

并行接口 Intel 8255

串行接口 Intel 8251

2. 按功能 选择的灵活性 分类

可编程接口 Intel 8255、 Intel 8251

不可编程接口 Intel 8212

3. 按 通用性 分类

通用接口 Intel 8255、Intel 8251

专用接口 Intel 8279、Intel 8275

4. 按数据传送的 控制方式 分类

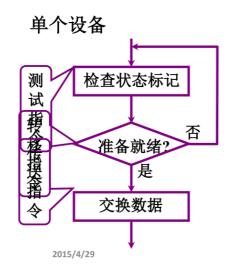
中断接口 Intel 8259

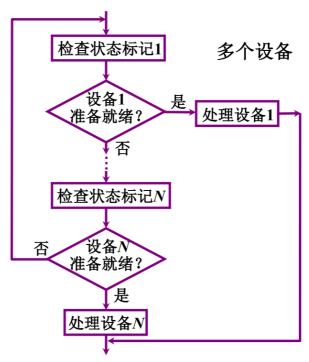
2015/4/29 DMA 接口 哈尔滨加维姆 3257

### I/O设备与主机信息传送方式

### 程序查询方式

- 查询流程
  - 一、程序查询流程
    - 1. 查询流程

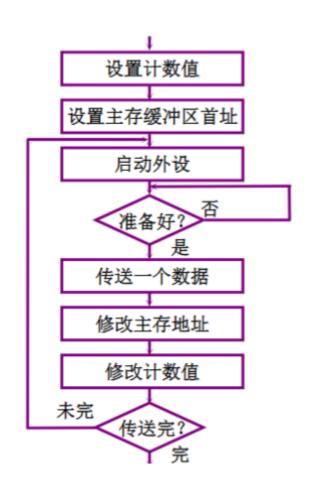




• 程序流程

# 2. 程序流程

保存 寄存器内容

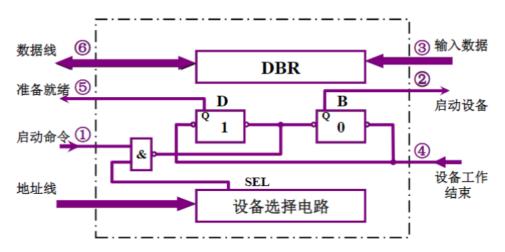


• 接口电路

二、程序查询方式的接口电路

5.4

以输入为例



### 程序中断方式

• 中断向量地址产生部件

○ 硬件向量法 硬件产生向量地址 由向量地址找到入口地址

### 3. 中断向量地址形成部件

5.5

入口地址 { 由软件产生 详见第八章 由 硬件 产生 向量地址 再由 向量地址 找到 入口地址



- 中断处理过程
  - o cpu 响应时间 每条指令执行阶段结束前
    - 1. CPU 响应中断的条件和时间
      - (1) 条件

允许中断触发器 EINT = 1

用 开中断 指令将 EINT 置 "1"

用 关中断 指令将 EINT 置" 0" 或硬件 自动复位

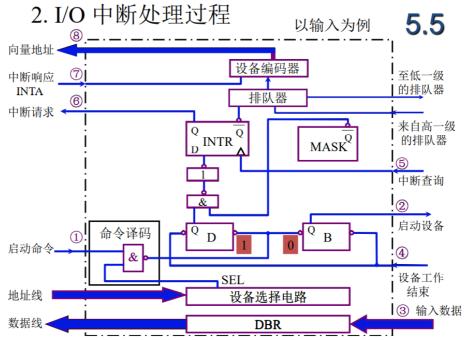
(2) 时间

当 D = 1 (随机) 且 MASK = 0 时

在每条指令执行阶段的结束前

CPU 发中断查询信号(将 INTR 置 "1")

### o 流程图



#### • 中断服务程序流程

- 。 保护现场 程序断点 (中断隐指令) , 寄存器内容 (进栈指令)
- 。 中断服务
- 。 恢复现场 出栈指令
- 。 中断返回
- 。 单重中断 不允许中断现行中断服务程序
- 。 多重中断 允许更高级别中断源中断现行中断服务程序

### 五、中断服务程序流程

5.5

- 1. 中断服务程序的流程
  - (1) 保护现场

(2) 中断服务

对不同的 I/O 设备具有不同内容的设备服务

- (3) 恢复现场
- 出栈指令
- (4) 中断返回
- 中断返回指令
- 2. 单重中断和多重中断

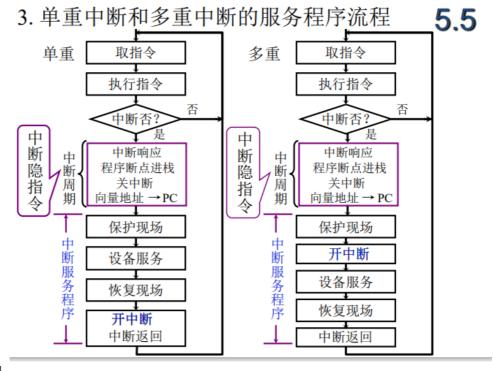
单重 中断 不允许中断 现行的 中断服务程序

多重 中断 允许级别更高 的中断源

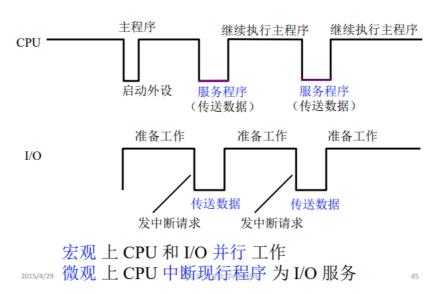
中断 现行的 中断服务程序

2015/4/29

-单重和多重中断服务程序流程



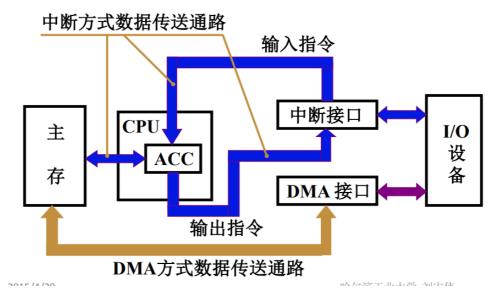
- cpu占用
  - 。 宏观上cpu和I/O并行工作
  - 。 微观上cpu中断现行程序为I/O服务
    - 4. 主程序和服务程序抢占 CPU 示意图 5.5



DMA方式

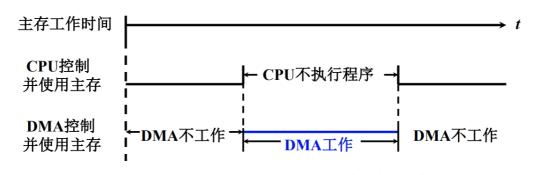
• DMA与程序中断数据通路的方式不同

## 1. DMA 和程序中断两种方式的数据通路



### 与主存交换数据的三种方式

- 停止CPU访问主存
  - (1) 停止 CPU 访问主存 控制简单 CPU 处于不工作状态或保持状态 未充分发挥 CPU 对主存的利用率



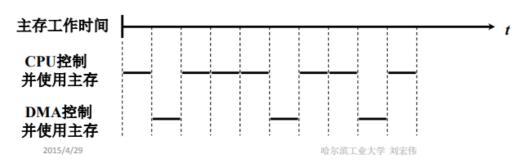
• 周期挪用(周期窃取) CPU将总线控制权让给DMA

## (2) 周期挪用(或周期窃取)

5.6

DMA 访问主存有三种可能

- · CPU 此时不访存
- · CPU 正在访存
- · CPU 与 DMA 同时请求访存 此时 CPU 将总线控制权让给 DMA



• DMA与CPU交替访问 设定固定使用时间 无需控制权的让渡

# (3) DMA 与 CPU 交替访问

5.€

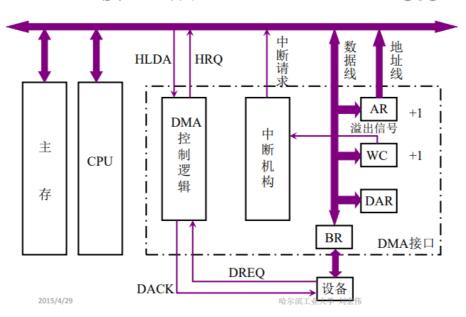


不需要 申请建立和归还 总线的使用权

# 二、DMA 接口的功能和组成

- 1. DMA 接口功能
  - (1) 向 CPU 申请 DMA 传送
  - (2) 处理总线 控制权的转交
  - (3) 管理 系统总线、控制 数据传送
  - (4) 确定 数据传送的 首地址和长度 修正 传送过程中的数据 地址 和 长度
  - (5) DMA 传送结束时,给出操作完成信号
- 组成
  - 2. DMA 接口组成

5.6



### DMA工作过程

• 传送过程

## 三、DMA 的工作过程

1. DMA 传送过程

预处理、数据传送、后处理

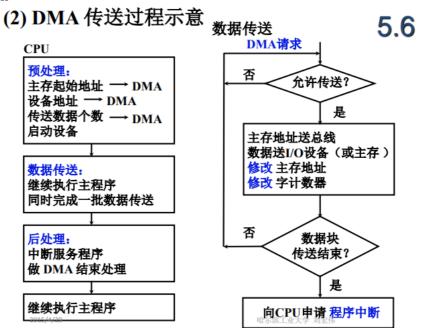
(1) 预处理

通过几条输入输出指令预置如下信息

- 通知 DMA 控制逻辑传送方向(入/出)
- ・设备地址 —→ DMA 的 DAR
- ・主存地址 --- DMA 的 AR
- ·传送字数 → DMA 的 WC

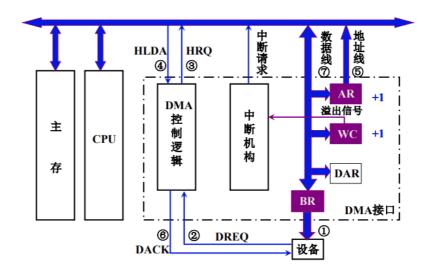
### o 数据传送

■ 输入



## (4) 数据传送过程(输出)

5.6



。 后处理

## (5) 后处理

5.6

校验送入主存的数是否正确

是否继续用 DMA

测试传送过程是否正确,错则转诊断程序

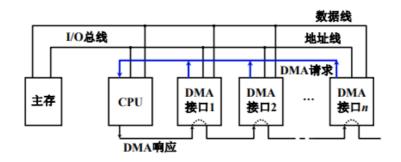
## 由中断服务程序完成

- DMA接口与系统连接方式
  - 。 公共请求线

O.C

## 2. DMA 接口与系统的连接方式

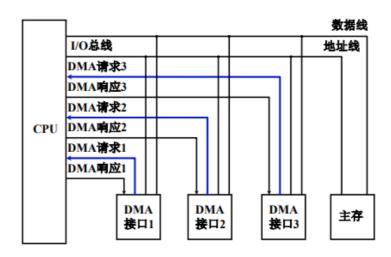
(1) 具有公共请求线的 DMA 请求



2015/4/29 哈尔滨工业大学 刘宏伟

## (2) 独立的 DMA 请求

5.6



• 工作过程与程序中断方式比较

# 3. DMA 方式与程序中断方式的比较 5.6

	中断方式	DMA方式
(1) 数据传送	程序	硬件
(2) 响应时间	指令执行结束	存取周期结束
(3) 处理异常情况	能	不能
(4) 中断请求	传送数据	后处理
(5) 优先级	低	高

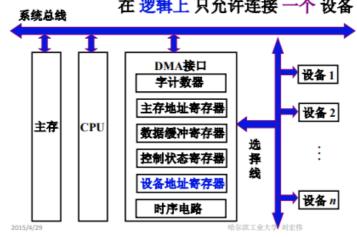
#### DMA接口类型

- 选择型
  - 。 物理上 多个
  - 。 逻辑上 只允许一个同时
- 多路型
  - 。 物理上 多个
  - 。 逻辑上 多个同时

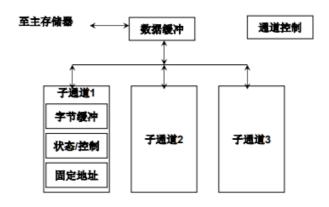
## 四、DMA 接口的类型

5.6

1. 选择型 在 物理上 连接 多个 设备 在 逻辑上 只允许连接 一个 设备



2. 多路型 在物理上连接多个设备 5.6 在逻辑上允许连接多个设备同时工作



- 多路型工作特点
  - 。 发请求才干
  - 。 存在优先级

### 。 具体示例图如下:

# 3. 多路型 DMA 接口的工作原理 5.6

