

# 电子系统设计思考题-PPT答案版

## 萌萌哒mmd

### 第一章

#### 1.说明什么是电子系统。

电子系统是由电子元器件、集成电路、通信接口、传感器等组成的硬件设备，配合嵌入式软件和算法来实现特定功能的系统。它广泛应用于通信、计算、医疗、工业控制、汽车电子等领域，是现代社会的重要组成部分。

#### 2. 现代电子系统的设计工作主要体现在哪几个方面？各包含什么内容？

##### 1.系统级设计

- 系统级设计是高层设计，需要建立系统模型。
- 系统模型是将电子系统抽象化以后得到的描述系统功能和性能的数学模型和算法模型；
- 建立、分析、验证系统模型要使用相应的软件设计工具；
- 不考虑实际的操作和算法用什么方法来实现，考虑更多的是系统的结构及其工作过程是否能达到系统设计指标的要求。

##### 2.电路板级设计

- 电路级设计：就是利用电子技术和电路原理设计出各功能模块的电路结构形式，给出元器件参数，达到性能指标要求。
- 首先要对系统进行合理地划分；
- 然后利用成熟的模拟电路、数字电路的基本结构作为单元电路进行搭建。

##### 3.集成电路（IC）设计

- 集成电路设计（芯片设计）是将控制、运算和数据处理等功能集成在半导体芯片上。
- 芯片设计有两种：一种是设计专用功能的芯片，即设计ASIC芯片；另一种是利用现成芯片进行新功能的开发，也叫做二次开发。
- ASIC芯片已经成为构建电子系统的主要器件，并向系统芯片（SOC）发展；
- SOC即在同一块芯片上集成了控制部件（微处理器、存储器、I/O接口）和执行部件（微型开关、微机械），能够自成体系、独立工作的芯片。

#### 3. 分析“传统设计方法不能满足现代复杂系统的设计需求”的原因（即 EDA 技术产生的原因）。

##### 传统硬件设计方法

布尔函数 - - 卡诺图

数字电路设计的基本方法：

组合电路设计问题→逻辑关系→真值表→化简→逻辑图

时序电路设计列出原始状态转移图和表→状态优化→状态分配→触发器选型→求解方程式→逻辑图

##### 设计方法的局限：

- 卡诺图只适用于输入比较少的函数的化简。
- 采用“搭积木”的方法的方法进行设计。必须熟悉各种中小规模芯片的使用方法，从中挑选最合适的器件，缺乏灵活性。

- 设计系统所需要的芯片种类多，且数量很大。
- 电路板面积很大，芯片数量很多，功耗很大，可靠性低 - - 提高芯片的集成度
- 设计比较困难 - - 能方便地发现设计错误
- 电路修改很麻烦 - - 提供方便的修改手段

#### 4. 以数字系统为例，说明 EDA 技术“自顶向下”的设计流程。

##### 1. 系统级描述

对系统的数学模型的描述，决定系统做什么及性能如何，不考虑系统的实际操作和用什么方法来实现，是一种抽象的描述。

##### 2. RTL级描述

寄存器传输描述（Register Transfer Level）的重点是寄存器和其间的逻辑。与系统级相比，RTL级的描述更加规范和严格，可以使用工具转换为门级电路；但比起门级电路，RTL级描述更清晰，容易理解。

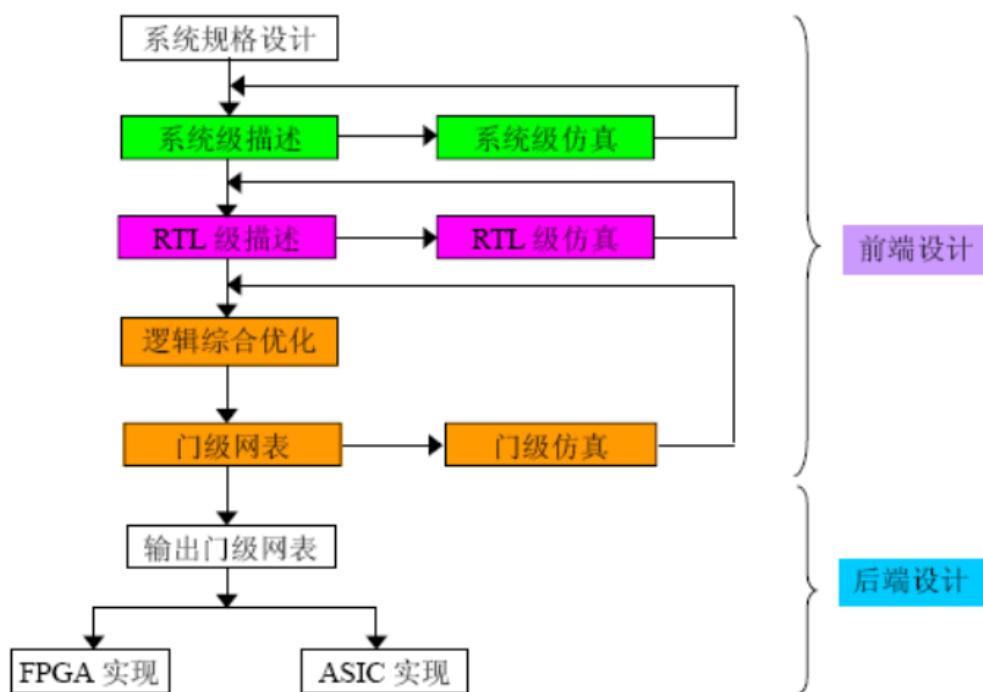
软件工具：提供RTL级编程环境（HDL语言） RTL级仿真

##### 3. 门级网表

利用逻辑综合工具将RTL级描述程序转换成用基本逻辑元件表示的文件（门级网表文件）。

##### 4. 从逻辑门表示转换到版图表示(ASIC设计)，或转换到FPGA的配置网表文件，可称为版图综合或结构综合。有了版图信息就可以把芯片生产出来了。有了对应的配置文件，就可以使对应的FPGA变成具有专门功能的电路器件

### EDA技术的设计层次



#### 5. 采用 EDA 技术进行电子系统设计有哪些优势？

1. 降低了系统硬件电路的设计难度
2. 采用系统设计早期的仿真技术（先仿真发现问题）
3. HDL语言是强有力的设计工具
4. 便于自行设计ASIC芯片
5. 主要成果是工程文件

## 6. 列举三个全球著名的 EDA 软件供应商。

### 1. Synopsys (新思科技)

- 代表软件: Design Compiler、VCS、IC Compiler.

### 2. Cadence (铿腾电子)

- 代表软件: Virtuoso、Allegro、Xcelium.

### 3. Mentor Graphics (西门子 EDA 部门)

- 代表软件: ModelSim、PADS、Tessent.

## 7. 什么叫做 SoC?

SoC (System on Chip) 指的是将一个完整的电子系统，包括处理器、存储器、通信接口、外设等功能模块集成到单一芯片上的设计方式。SOC即在同一块芯片上集成了控制部件（微处理器、存储器、I/O 接口）和执行部件（微型开关、微机械），能够自成体系、独立工作的芯片。

# 第二章

## 1. 系统级建模和仿真有什么样的重要性？

系统级建模和仿真可以在设计的早期阶段对系统进行功能验证、性能分析和优化，避免设计中后期发现问题导致的返工。它帮助开发人员快速验证系统架构，评估设计可行性，缩短开发周期，降低设计风险。

在研究一个新的电子系统时，要进行试验。但没有真实系统，只能找一个“替代物”，就是系统模型。

模型是为了某种特定目的、将系统的某一部分信息进行抽象而构成的系统的替代物。

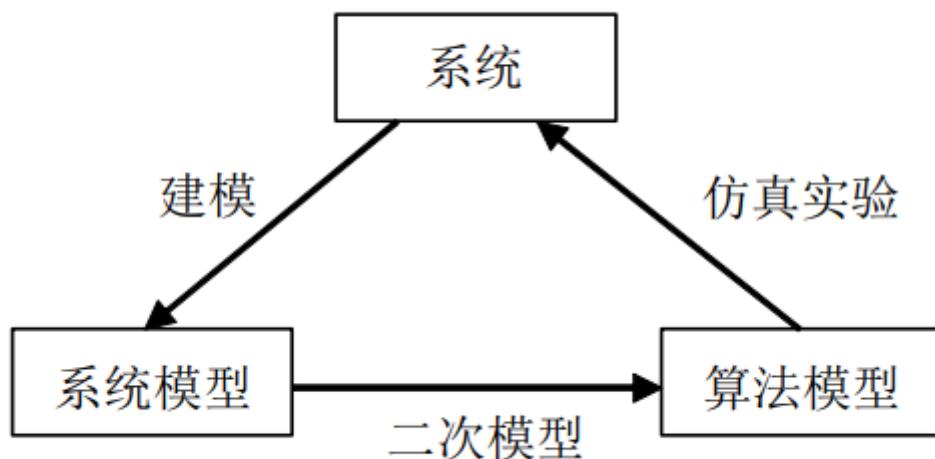
系统模型可分为物理模型和数学模型；

数学模型是对于现实世界的一个特定对象，为了一个特定目的，根据对象特有的内在规律，做出一些必要的简化假设，运用适当的数学工具，得到的一个数学结构。

在数学模型上进行“试验”，对系统的可行性和有效性进行研究，避免电子系统设计的盲目性。

## 2. 计算机仿真的三个基本要素是什么？它们之间有什么样的关系？

计算机仿真包括三个基本要素：系统、系统模型和计算机（仿真算法）。



### **3. 计算机仿真有哪些作用？**

1. 对于复杂的系统，计算机仿真可以提供简单、有效的求解方法。
2. 在实际系统建立之前，可以对系统的性能进行研究，优化系统架构和参数的设计，提高设计质量。
3. 仿真可以避免某些实际系统（如高压、爆炸）试验的危险性，操作更安全方便。
4. 对系统操作人员而言，计算机仿真是学习系统原理、学习系统实际操作的良好的训练方法

### **4. 什么叫做用户全定制 IC 设计、用户半定制 IC 设计？它们各有什么特点？**

#### **1. 全定制 IC 设计**

- 针对用户要求专门制作（从“零”做起）
- 功能独特，不具有通用性
- 在集成度、速度、大批量成本和面积优化等性能方面有优势
- IC的设计和测试周期较长

#### **2. 半定制 IC 设计**

- 针对用户要求专门制作（在“母片”上制作）
- 功能独特，不具有通用性
- 某些部分预先加工成标准单元，即**母片**
- IC的设计和制作的时间短
- 芯片尺寸较大

### **5. 简述数字系统设计的抽象层次。**

#### **1. 系统级描述**

对IC内部系统的数学模型的描述，决定系统做什么及性能如何，不考虑系统的实际操作和用什么方法来实现，是一种抽象的描述。

软件工具：提供系统行为级模型库自建模型（System C, HDL语言）系统功能的完整仿真

#### **2. RTL级描述**

系统级描述太抽象，很难得到硬件电路的结构；通过RTL级描述，可以导出系统逻辑表达式，才能映射到由具体逻辑元件组成的硬件结构。

软件工具：提供RTL级编程环境（HDL语言） RTL级仿真

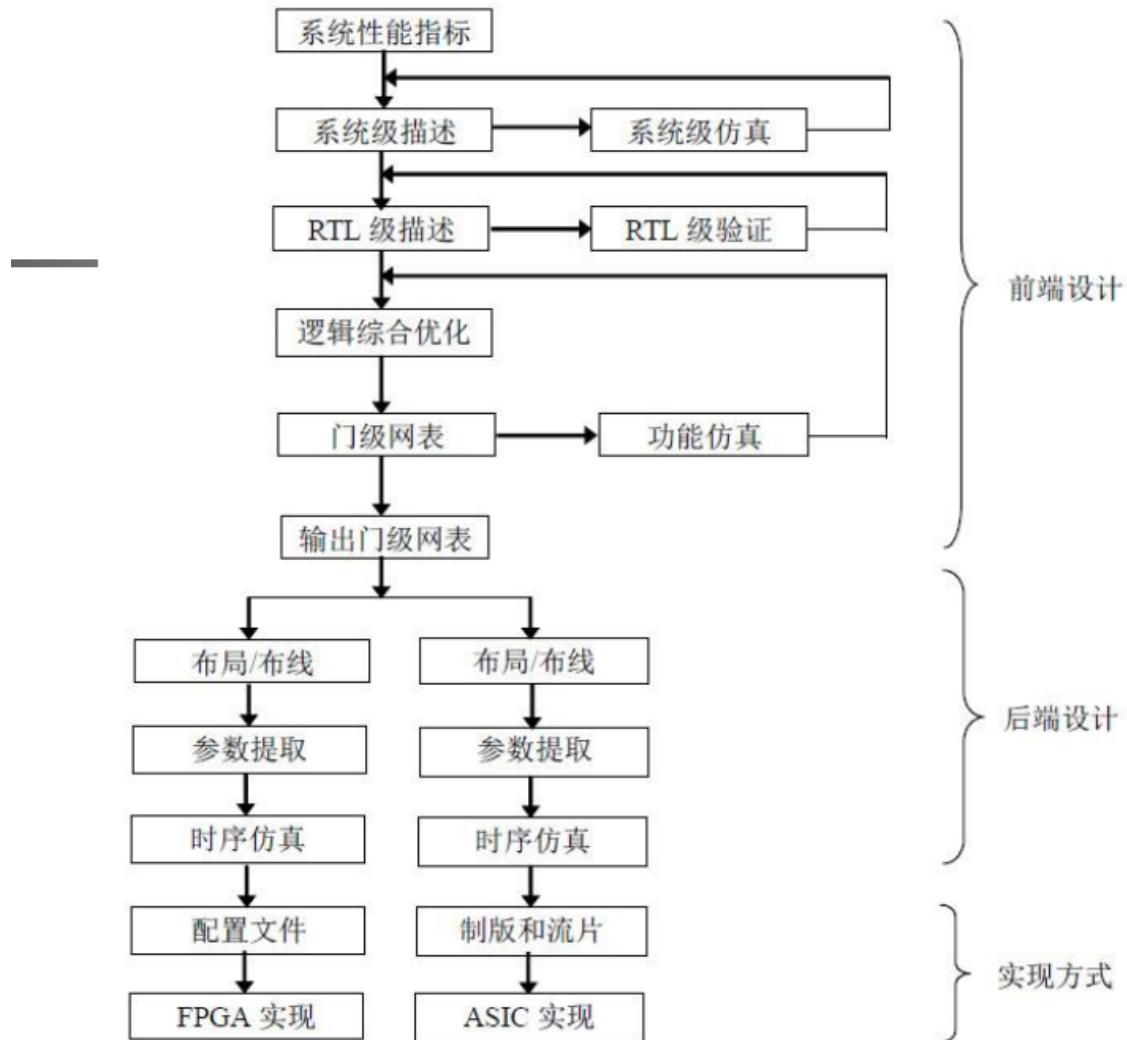
#### **3. 逻辑综合**

利用逻辑综合工具将RTL级描述程序转换成用基本逻辑元件表示的文件（门级网表文件）。

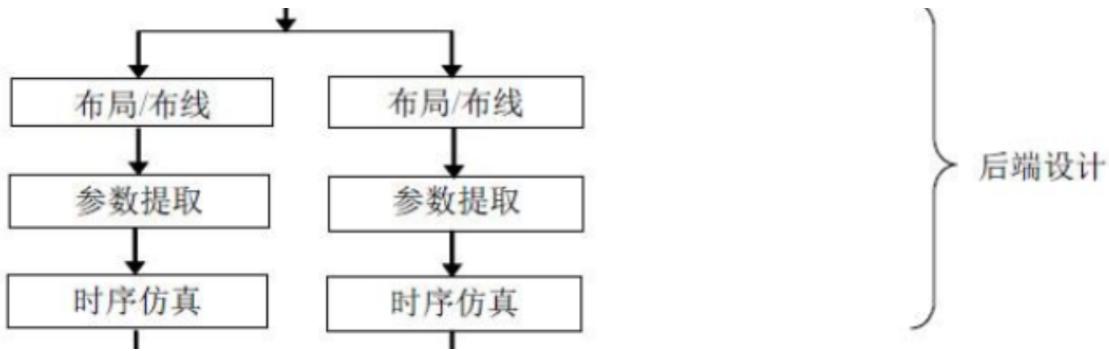
门级网表文件分为：一般性的网表文件：与物理实现技术无关目标网表文件：与物理实现技术有关

软件工具：逻辑综合工具门级电路仿真输出电路原理图

### **6. 在数字 IC 的设计流程中，前端设计和后端设计一般是如何划分的？前端设计分为哪几个层次？每一个层次的功能是什么？**



## 7. 数字 IC 的后端设计包括哪些主要内容？



## 8. 数字系统最终的硬件实现有哪几种方式？它们各有什么特点？//GPT

### 1. FPGA

- 特点：灵活、可重配置，开发周期短，但性能和功耗不及 ASIC。

### 2. ASIC

- 特点：高性能、低功耗、大批量成本低，但开发周期长。

### 3. 嵌入式系统

- 特点：适用于小型嵌入式任务，集成软硬件功能。

## 9. 采用 HDL 语言对系统进行描述有那几种描述风格？各有什么特点？

### 1. 行为描述 (Behavioral Description)

- 直接描述所需逻辑电路的行为
- 体现了VHDL的优点，其行为描述与高级语言相似
- 只需关注实体行为、函数模型和输出结果，无需关注具体的电路组织和门级实现，有些语句不能综合
- 主要的行为元素是“进程”（process）

### 2. 数据流描述法 (Dataflow Description)

- 描述数据流程的运动路径、运动方向和运动结果
- 采用类似于布尔方程的并发信号代入语句
- 完全能够进行逻辑综合。

### 3. 结构化描述法 (Structural Description)

- 描述层次结构：复杂系统可分为多个子系统，子系统又可分为多个模块
- 使用标准化元件和用户自建元件，使用元件例化语句或生成语句设计
- 便于团队设计，便于大型电子系统设计的管理

	优点	缺点	适用场合
行为描述	逻辑关系描述清楚	不一定能综合	系统建模、复杂的电路
数据流描述	布尔函数定义明白	难以获得逻辑方程	小门数设计
结构化描述	连接关系清晰，电路模块化清晰	繁琐、复杂	层次化设计

## 10. 简述 ASIC 电路的特点。

1. 高性能和低功耗，适合大批量生产。
2. 开发成本高，周期长，灵活性较差。
3. 全定制可以获得最优化的性能，但是开发风险高、设计时间长，主要设计一些可重复的模块或者特别强调芯片性能的情况；
4. 大多数情况下，ASIC采用半定制方式设计。生产厂家预先设计出布满门阵列或基本单元的但未做最后连线的半成品，称为“母片”或“基板”。

### 3. ASIC电路的特点

- 降低了产品的综合成本。
- 提高了产品的可靠性。
- 提高了产品的保密程度和竞争能力。
- 降低了电子产品的功耗。
- 提高电子产品的工作速度。
- 大大减少了电子产品的体积和重量。
- IC的前端设计不涉及布局布线专业知识和经验，使得非微电子设计人员都能够参与到芯片的设计工作中。

#### 11. 什么是IP模块？IP模块有哪三种形式？它们各有什么特点？

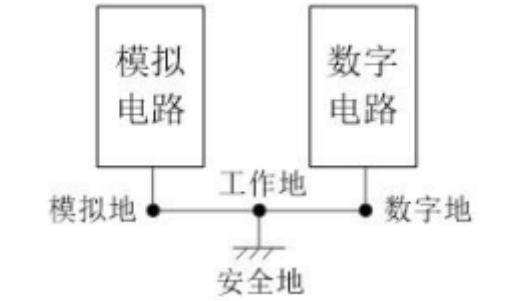
- **IP模块**：就是指可以通过知识产权贸易在各设计公司间流通的完成特定功能的电路模块，或称为IP Core、IP内核，功能相对复杂，如CPU。
  1. 软IP (soft core)：以HDL代码形式存在的IP；
    - 以**HDL代码**形式存在，不涉及后端设计，为后续设计留有空间；
    - IP的设计灵活性和适应性强，成本较低；
    - 需要设计人员深入理解HDL代码，并将其转换成掩膜布局，以产生合理的物理层设计结果；
    - 对面积、时序和功耗的可预测性差，性能上不可能得到全面优化
  2. 固IP (firm core)：完成了综合的功能块，以网表文件的形式提交；
    - 以**网表文件**的形式存在，具有一定的设计深度；
    - 完成功能验证、时序分析等过程；
    - 如果客户与固IP使用同一个IC生产线的单元库，则IP应用的成功率会很高。
  3. 硬IP (hard core)：物理掩膜布局已经得到证明的IP，以版图形式提交。
    - 性能、尺寸和功耗已经优化，物理掩膜布局已经得到验证，灵活性最小；
    - 在使用具有不同语义环境的设计或由另一个设计者完成的设计时，硬IP是最安全的途径。
    - 基于移植的设计复用使用硬IP，是一种最省时省力的复用方法。
    - 需要布局移植工具解决新、旧工艺技术不同的问题

#### 12. 模拟电路模块的级间耦合有哪几种方式？旁路和去耦的作用是什么？

1. **级间耦合方式**：直接耦合、电容耦合、光电耦合，变压器耦合。
2. **旁路**主要针对元件或者电缆引入的射频噪声，就是利用电容产生一个交流短路，去除多余能量，起到滤波的作用。
3. **去耦**主要针对电源网络中的高频干扰。去耦电容可以有效地降低电源电压的波动，防止浪涌电流

### 13. 系统电路有几种“地”？在包含数字电路和模拟电路的系统中，应如何设计接地方式？

- 电子系统通常有两种地：工作地和安全地；
- 工作地是电路里的“零”电位点，即电子系统信号参考点。
- 将电子设备的外壳通过一个低阻抗通路接到大地，此时设备的外壳是真正的接地，称为安全地。
- “模拟地”和“数字地”采用星形连接到工作地和安全地



### 14. 设计电路原理图和 PCB 版图的 EDA 软件需要提供什么功能？//GPT

系统电路或者单元电路都要进行功能仿真，以便在设计阶段就发现问题

1. 支持原理图绘制与电气规则检查 (ERC)。
2. PCB 布局布线与设计规则检查 (DRC)。
3. 支持 3D 可视化设计和热分析。
4. 提供 BOM 自动生成与仿真功能。

### 15. 印刷电路板的布局、布线设计中有哪些应遵循的基本规则？

#### 布局

PCB板的布局首先要保证电路的电气性能得到满足，其次是便于产品的生产、维护和使用。

PCB板布局时的一些基本规律：

- 选择合适的印刷电路板；
- 合理安排不同类型的电路模块；
- 合理排列各类元器件；
- 合理安排电源和地线的分布

#### 布线

首先设计电源线和地线；

- 这些线要连接到每一个器件，走线距离最长，宽度比其他信号都宽；
- 至少采用一个电源/地平面对作为高速电容，对电磁干扰 (EMI) 产生的共模电流有抑制作用；

按信号的传输方向，顺序设计各个电路模块的走线；

- 每条信号走线尽可能与其相关的地线（或地线层）距离紧凑一些，最小化回路面积
- 避免地平面上的缝隙
- 避免在不相关的层面上布线
- 避免Y形分支
- 避免短截线

注意导线的宽度、线距和拐角的设计

- 导线的宽度应尽量做到整齐均匀，长度尽可能短，在导线转弯处尽量避免锐角

- 差分信号走线必须等长，走线也应靠近些，在拐弯处对内侧走线补偿一点长度
- 当信号的上升时间缩短到ns以下时，要考虑走线的临界长度

注意双面板和多层板各层的功能和走线划分。

- 在双层板上，同一层面的走线方向应尽量保持一致，两个层面的导线通过过孔连接
- 在高速、高性能的PCB板设计中，应研究过孔的功耗、电感、特征阻抗、反射等特性

## 第三章

### 1.什么叫做现场可编程性？

所谓现场可编程性就是指用户任何时候都可以通过电路板上的下载电缆或硬件编程器来修改FPGA/CPLD的配置，以达到修改自己设计的目的。

### 2.可编程逻辑器件有什么优点？ //GPT

1. **灵活性**: 支持设计更改和功能更新。
2. **开发周期短**: 无需等待制造，设计验证后即可部署。
3. **低成本小批量生产**: 适合中小批量产品开发。
4. **高并行性**: 适用于需要并行计算的场景。
5. **快速验证**: 便于原型设计和调试。

### 3.了解基于乘积项和基于查找表实现组合逻辑的原理。 //GPT

#### 1. 基于乘积项

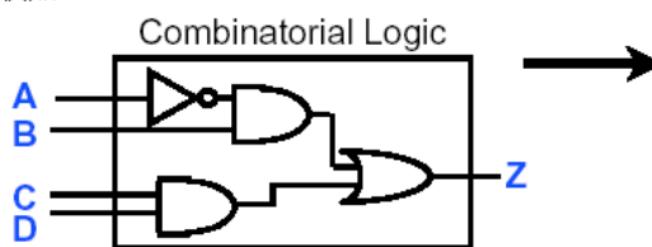
- 通过与门和或门组合实现布尔表达式的标准形，如 SOP (最小项) 或 POS (最大项) 。
- 适合实现固定的逻辑关系。

#### 2. 基于查找表 (LUT)

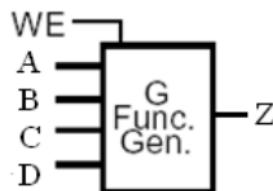
- 将所有可能的输入组合及其对应的输出存储在表中，利用输入地址直接查找输出值。
- 灵活高效，是现代 FPGA 的主流方式

组合逻辑存放在一个16\*1的SRAM查找表 (LUT) 中

◦ 例如



组合逻辑能完成什么样的逻辑功能取决于输入端数，而不取决于逻辑功能是否复杂



Look Up Table  
4-bit address

A	B	C	D	Z
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1
.	.	.	.	.
1	1	1	0	0
1	1	1	1	1

#### 4. ALTERA 的 FLEX10K 系列器件结构中包括哪几个主要部分？各部分的功能是什么？//GPT

- 嵌入式阵列：由嵌入式阵列块（EAB : Embedded Array Block）构成
- 逻辑阵列：由一系列的逻辑阵列块（LAB）构成的
- 快速通道（FastTrack）
- I/O 单元
- （内部有SRAM，图中未画出）

#### 5. FPGA 和 CPLD 在结构上有什么不同点？由此产生的性能的不同点有哪些？

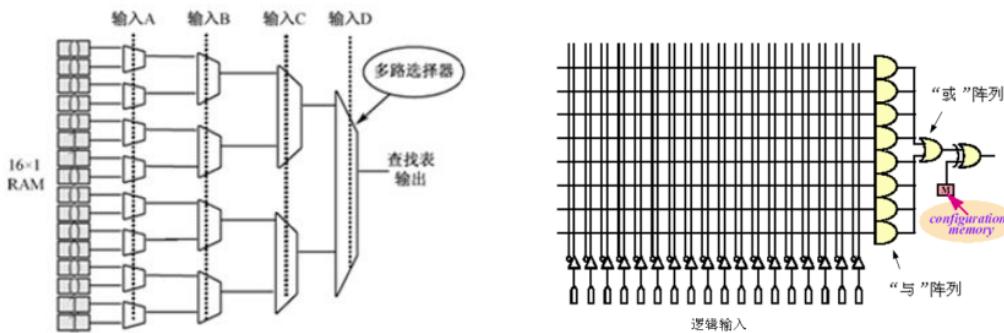
##### 1. 结构上的不同

- **FPGA**：基于 LUT 和复杂的层次化路由结构，适合实现复杂逻辑。
- **CPLD**：基于宏单元和固定的可编程互连结构，适合中等复杂度设计。

##### 2. 性能上的不同

- **FPGA**：逻辑容量大，性能高，支持并行处理，但功耗较高。
- **CPLD**：启动快、功耗低，但逻辑规模有限。

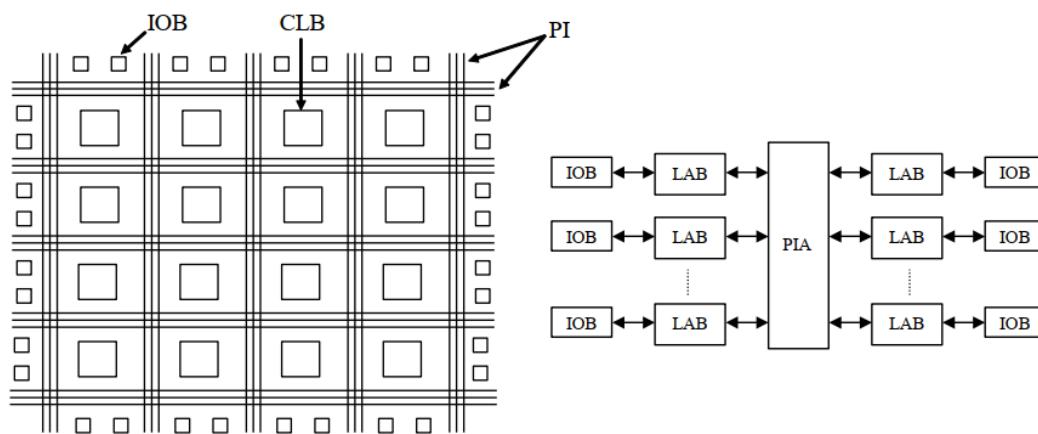
### 实现组合逻辑的方式不同



FPGA

CPLD

### 内部结构不同



FPGA

CPLD

可编程输入输出模块IOB

可编程内部连线PI

- 逻辑单元的粒度不一样，设计灵活性不同；
- FPGA芯片的逻辑门密度比CPLD芯片高；
- 内部连线结构不同；
- 时序延迟的特性不同；
- CPLD更适合于完成各类算法和组合逻辑，而FPGA更适合于完成时序较多的逻辑电路；
- CPLD是非易失性器件，FPGA是易失性器件；
- CPLD中触发器有限，乘积项丰富，FPGA触发器丰富。

## 6. 简述 FPGA/CPLD 的设计流程。

1. **需求分析**: 确定系统功能和性能需求。
2. **逻辑设计**: 使用 HDL (如 Verilog/VHDL) 描述逻辑功能。
3. **功能仿真**: 验证设计的逻辑正确性。
4. **综合与布局布线**: 将设计转换为可编程器件的物理实现。
5. **时序仿真**: 确保设计满足时序要求。
6. **编程配置**: 将生成的配置文件写入器件。
7. **硬件测试**: 在目标硬件上验证设计的性能。

## 7. Cyclone V SoC 的硬件结构中除了可编程逻辑之外，还有哪些主要功能模块？

1. **ARM Cortex-A9 处理器**: 提供高性能通用计算能力。
  2. **片上存储器 (On-chip Memory)**: 用于存储程序和数据。
  3. **外设接口**: 如 UART、I2C、SPI 等，支持与外部设备通信。
  4. **内存控制器**: 连接外部存储器，如 DDR3、LPDDR2。
  5. **高速接口**: 支持 PCIe、以太网等高速通信协议。
  6. **硬件安全模块**: 用于加密、认证等安全功能。
  7. **时钟管理**: 提供灵活的时钟生成与分配机制。
- 逻辑阵列块 (LAB) : 包含10个ALM
  - 自适应逻辑模块 (ALM) : 9430
  - 寄存器: 37736
  - 存储器 (Kb) : M10K: 1760; MLAB: 196
  - 精度可变的DSP块: 25
  - 18×18乘法器: 50
  - PLL: 4
  - 通用I/O接口 (GPIO) : 224
  - LVDS: 发送器: 56; 接收器: 56
  - 硬核存储器控制器: 1

## 第七章

### 1. 简述智能电子系统的软、硬件设计的相互关系以及各自的特点。

- 智能电子系统的软、硬件之间的功能划分十分重要；
- 硬件实现系统功能可以提高工作速度，减少软件工作量，但硬件结构会比较复杂；
- 软件实现系统功能可降低硬件的结构和成本，但运行速度会受到影响，增加了软件工作量。

## 2. 采用通用微处理器、 DSP 和 PLD 为构建的核心系统各有什么侧重点？

- 智能电子系统的核心器件可以是微处理器、DSP、PLD、ASIC等；
- 单片机、嵌入式处理器侧重于控制功能；
- DSP侧重于实时数字信号处理运算；
- PLD侧重于灵活的硬件重构；

## 3. 简述 FPGA 的三个发展阶段。//GPT

### 1. 早期阶段（简单逻辑器件）：

提供基本逻辑功能，规模较小，主要替代固定逻辑电路如门阵列。

### 2. 中期阶段（复杂逻辑功能）：

引入可编程查找表(LUT)、内存块和时钟管理单元，提高了逻辑容量和性能。

### 3. 现代阶段（系统级设计）：

集成 DSP 单元、片上存储器、高速接口以及 ARM 处理器等，成为 SoC 的重要组成部分。

## 4. 什么叫做 FPGA 基本系统？

**FPGA 基本系统**是指以 FPGA 为核心，通过连接必要的外围电路（如电源、时钟、电平转换器等）构成能够正常运行的最小硬件架构，为进一步实现复杂设计提供基础平台。

以FPGA为核心构建的电路系统主要包括：

- 基本系统：电源、时钟、配置电路等
- 各种通道接口：输入通道、输出通道、人机通道、相互通道

## 5. 以 Cyclone 器件中的 EP1C6 为例（TQFP 封装），说明 FPGA 引脚功能的分类以及 I/O 内部分块（BANK）的目的。

### 1. EP1C6的外部引脚包括

- 专用功能引脚：电源、地、时钟、配置、JTAG等
- 通用I/O引脚：由用户进行设计和使用

### 2. I/O 内部分块（BANK）的目的

- 提供电气隔离，不同的 BANK 可以支持不同的电平标准，如 3.3V、1.8V。
- 提高设计灵活性，便于连接多种接口。

## 6. 以 EP1C6 为例（TQFP 封装），说明其外部电源引脚、时钟引脚有哪几种类型？

### 1. 外部电源引脚：

- VCCINT：内部操作和输入缓冲器的电源，BANK2和BANK4各有三个，专用；
- VCCIO：I/O端口输出驱动的电源，每个BANK有两个（VCCIO1-VCCIO4各两个），专用；
- VREF：外接诸如DDR存储器时的参考电源，每个BANK有三个（例如 VREF0B1 - VREF2B1 为BANK1的三个），可用作I/O引脚。

### 2. 时钟引脚：

- 内部最多2个PLL，支持倍频、移相、差分I/O；
- 外部专用时钟引脚：CLK0-CLK3，2个位于BANK1，2个位于BANK3；
- 外部有DPCLK0-DPCLK7八个时钟复用引脚，可作I/O引脚使用。

## 7. 什么叫做 FPGA 的配置？Cyclone 系列 FPGA 的配置有哪几种方式？上电时的配置方式是如何确定的？实验时的配置文件是如何配置到 FPGA 里的？

- FPGA内部的逻辑和电路连接都是利用内容SRAM存储单元控制实现的；
- 在系统上电时，对FPGA内部的SRAM单元装载数据的物理过程叫做配置；
- FPGA的工作模式有两种：命令模式：配置和初始化用户模式：正常逻辑操作
- Cyclone器件有三种配置模式：主动串行模式、被动串行模式、JTAG模式。
- Cyclone器件上有两个管脚MSEL1、MSEL0决定器件的工作模式。

配置模式	MSEL1	MSEL0	描述
主动串行（AS）	0	0	使用低成本的串行配置器件（EPCS1、EPCS4、EPCS16或EPCS64）
被动串行（PS）	0	1	使用增强型或EPC2配置器件，MasterBlaster或ByteBlasterMV下载线，或串行数据源。
JTAG模式	0或1	0或1	使用MasterBlaster或ByteBlasterMV下载线，或有Jed/JBC文件的微处理器。

在主动串行模式下，Cyclone器件作为主机，在上电时或重新配置时，要从一个串行配置器件中读取配置数据

在被动串行模式下，配置过程是由一个外部的串行配置器件、嵌入式处理器或PC机来控制的

JTAG接口用于芯片检测，也可以用于传送FPGA的配置数据，Quartus II软件可以自动生成JTAG配置的SOF文件，并且可以通过Quartus II软件中的编程器用下载电缆进行配置

## 8. 以 FPGA 为核心构建的系统电路的外围电路包括哪些通道？各部分的主要功能是什么？

FPGA外围电路包括：

### 1. 输入通道

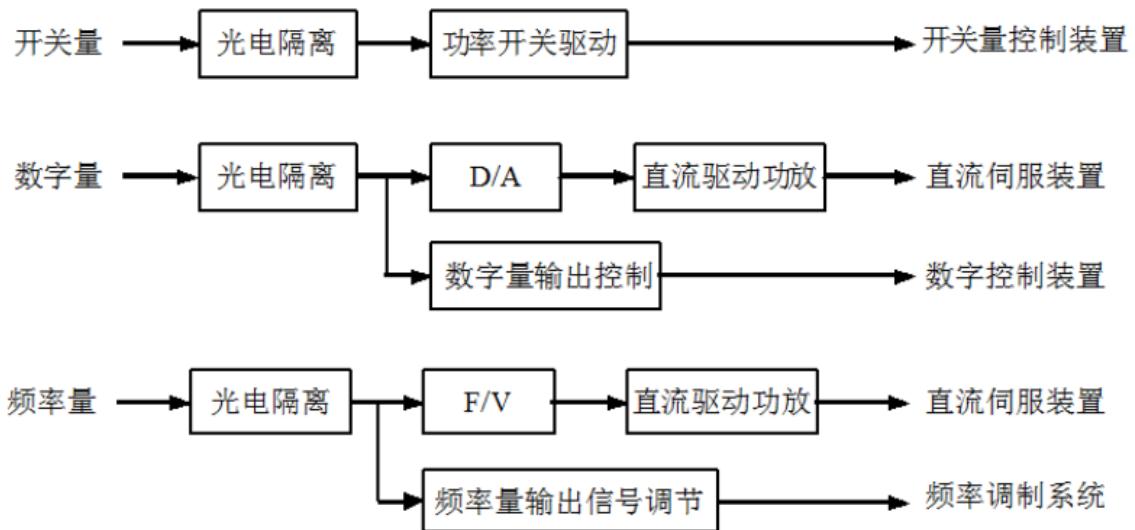
- 输入通道：被控对象状态和控制条件的检测信号的输入通道
- FPGA采用硬件实现功能，具有响应速度快的特性，常作为系统的前端电路

### ■ 输入通道考虑的功能：

- 信号获取：采用敏感元件、传感器等
- 信号调节：采用转换、放大电路
- 抗干扰：采取抑制和隔离措施
- A/D转换：各种类型的模/数转换器
  - ✓ 并行比较型：速度快，高分辨率价格高
  - ✓ 逐次比较型：速度较快，价格适中
  - ✓ 双积分型：速度较慢，精度高

## 2. 输出通道

### ■ 输出通道的三种典型结构：



## 3. 人机通道

用于人对系统进行状态干预、数据输入以及系统报告运行状态和结果；

输入设备：按键、键盘、遥控器、远程开关、语音控制器

输出设备：指示灯、LED/LCD显示器、打印机、蜂鸣器、语音设备

## 4. 相互通道

相互通道是指 FPGA 与微处理器或 FPGA 与其他外部设备之间实现通信的通道接口。

FPGA 可以在内部灵活地实现多种接口电路，方便与其他处理器或外设进行连接

## 9. 了解 LED 灯、按键、矩阵键盘、数码管、点阵、蜂鸣器的工作原理以及用 FPGA 控制它们的方式//GPT

1. **LED 灯**: 用于显示状态信息，通过 FPGA 控制输出高电平或低电平来点亮或熄灭 LED。
2. **按键**: 用于输入信号，按下按键时连接特定的电平，FPGA 检测并响应按键输入。
3. **矩阵键盘**: 通过行列扫描方式输入多个按键信息，FPGA 扫描并识别按下的键。
4. **数码管**: 显示数字或字符，FPGA 控制每个段的亮灭来显示不同的数字。
5. **点阵**: 用于显示图形，FPGA 控制每个点的亮灭，形成所需图像。
6. **蜂鸣器**: 发出声音，FPGA 控制频率和时间长度产生不同的音效。

通过 FPGA 的 I/O 控制逻辑，可以灵活实现对这些外围设备的控制。