

# 中国科学技术大学

## 2016--2017 学年第 一 学期考试试卷

考试科目:《数字逻辑电路》 得分: \_\_\_\_\_

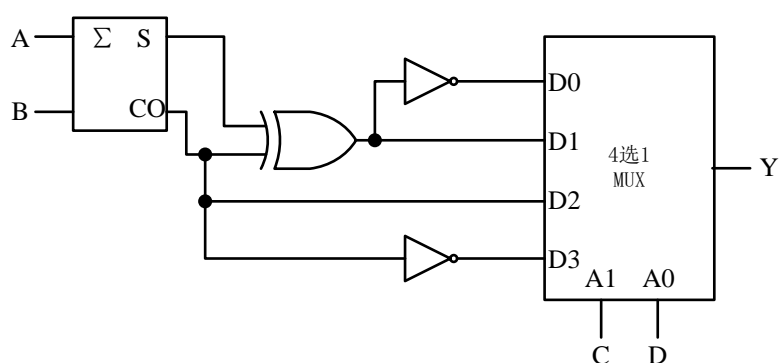
学生所在系:\_\_\_\_\_ 姓名:\_\_\_\_\_ 学号:\_\_\_\_\_

### 一、化简逻辑函数

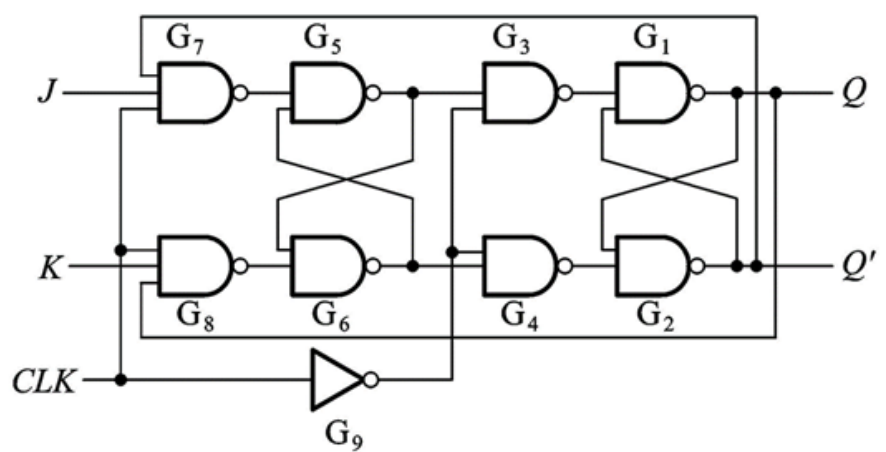
$$Y = AC + B'C + BD' + CD' + A(B + C')D + AB'CD'E + AB'DE$$

1. 试用公式化简法; 要求有公式化简每一步的中间过程
2. 将化简后的结果转换为与非-与非形式。

二、推导下图所示电路的逻辑函数, 其中 A1 为数据选择器的高位输入, CO 为半加器的进位输出, S 为半加器的相加和。

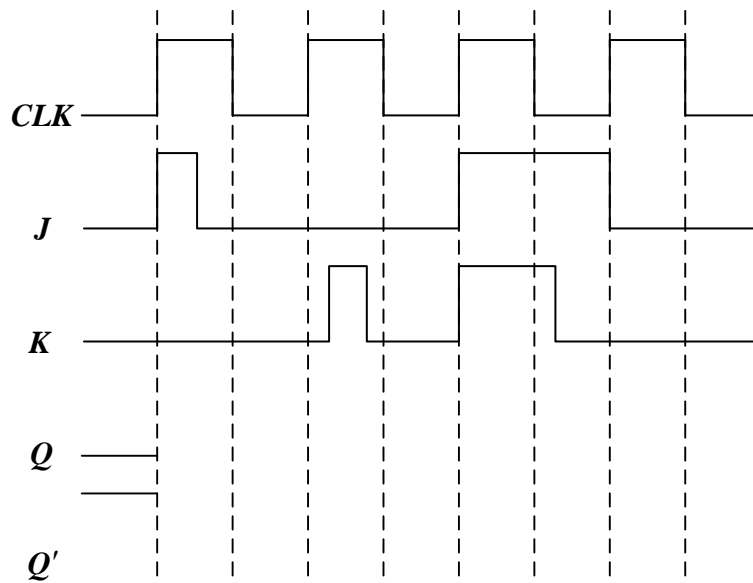


### 三、JK 触发器分析

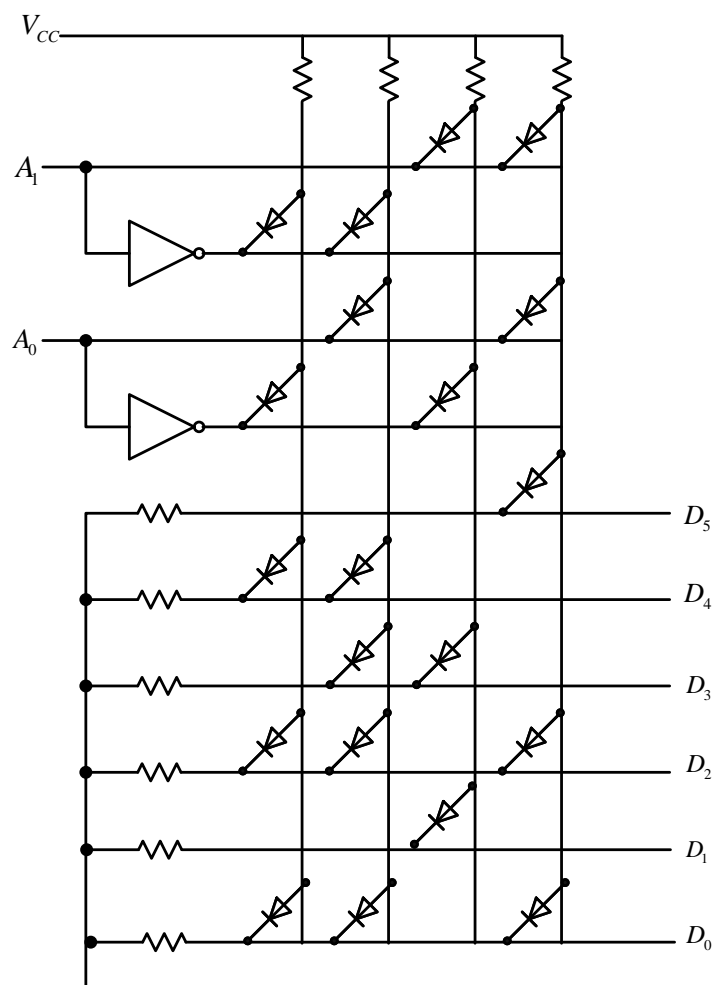


1. 试回答上图所示的 JK 触发器属于什么类型的电路结构和触发方式?

2. 在下图上画出 JK 触发器状态时序图，初始状态  $Q=0$  。

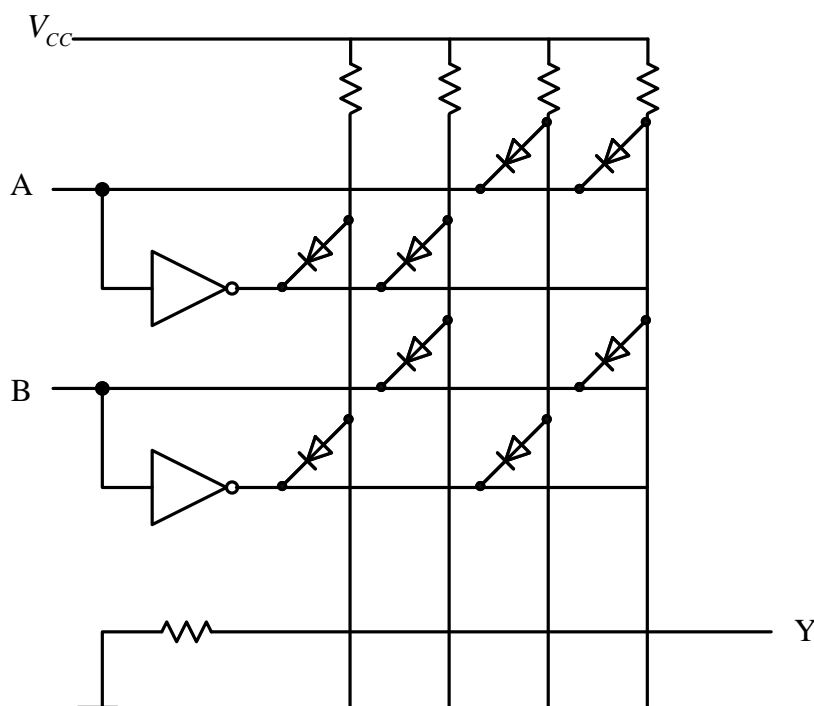


四、二极管存储器电路结构图如下所示：

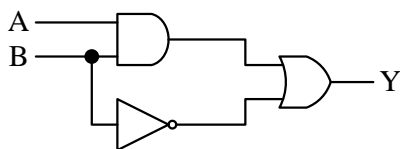


1. 给出该存储器的存储矩阵（字代表行，位代表列）；

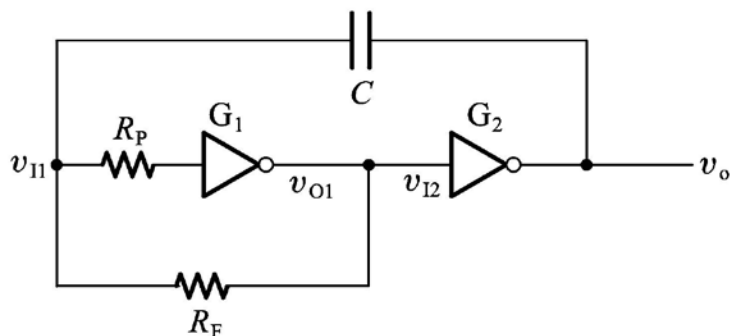
2. 当地址选择信号  $A_1A_0 = 10$  的时候，数据输出端得到的  $D_5D_4D_3D_2D_1D_0 = ?$ ；
3. 该存储器从存、取功能上划分属于哪种类型的存储器？并简述该类型存储器的两个特点；
4. 在下图添加二极管实现逻辑函数  $Y = A + B$  。



五、试分析下图中当 A、B 单独一个发生改变状态时是否存在竞争冒险现象？如果存在那么发生在其他变量为何种取值的情况下？



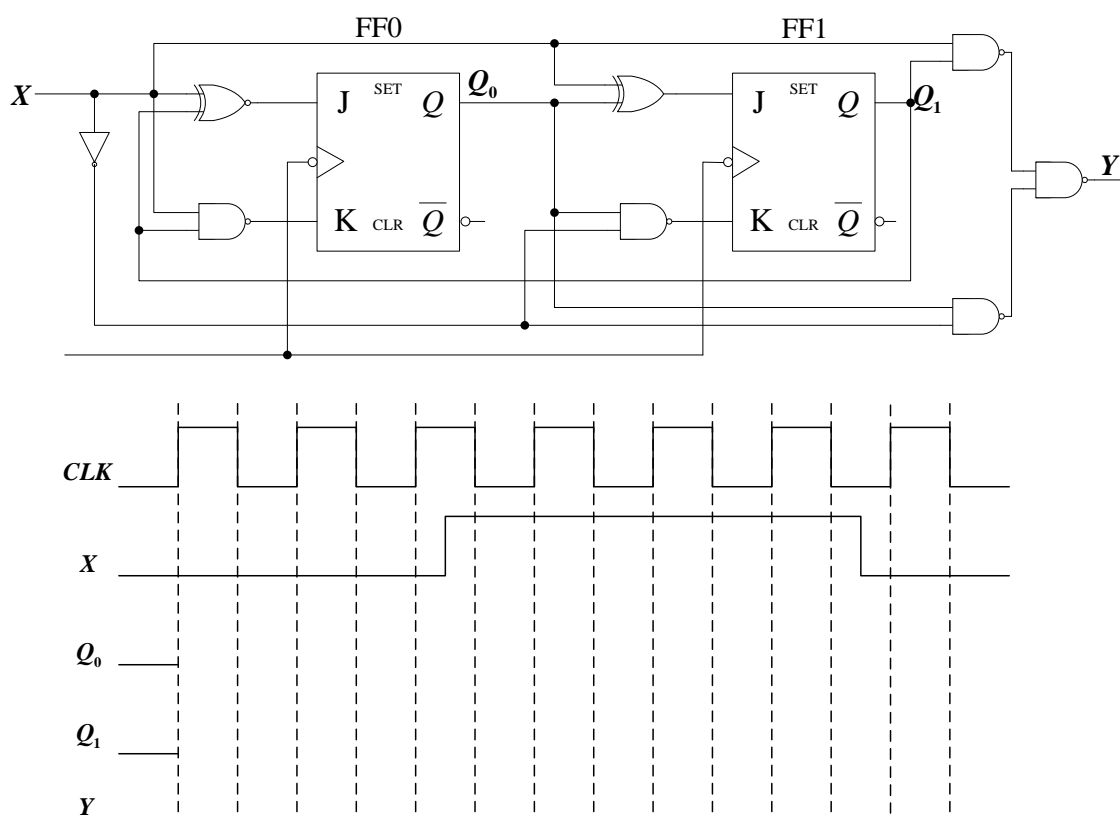
六、下图为 CMOS 反相器组成的电路，设高电平输出  $V_{OH} = V_{DD}$ ，低电平输出  $V_{OL} = 0$ ，阈值电压  $V_{TH} = \frac{1}{2}V_{DD}$ 。



1. 该电路是什么类型的电路？
2. 假设初始  $v_{II} = V_{TH}$ ，电容 C 两端电压降为  $V_{TH}$ （左正右负），当  $v_{II}$  继续上升一个微小的值，试阐述经正反馈后  $v_{o1}$ 、 $v_o$ 、 $v_{II}$  的电压值以及电容下一步动作。

七、分析下图所示的同步时序电路：

1. 时序电路的三组方程组分别是？写出该电路对应三组方程
2. 若图中的 CLK、X 的波形如图所示，设起始状态  $Q_0^n Q_1^n = 00$ ，画出  $Q_0$   $Q_1$  Y 对应的波形图。



八、设时钟信号频率为  $f$ ，试用下降沿触发的边沿触发器设计电路产生频率为  $f/6$  的六分频信号。

要求：输出信号为半占空比周期脉冲，即脉冲宽度占信号周期的一半，设计过程应包含状态转换图、卡诺图化简、三组方程、电路逻辑框图。触发器状态编号统一用  $Q_2 Q_1 Q_0$  表征。