

JNOTES

日期:

$$AB\bar{C} + A\bar{B}C = (A+C)(B+\bar{C})$$

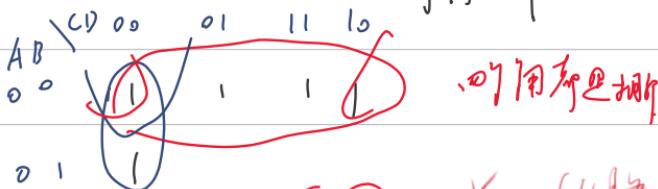
消去律

最简与或式 $Y = AB + \bar{A}C \longrightarrow$ 最简与非-或非式

最简与或式

最简或与式 \bar{Y} 最简或非-或非式

最简或非式



$$Y = C \quad (\text{功能: } \dots)$$

$\bar{A}\bar{D} + \bar{A}D$

$$\bar{A}\bar{B} + A\bar{C} + \bar{A}\bar{B}\bar{D} + \bar{B}\bar{D}$$

$\bar{B}\bar{D}$

TTL门电路:

输入

高电平 | 典型值: 3.6V
 $U_{Hmax} = 20V$

输出

高电平 | 典型值: 3.6V
 $U_{min} = 24V$

低电平 | 典型值: 0.3V
 $U_{Lmax} = 0.8V$

低电平 | 典型值: 0.3V
 $U_{Lmax} = 0.4V$

日期: /

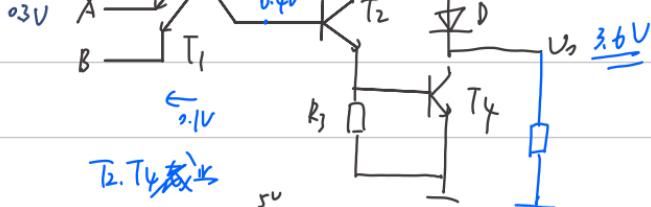
TTL 与非门

· 输入低电平

c1 电路结构

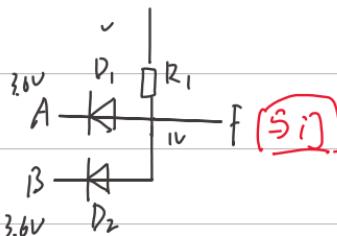


c2 工作原理



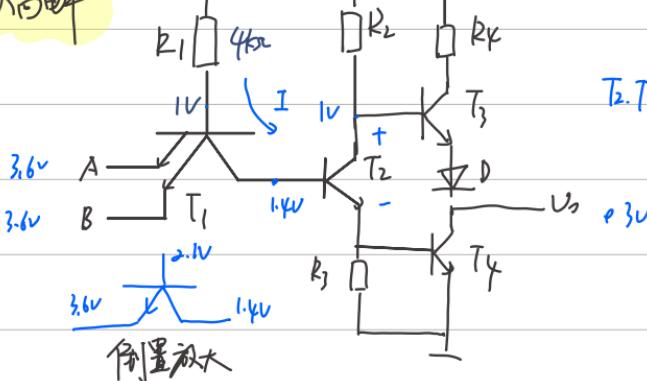
$$U_L = 0.3V$$

$$V_H = 3.6V$$



· 输入高电平

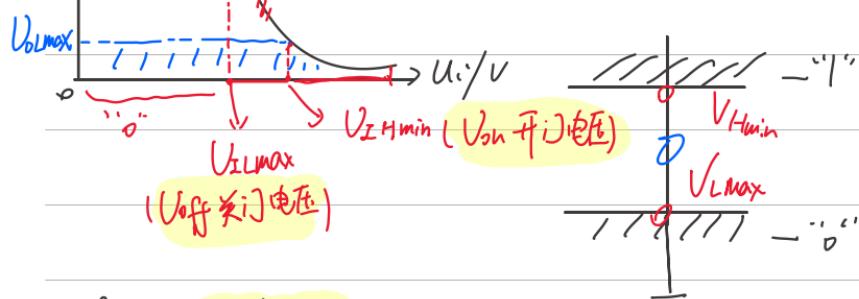
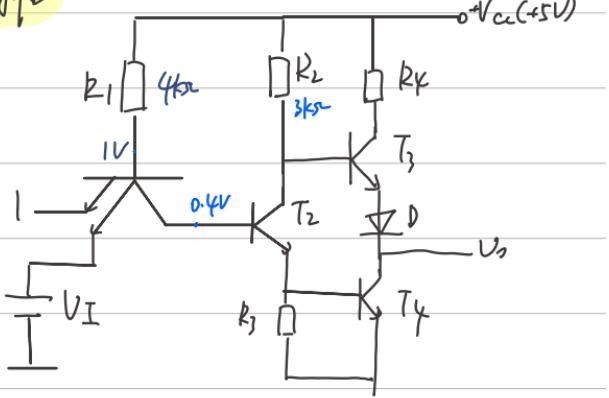
· $U_{ce} > 5V$



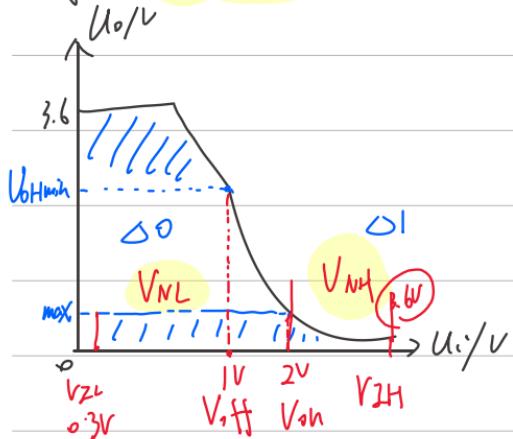
日期: /

TTL与非门的电压传输特性

$$U_o = f(U_i)$$



与开[关]门的噪声容限

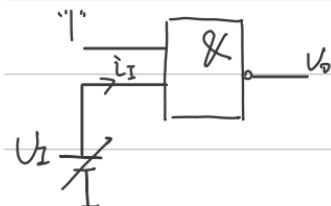


ΔO : 工作噪声电压
 ΔI : 余量噪声电压

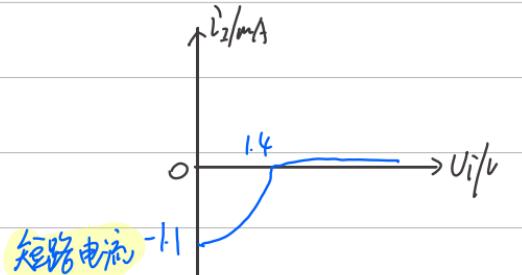
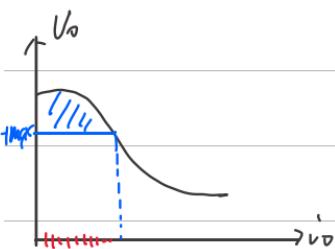
日期:

$V_{CC} (+5V)$

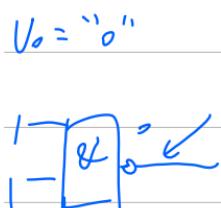
TTL 与非门的输入特性.



$U_o = "1"$



$U_o = "0"$



TTL 与非门的输入负载特性



$$\frac{V_{CC}}{R + R_L} \cdot R = U_{OH} \int_{RL_{min}}^{RL_{max}} \frac{U_{OH}}{U_{IH} - U_{OH}}$$

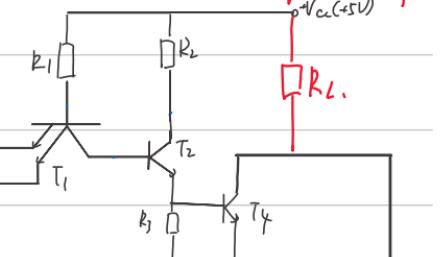
R_{on} : 打开电阻
 $R > R_{on}$ 时, 输入由低→高

R_{off} : 关闭电阻
 $R < R_{off}$ → 低电平

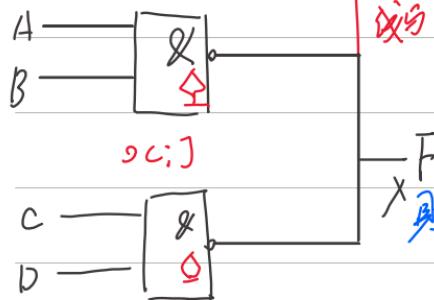
日期:

集电极开路门 (OC门)

必须驱动低电平时才能工作



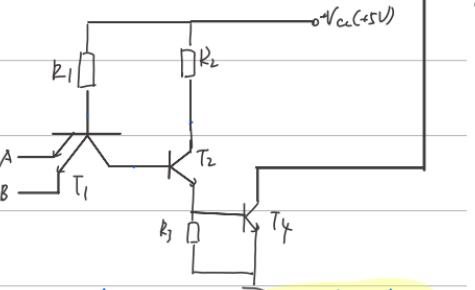
$$\text{实现方式} = \overline{\overline{AB} \cdot \overline{CD}}$$



上拉电阻
+Vcc

输出

具有拉高式输出驱动时，输出不可直接相连



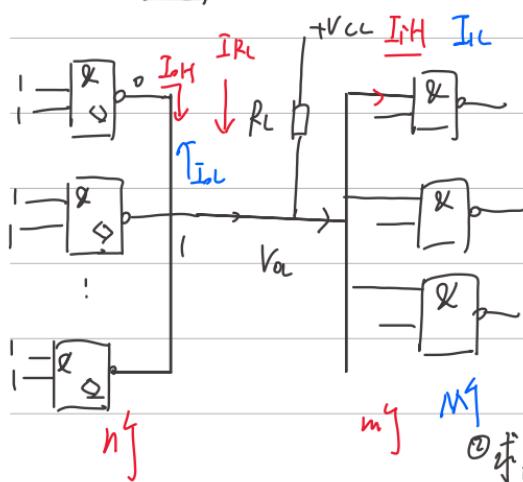
② 若 $R_{L\max}$

$$V_{OH} = V_{CC} - I_{RL} \cdot R_L$$

$$V_{OH\min} = V_{CC} - (m \cdot I_{IH} + n \cdot I_{OL}) \cdot R_{L\max}$$

$$R_{L\max} = \frac{V_{CC} - V_{OH\min}}{m \cdot I_{IH} + n \cdot I_{OL}}$$

负载门输入端数



$$② 若 $R_{L\min}$ \quad V_{OL} = V_{CC} - I_{RL} \cdot R_L$$

V_{OL} 随电流增加，电压下降
只考虑一个输出

$$V_{OL\max} = V_{CC} - (I_{OL} + M \cdot I_{IL}) \cdot R_{L\min}$$

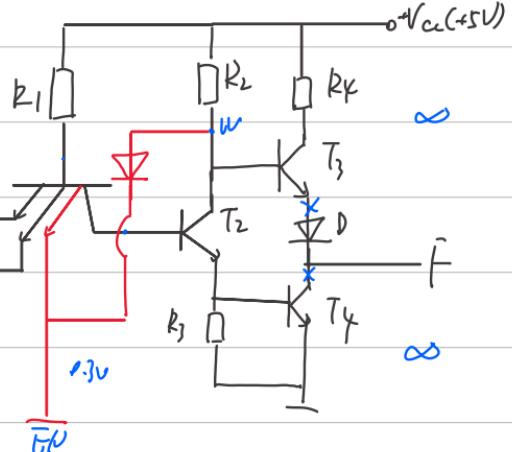
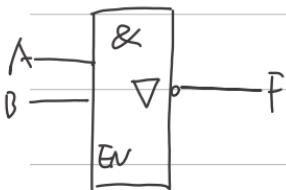
$$R_L = \frac{V_{CC} - V_{OL\max}}{I_{OL} + M \cdot I_{IL}} \rightarrow \text{负载门数} \cdot R_L$$

日期: /

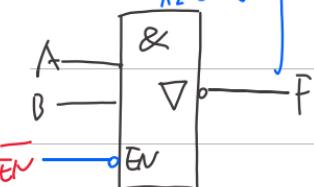
三态门 (TSL)

$$\begin{cases} EN = "1" \quad F = \overline{AB} \\ EN = "0" \quad F = \text{高阻态} \end{cases}$$

$Y = Z$

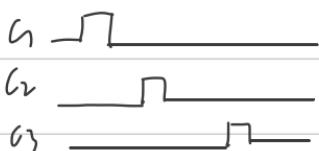
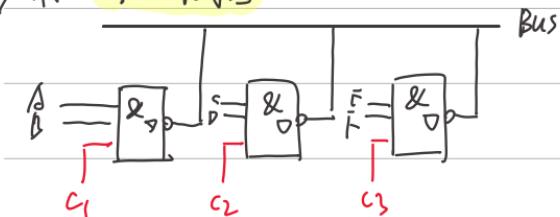


若 EN 搭配:



则由叶级联

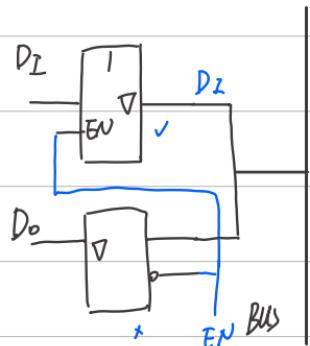
应用. ① 分时传输



P. 先讲 - 3 真门使能:
其余为高阻态

日期: /

① 用于信号加双向逻辑



$$\bar{EN} = D_2 \text{ 工作}$$

$$EN = D_o \text{ 工作}$$

(轮流工作)

③ 用于多路开关(原理同上)

日期:

增强型

$$CMOS \text{ 电路} \quad V_{DD} > |V_{TN}| + |V_{TP}| \quad 4V \quad -4V \quad V_{DS} = -10V \quad +V_{DD} \quad 10V$$

1. CMOS 反相器

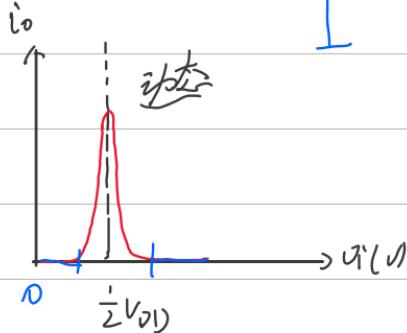
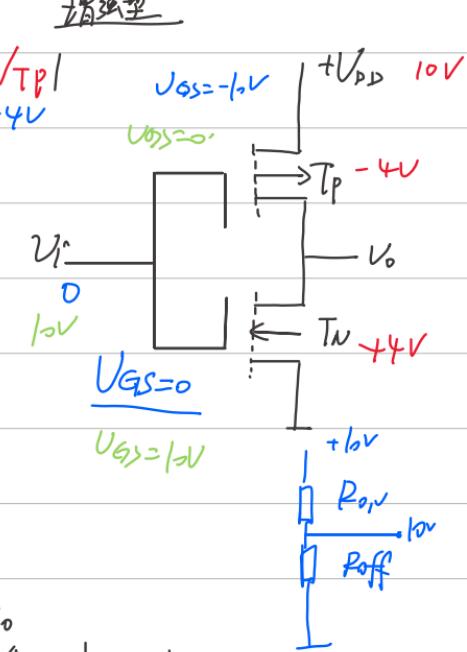
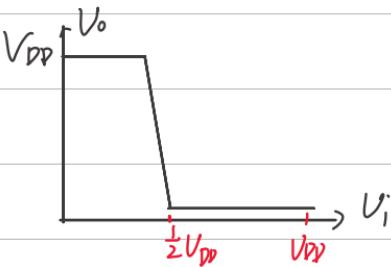
$$U_i = 0V \quad T_N \text{ 截止} \quad T_P \text{ 饱和}$$

$$U_o = 10V \quad \text{--- "1"}$$

$$U_i = 10V \quad T_N \text{ 饱和} \quad T_P \text{ 截止}$$

$$U_o = 0V \quad \text{--- "0"}$$

$$U_o = f(U_i) \quad i_o = f(U_i)$$



2. CMOS的输入特性

3. CMOS的输出特性

噪声容限大约为 $0.3 V_{DD}$

日期: /

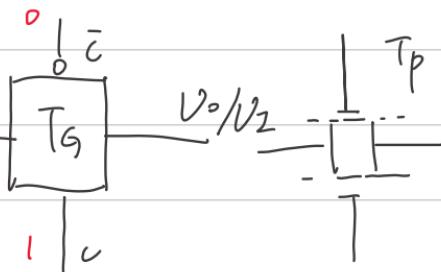
4. CMOS 的传输门:

(双向模拟开关)

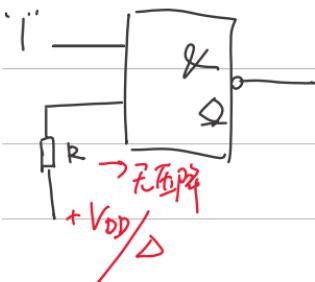
工作原理:

① $C=1, \bar{C}=0, T_N, T_P$ 均导通, $U_o = U_1 (\approx V_{DD})$

② $C=0, \bar{C}=1, T_N, T_P$ 均截止.

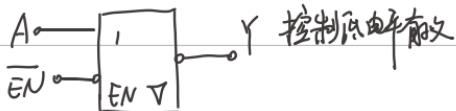


CMOS



OD 口: 漏极开路

5. CMOS 三态:



日期: /

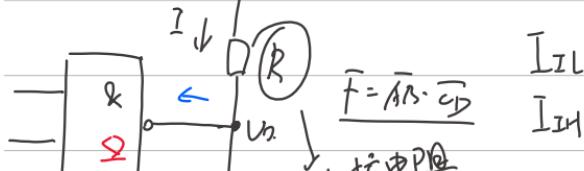
逻辑门电路原理:

① 延时常数. 与电容值大小有关

② TTL 内部电流



③ OC: J, OD: J



$$U_o = '0'$$

④ 三态门

~~三态输出~~

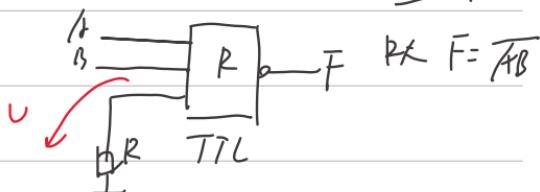
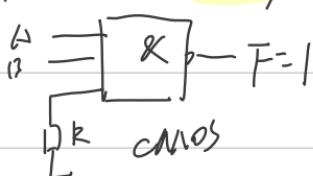


$$\begin{cases} \bar{E}N=1 \rightarrow F = \bar{A}\bar{B} \\ \bar{E}N=0 \rightarrow F = \text{高阻} \end{cases}$$

$$\begin{cases} \bar{E}N=0 \rightarrow F = \bar{A}\bar{B} \\ \bar{E}N=1 \rightarrow F = \text{高阻} \end{cases}$$

⑤ TTL, CMOS 和 电阻驱动

RNU: $F = 1$



日期： /

CMOS 优点：

- (1) 静态功耗低
- (2) 工作电压范围宽
- (3) 输入阻抗大
- (4) 抗干扰能力强
- (5) 逻辑摆幅大

逻辑门电路：

1. TTL (与非门)

<1> 工作原理

日期:

阶乘性复用

ch1. 进制与码制

1. 进制 2. 16. 8. 10 相互转换

$$\alpha \rightarrow \beta \cdot \begin{cases} \text{多项式乘法} & \alpha \rightarrow \beta (\beta = 10) \\ \text{尾数乘除法} & \alpha \rightarrow \beta (\alpha = 10) \end{cases}$$

$$5 \rightarrow 8 \quad \downarrow \quad \alpha \rightarrow \beta (\alpha = 10)$$

$\downarrow 10 \uparrow$

0.9 (有进位)

常见BCD码.

2. BCD码. 8421BCD码. 余3码 5421BCD. 2421BCD

$$(23.7)_{BCD} = (0010\ 0011.\ 0111)_{8421BCD}$$

3. Gray 码 $(B \rightarrow G)$

$G \ 1 \ 1 \ 0 \ 1$

$\downarrow \ 1 \ 0 \ 0 \ 1 \ 1$

$B \ 1 \ 0 \ 0 \ 1 \ 1$

$B \downarrow$

$1 \ 0 \ 1 \ 1 \ 1 \ 0$
 $\downarrow \downarrow \downarrow \downarrow \downarrow \downarrow$

$G \downarrow$

$1 \ 1 \ 1 \ 0 \ 0 \ 1$

规律

高位不变. 低位水平方向异或.

高位不变, 低位对角异或

原码 补码 反码

冗余项: $AB + \bar{A}C + \bar{B}C = AB + AC$ 见余项

$$A + BC = (A + B) \cdot (A + C)$$

ch2. 演算代数

1. 代数法

① 三门规则. ② 公式、定理、运律 - [摩根定律]

$$A + \bar{A}B = A + B$$

③ 化简方法

2. 卡诺图法

④ 最小项

② 最简项表达式 $f(-) = \sum m_i (-)$ ③ 化简方法

④ 无关项

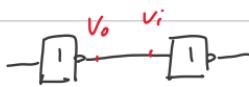
⑤ 最大项

⑥ 与或式、或与式 \Leftarrow 周。再取非

日期: /

ch3. 逻辑门电路

1. $V_{OHmin} \geq V_{IHmax}$

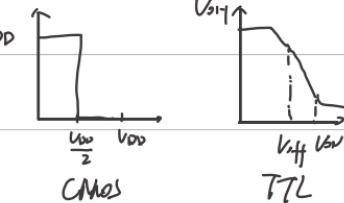


$V_{OLmax} \leq V_{ILmax}$

2. 噪声容限 $V_{NL} = V_{OHmin} - V_{IHmax}$

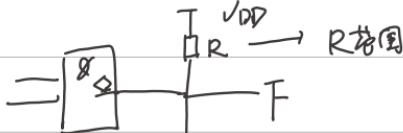
$U_{NL} = V_{ILmax} - V_{OHmax}$

3. 传输特性, $U_o = f(U_i)$

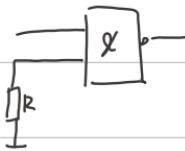


5. i) 电路: 非门与非门或非门

6. odd/even (奇偶数实现或与)

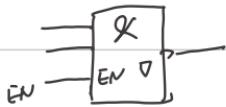


8 电阻特性



开: $R > R_{on}$

7. 三态门



也可实现或与

CMOS: $R_{on} \gg R_{off}$

$T \gg R_{on}$

TTL: $R_{on} \gg R_{off}$ ($10^6 \Omega$)

逻辑表达式: $\bar{C}(+) + \bar{G}(+) = \bar{F}$

i) 电路输出端不接地

日期： /

ch 4. 组合逻辑电路

1. 编码器 CD4532 —— 优先编码器 — Gs. E1. E0

2. 译码器 139 — 2⁴
138 — 3/8 ✓

3. 选择器 153 — 四选一
151 — 八选一

4. 比较器 85 — 四位 (逐位比较)

5. 加法器 283 — 四位

日期:

八进制 $(18)_8$ (七十进制) $(18)_{10..}$ X

八进制数上不能有 8

对原规则中 “0” 要换成 |

“|” “0”

一、判断题

1、编码器能将特定的输入信号变为二进制代码；而译码器能将二进制代码变为特定含义的输出信号，所以编码器与译码器使用是互逆的。 X

2、编码器在任何时刻只能对一个输入信号进行编码。 ✓

3、优先编码器的输入信号是相互排斥的，不容许多个编码信号同时有效。 X

→ 只能有一个有效 → 根据优先级进行编码

三、设计题

✓ 用 4 位加法器 74283 实现下列 BCD 码转换： (可能有误，但只会漏掉一个)

(1) 将 8421BCD 码转换成余 3 码。

(2) 将 8421BCD 码转换成 5421BCD 码。

扩居 → 地址移，数据变多

得到与或形式 → 周期和脉冲直接取叶

竞争与冒险，产生原因：门电路延时

消除方法：修改逻辑设计，接入滤波电容，加速通脉冲

日期: /

符号:

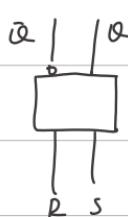
基本RS触发器

低电平有效



(-和由上升沿)

高电平.



(-和由下降沿)

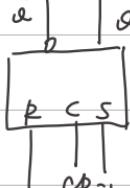
$Q \Rightarrow$ 有 J 上升沿

$Q = 1$ 有 K 上升沿

如若至使不足上升沿子, 有上升沿

的情况, 在下降沿翻转

同步RS触发器:

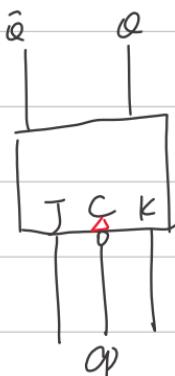


存在问题: 空翻



存在问题: 一次变化问题

边沿JK触发器:



反相取决于下降(上升)沿下-脚: 同

CP带圆圈: 下降沿翻转

CP不带...: 上升沿翻转

CP=1期间

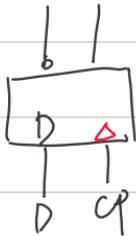
信号: 下降沿翻转

日期: /

$$\text{满足 } Q^{n+1} = \bar{Q}^n$$

边沿 D 触发器 T 触发器 T 触发器

// 可控的 D 触发器



T	Q^n	Q^{n+1}
0	0	0 不变
1	0	1 翻转.

$$Q^{n+1} = \bar{T}Q^n + T\bar{Q}^n$$

$J=1$ 时. 称为 T 触发器

$$Q^{n+1} = \bar{Q}^n$$

特性方程:

RS 触发器的特性方程 $Q^{n+1} = S + \bar{R}Q^n$ ($RS=0$)

✓ JK --- $Q^{n+1} = \bar{J}\bar{Q}^n + \bar{K}Q^n$

✓ D --- $Q^{n+1} = D$.

T --- - $Q^{n+1} = \bar{T}Q^n + T\bar{Q}^n$

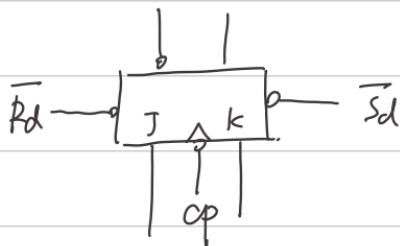
T' --- $Q^{n+1} = \bar{Q}^n$ // 没有触发器

状态图. 真值表. 激励表 (时序电路设计)

Q^n	Q^{n+1}	D
0	0	0
0	1	1
1	0	?
1	1	1

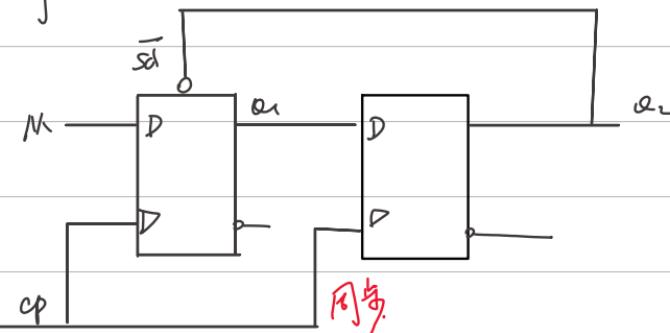
日期:

异步串行移位寄存器

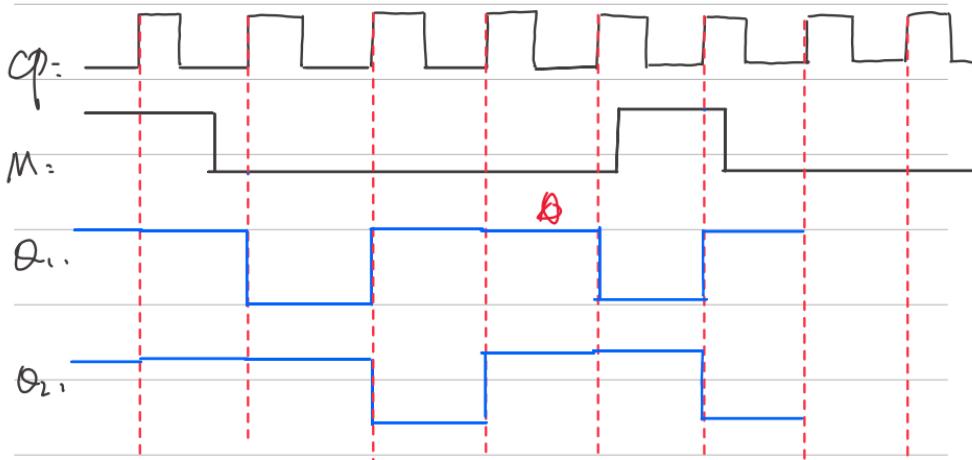


例:

$$Q_1 = 0, Q_2 = 0, (Q_1 = 1)$$



解: $Q_1 = 1, Q_2 = 1$



日期:

时序逻辑电路

小规模

1. SSI 时序逻辑电路

<1> 分析:

<2> 设计:

- a. 序列检测器 (Mealy 型 ✓)
- b. Moore 型
- c. 计数器设计 (任意进制)

同步 ✓
异步

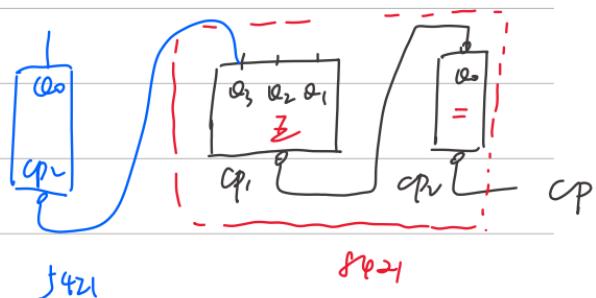
c. 其他设计

2. MSI 时序逻辑电路

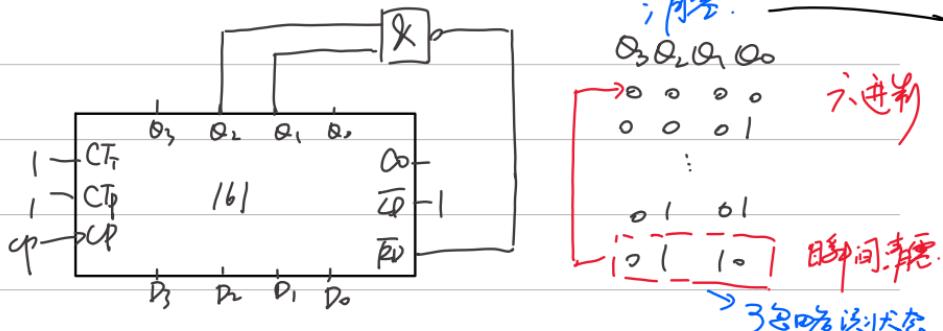
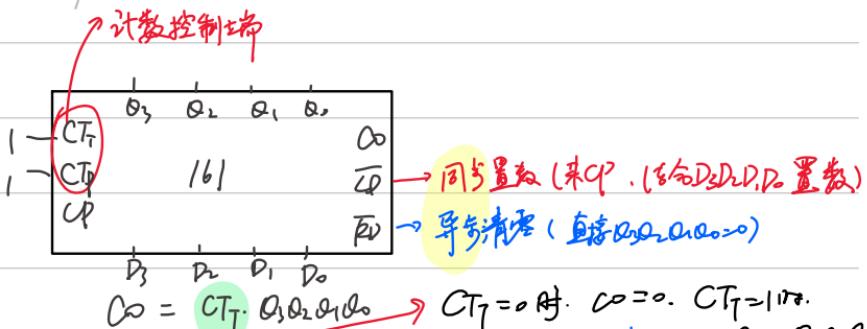
<1> 寄存器

= 三 - T 计数器

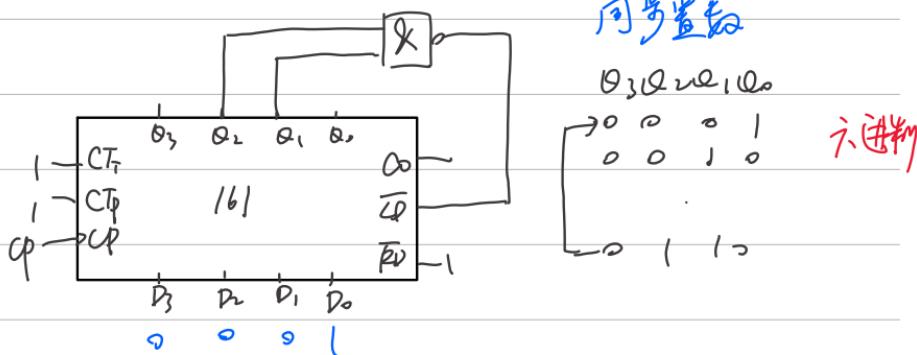
<2> 计数器 (390.661)



日期:



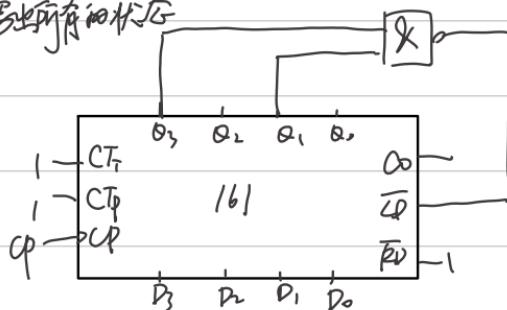
74LS163: 同步置数、同步清零



日期: /

逻辑功能和状态

$$(Q_3 = Q_1 \Rightarrow)$$

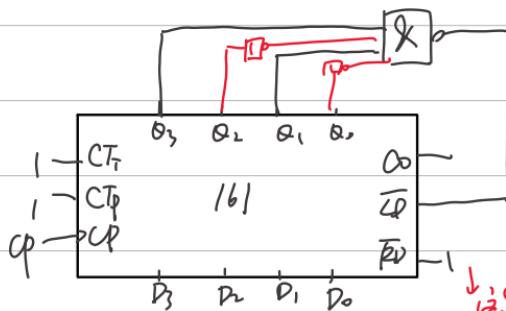


D_3	D_2	D_1	D_0
0	0	0	0
0	0	0	1
⋮	⋮	⋮	⋮
0	1	0	0

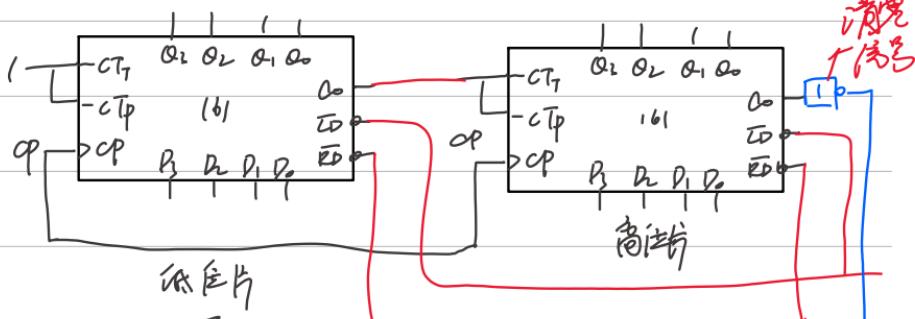
0	0	0	1	—
1	1	0	0	—
1	1	0	1	—
0	1	1	0	—
0	1	1	1	—

Q_3 Q_1

↓这种只有10%才能置数



↓这种只有10%才能置数

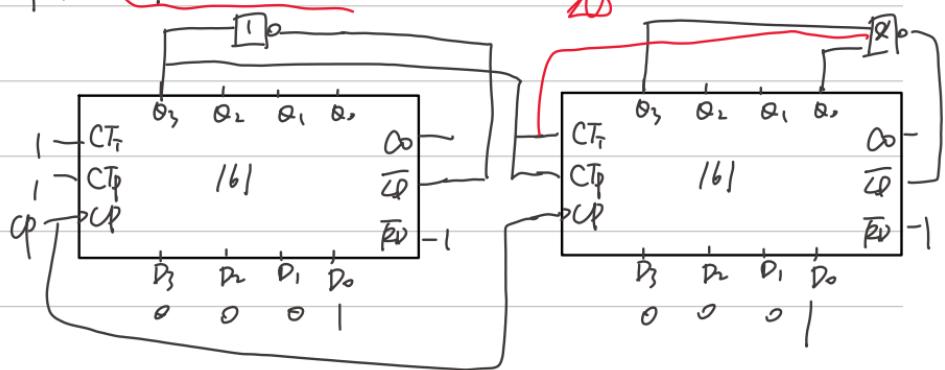


部件反馈 < 清零置数

清零
置数

日期: /

级联法: $N = M_1 \times M_2$



72:8×9

$$\begin{array}{r} Q_3 Q_2 Q_1 Q_0 \\ 0 0 0 1 \\ \vdots \\ 1 0 0 0 \\ \hline 0 0 0 1 \end{array} \quad CT_i=1 \quad \begin{array}{r} Q_3 Q_2 Q_1 Q_0 \\ 0 0 0 1 \\ \vdots \\ 0 0 0 1 \\ \hline 0 0 1 0 \\ \vdots \\ 1 0 0 0 \\ \hline 1 0 0 0 \\ \hline 1 0 0 1 \end{array}$$

输出由最高位到最低位的乘数次，逐级反馈

让其依次进位 0001

日期:

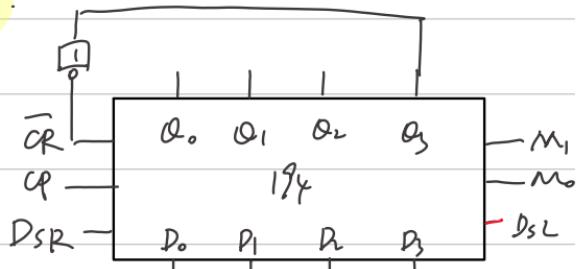
④
(高(低)位, 右/左移)

<1> 寄存器：移位寄存器

置数: 19脉冲

移入/出: 49脉冲

拉环形 (加非)



顺序脉冲发生器

计数器 + 译码器

计数型 \leftarrow (随竞争与冒险)

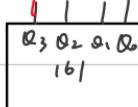
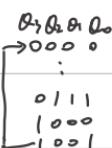
移位寄存器 + 译码器

移位型

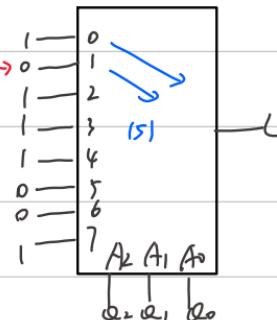
产生顺序脉冲. (0|1|1|0|0|0)

若产生 10|1|1|0|0|1|

$1|1|1|1|0=1|0 \rightarrow 3$ 及 Q₃
1|0|1|1|0=0|1|0|1



8: Q₃Q₂Q₁Q₀
1 0 0 0
1 0 0 1



Q₃
Q₂

日期:

脉冲波形与暂稳态产生

1. 单稳态触发器

① 工作特点: ① 确定状态

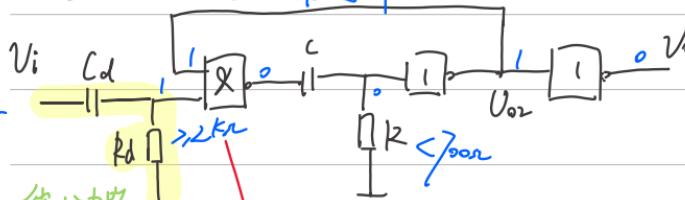
② 外加触发电路转为暂稳态

③ 电路自动恢复至稳定

反取对称振荡器
(暂稳态时间与脉冲无关)

- 脉冲间电容两端电压不变。
不需要充电

CMOS: (TTL) → 电阻选择



注: ① TTL or CMOS

② 反相或非门或与非门

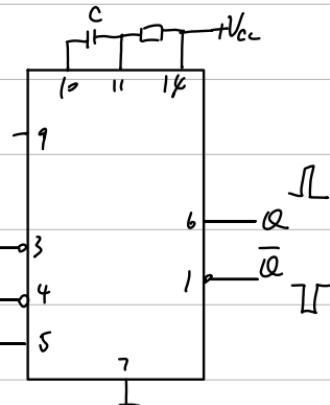
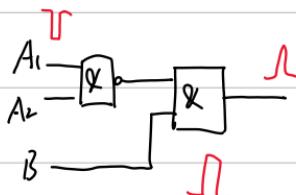
微分电路

变成非门. R2 很高 +Vcc.

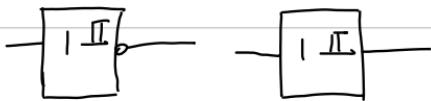


三端输出:

2. 双稳态 (JK 触发器)

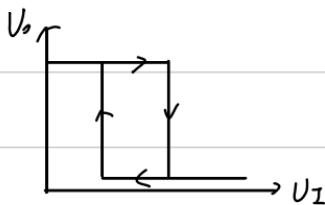


日期: /

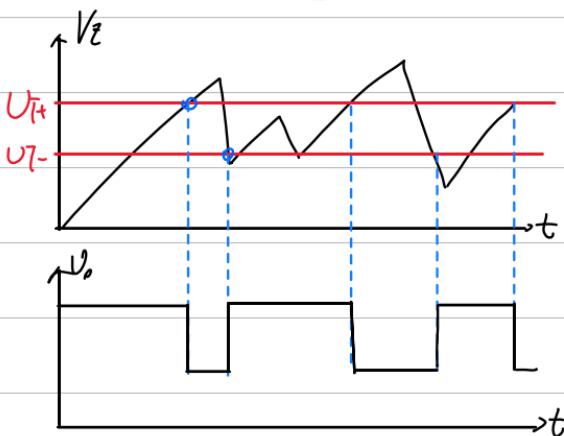
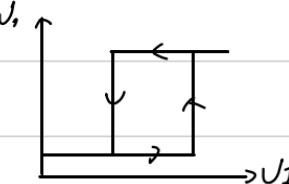


2. 施密特触发器

反向:



正向:



施密特反相器

3. 多端提高电路

石英晶体振荡器: 优点: 频率稳定 精度高
⑤

将互感器相等的图形放大 → 单稳态触发器

单稳态触发器的触发电平 $U_c < \frac{1}{3}U_{cc}$

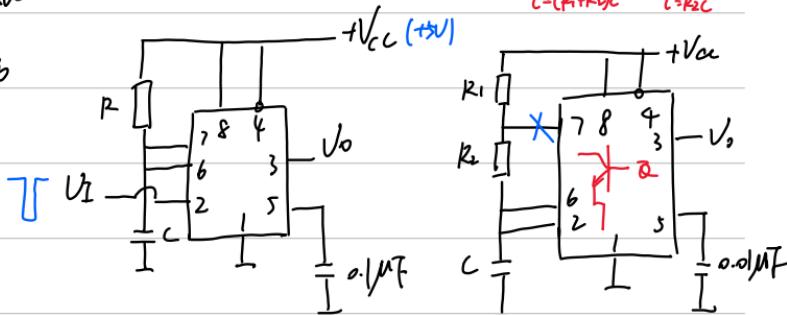
日期:

555定时器及其应用

1. 结构及工作原理

2. 三种基本电路

3. 应用

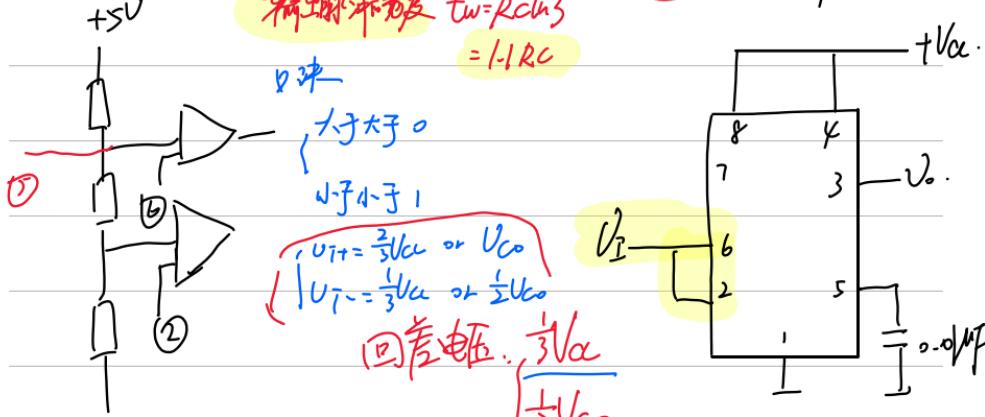


单稳态触发器

输出脉冲宽度 $t_w = R_c C \ln 3$

上升

$$= 1.1 R C$$



施密特触发器

多谐振荡器

$$\text{充电时间常数 } T_1 = (R_1 + R_2)C \quad \therefore t_{m1} = 0.7(R_1 + R_2)C$$

$$T = t_{m1} + t_{m2}$$

$$\text{放电时间常数 } T_2 = R_2 C \quad \therefore t_{m2} = 0.7 R_2 C$$

$$= 0.7(R_1 + 2R_2)C$$

$$\therefore f = \frac{1}{T} \quad \text{占空比 } Q = \frac{T_m}{T} = \frac{R_1 + R_2}{R_1 + 2R_2}$$

日期： /

应用：

1. 施密特触发器：（2个稳态）

①脉冲整形电路 ②波形变换 ③整形电路

2. 单稳态触发器：（1个稳态+1个暂稳态）

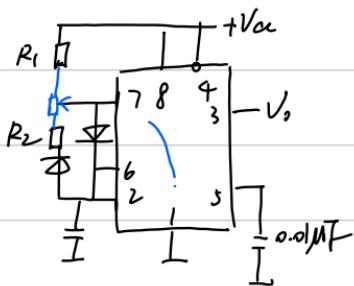
①定时 ②延时 ③整形

3. 多谐振荡器：（2个暂稳态）

①电信号发生器 ②模拟声响电路 ③电子琴电路

日期： /

占空比可调：



用ROM实现组合逻辑函数

逻辑表达式 → 最简与或表达式

用PLA(PAL) → 最简与或表达式 (可编程逻辑阵列)

n: 输入地址

ROM(只读存储器) $2^n \times b \rightarrow$ 位数 $2^3 \rightarrow 1KB$

字线

RAM(随机存取存储器) 内容不固定

RAM

保存不变

日期:

D/A 和 A/D

1. D/A

CMOS/TTL V_{REF}

运放

<1> 主要部分: 数码寄存器 n位模拟开关, 基准电压, 分压网络, 求和电路

<2> 编码电路: 权电阻, 倒T型, T形, $R \cdot 2^R$.

<3> 表达式: $U_o = -\frac{V_{REF}}{2^n} \cdot N_B$ $N_B = \sum_{i=0}^{n-1} (D_i \cdot 2^i)$ 二进制数

$$N_B = \sum_{i=0}^{n-1} (D_i \cdot 2^i)$$

$K_H = -\frac{V_{REF}}{2^n}$

转模输出系数.

<4> 转换方式:

单极性 (数字量输入采用自然二进制数)

双极性 (数字量输入采用偏置二进制码 (偏移二进制码) 9位)

<5> 主要技术指标 分辨率 精密, 迅速.

位数 \rightarrow 表达式: $\frac{1}{2^n}$

2. A/D

时间连续量 \rightarrow 时间离散量

幅值连续量用二进制代码表示

<1> 工作过程 取样, 保持, 量化, 编码

取样原理: $f_s \geq 2f_{max}$.



最小量化单位, 量化误差, 量化方式 | 合尾法
四舍五入法

<2> 转换方式 速度快, 适用范围广.

直接转换 (并行 A/D, 逐次逼近 A/D) 直接转换的原理

间接转换 (双积分 A/D) 先 采样时间 / 积分 \rightarrow 再转换成数字量

主要技术指标: 分辨率 \rightarrow n 位 $\rightarrow \frac{1}{2^n}$

日期: /

3. 应用举例.

① 八位D/A 分辨率是多少? $\frac{1}{2^8-1} = \dots$

② 如输出mV由模数电压的DAC, 其输入数字信号有多少位? $n > \log_2 m$ 数位
位数

③ 在4位DA中, 若采用权电阻网络, 则需要权电阻 4种 N种 最高位权

-- 例丁形 \rightarrow 一串 2 种. 中间 2 种
($R \cdot 2R$)

A/D: ① 要将一个最大值为 5.1V 的模拟信号 $\overset{A}{\rightarrow} \overset{D}{\rightarrow}$ 数字信号

要求: 模拟信号为高电平 20mV, 数字信号发生变化.

问采用几位的ADC

$$\text{LSB} = \frac{V_m}{2^n-1} = \frac{5.1 \times 10^3}{2^n-1} = 20 \quad (n=8)$$

② 四位逐次逼近型ADC. $V_{REF} = 40V$. 输入电压 28.3V. 问 输出是怎样的?

采样钟频率 $f_{CP} = 1MHz$ 相应每位数码所需多少时间? 1011

$$T = \frac{1}{f} = 1 \mu s$$

$$\frac{V_{REF}}{2^n} N_D$$

$$U_i > \frac{40}{2^4} \times 2^3 = 20V - 1$$

误差: $8 = 28.3 - 27.5 = 0.8V$
误差

$$U_i < \frac{40}{2^4} \times (2^3 + 2^1) = 30V - 1$$

$$U_i > \frac{40}{2^4} \times (2^3 + 2^1) = 25V - 1$$

$$U_i > \frac{40}{2^4} \times (2^3 + 2^1 + 2^0) = 27.5V - 1$$

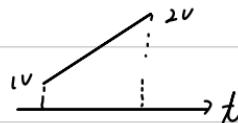
日期:

A/D转换器的工作原理

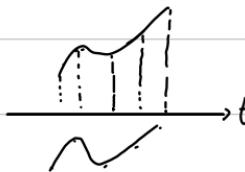
1. 取样(采样)

取样定理:

$$f_s \geq 2f_{\max}$$



2. 保持



3. 量化.

最小量级单位 Δ

舍尾取整法

$1V$	$1.5V$	$3V$	$4V$	$6.5V$
20	30	60	80	130
0010	0011	0100	1000	(101)

四舍五入法

$$U_m = 1V$$

$$n = 3\text{位.}$$

$1V$
$7/8V$
$6/8V$
$5/8V$
$4/8V$
$3/8V$
$2/8V$
$1/8V$
$0V$

$$\Delta = \frac{1}{8}$$

$$\text{误差: } \Sigma = \frac{1}{8} (\Delta)$$

$$\Delta = \frac{U_m}{2^n}$$

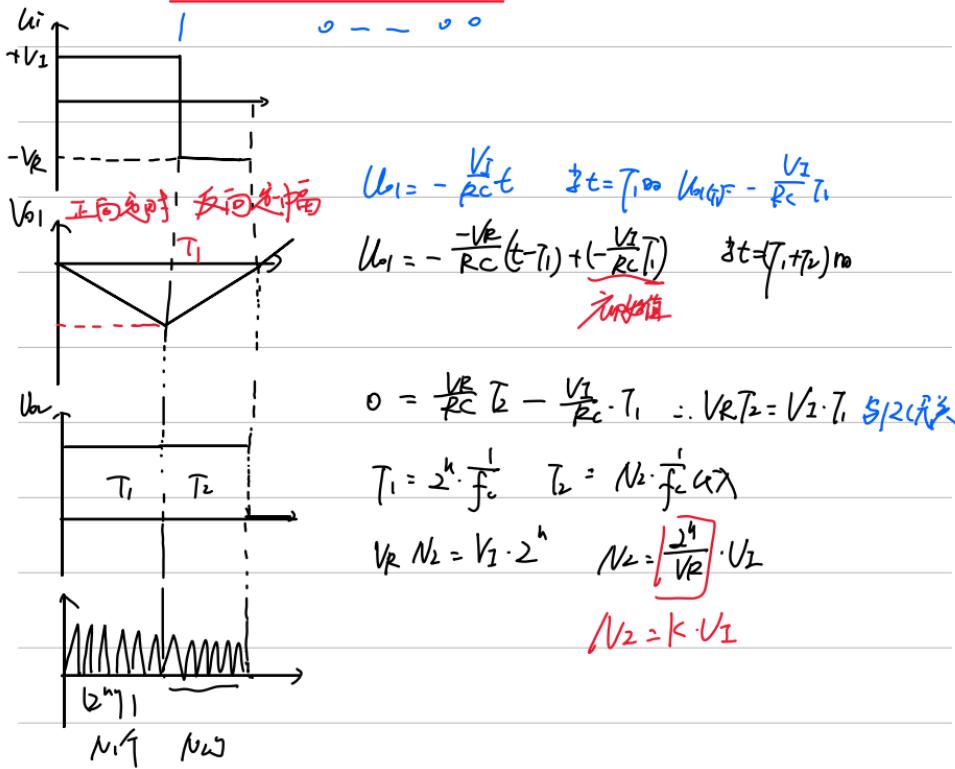
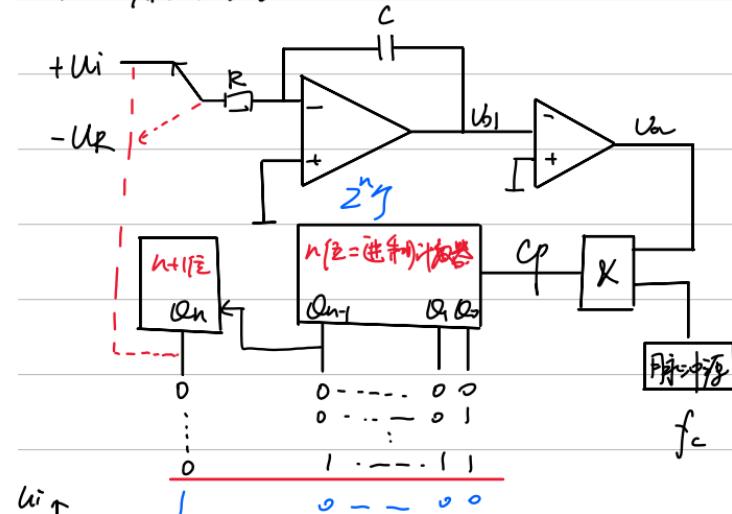
$$U_m = 1V \quad n = 3\text{位}$$

$14/15$	$14/15 = 70$	$\Delta = \frac{2U_m}{2^n - 1} = \frac{2}{15}$
$-11/15$	$-12/15 = 60$	
$9/15$		$\text{误差: } \Sigma \approx 1/15 = 6.67$
$7/15$		(0)
$5/15$	$-4/15 = 20$	
$3/15$	$-2/15 = 0$	
$1/15$		
$0V$		

4. 编码

日期: /

双积分型 A/D 转换器:

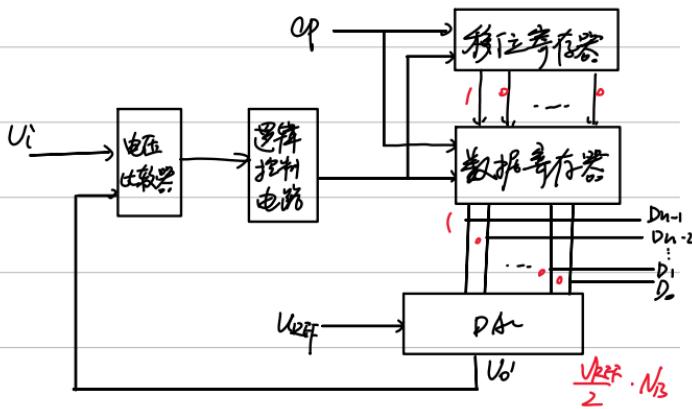


日期: /

逐次逼近型ADC

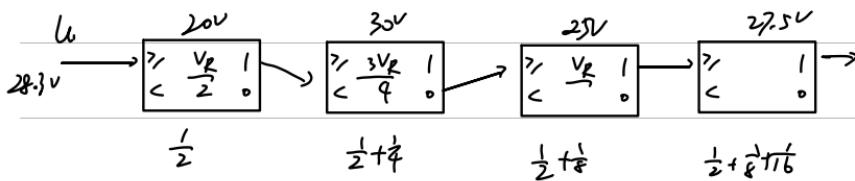
1. 转换原理:

类似于天平称物量



2. 转换原理:

c1) 4位逐次逼近式ADC中, $V_{REF} = 40V$, $U_i = 28.3V$ 时转换后的数是多少? (11)



c2) 8位逐次逼近式ADC中, $V_{REF} = 8V$

a. DAC的输出电压是多少? $U_{out} = V_{REF} \cdot \frac{255}{256} = 7.7mV$

b. 若 $U_i = 3.563V$ 时, 并行输出数是? $\frac{8V}{3.563} = \frac{256}{z} \Rightarrow z = 114$ (111010)

c. DAC的最小分辨率为多少?

$$\frac{8V}{255} = 0.0314V$$

$$f_p = \frac{1}{255}$$

最小
最大

d. CP的频率 $f_{CP} = 500kHz$, 完成一次转换的时间为?

$$t = f \cdot T_{CP} = f \times \frac{1}{f_{CP}} = 10\mu s$$

完成转换 CP

日期： /

W₂ 逐次逼近型 A/D 转换器完成一次转换所需时间为 $(n+2)$ 个 CP

W₂ 双积分型 A/D 转换器完成第一次积分所需时间为 2^n 个 CP

采样保持时间] $T_H \geq T_1$ (或取大值者)

当由低电位溢出 $|U_2| < |U_{REF}|$

如果 $|U_2| > |U_{REF}|$ ，反向积分中不能将溢出产生错误结果

积分器最大输出电压即为 $|V_{max}| = \frac{|U_2| T_1}{R_C}$ (T_1 为第 1 个积分时间)

双积分型定时器约 25 个时钟，正向积分和反向积分各 12.5 个

优点：1. 电源稳定性高，抗干扰能力强

转换精度
分辨率
转换误差

转换速度
建立时间
转换速率

W₂ 双积分型最大转换时间： $2 \cdot 2^n \left(\frac{1}{f} \right) = 2^{n+1} \cdot \frac{1}{f}$

$$T_H = T_1$$

2. D 触发器构成的环形计数器的计数长度为 ⑤