



Probeklausur Grundlagen der Technischen Informatik 2 Sommersemester 25

Name: Vorname:

Matrikelnummer: Studienfach:

Die zur Teilnahme erforderliche
Prüfungsvorleistung habe ich vollständig
erbracht.

Unterschrift:

Hinweise zur Bearbeitung

- Zum Bestehen sind 50% der Punkte notwendig.
- Der Lösungsweg muss erkennbar sein, die Angabe von Endergebnissen genügt nicht!
- Lassen Sie die Aufgabenblätter zusammengeheftet und schreiben Sie auf alle Blätter ihre Matrikelnummer.
- Sie können Aufgaben auf der Rückseite oder einem Extrablatt fortführen. Kennzeichnen Sie dies eindeutig!
- Hilfsmittel sind nicht zulässig. Nicht-Muttersprachler Deutsch dürfen ein deutsches Wörterbuch benutzen.
- Mobiltelefone sowie „smarte“ Geräte (z.B. Smartwatches) sind auszuschalten und vom Tisch zu entfernen!

Punkte werden vom Prüfer ausgefüllt.

Aufgabe	1	2	3	4
Max. Punktzahl	10	10	10	10
Punktzahl				
Gesamt	40			
Note				

Aufgabe 1: Theoretische Grundlagen

[10 Punkte]

1. Füllen Sie den folgenden Lückentext aus.

[5 Punkte]

In der digitalen Schaltungstechnik unterscheidet man zwischen zwei grundsätzlichen Schaltungsarten. Logikschaltung reagieren ausschließlich auf aktuelle Eingangssignale und besitzen kein Gedächtnis, während Schaltwerke zusätzliche internen Zustände speichern. Mögliche Realisierungen der Speicherglieder sind das D-Flip Flop oder das Latch. Um das zeitabhängige Verhalten von digitalen Systemen systematisch zu beschreiben, verwendet man häufig Automatenmodelle. Beim Mealy-Automaten hängt die Ausgabe sowohl vom aktuellen Zustand als auch vom Eingangssignal ab. Im Gegensatz dazu ist beim Moo re-Automaten die Ausgabe ausschließlich vom Zustand abhängig. Ein wichtiger Bestandteil eines Rechnersystems zur Steuerung des Datenflusses ist ein De MUX, der ein Eingangssignal entsprechend eines Steuersignals an einen von mehreren Komponenten weiterleitet. Das zentrale Element des Rechners ist die ALU, die grundsätzliche arithmetische Operationen durchführt wie ADD oder ADDs.

2. Wandeln Sie die Dezimalzahl 18.18_{10} in eine IEEE754 32-bit single-precision floating-point Zahl um. Geben Sie Ihren Rechenweg an und markieren Sie am Ende in der Zahl Vorzeichen, Mantisse und Exponent. [5 Punkte]

$V_z: 1$ $Exp: 8$ $Mantisse: 23$ $Bias: 127$

V_z Exp

0	1	0	0	0	0	0	1	1	0	0	1	0	0	0	1	0	1	1	1	0	0	0	0	1	0	1	0	0	1	0	0
---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---

$V_z = 0$

$$18_{10} = 10010_2$$

$18:2 = 9$	$R0$	↑
$9:2 = 4$	$R1$	
$4:2 = 2$	$R0$	
$2:2 = 1$	$R0$	
$1:2 = 0$	$R1$	

$$18.18_{10} = 10010.0010111000010100100_2$$

$$= 2^4 \cdot 1.00100010111000010100100_2$$

$e = 4 = 100$
 $bias = 127 = 1111111$
 $Exp = bias + e = 01111111$

$$0.18_{10} = 0.0010101110000101000110_2 \dots = 0.0010111000010100100_2$$

$0.18 \cdot 2 = 0.36$	0	↓
$0.36 \cdot 2 = 0.72$	0	
$0.72 \cdot 2 = 1.44$	1	
$0.44 \cdot 2 = 0.88$	0	
$0.88 \cdot 2 = 1.76$	1	
\vdots		

Aufgabe 2: Minimierungsverfahren

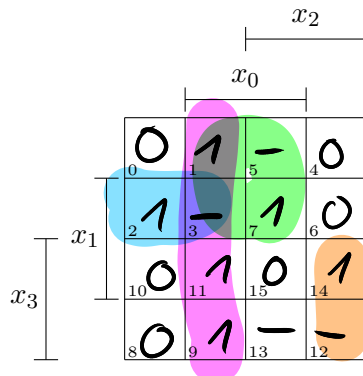
[10 Punkte]

1. Sei die folgende Wahrheitswertetabelle gegeben:

[5 Punkte]

x_3	x_2	x_1	x_0	φ	x_3	x_2	x_1	x_0	φ
0	0	0	0	0	1	0	0	0	0
0	0	0	1	1	1	0	0	1	1
0	0	1	0	1	1	0	1	0	0
0	1	0	0	0	1	0	1	1	1
0	1	1	0	0	1	1	1	0	1
0	1	1	1	1	1	1	1	1	0

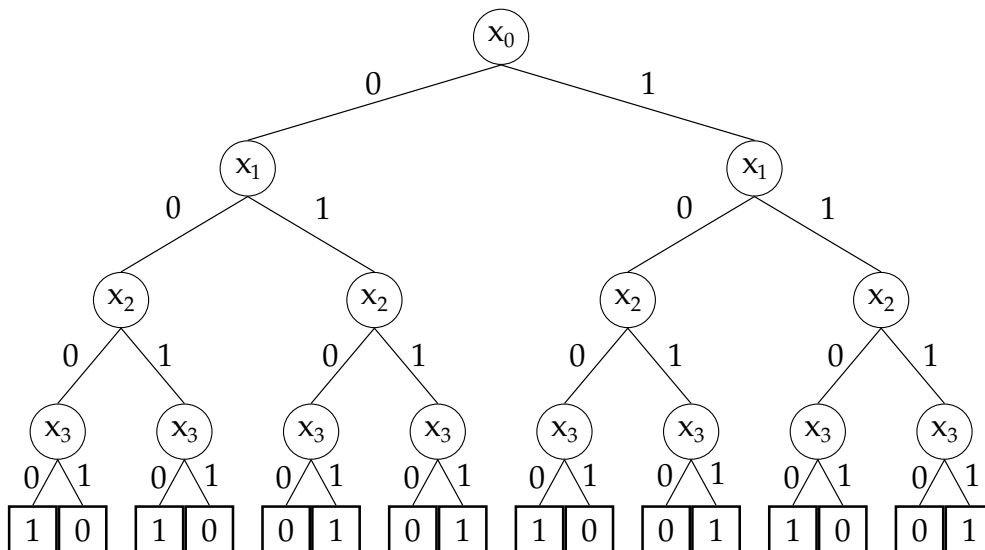
(a) Befüllen Sie das folgende KV-Diagramm mittels der Wahrheitswertetabelle:



(b) Führen Sie eine 1-Minimierung mit dem KV-Diagramm durch und geben Sie φ_{min} an. Kennzeichnen Sie die Primimplikanten im KV-Diagramm.

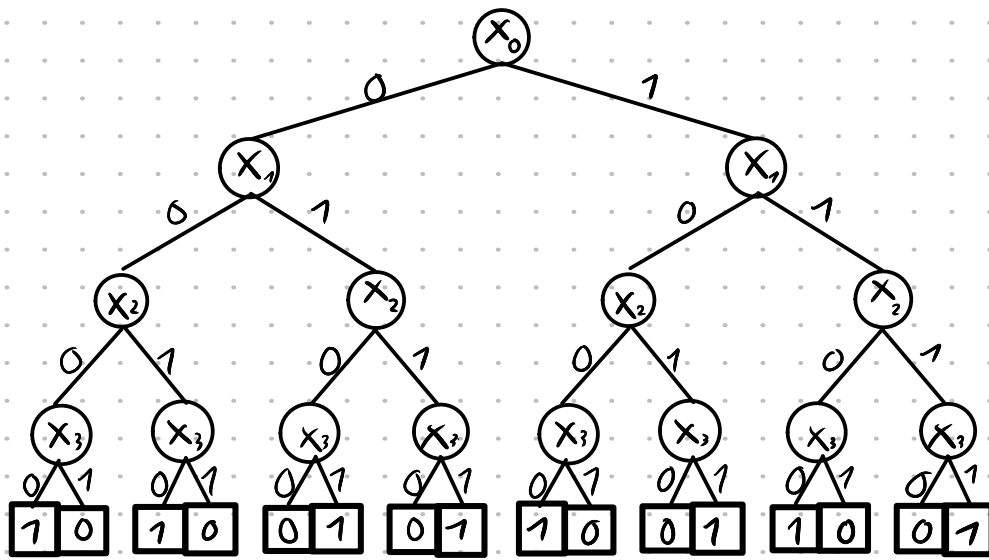
$$\varphi_{min} = \overline{x_0} \overline{x_2} \vee \overline{x_0} \overline{x_3} \vee \overline{x_1} \overline{x_2} \overline{x_3} \vee \overline{x_0} \overline{x_2} \overline{x_3}$$

2. Gegeben sei das nachfolgende OBDD. Reduzieren Sie das OBDD so weit wie möglich. Geben Sie bei jedem Schritt die angewandte Regel an. [5 Punkte]

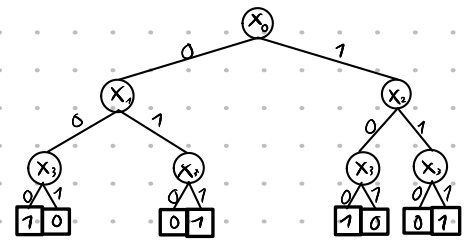
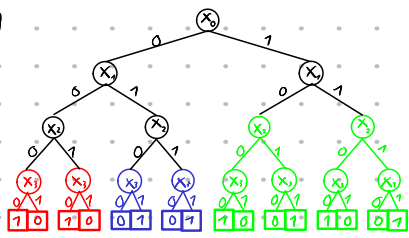


Regel 1: Elimination von Knoten mit gleichen Nachfolgern

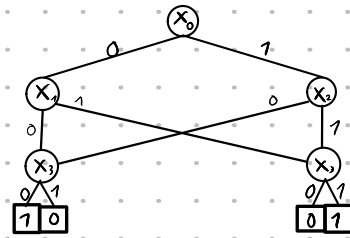
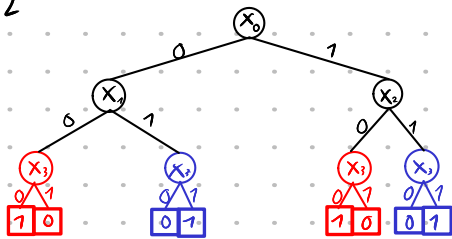
Regel 2: Gemeinsame Nutzung redundanter Teilbäume



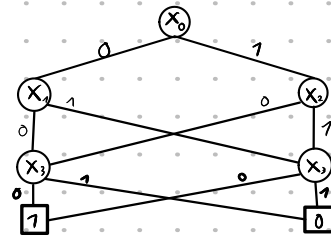
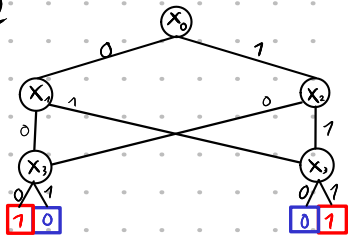
Regel 1



Regel 2



Regel 2



Aufgabe 3: Schaltwerke

[10 Punkte]

Gegeben sei der folgende Automat A.

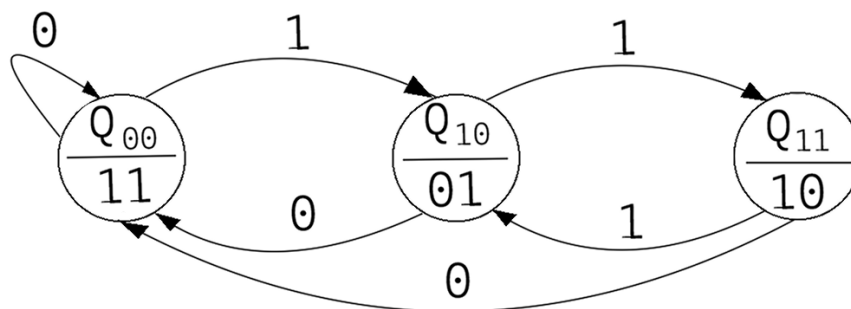


Abbildung 1: Schematische Repräsentation des Automaten A

1. Nennen Sie die Art des Automaten.

[1 Punkt]

Moore

2. Erstellen Sie die Zustandsablaftabelle. Gehen Sie davon aus, die Zustands-Bits in T-Flipflops zu speichern. Achten Sie dabei auf 'don't-care' Zustände.

[4 Punkte]

index	Zustände		Eingabe	Nächste Zustände		Toggle Signale		Ausgabe	
	q_0	q_1		q_1^+	q_0^+	t_1	t_0	o_1	o_0
0	0	0	0	0	0	0	0	1	1
1	0	0	1	1	0	1	0	1	1
2	0	1	0	0	0	1	0	0	1
3	0	1	1	1	1	0	1	0	1
4	1	0	0	x	x	x	x	x	x
5	1	0	1	x	x	x	x	x	x
6	1	1	0	0	0	1	1	1	0
7	1	1	1	1	0	0	1	1	0

3. Erstellen Sie die Logikformeln für die Toggle-Signal-Bits t_0 und t_1 , sowie für die Ausgabesignal-Bits o_0 und o_1 .

[2 Punkte]

$$t_1 = \bar{q}_0 \bar{q}_1 x \vee \bar{q}_0 q_1 \bar{x} \vee q_0 q_1 \bar{x}$$

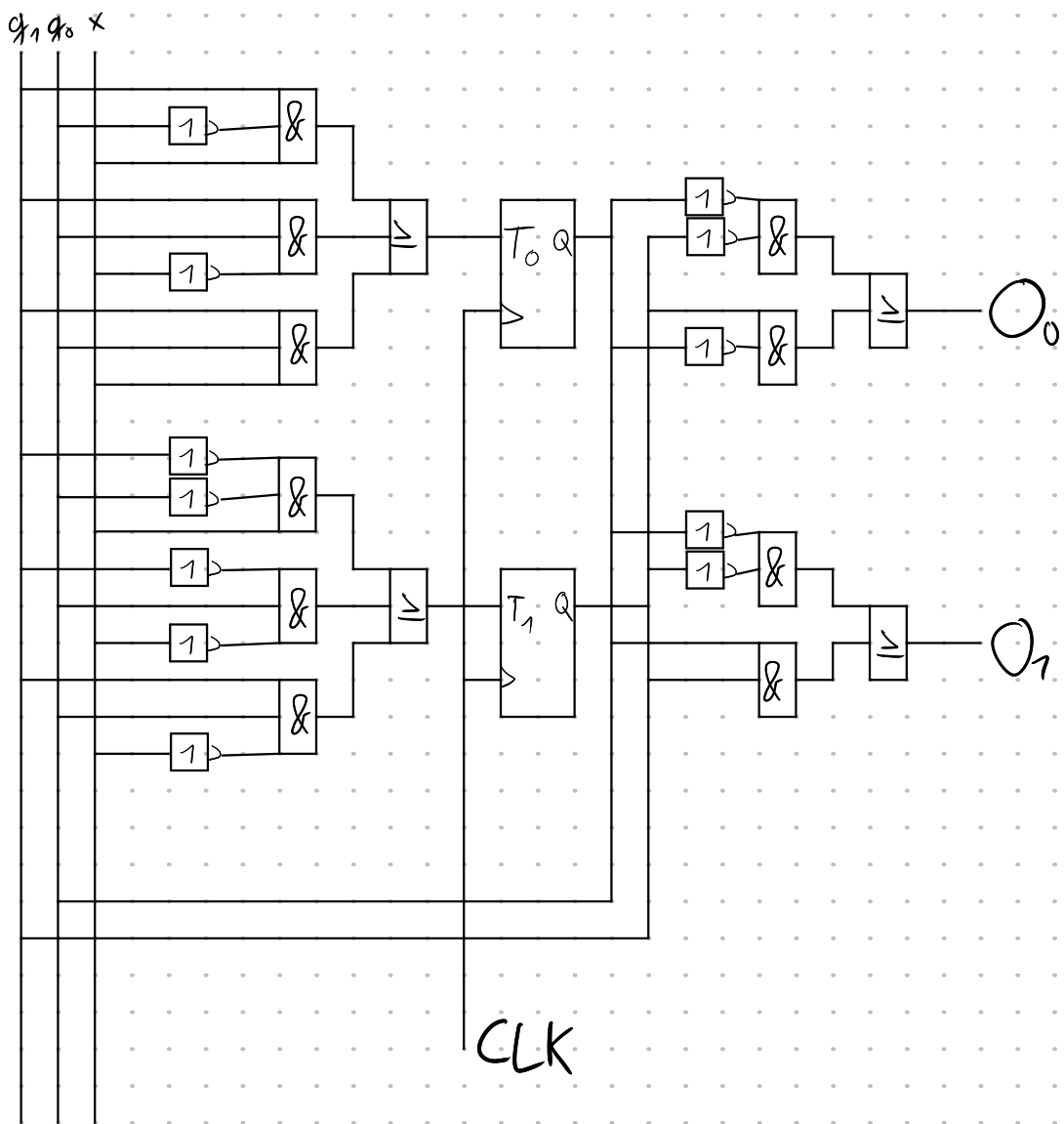
$$t_0 = \bar{q}_0 q_1 x \vee q_0 q_1 \bar{x} \vee q_0 q_1 x$$

$$o_1 = \bar{q}_0 \bar{q}_1 \bar{x} \vee \bar{q}_0 \bar{q}_1 x \vee q_0 q_1 \bar{x} \vee q_0 q_1 x = \bar{q}_0 \bar{q}_1 \vee q_0 q_1 \quad (-x \vee -\bar{x} = -)$$

$$o_0 = \bar{q}_0 \bar{q}_1 \vee \bar{q}_0 q_1$$

4. Zeichnen Sie das, von Automat A repräsentierte Schaltwerk. Verwenden Sie T-Flipflops zur Zustandsspeicherung.

[3 Punkte]



Aufgabe 4: Rechnerarchitektur

[10 Punkte]

1. Algorithmic Logic Unit

[7 Punkte]

Gegeben sei das folgende Schaltnetz.

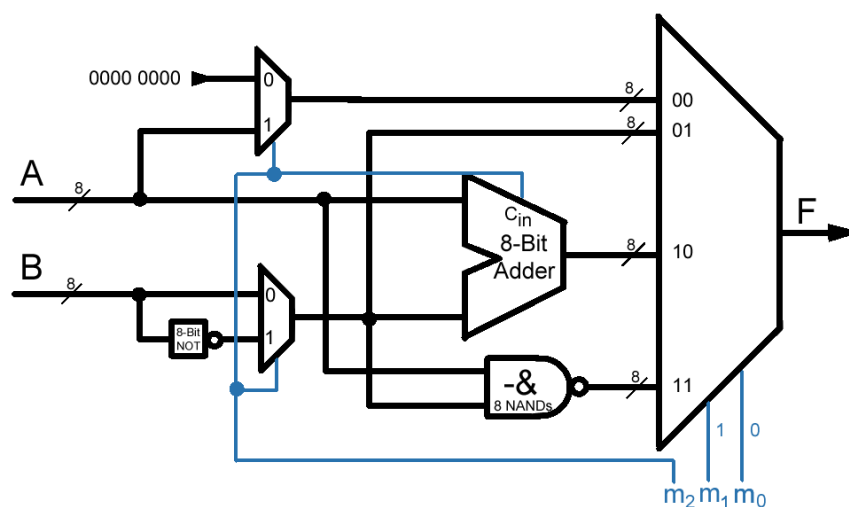


Abbildung 2: Schaltnetz einer simplifizierten 8-Bit-ALU. **A** und **B** sind 8-Bit Eingänge, m_0 , m_1 und m_2 sind Steuer-Bits.

- (a) Welche Arithmetischen oder Logischen Funktionen berechnet diese ALU in Abhängigkeit der jeweiligen Steuer-Bits?

Steuer-Bits			Funktion
m_2	m_1	m_0	F
0	0	0	$F = 0$
0	0	1	$F = B$
0	1	0	$F = A + B$
0	1	1	$F = A \bar{A} B$
1	0	0	$F = A$
1	0	1	$F = \neg B$
1	1	0	$F = A + \bar{B} + 1 = A - B$
1	1	1	$F = A \bar{A} \bar{B} = \neg(A \wedge \bar{B}) = \bar{A} \vee B = A \rightarrow B$

- (b) Berechnen Sie die Ausgabe F für explizite Eingaben A und B und Belegungen der Steuer-Bits m_0 und m_1 .

Steuer-Bits			Eingabe A	Eingabe B	Ausgabe
m_1	m_0	A	B	F	
1	1	0	00001001	00001110	11111011
0	1	1	00110101	11001001	11111110
0	0	0	00001001	00001010	00000000

2. Füllen Sie die folgende Tabelle aus, indem Sie die Eigenschaften zu jeder Speicherart angeben. [3 Punkte]

Speicherart	Programmierbar	Reversibel	Schreibbar	Statisch	Flüchtig
NV-RAM	✗	✗	✗	✗	
ROM				✗	
SRAM	✗	✗	✗	✗	✗
EPROM	✗	✗		✗	
PROM	✗			✗	
DRAM	✗	✗	✗		✗