版本历史

文档更新记录	文档名:	A07_乘除法器 IP 定制	
	版本号	V0.1	
	创建人:	计算机体系结构研讨课教学组	
	创建日期:	2017-10-20	

更新历史

序号	更新日期	更新人	版本号	更新内容
1	2017/10/20	邢金璋	V0.1	初版。

手册信息反馈: xingjinzhang@loongson.cn

1 乘除法器 IP 定制

在学习并尝试本章节前, 你需要具有以下环境和指令:

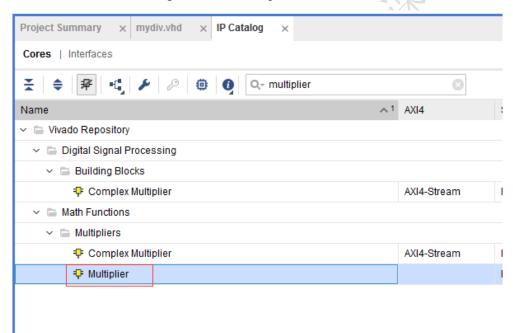
- (1) Vivado 环境。
- (2) Vivado 定制 IP 的方法。

通过本章节的学习, 你将获得:

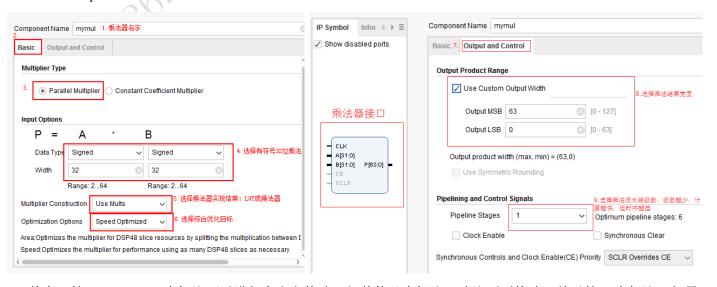
- (1) Vivado 定制乘法器 IP 的方法。
- (2) Vivado 定制除法器 IP 的方法。

1.1 乘法器 IP 定制

最简单的,可以直接写乘号"*",会自动调用乘法器 IP。也可以根据需求定制指定属性的乘法器 IP。 打开 Vivado 工程,在左侧点击"IP Catalog",并搜索 multiplier,如下图:



双击"Mutiplier",打开乘法器设置界面,如下:



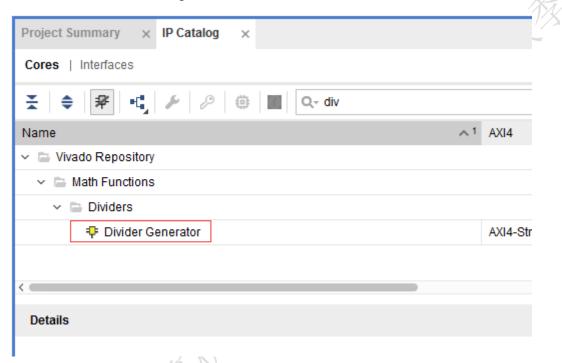
其中,第1、5、6、9点标注可以进行自定义修改,但其他几点标注,建议不要修改。关于第9点标注,如果

选为乘法器为1级流水,可能时序偏差些,可以根据实际情况和自己的设计需求选择。

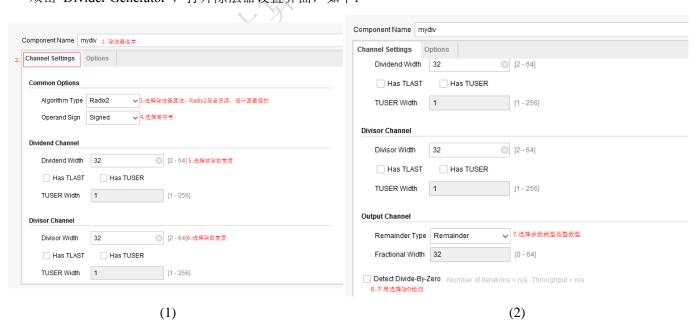
在上图右侧,给出了乘法器接口,信号的意义是很明显的,就不再赘述。需要注意的是,如果乘法器设置为 1 级流水的,则说明乘法一拍完成,也就是在第 n 拍送入 A 和 B,那么在第 n 拍就能获得乘积 P;如果乘法器是设置为 2 级流水的,则在第 n 拍送入 A 和 B,需要在第 n+1 拍才能获得乘积 P。所以,大家需要根据自己定制的乘法的流水级级数,确定自己送入 A、B,和取回乘积的时机。

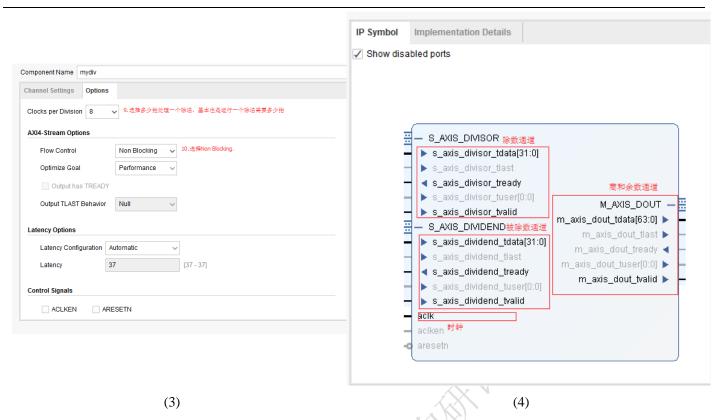
1.2 除法器 IP 定制

打开 Vivado 工程,在左侧点击"IP Catalog",并搜索 div,如下图:



双击"Divider Generator", 打开除法器设置界面, 如下:





上 4 幅图中第 1、3、9 点标注是可以进行自定义更改的,但其他几点标注,建议不要修改。其中第 4 点标注,选择是有符号除法,是建议大家将无符号除法转换为有符号除法。

上述第 4 副图中,列出了除法器生成的端口,注意箭头方向代表了信号方向是 input 还是 output。

在本次实验调用时,应该被除数和除数同时给,被除数和除数被该 IP 接受是通过一对握手信号 tvalid 和 tready 完成的。当 CPU需要向该 IP 传递除法命令时,将被除数送到 s_axis_dividend_tdata,除数送到 s_axis_divisor_tdata,同时置上 s_axis_dividend_tvalid 和 s_axis_divior_tvalid。随后发现 s_axis_dividend_tready 为 1 则立马撤掉 s_axis_dividend_tvalid,类似的,发现 s_axis_divisor_tready 为 1,则立马撤掉 s_axis_divisor_tvalid。一次除法传输,必须确保两组 tvalid 和 tready 同时为 1(握手成功),有且只有一个 clock,否则等于传递了多次除法命令。

当传递除法完成后,需要等待除法计算完成,在收到 m_axis_dout_tvalid 时,表示除法计算完成,m_axis_dout_tdata[63:32]为商,m_axis_dout_tdata[31:0]为余数。在等待除法完成时,其实是可以传递下一个除法,因为除法 IP 是流水完成的。