Hoofdstuk 3: JFET-versterkerschakelingen

1: Inleiding

In het eerste semester zagen we dat een AC-verterker opgebouwd kan worden met behulp van een bipolaire transistor. Het is nodig eerst een DC-instelling te voorzien waar het te versterken AC-signaal op gesuperponeerd kan worden. Het dimensioneren van een versterker bestaat er dus altijd uit eerst een DC-instelling te dimensioneren en daarna het AC-gedrag van de schakeling te bestuderen.

Indien een AC-versterker opgebouwd wordt met behulp van een JFET, dan geldt precies hetzelfde. In dit hoofdstuk zullen we ons dan ook eerst en vooral bezighouden met de DC-instelling van de versterkerschakeling. Pas daarna zullen we het AC-gedrag (dus het versterken zelf) bestuderen.

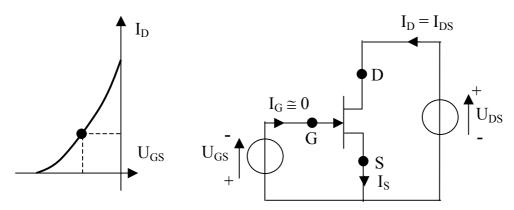
2: De DC-instelling

Een lineaire versterker welke opgebouwd wordt rond een JFET heeft een gepaste DC-instelling nodig. Er is meer specifiek een instelstroom I_D en een instelspanning U_{DS} nodig. De keuze van I_D en U_{DS} komt later aan bod, in de huidige paragraaf onderzoeken we wel hoe een vooraf gekozen I_D en U_{DS} bekomen kan worden.

2.1: DC-instelschakeling 1

De meest eenvoudige instelschakeling is de instelschakeling in Figuur 3.1. De gewenste instelspanning U_{DS} wordt rechtstreeks aangelegd. De gewenste instelstroom I_D wordt bekomen met behulp van een gepaste U_{GS} -spanning.

Inderdaad, uit de transfertkarakteristiek (Figuur 3.1, links) volgt duidelijk dat de gewenste I_D bekomen wordt door de U_{GS} gepaste waarde mee te geven. Zoals de schakeling rechts in Figuur 3.1 opgebouwd is, vereist dit een afzondelijke U_{GS} -bron. Bovendien heeft deze U_{GS} -bron een andere polariteit dan de U_{DS} -bron.

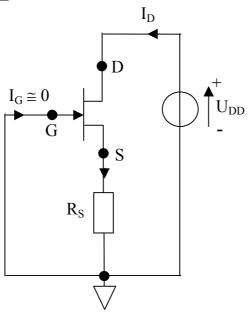


Figuur 3.1: DC-instelling N-kanaal JFET

Stel dat de N-kanaal JFET een BF245A is en dat die ingesteld moet worden bij een drainstroom I_D = 1 mA en een $U_{DS} \cong 15$ V. Uit de transfertkarakteristiek (zoek deze zelf op in de datasheets van de BF245A in Bijlage 1) blijkt dat U_{GS} = -1 V moet zijn. Dit betekent dat twee spanningsbronnen U_{DS} = 15 V en U_{GS} = -1 V nodig zijn in Figuur 3.1.

De instelschakelingen welke in de volgende paragrafen aan bod zullen komen hebben onder meer tot doel de DC-instelling van de JFET te bekomen zonder gebruik te maken van een tweede spanningsbron.

2.2: DC-instelschakeling 2



Figuur 3.2: DC-instelling N-kanaal JFET

De instelschakeling van Figuur 3.2 is slechts door één enkele DC-spanningsbron U_{DD} gevoed. Het is duidelijk dat

$$U_{DD} = U_{DS} + R_S I_D$$

en dat

$$U_{GS} = -R_S I_D$$
.

De I_D -waarde en de U_{DS} -waarde wordt vooropgesteld. De gewenste waarde van U_{GS} wordt uit de transfertkarakteristiek afgeleid. Aangezien $R_S = |U_{GS}|/I_D$ en aangezien $U_{DD} = U_{DS} + R_S I_D$ zijn beiden gekend.

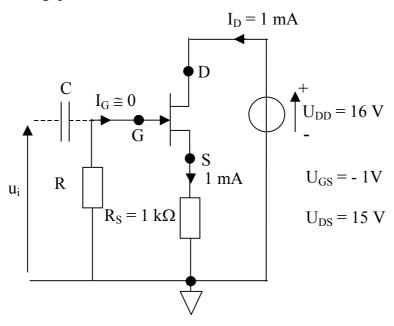
Bekijken we nu hetzelfde numerieke voorbeeld als in Paragraaf 2.1. De N-kanaal JFET BF245A moet ingesteld worden bij een drainstroom $I_D = 1$ mA en een $U_{DS} \cong 15$ V. Uit

de transfertkarakteristiek blijkt dat U_{GS} = -1 V Dit laatste kunnen we bekomen door een source-weerstand R_S = 1 k Ω te plaatsen in Figuur 3.2. De spanning U_{DD} = U_{DS} + $|U_{GS}|$ = 16 V.

2.3: DC-instelschakeling 3

De DC-instelschakeling is uiteraard geen doel op zich. Het is de bedoeling een AC-signaal te superponeren en te versterken. Bij de GSS (geaarde source schakeling) zal het te versterken AC-signaal u_i aangelegd worden aan de gate van de JFET. Doch de schakeling van Figuur 3.2 geeft problemen want de gate van de JFET is verbonden met de massa.

Een verbeterde instelschakeling vindt u dan ook in Figuur 3.3. De gate van de JFET is niet langer rechtstreeks verbonden met de massa, tussen de gate en de massa is een grote weerstand R geplaatst.



Figuur 3.3: DC-instelling N-kanaal JFET

Het is belangrijk te zien dat U_{DD} , I_{D} , U_{DS} , U_{GS} en ook R_{S} op identiek dezelfde manier gedimensioneerd is als in de voorgaande paragraaf. In Figuur 3.3 is trouwens het getallenvoorbeeld van de vorige paragraaf overgenomen.

Voor R neemt men meestal een grote waarde (bijvoorbeeld 1 M Ω of 10 M Ω), ten einde een grote ingangsimpedantie $Z_{I,S}$ te bekomen. Merk op dat deze weerstand R bijna geen invloed heeft op de DC-instelling omdat er bijna geen stroom door vloeit. Inderdaad, de gate-stroom I_G is nagenoeg nul. Stel dat I_G = 1 nA en dat R = 1 M Ω , dan staat er over R een te verwaarlozen spanning van 1 mV.

Bemerk in Figuur 3.3 de koppelcondensator C die toelaat de AC-spanning u_i aan te leggen. Deze koppelcondensator C (net zoals de spanningsbron die u_i genereert) maakt uiteraard geen deel uit van de DC-instelschakeling zelf.

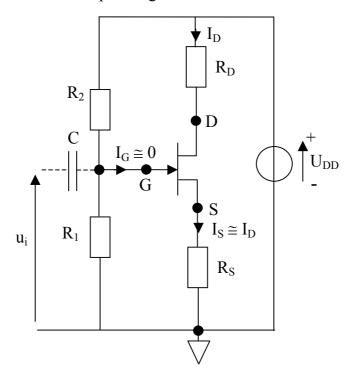
2.4: Oefeningen

Stel een BF245A in bij I_D = 2,5 mA en U_{DS} = 10 V. De voedingsspanning U_{DD} bedraagt 20 V.

Teken de schakeling van Figuur 3.3 opnieuw in de veronderstelling dat niet een N-kanaal maar een P-kanaal JFET gebruikt wordt. Toon alle polariteiten en stroomrichtingen.

2.5: DC-instelschakeling 4

Net zoals de emitterweerstand R_E bij de bipolaire transistor, veroorzaakt de source-weerstand R_S bij een JFET een tegenkoppeling. Hierdoor wordt de DC-instelling een stuk stabieler. Toon dit aan! Het DC-instelpunt wordt minder afhankelijk van de temperatuur en de transistorspreiding.



Figuur 3.4: DC-instelling N-kanaal JFET

Zoals bij de bipolaire transistor wordt een grote stabiliteit echter slechts bekomen indien de spanning over R_S voldoende groot is. Een realistische keuze is bijvoorbeeld een U_{RS} tussen 50 % en 100 % van $|U_P|$. Met de eerder geziene instelmethode kunnen we U_{RS} echter niet vrij kiezen, omdat deze U_{RS} bepaald is door de gewenste instelstroom I_D .

Door middel van één source-weerstand, en een spanningsdeler voor de gate (zie Figuur 3.4) is het mogelijk om toch zowel de gewenste I_D als een vooraf gekozen U_{RS} te bekomen.

Bij de DC-instelschakeling van Figuur 3.4 is U_{DS} en I_D vooropgesteld. De spanning U_{RS} is ook vooropgesteld of wordt gepast gekozen. Steunende op de transfertkarakteristiek en de vooropgestelde I_D wordt de vereiste U_{GS} bepaald ($U_{GS} < 0$).

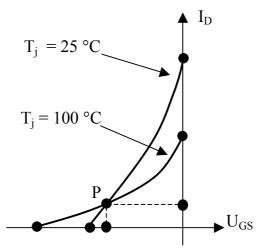
De weerstanden R_1 en R_2 fungeren als een spanningsdeler want $I_G \cong 0$. Een realistische keuze is bijvoorbeeld een stroom van 1 μA door R_1 en R_2 . Eerste wordt R_1 zo bepaald dat $U_{R1} = U_{GS} + U_{RS}$ (met de extra veronderstelling dat $U_{RS} > |U_{GS}|$). Verder wordt R_2 zo bepaald dat $U_{R2} = U_{DD} - U_{R1}$.

Tenslotte moet enkel nog R_D bepaald worden. Namelijk $R_D = (U_{DD} - U_{DS} - U_{RS})/I_D$.

2.6: Geleide oefening

Stel een BF245A in bij I_D = 2,5 mA en U_{DS} = 10 V. De voedingsspanning U_{DD} bedraagt 20 V. Ten einde een stabiele DC-instelling te bekomen, eisen we een U_{RS} = 2 V (dit is dus 100 % van $|U_P|$).

2.7: De temperatuursinvloed



Figuur 3.5: Temperatuursafhankelijkheid van de transfertkarakteristiek

Bij veranderende temperatuur zal de transfertkarakteristiek van helling veranderen (zie Figuur 3.5). Typisch is echter dat deze bundel karakteristieken door één punt loopt, het punt P in Figuur 3.5. Proberen we het instelpunt van de JFET precies daar te plaatsen, dan is de DC-instelling bijna volledig temperatuursonafhankelijk.

Het is een verantwoorde keuze bij de JFET-schakeling een I_D te kiezen die de JFET instelt in het punt P van Figuur 3.5. Op die manier profiteert de schakeling van een temperatuurscoëfficiënt die nul is.

Natuurlijk is het niet altijd mogelijk deze I_D te kiezen en kiest men dus een ander instelpunt. De gewenste stabiliteit moet dan voortvloeien uit het stabiliserend karakter van Figuur 3.4.

3: Het gebruik van de JFET versus de bipolaire transistor

Tussen de gate en de source van een normaal ingestelde JFET vinden we een gesperde diode. De DC-gatestroom I_G is dus nagenoeg nul. Dit betekent dat voor DC-signalen de ingangsimpedantie van de JFET zeer hoog is.

Zoals onder meer te zien is in Figuur 3.3 en Figuur 3.4, wordt aan de gate van de JFET ook een AC-signaal u_i aangelegd. De JFET-ingang kan gezien worden als een relatief kleine transitcapaciteit (deze capaciteit C_{GS} bedraagt enkele pF voor een kleinsignaal-JFET tot enkele nF voor een zware vermogen-JFET).

Voor DC-signalen en voor laagfrequente signalen is het effect van C_{GS} op $Z_{I,T}$ onbestaande of verwaarloosbaar zodat $Z_{I,T}$ zeer hoog is. Voor hogere frequenties heeft C_{GS} meer invloed op $Z_{I,T}$ waardoor $Z_{I,T}$ minder hoog wordt.

Met JFET's zullen daarom gemakkelijk versterkers met zeer hoge $Z_{I,T}$ bekomen kunnen worden (tot honderden $M\Omega$ en meer) zodat zelfs bronnen met een zeer hoge inwendige weerstand (bijvoorbeeld een condensatormicrofoon) niet te veel belast zullen worden. De zeer hoge ingangsimpedanties (bij DC en bij laagfrequente signalen) zijn een groot voordeel van de JFET ten opzichte van de bipolaire transistor.

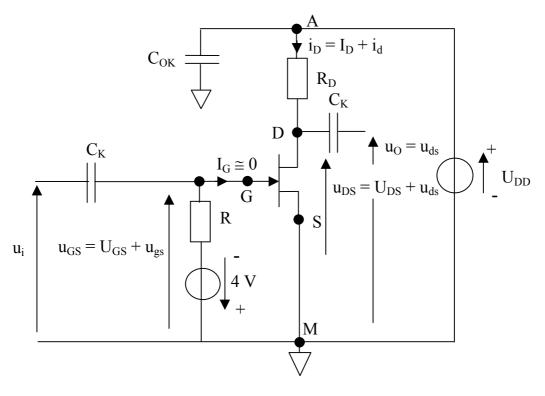
Daartegenover hebben kleinsignaal-JFET's een merkelijk lagere steilheid (althans bij lage frequenties) dan gelijkaardig ingestelde bipolaire transistoren. Hierdoor kunnen JFET's slechts een geringere spanningsversterking leveren. Dit is uiteraard een nadeel van deze JFET's ten opzichte van de bipolaire transistoren.

De bedoelde JFET's kunnen toch zeer grote versterkingen opleveren als ze actief of met behulp van LC-kringen belast worden. Dit laatste wordt zeer vaak toegepast in de radiotechniek. In de radiotechniek worden JFET's veel gebruikt omdat ze doorgaans minder kruis- en intermodulatie veroorzaken dan bipolaire transistoren in gelijkaardige schakelingen.

4: De AC-versterking met behulp van een JFET-schakeling

In deze paragraaf bestuderen we een versterkerschakeling op basis van een JFET. De analyse doen we grafisch wat ons toelaat de AC-versterking visueel voor te stellen.

We beschouwen een JFET welke geschakeld is zoals weergegeven in Figuur 3.6.



Figuur 3.6: De GSS-schakeling

Zoals steeds, moet eerst de DC-instelling in orde zijn. We nemen als JFET een BF245C. We stellen die in bij een I_D = 3 mA en een U_{DS} = 10 V. De voedingsspanning U_{DD} = 16 V. Uit de transfertkarakteristiek op de datasheets weten we dat I_D = 3 mA bekomen wordt indien U_{GS} = -4 V.

Verder berekenen we R_D (we vinden $R_D = 2 \text{ k}\Omega$). In Figuur 3.7 tekenen we de belastingslijn (voor $U_{DD} = 16 \text{ V}$ en $R_D = 2 \text{ k}\Omega$).

4.1: De AC-versterking

Via de koppelcondensator C_K wordt het AC-signaal u_i aangelegd. Via een tweede koppelcondensator C_K wordt het versterkte AC-signaal afgetakt. Net zoals vroeger, zijn alle condensatoren kortsluitingen voor het AC-gedrag.

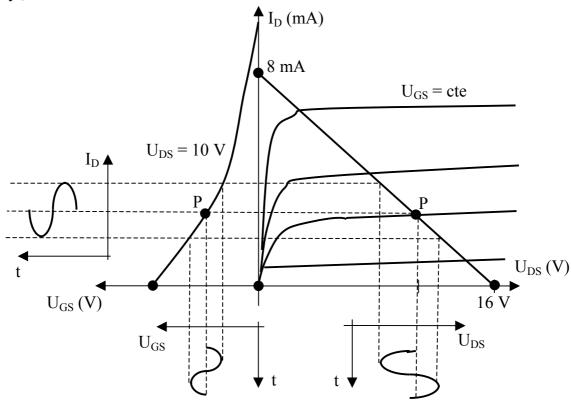
We gebruiken analoge notaties als bij de bipolaire transistor, zo bijvoorbeeld

$$u_{GS} = U_{GS} + u_{gs}.$$

Inderdaad, de spanning u_{GS} bestaat uit een DC-component U_{GS} met een AC-component u_{gs} er op gesuperponeerd. Aan de uitgang krijgen we $u_{DS} = U_{DS} + u_{ds}$. Ten gevolge van C_K , bekomt men een $u_O = u_{ds}$.

In het huidige voorbeeld heeft u_i een piekwaarde van 0,5 V. We zien duidelijk dat u_{GS} rondom de instelwaarde $U_{GS} = -4$ V varieert tussen -3,5 V en -4,5 V. Daardoor schommelt de stroom $i_D = I_D + i_d$ tussen 2 mA en 4 mA (verifieer dit zelf aan de hand van de datasheets van de BF245C).

Het is duidelijk dat de JFET een steilheid y_{fs} heeft van 2 mA/V (toon dit aan!) en dat $i_d = u_i y_{fs}$



Figuur 3.7: DC-instelling met gesuperponeerde AC-rimpel

Via de belastingslijn zien we dat u_{DS} varieert rondom de instelwaarde $U_{DS} = 10$ V. u_{DS} varieert (bij benadering) sinusvormig tussen 8 V en 12 V wat betekent dat $u_{ds} = u_{O}$ een amplitude heeft van 2 V. De belastingslijn toont ook dat $u_{ds} = u_{O}$ en u_{i} in tegenfase zijn.

We kunnen besluiten dat een u_i van 1 V (nul tot piek) een u_0 veroorzaakt van 2 V (nul tot piek). De schakeling heeft een versterkingsfactor $A_V = 4$.

We kunnen A_V ook berekenen. De wisselstroom $i_d = u_i y_{fs}$ produceert over R_D een wisselspanning $u = R_D i_d = R_D u_i y_{fs}$. Maar op AC-gebied zijn de punten A en M gelijk. Dus op het teken na zijn u en u_{ds} aan elkaar gelijk terwijl u_O en u_{ds} gelijk zijn. Dus $u_O = u_{ds} = -u = -R_D u_i y_{fs}$. Voor de spanningsversterking A_V vinden we dan ook:

$$A_V = -R_D y_{fs}$$
.

Reken zelf na dat dit in ons voorbeeld een $A_V = 4$ geeft.

Alhoewel u_{DS} duidelijk sinusvormig varieert, gebruikten wij, eenvoudigheidshalve, de transfertlijn voor $u_{DS} = 10$ V constant. Deze vereenvoudiging komt neer op het gelijk aan nul stellen van y_{os} . In ons voorbeeld zal dit slechts een zeer geringe fout veroorzaken. Verklaar dit, en denk er aan dat de JFET ingesteld is in het pinch-off gebied.

5: De GSS, de GGS en de GDS

In de hier volgende paragrafen worden enkel laagfrequent versterkers (tot 20 kHz) met zuivere weerstandsbelasting behandeld. Daarbij mag men meestal de capaciteit C_{DG} (parameter y_{rs}) alsook de parameter y_{os} verwaarlozen. Verklaar dit!

De fouten die door deze verwaarlozing ontstaan, zijn doorgaans veel kleiner dan deze ten gevolge van de normale spreiding op de andere JFET-parameters.

Bij hogere frequenties of andere belastingen (bijvoorbeeld actieve belastingen of LC-ketens) zijn deze verwaarlozingen beslist niet toegelaten.

5.1: De fundamentele versterkerschakelingen

In de huidige cursus bespreken we <u>drie fundamentele versterkerschakelingen</u>. We onderscheiden namelijk :

- 1)De gemeenschappelijke (of geaarde) sourceschakeling (GSS).
- 2)De gemeenschappelijke (of geaarde) gateschakeling (GGS).
- 3)De gemeenschappelijke (of geaarde) drainschakeling (GDS).

Elke praktische JFET-versterker werkt volgens één van de hierboven vermelde basisconfiguraties. De fundamentele basisschakelingen werken alle drie met <u>dezelfde DC-instelling</u>. De GSS, de GGS en de GDS onderscheiden zich niet op DC-gebied.

De GSS, de GGS en de GDS onderscheiden zich wel (en zelfs sterk) op AC-gebied. Het is dan ook niet verwonderlijk dat we deze drie schakelingen hun AC-gedrag volledig afzonderlijk bestuderen. Doch vooraleer aan deze studie te beginnen gaan we eerst in op de analogie tussen de GSS en de GGS, de GGS en de GBS, de GDS en de GCS.

5.2: Analogie tussen JFET en bipolaire transistor

De GSS, de GGS en de GDS (= sourcevolger) zijn analoog aan de bij de bipolaire transistor bestudeerde GES, GBS en GCS (= emittervolger). Wanneer wij in de

bipolaire transistorschema's de bipolaire transistor vervangen door een JFET, en de indexen b, c en e door g, d en s, dan bekomen we de juiste JFET-schema's en de juiste JFET spanningen en stromen. Zo wordt bijvoorbeeld u_{be} nu u_{gs} , ...

Het is echter niet omdat er veel gelijkenissen zijn, dat alle resultaten zomaar overgenomen kunnen worden. In veel formules bij schakelingen met bipolaire transistoren, komen de h-parameters h_{ie} en h_{fe} voor. Bij JFET's worden echter geen h-parameters toegepast. Waarom niet? Als de bij de bipolaire transistor gevonden formules h-parameters bevatten, dan kunnen deze formules dus niet direct overgenomen worden bij de JFET-schakelingen.

Wel heeft de bij de bipolaire transistor toegepaste steilheid S dezelfde betekenis als de bij de JFET gehanteerde steilheid $y_{fs} = g_m$. Inderdaad, bij de bipolaire transistor geldt dat $S = h_{fe}/h_{ie}$ waarbij U_{CE} constant gehouden is. Dit betekent dat bij een constante U_{CE} geldt dat

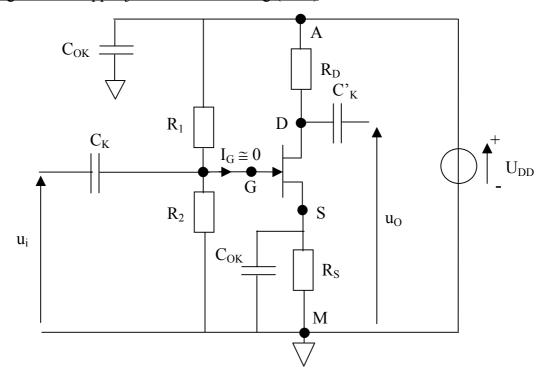
$$S = (\Delta I_C/\Delta I_B)/(\Delta U_{BE}/\Delta I_B) = \Delta I_C/\Delta U_{BE}$$

Bij de JFET (waarbij U_{DS} constant is) stemt dit perfect overeen met

$$y_{fs} = g_m = \Delta I_D / \Delta U_{GS}$$
.

Als we een bipolaire formule kunnen schrijven in functie van S, dan kunnen we deze formule dus wel overnemen bij de overeenstemmende JFET-schakeling. We kunnen namelijk S direct vervangen door $y_{fs} = g_m$.

6: De gemeenschappelijke sourceschakeling (GSS)



Figuur 3.8: De GSS-schakeling

Overlopen we eerst de kenmerken van de gemeenschappelijke sourceschakeling:

- De source S ligt voor AC-signalen aan de "massa" of "aarde".
- Het AC-ingangssignaal u_i wordt via C_K aangesloten aan de gate G.
- Het AC-uitgangssignaal u_O wordt via C'_K afgenomen van de drain D.

Via de voedingsspanning U_{DD} , wordt de JFET ingesteld bij de vooropgestelde I_{D} en U_{DS} .

In de hier volgende paragrafen bepalen we de spanningsversterking A_V , de stroomversterking A_I ($A_{I,T}$ en $A_{I,S}$), de ingangsimpedantie Z_I ($Z_{I,T}$ en $Z_{I,S}$) en de uitgangsimpedantie Z_O ($Z_{O,T}$ en $Z_{O,S}$). De algemene definities van A_V , $A_{I,T}$, $A_{I,S}$, $Z_{I,S}$, $Z_{I,T}$, $Z_{O,S}$ en $Z_{O,T}$ zijn dezelfde als bij de versterkers opgebouwd met bipolaire transistoren.

6.1: De spanningsversterking

De wisselstroom $i_d = u_i y_{fs}$ produceert over R_D een wisselspanning $R_D i_d = R_D u_i y_{fs}$. Maar op AC-gebied zijn de punten A en M in Figuur 3.8 gelijk. Dus op het teken na zijn $R_d i_d$ en u_{ds} aan elkaar gelijk. Bovendien zijn u_O en u_{ds} gelijk. Dus $u_O = u_{ds} = -R_d i_d = -R_D u_i y_{fs}$. Voor de spanningsversterking A_V vinden we dan ook (net zoals in Paragraaf 4.1):

$$A_V = u_O/u_i = - R_D y_{fs}$$
.

Het resultaat dat $A_V = -y_{fs}R_D$ ligt in de lijn van de verwachtingen want bij de GES was $A_V = -S R_C$.

Als I_{DSS} en $U_P = U_{(P)GS}$ gekend zijn, vinden we y_{fs} (indien niet opgegeven) uit $y_{fs} = -(2 I_{DSS}/U_P)(1 - U_{GS}/U_P)$. Indien nodig haalt men U_{GS} uit de instelstroom I_D waarvan we weten dat $I_D = I_{DSS} (1 - U_{GS}/U_P)^2$.

6.2: De stroomversterking

In paragraaf 6.1 beschouwden we slechts één enkele spanningsversterking A_V , want de spanningsversterking van enkel de JFET is gelijk aan de spanningsversterking van de volledige schakeling. Bij de stroomversterking is de situatie verschillend. Er kan wel degelijk een onderscheid gemaakt worden tussen de stroomversterking $A_{I,T}$ van enkel de JFET en de stroomversterking $A_{I,S}$ van de volledige schakeling.

De stroomversterking $A_{I,T}$ van de JFET kan niet afgeleid worden uit de stroomversterking van de bipolaire transistor, want $A_{I,T}$ = h_{fe} heeft geen direct equivalent.

De stroomversterking van de JFET is gelijk aan $A_{I,T} = i_{O,T} / i_{i,T} = i_d/i_g$. De waarde van $A_{I,T}$ wordt praktisch nooit opgegeven omdat i_g bepaald wordt door de ingangsimpedantie van de JFET. Deze ingangsimpedantie is voor lage frequenties erg hoog zodat i_g erg klein is. Indien de diode lekstroom nul zou zijn, dan zou $A_{I,T}$ naar oneindig toe gaan. Voor $A_{I,T}$ bekomen we dan ook onpraktisch grote en frequentieafhankelijke waarden. Bij een stijgende frequentie stijgt i_g en daalt $A_{I,T}$.

De stroomversterking $A_{I,S}$ van de volledige schakeling is gelijk aan $A_{I,S} = i_O/i_i = i_d/i_i$. Hierbij is i_i de stroom die door de wisselspanningsbron u_i geleverd moet worden en is i_d de uitgangsstroom welke door R_D vloeit.

De ingangsstroom $i_i = i_{R1} + i_{R2} + i_g$. Aangezien i_g flink kleiner is dan i_{R1} en i_{R2} en aangezien op AC-gebied de weerstanden R_1 en R_2 in parallel staan, bekomen we dat

$$i_i \cong i_{R1} + i_{R2} = u_i/(R_1//R_2).$$

We weten al eerder dat $i_d = u_i y_{fs}$ zodat $A_{I,S} = (R_1//R_2) y_{fs}$.

6.3: De ingangsimpedantie

Ook hier kan onderscheid gemaakt worden tussen de ingangsimpedantie $Z_{I,T}$ van de JFET zelf en de ingangsimpedantie $Z_{I,S}$ van de volledige schakeling.

De ingang van de JFET is de gate. Bij een normaal ingestelde JFET vinden we tussen de gate (ingang) en de geaarde source een gesperde diode. Het ingangssignaal u_i wordt dus belast door een erg grote weerstand R (welke de belasting vormt van een aangelegde DC-spanning) en parallel daarmee de kleine capaciteit $C_{in} = C_{GS}$ (indien we C_{DG} en het bijhorende Miller-effect verwaarlozen).

Indien C_{DG} en <u>het Miller-effect</u> niet verwaarloosd worden, dan is de ingangscapaciteit $C_{in} = C_{GS} + (1 + |A_V|) C_{DG}$. Vaak kan R verwaarloosd worden zodat

$$Z_{I.T} = R // (1/j\omega C_{in}) \approx 1/j\omega C_{in}$$
.

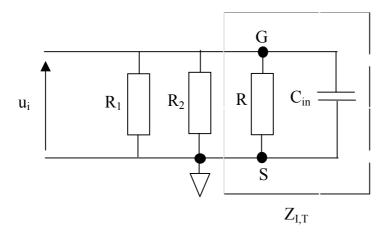
Bemerk dus de frequentie-afhankelijkheid van Z_{I,T}.

Bij de GES is $Z_{I,T} = h_{ie}$ zodat de ingangsimpedantie van de JFET niet afgeleid kan worden uit de ingangsimpedantie van de GES.

Bij het bepalen van $Z_{I,S}$, kijken we hoe de volledige schakeling de AC-spanningsbron u_i belast. Deze belasting is enerzijds afkomstig van de JFET zelf ($Z_{I,T}$), maar anderzijds ook van de instelweerstanden R_1 en R_2 . Dit wordt weergegeven in Figuur 3.9.

Op die manier bekomen we dat

$$Z_{I,S} = R_1 // R_2 // Z_{I,T} = R_1 // R_2 // R // (1/j\omega C_{in}) \cong R_1 // R_2 // (1/j\omega C_{in}).$$



Figuur 3.9: Bepalen ingangsimpedantie

Bemerk dat R (die bijvoorbeeld 1000 M Ω kan zijn) inderdaad flink groter is dan R_1 , R_2 en $(1/j\omega C_{in})$.

Daar C_{in} klein is, zal $(1/j\omega C_{in})$ groot zijn bij lage frequenties. Zo heeft $(1/j\omega C_{in})$ bij een C_{in} = 10 pF en een frequentie van 1 kHz een grootte van 16 M Ω . Daar ook R_1 en R_2 meerdere M Ω groot gekozen kan worden, zal $Z_{I,S}$ ook van de grootte orde M Ω zijn.

De grote $Z_{I,S}$ voor relatief lage frequenties is dan ook een groot voordeel van de GSS die opgebouwd is rond een JFET. Het is echter wel zo dat bij stijgende frequenties $Z_{I,S}$ daalt.

6.4: De uitgangsimpedantie

Net zoals bij de ingangsimpedantie, maken we bij het bepalen van de uitgangsimpedantie onderscheid tussen de uitgangsimpedantie van de JFET ($Z_{O,T}$) en de uitgangsimpedantie van de schakeling ($Z_{O,S}$).

De uitgangsimpedantie $Z_{O,T} = 1/y_{os}$ en $Z_{O,S} = R_D // (1/y_{os})$. Aangezien $R_D \ll 1/y_{os}$, geldt met een goede benadering dat $Z_{O,S} \cong R_D$.

Bemerk hier de analogie met de resultaten bekomen bij de GES schakeling. Bij de GES is $Z_{O,T} = 1/h_{oe}$ en $Z_{O,S} = R_C // (1/h_{oe}) \cong R_C$.

6.5: Getallenvoorbeeld

Opgave:

Dimensioneer de DC-instelling van de schakeling in Figuur 3.8. De schakeling wordt gevoed met behulp van een U_{DD} = 21 V. De JFET moet ingesteld worden bij een I_D = 4 mA en een U_{DS} = 9 V.

De transfertkarakteristiek (hier niet afgebeeld) toont dat U_{GS} = -1 V moet zijn om die I_D = 4 mA te bekomen.

In de datasheets staat dat $y_{fs} = 4 \text{ mA/V}$, $C_{GS} = 6 \text{ pF}$, $C_{DG} = 0.5 \text{ pF}$. In dezelfde datasheets staat ook dat $U_P = -3 \text{ V}$ en dat $I_{DSS} = 9 \text{ mA}$.

Dimensioneer de instelweerstanden R_1 , R_2 , R_S en R_D op een zodanige manier dat een $U_{RS} = 4$ V bekomen wordt. Bereken verder alle relevante spanningen en stromen.

Oplossing:

 $R_1 = 18 \text{ M}\Omega$, $R_2 = 3 \text{ M}\Omega$, $R_S = 1 \text{ k}\Omega$, $R_D = 2 \text{ k}\Omega$ (door R_1 en R_2 vloeit 1 μ A en over R_D staat een spanning van 8 V).

Opgave:

Bepaal bij een frequentie van 1 kHz de spanningsversterking A_V , de ingangsimpedantie $Z_{I,S}$ en de uitgangsimpedantie $Z_{O,S}$. Bepaal tot slot ook de vermogenversterking A_P .

Oplossing:

De spanningsversterking $A_V = -y_{fs} R_D = -8$.

De ingangsimpedantie $Z_{I,S} = R_1 // R_2 // (1/j\omega C_{in})$ waarbij $C_{in} = C_{GS} + (1 + |A_V|) C_{DG} = 10,5$ pF. Aangezien $1/j\omega C_{in} = -j$ 15 M Ω , heeft $Z_{I,S}$ de grootte $|Z_{I,S}| \cong 2,5$ M Ω ($Z_{I,S} = (2,49 - j0,42)$ M Ω).

Met een goede benadering geldt dat $Z_{O.S} \cong R_D = 2 \text{ k}\Omega$.

De vermogenversterking $A_P = P_O/P_i = (u_O^2/R_D)/(u_i^2/(R_1//R_2)) = (u_O/u_i)^2 ((R_1//R_2)/R_D) = (A_V)^2 ((R_1//R_2)/R_D) = 82240.$

Opgave:

Bepaal $Z_{I,S}$ bij een frequentie f = 100 kHz. Trek hieruit de nodige conclusies.

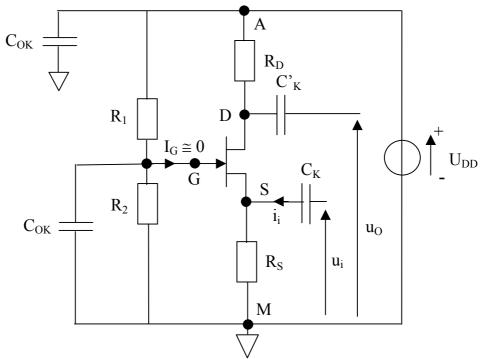
7: De gemeenschappelijke gateschakeling (GGS)

Overlopen we eerst de kenmerken van een gemeenschappelijke gateschakeling:

- De gate G ligt voor AC-signalen aan de "massa" of "aarde".
- Het AC-ingangssignaal u_i wordt via C_K aangesloten aan de source S.
- Het AC-uitgangssignaal u_O wordt via C'_K afgenomen van de drain D.

Via de voedingsspanning U_{DD} , wordt de JFET ingesteld bij de vooropgestelde I_D en U_{DS} . De DC-instelling is trouwens identiek dezelfde als bij de GSS in Paragraaf 6.

In de hier volgende paragrafen bepalen we de spanningsversterking A_V , de stroomversterking A_I ($A_{I,T}$ en $A_{I,S}$), de ingangsimpedantie Z_I ($Z_{I,T}$ en $Z_{I,S}$) en de uitgangsimpedantie Z_O ($Z_{O,T}$ en $Z_{O,S}$). De algemene definities van A_V , $A_{I,T}$, $A_{I,S}$, $Z_{I,S}$, $Z_{I,T}$, $Z_{O,S}$ en $Z_{O,T}$ zijn dezelfde als bij de versterkers opgebouwd met bipolaire transistoren.



Figuur 3.10: De GGS-schakeling

7.1: De spanningsversterking

Omwille van de ontkoppelcondensator C_{OK} , is $u_i = -u_{gs}$. Aangezien $i_d = u_{gs}y_{fs}$, bekomen we dat $i_d = -u_iy_{fs}$. Op AC-gebied zijn de punten A en M gelijk zodat $u_O = -R_di_d$. Op die manier bekomen we dat $u_O = R_Du_iy_{fs}$. Voor de spanningsversterking A_V vinden we dan ook:

$$A_V = u_O/u_i = R_D y_{fs}$$
.

Het resultaat $A_V = y_{fs}R_D$ ligt in de lijn van de verwachtingen want bij de GBS is $A_V = S R_C$. Bemerk dat de spanningsversterking op het teken na bij de GGS en de GSS gelijk zijn net zoals dit het geval is van de GBS en de GES.

7.2: De stroomversterking

Aangezien bij laagfrequente signalen de gatestroom verwaarloosbaar klein is, geldt dat $i_d \cong i_S$.

Bij de GGS is de ingang van de JFET de source en is de uitgang de drain zodat

$$A_{LT} = i_d/i_S \cong 1$$
.

Indien de AC-stroom door R_S verwaarloosd wordt, dan is $i_i \cong$ - i_S . Verder geldt dat i_O = i_d zodat de stroomversterking van de volledige schakeling

$$A_{LS} = i_O/i_i \cong i_d/-i_S \cong -1$$
.

Bemerk de grote analogie tussen de hier bekomen resultaten in de resultaten bekomen in Paragraaf 10.6 (de stroomversterking bij de GBS) in de elektronica cursus van het eerste semester.

7.3: De ingangsimpedantie

Indien we enkel de JFET beschouwen, dan is $u_i = u_{I,T} = -u_{gs}$ en $i_d = u_{gs}y_{fs}$. Bovendien geldt dat $i_i = i_{I,T} = -i_S \cong -i_d$ zodat

$$Z_{I,T} = u_{I,T}/i_{I,T} = -u_{gs}/-i_d = 1/y_{fs}.$$

Deze $Z_{I,T}$ ligt in de lijn van de verwachtingen want bij de GBS is $Z_{I,T} = h_{ie}/h_{fe} = 1/S$.

De ingangsweerstand van de totale schakeling $Z_{I,S}$ is lager dan de ingangsweerstand van de JFET alleen. Dit omdat de u_i -bron niet enkel de stroom in de source van de JFET moet leveren, maar ook de stroom door de weerstand R_S .

De ingangsimpedantie van de schakeling is bijgevolg gelijk aan

$$Z_{I,S} = Z_{I,T} // R_S = (1/y_{fs}) // R_S.$$

7.4: De uitgangsimpedantie

Zoals onder meer te zien is in Figuur 2.10, gedraagt de uitgang van de JFET (de drain) zich als een stroombron. Deze stroombron is niet ideaal en heeft een uitgangsadmittantie $y_{os} = i_d/u_{ds}$. Op die manier bekomen we een $Z_{O,T} = 1/y_{os}$.

De uitgangsimpedantie van de volledige schakeling $Z_{O,S}$ is duidelijk de parallelschakeling van $1/y_{os}$ en R_D . Omdat y_{os} klein is en dus $1/y_{os}$ groot is, kan $1/y_{os}$

verwaarloosd worden ten opzichte van R_D . Dit betekent dat de uitgangsimpedantie van de volledige schakeling gelijk is aan R_D . Dus $Z_{O,S} \cong R_D$.

7.5: Getallenvoorbeeld

Hier in Paragraaf 7.5 beschouwen we de GGS van Figuur 3.10. Alle gegevens en ook de DC-instelling zijn dezelfde als bij het getallenvoorbeeld in Paragraaf 6.5. Dit laatste is mogelijk omdat de DC-instelling van een GSS en een GGS inderdaad gelijk zijn.

Opgave:

Bepaal bij een frequentie van 1 kHz de spanningsversterking A_{V} , de stroomversterking $A_{I,T}$, de ingangsimpedantie $Z_{I,S}$ en de uitgangsimpedantie $Z_{O,S}$.

Oplossing:

De spanningsversterking $A_V = y_{fs} R_D = 8$. De spanningsversterking is positief wat betekent dat de ingangsspanning en de uitgangsspanning in fase zijn.

De stroomversterking $A_{I,T}$ van de JFET is gelijk aan 1. De JFET levert dus geen stroomversterking.

De ingangsimpedantie $Z_{I,T}$ van de JFET is gelijk aan $Z_{I,T} \cong 1/y_{fs} = 250 \Omega$. Bemerk dat $Z_{I,T}$ duidelijk lager is dan de $Z_{I,T}$ bij de GSS (en zoals later zal blijken ook lager dan de $Z_{I,T}$ van de GDS).

De ingangsimpedantie van de volledige schakeling $Z_{LS} = Z_{LT} // R_S = 200 \Omega$.

De uitgangsimpedantie van de volledige schakeling $Z_{O,S} \cong R_D = 2 \text{ k}\Omega$.

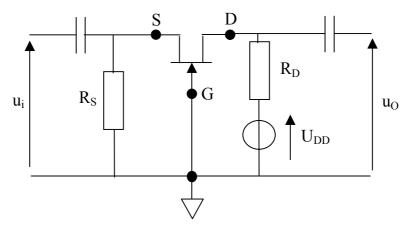
Opmerking:

De GGS wordt zelden toegepast bij lage frequenties omwille van de lage Z_{I,S}.

Vanwege de geringe terugwerking van de uitgang (de drain) op de ingang (de source), wordt <u>de GGS wel vaak toegepast om hoogfrequente signalen (radiofrequenties) te</u> versterken.

7.6: Alternatieve DC-instelling: getallenvoorbeeld

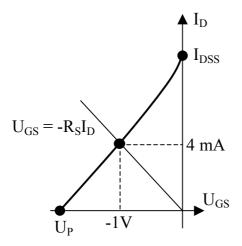
Nu is de schakeling van Figuur 3.10 niet de enige mogelijkheid om een GGS te bekomen. Ook de onderstaande Figuur 3.11 is een mogelijkheid.



Figuur 3.11: De GGS ingesteld met één enkele sourceweerstand R_S

Het is de bedoeling in Figuur 3.11 dezelfde DC-instelling te bekomen als in Figuur 3.10. Er is met andere woorden een $I_D = 4mA$, een $U_{GS} = -1$ V en een $U_{DS} = 9$ V gewenst.

Aangezien U_{GS} = - R_SI_D , is de bekomen U_{GS} en I_D het snijpunt van de rechte U_{GS} = - R_SI_D en de transfertkarakteristiek.



Figuur 3.12: Bepaling U_{GS} en I_D

Het snijpunt in Figuur 3.12 waarbij U_{GS} = -1 V en I_D (= I_S) = 4 mA wordt bekomen indien R_S = 250 Ω . Door een U_{DD} = 18 V te nemen en een R_D = 2 k Ω te nemen, is U_{DS} = 9 V.

Bemerk dus dat in Figuur 3.11 dezelfde DC-instelling van de JFET bekomen is als in Figuur 3.10 met een kleiner aantal instelweerstanden. Er is echter een nadeel aan de schakeling van Figuur 3.11 die nauw samenhangt met de kleine R_S -waarde ($R_S = 250 \Omega$).

Bij het berekenen van A_V , $A_{I,T}$, $Z_{I,T}$ en $Z_{O,S}$ worden dezelfde resultaten bekomen als in Paragraaf 7.5. Dit is echter niet het geval bij $Z_{I,S} = Z_{I,T} // R_S$. Herinner u dat $Z_{I,T} = 250$ Ω zodat we met een $R_S = 250$ Ω een $Z_{I,S} = 125$ Ω bekomen.

Die $Z_{I,S}$ = 125 Ω bij Figuur 3.11 is een flink stuk kleiner dan de $Z_{I,S}$ = 200 Ω bij Figuur 3.10.

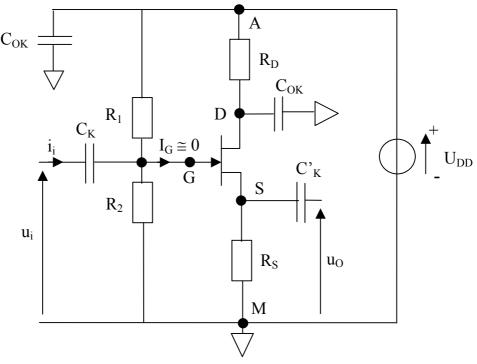
8: De gemeenschappelijke drainschakeling (GDS)

Overlopen we eerst de kenmerken van een gemeenschappelijke drainschakeling:

- De drain D ligt voor AC-signalen aan de "massa" of "aarde".
- Het AC-ingangssignaal u_i wordt via C_K aangesloten aan de gate G.
- Het AC-uitgangssignaal u_O wordt via C'_K afgenomen van de source S.

Via de voedingsspanning U_{DD} , wordt de JFET ingesteld bij de vooropgestelde I_D en U_{DS} . De DC-instelling is trouwens identiek dezelfde als bij de GSS in Paragraaf 6 en de GGS in Paragraaf 7.

In de hier volgende paragrafen bepalen we de spanningsversterking A_V , de stroomversterking A_I ($A_{I,T}$ en $A_{I,S}$), de ingangsimpedantie Z_I ($Z_{I,T}$ en $Z_{I,S}$) en de uitgangsimpedantie Z_O ($Z_{O,T}$ en $Z_{O,S}$). De algemene definities van A_V , $A_{I,T}$, $A_{I,S}$, $Z_{I,S}$, $Z_{I,T}$, $Z_{O,S}$ en $Z_{O,T}$ zijn dezelfde als bij de versterkers opgebouwd met bipolaire transistoren.



Figuur 3.13: De GDS-schakeling

8.1: De spanningsversterking

In Paragraaf 6 zagen we dat de GSS en de GES sterk gelijklopende resultaten opleveren. In Paragraaf 7 zagen we dat de GGS en de GBS sterk gelijklopende resultaten opleveren. Op dezelfde manier is de GDS en de GCS sterk gelijkaardig.

Bij de GCS is de spanningsversterking $A_V = (h_{fe}R_E)/(h_{ie} + h_{fe}R_E) = (S R_E)/(1 + S R_E)$ aangezien $S = h_{fe}/h_{ie}$. Door de eerder gemaakte parallellen door te trekken bekomen we dat bij de GDS

$$A_V = (y_{fs} R_S)/(1 + y_{fs} R_S).$$

Het is bijgevolg duidelijk dat de spanningsversterking A_V maximaal gelijk is aan de eenheid net zoals dit bij de GCS het geval is.

In de praktijk is A_V dicht bij de eenheid zodat de uitgangsspanning $u_O = u_S$ de ingangsspanning $u_i = u_g$ volgt. De GDS wordt dan ook een <u>source-follower</u> (source-volger) genoemd net zoals de GCS een emitter-volger genoemd wordt.

8.2: De stroomversterking

Net zoals bij de GSS wordt $A_{I,T}$ bijna nooit opgegeven. Het is namelijk een onpraktisch grote waarde die bovendien sterk frequentie-afhankelijk is.

De stroomversterking $A_{I,S}$ van de volledige schakeling is gelijk aan $A_{I,S} = i_O/i_i = i_S/i_i$. Hierbij is i_i de stroom die door de wisselspanningsbron u_i geleverd moet worden en is i_S de uitgangsstroom welke door R_S vloeit.

De ingangsstroom $i_i = i_{R1} + i_{R2} + i_g$. Aangezien i_g flink kleiner is dan i_{R1} en i_{R2} en aangezien op AC-gebied de weerstanden R_1 en R_2 in parallel staan, bekomen we dat

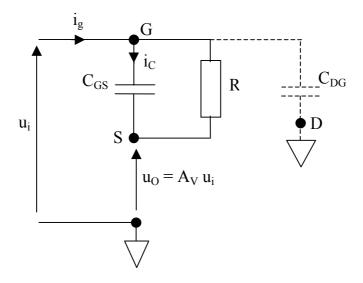
$$i_i \cong i_{R1} + i_{R2} = u_i/(R_1//R_2).$$

We weten all eerder dat $i_d = u_i y_{fs}$ en dat $i_d \cong i_S$ zodat $A_{I,S} = i_S/i_i \cong i_d/i_i = (R_1//R_2) y_{fs}$.

8.3: De ingangsimpedantie

Tussen de gate en de source van een normaal ingestelde JFET vinden we een capaciteit C_{GS} in parallel met een erg hoge weerstand R (deze R zal verwaarloosbaar worden en hij is afkomstig van de gesperde diode tussen de gate en de source).

De ingangsspanning u_i is aangelegd aan de gate, de uitgangsspanning $u_O = A_V u_i$ vinden we terug aan de source.



Figuur 3.14: Bepalen Z_{LT} bij de GDS

Bij de bepaling van $Z_{I,T}$, zullen we de kleine C_{DG} en de grote R <u>verwaarlozen</u>. Dit betekent dat $i_g = i_C$. De spanning over C_{GS} is gelijk aan u_i (1 - A_V) zodat $i_C = u_i$ (1 - A_V)/(1/j ω C_{GS}).

Op die manier bekomen we dat $Z_{I,T} = u_i/i_g = u_i/i_C = (1/j\omega C_{GS})/(1 - A_V)$.

In de praktijk is C_{GS} een kleine capaciteit van bijvoorbeeld 6 pF zodat voor lage frequenties $Z_{I,T}$ een grote impedantie vormt.

Bemerk dat we daarnet de kleine C_{DG} (bijvoorbeeld 0,5 pF) verwaarloosd hebben. Indien we die C_{DG} <u>niet verwaarlozen</u>, ondervindt de aangelegde spanning u_i een ingangscapaciteit $C_{in} = (1 - A_V)C_{GS} + C_{DG}$ in plaats van een $C_{in} = (1 - A_V)C_{GS}$.

De grote ingangsimpedantie $Z_{I,T}$ is precies een <u>voordeel</u> van de GDS want over C_{GS} staat slechts een spanning $(1 - A_V)u_i$ in plaats van de aangelegde spanning u_i . Het is alsof de ingang belast wordt door een capaciteit met waarde $(1 - A_V)C_{GS}$ en niet door een capaciteit met waarde C_{GS} .

De schakeling heeft een totale ingangsimpedantie $Z_{I,S} = Z_{I,T} // R_1 // R_2$. Voor lage frequenties zijn R_1 en R_2 een stuk lager dan $Z_{I,T}$ wat betekent dat R_1 en R_2 de waarde van $Z_{I,S}$ een flink stuk naar beneden halen. Zoals uitgelegd in Paragraaf 10, kan een bootstrapschakeling hier een oplossing bieden.

8.4: De uitgangsimpedantie

Bij de GCS is $Z_{O,T} = 1/S$ zodat we naar analogie bekomen dat bij de GDS $Z_{O,T} = 1/y_{fs}$.

De uitgangsimpedantie van de volledige schakeling $Z_{O,S} = (1/y_{fs}) // R_S$.

8.5: Getallenvoorbeeld

Hier in Paragraaf 8.5 beschouwen we de GDS van Figuur 3.13. Alle gegevens en ook de DC-instelling zijn dezelfde als bij het getallenvoorbeeld in Paragraaf 6.5. Dit laatste is mogelijk omdat de DC-instelling van een GSS en een GDS inderdaad gelijk zijn.

Opgave:

Bepaal bij een frequentie van 1 kHz de spanningsversterking A_V , de ingangsimpedanties $Z_{I,T}$ en $Z_{I,S}$ en de uitgangsimpedanties $Z_{O,T}$ en $Z_{O,S}$.

Oplossing:

De spanningsversterking $A_V = (y_{fs} R_S)/(1 + y_{fs} R_S) = 0.8$.

De ingangsimpedantie van de JFET is gelijk aan $Z_{I,T} = (1/j\omega C_{GS})/(1 - A_V) = -j 132 \text{ M}\Omega$ indien we C_{DG} verwaarlozen. Dit is dus een zuiver capacitieve impedantie.

Indien C_{DG} niet verwaarloosd wordt, dan is $Z_{I,T} = 1/j\omega C_{in}$ waarbij $C_{in} = (1 - A_V)C_{GS} + C_{DG} = 1,7$ pF. Dit impliceert dat $Z_{I,T} = -j$ 93 M Ω .

De ingangsimpedantie van de volledige schakeling $Z_{I,S}$ = $Z_{I,T}$ // R_1 // R_2 \cong R_1 // R_2 = 2,6 M Ω .

De uitgangsimpedantie $Z_{O,T}=1/y_{fs}=250~\Omega$. De uitgangsimpedantie $Z_{O,S}=Z_{O,T}$ // $R_S=200~\Omega$.

8.6: De drainweerstand

Zoals Figuur 3.13 nu getekend is, is er een weerstand R_D tussen de drain D van de JFET en de positieve voedingsspanning U_{DD} geplaatst. Over deze R_D staat een constante spanning zodat de wisselspanning over R_D gelijk is aan nul.

Het al dan niet plaatsen van R_D beïnvloedt U_{DS} , doch de waarde van U_{DS} heeft verder <u>weinig invloed</u> op bijvoorbeeld de transfertkarakteristiek. Het is dus eigenlijk een optie om die R_D al dan niet te plaatsen (indien R_D niet geplaatst wordt, dan wordt deze kortgesloten). Wanneer R_D niet geplaatst wordt, dan is het niet nodig de C_{OK} te plaatsen welke verbonden is met de drain.

Wordt er in de drain van de sourcevolger toch een weerstand R_D (maar dan zonder een C_{OK} verbonden met de drain), dan kan aan deze drain een uitgangsspanning u_{O2} ontnomen worden (via een koppelcondensator). Er geldt dat

$$u_{O2} = -A_V u_i (R_D/R_S)$$
 waarbij $A_V = (y_{fs} R_S)/(1 + y_{fs} R_S)$.

Vergelijk dit met de GES met emitterdegeneratie welke besproken is in Paragraaf 3.2 in Hoofdstuk 1.

Indien $R_D = R_S$, dan geldt niet enkel dat u_i en $u_{O,1}$ (uitgangsspanning over R_S) ongeveer even groot zijn. Het is namelijk zo dat ook $u_{O,1}$ en $u_{O,2}$ even groot zijn. Wel zijn $u_{O,1}$ en $u_{O,2}$ in <u>tegenfase</u>, de schakeling fungeert als een <u>fase-splitter</u>.

9: Vergelijking tussen GSS, GGS en GDS

In de huidige paragraaf vergelijken we de waarden van A_V , $Z_{I,T}$, $Z_{O,T}$ en $A_{I,S}$ die we bekomen hebben bij respectievelijk de GSS, GGS en GDS.

| | GSS | GGS | GDS |
|---------------------------|------------------------|---------------------------------|---------------------------------|
| Ingang | Gate | Source | Gate |
| Uitgang | Drain | Drain | Source |
| $\mathbf{A}_{\mathbf{V}}$ | $-R_{\rm D}y_{\rm fs}$ | $R_{\mathrm{D}}y_{\mathrm{fs}}$ | $(y_{fs}R_S)/(1+y_{fs}R_S) < 1$ |
| $\mathbf{Z}_{I,T}$ | 1/jωC _{GS} | $1/y_{fs}$ | $1/j\omega(1-A_V)C_{GS}$ |
| $Z_{0,T}$ | $1/y_{os}$ | $1/y_{os}$ | $1/y_{fs}$ |
| $A_{I,S}$ | $(R_1//R_2) y_{fs}$ | -1 | $(R_1//R_2) y_{fs}$ |

Bij het vergelijken van de versterkingsfactoren A_V en A_I zien we <u>dat de GSS zowel de ingangsspanning als de ingangsstroom versterkt</u>. De <u>GGS versterkt enkel spanning</u> en geen stroom. De GDS versterkt enkel stroom en geen spanning.

Nu definieert men vaak niet enkel een spanningsversterkingsfactor A_V en een stroomversterkingsfactor A_I doch ook een <u>vermogenversterkingsfactor</u> A_P . Deze A_P is de verhouding van het AC-uitgangsvermogen en het AC-ingangsvermogen. Het is duidelijk dat $A_P = |A_V| |A_I|$. Zowel in GSS, GGS als GDS is er vermogenversterking doch deze is duidelijk het grootst bij de GSS. Bij GSS is er namelijk zowel spanningsversterking als stroomversterking.

De <u>uitgangsimpedantie bij een GSS en een GGS is hoog</u> $(1/y_{os})$ wat betekent dat de schakeling zich ten opzichte van de belasting als een <u>stroombron</u> gedraagt. Dit zie je trouwens ook aan de spanningsversterkingsfactor. De spanningsversterkingsfactor is evenredig met R_D wat er op duidt dat de AC-stroom door deze weerstand onafhankelijk is van R_D zelf.

Bij de <u>GDS</u> is de uitgangsimpedantie veel lager wat betekent dat de GDS zich ten opzichte van de belasting als een <u>spanningsbron</u> gedraagt. Inderdaad met een spanningsversterkingsfactor welke iets kleiner is dan 1, is de AC-uitgangsspanning onafhankelijk van bijvoorbeeld R_D.

Ten gevolge van de $A_V < 1$ bij de GDS, volgt op AC-niveau de source-uitgang het spanningsverloop van de gate-ingang. Daarom noemt men een GDS vaak een <u>source-volger</u>.

10: De bootstrapschakeling

Een groot voordeel van de GDS is zijn grote waarde van $Z_{I,T}$ in vergelijking tot de andere JFET-schakelingen. Het is echter spijtig dat $Z_{I,S} = R_1 /\!/ R_2 /\!/ Z_{I,T} \cong R_1 /\!/ R_2$ een flink stuk kleiner is dan $Z_{I,T}$.

Teneinde $Z_{I,S}$ groter te maken dan R_1 // R_2 , kan een <u>bootstrapschakeling</u> gebruikt worden. Teken steunende op Figuur 3.13 zelf de bootstrapschakeling die hoort bij de GDS. Laat u hierbij inspireren door de bootstrapschakeling van de GCS welke u terug vindt in Figuur 1.6. Voeg op de gepaste manier een R_B en C_B toe.

Omdat de gatestroom van de JFET heel erg klein is (bijvoorbeeld 1 nA), kan R_B hier erg groot genomen worden. Een $R_B = 200 \text{ M}\Omega$ is vaak een realistische keuze want met een stroom van 1 nA er doorheen, staat er nog maar een spanning van 0,2 V over.

Zoals we zagen in Paragraaf 4 in Hoofdstuk 1, vertegenwoordigt het <u>instelnetwerk</u> nu een wisselstroomweerstand

$$R_{AC} = R_B/(1 - A_V).$$

Bij een $R_B = 200 \text{ M}\Omega$ en een $A_V = 0.8$ (zie Paragraaf 8.5), wordt een $R_{AC} = 1000 \text{ M}\Omega$ bekomen.

Aangezien $Z_{I,S} = Z_{I,T} // R_{AC}$, bekomen we in hetzelfde rekenvoorbeeld van Paragraaf 8.5 een zuiver capacitieve $Z_{I,S} \cong Z_{I,T} \cong -j$ 93 M Ω .

Een GDS (met bootstrap) levert zoals we al weten geen spanningsversterking op ($A_V < 1$), maar is in staat <u>extreem hoge ingangsimpedanties</u> op te leveren. Dit wordt toegepast indien de schakeling gevoed wordt door zeer hoogohmige bronnen (zoals een condensatormicrofoon of een pH-probe). Inderdaad, bronnen met een zeer hoge inwendige weerstand R_g vereisen een grote $Z_{I,S}$ want anders zou u_i te klein zijn in vergelijking met de open klemspanning e van de spanningsbron.

11: De belastingsweerstand

Indien de GSS, de GGS of de GDS <u>uitwendig belast</u> worden, dan veranderen er een aantal formules. Bij de GSS en de GGS, moet men R_D vervangen door R_D // R_L in de veronderstelling dat R_L de extern aangelegde belastingsweerstand is. Bij de GDS moet men R_S vervangen door R_S // R_L .

Met deze aanpassingen zijn alle eerder afgeleide formules (samengevat in Paragraaf 9) geldig indien er aan de uitgang een uitwendige belastingsweerstand R_L geschakeld is.

Indien de voedingsbronnen een niet verwaarloosbaar kleine inwendige weerstand R_g hebben, dan geldt steeds dat u_i = e ($Z_{I,S}/(Z_{I,S}+R_g)$). Bij de GSS en GDS is $Z_{I,T}$ vaak veel groter dan R_g zodat daar vaak geldt dat u_i \cong e.