

Ho Chi Minh City University of Technology
FACULTY OF COMPUTER SCIENCE & ENGINEERING



Laboratory Manual

Digital Systems

Experiment Lab 2

Group 5:	Nguyễn Ngọc Song Thương	MSSV: 2252803
	Nguyễn Tiến Hưng	MSSV: 2252280
	Lê Ngọc Minh Thư	MSSV: 2252795
	Hà Nguyễn Bảo Phúc	MSSV: 2252628

Ho Chi Minh City, 7/2022

1. Thực nghiệm đo đặc, thời gian trễ (Propagation Delay) trên IC 7400 Series

1.1 Thiết kế:

Bảng sự thật (Truth Table) của NOT Gate – IC 7404:

Input	Output
0	1
1	0

Input – Channel 1

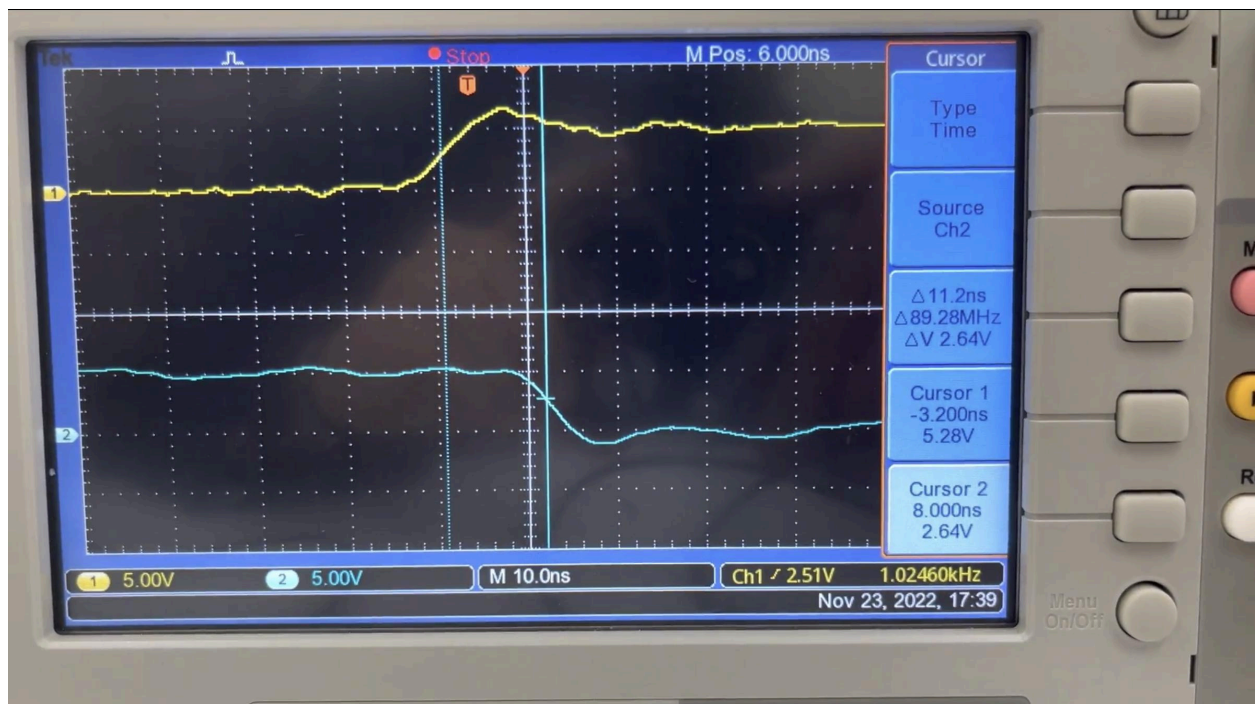
Output – Channel 2

Cursor 1: -3.200 (ns)

Cursor 2: 8.000 (ns)

=> Thời gian trễ (Propagation delay) của NOT Gate – IC 7404: $\Delta t = 11.200$ (ns)

Hình ảnh chụp được của Oscilloscope - minh chứng kết quả trên:



Bảng sự thật (Truth Table) của AND Gate – IC 7408:

Input A	Input B	Output C
0	0	0
0	1	0
1	0	0
1	1	1

Input – Channel 1

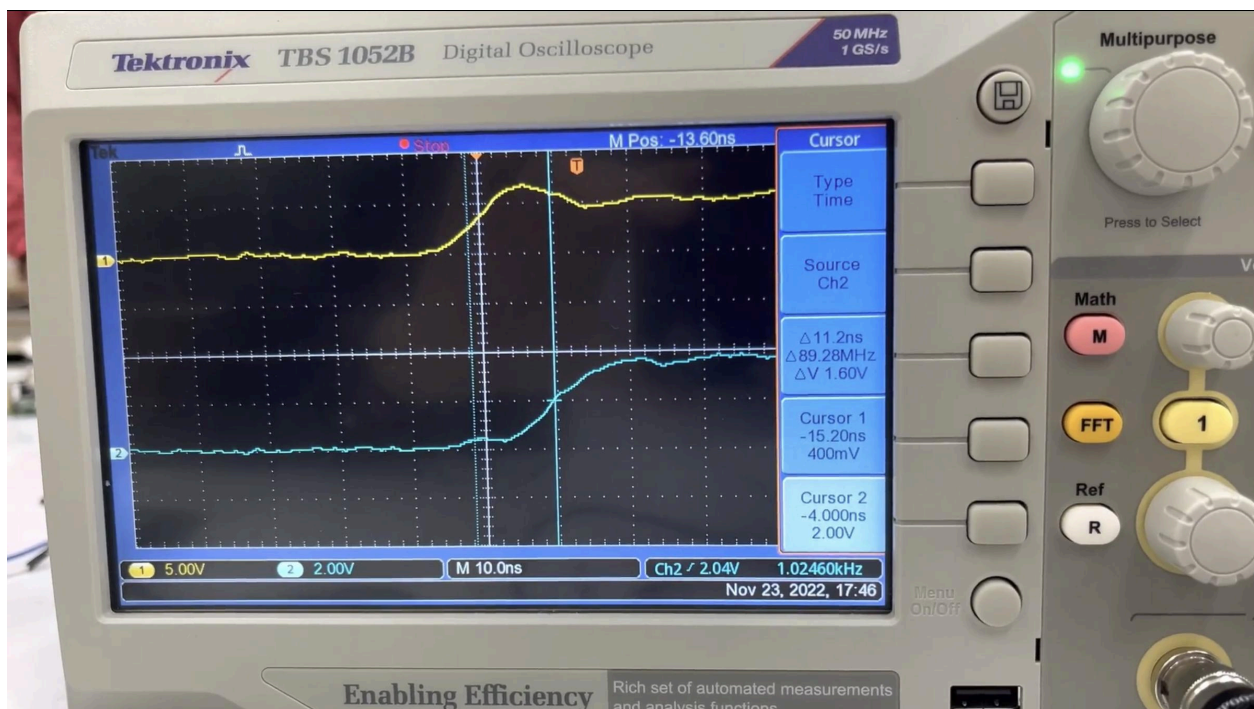
Output – Channel 2

Cursor 1: -15.20 (ns)

Cursor 2: -4.000 (ns)

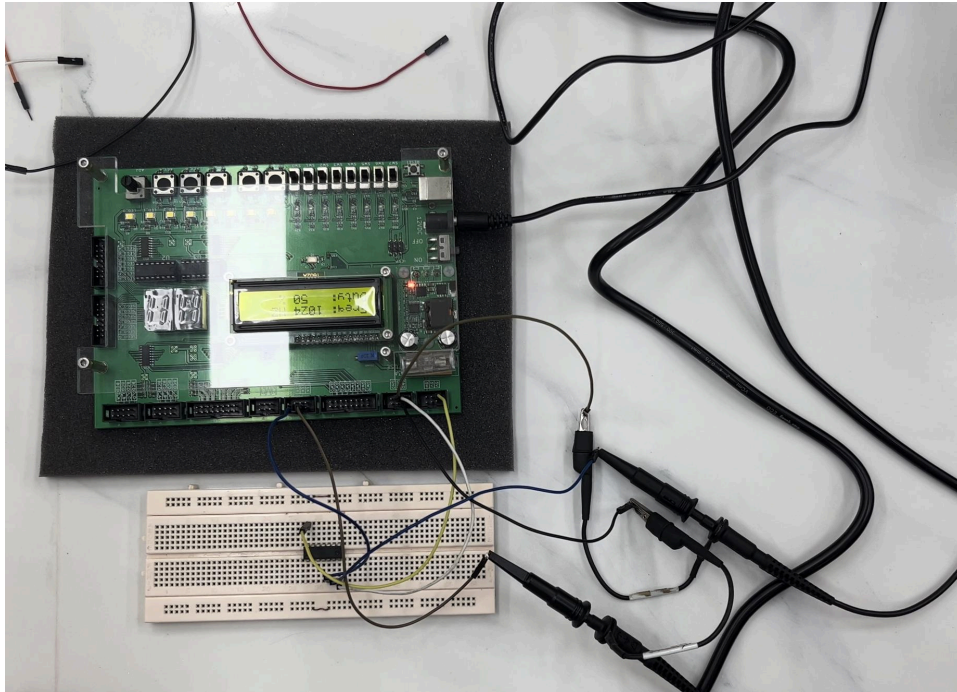
=> Thời gian trễ (Propagation delay) của AND Gate – IC 7408: $\Delta t = 10.80$ (ns)

Hình ảnh chụp được của Oscilloscope - minh chứng kết quả trên:



1.2 Lắp mạch hiện thực:

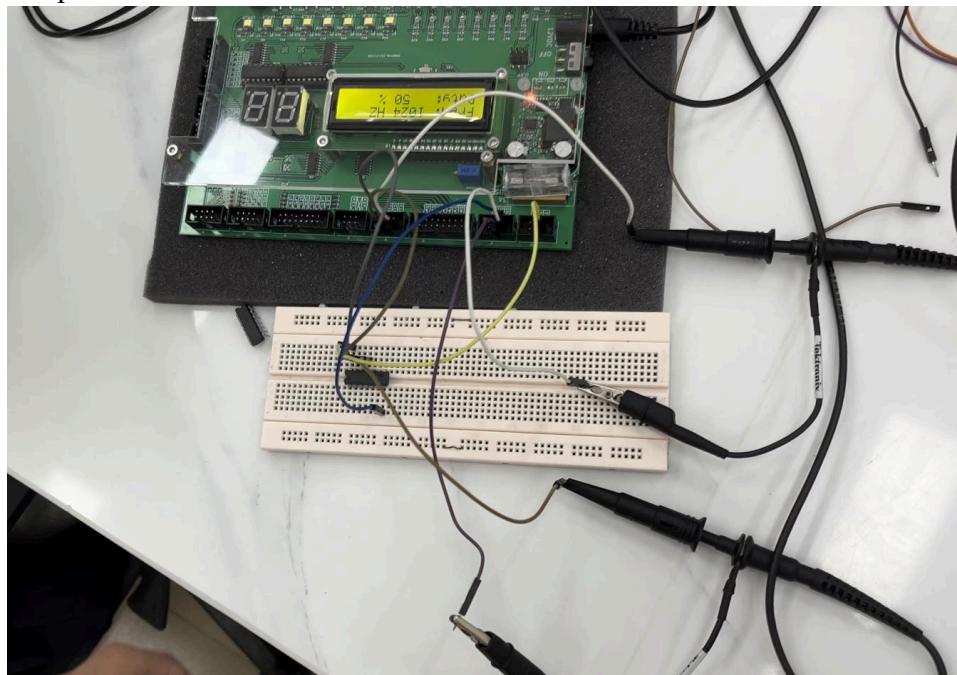
Hình mạch lắp IC 7404:



Link Video demo lắp mạch và demo Oscilloscope:

<https://drive.google.com/file/d/1GgPtZ1cIntaShrzyqU51ks8CYIy1OTvP/view?usp=drivesdk>

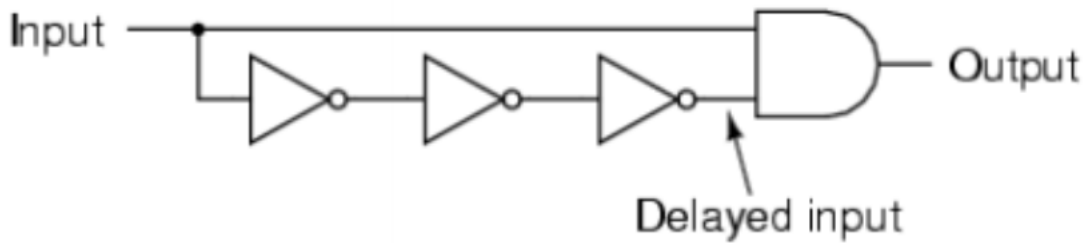
Hình mạch lắp IC 7408:



Link Video demo lắp mạch và demo Oscilloscope:

https://drive.google.com/file/d/1cbsqjVjZtU2TFXyoYtQOq0aKmsqWUFT_/view?usp=drive_sdk

2. Thực nghiệm phát hiện cạnh:



a. Mạch thiết kế

Số lượng cổng NOT: 3

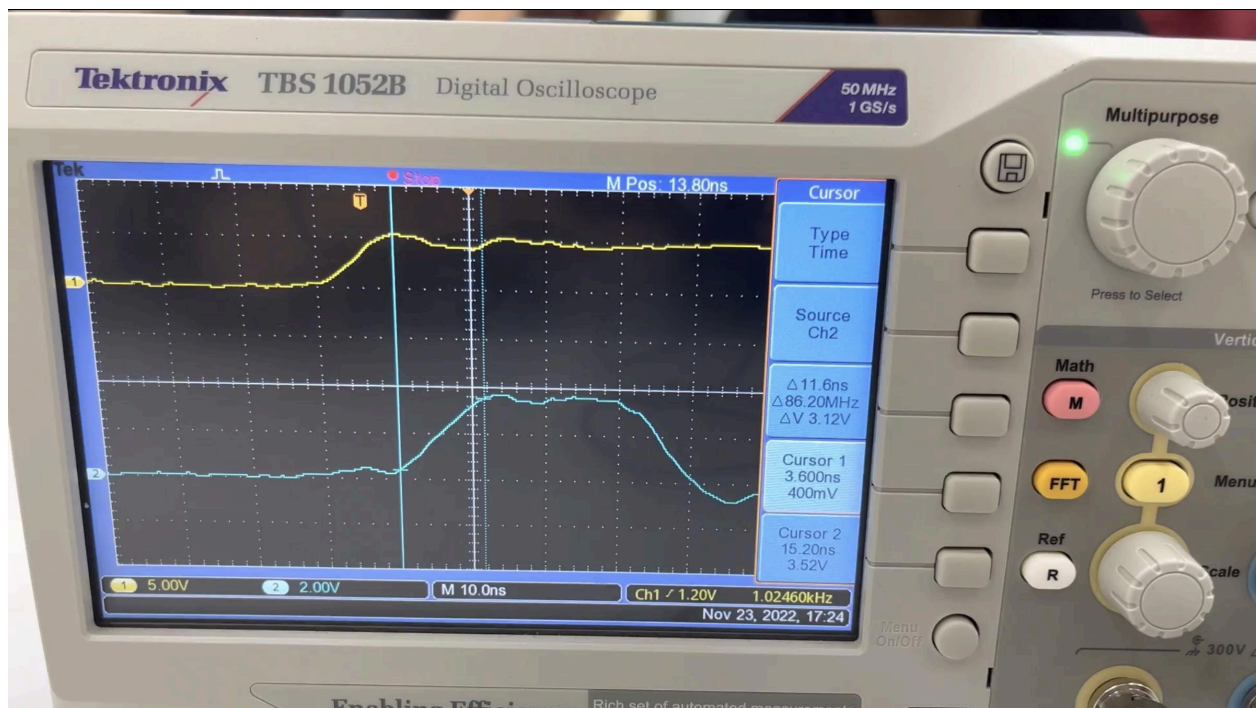
Thời gian cạnh đo được của mạch thiết kế: ...

Rise time: $15.2 - 3.6 = 11.6$ (ns)

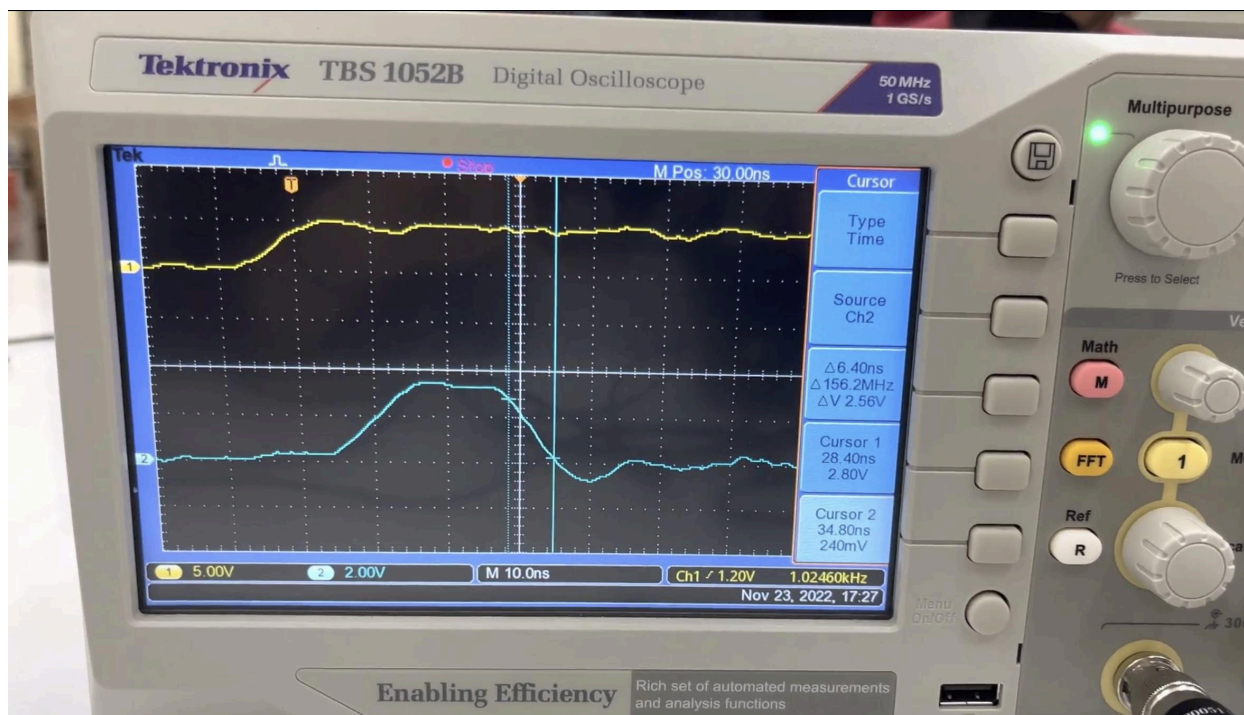
Fall time: $42.4 - 34.8 = 7.6$ (ns)

Hình ảnh chụp được của Oscilloscope - minh chứng kết quả trên:

Rise time:

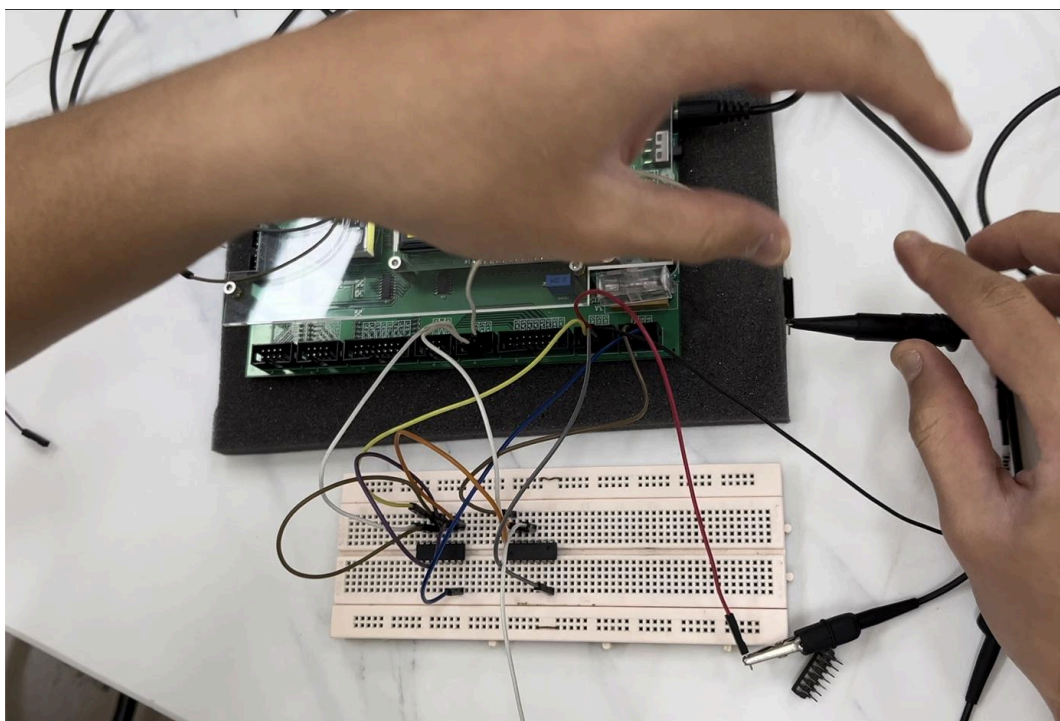


Fall time:



b. Lắp mạch

Hình mạch được lắp:



Link Video demo lắp mạch và demo Oscilloscope:

<https://drive.google.com/file/d/1E0J8C5I83QvpYabAsBPyKqGomDL49Q3k/view?usp=drivesdk>