

Ho Chi Minh City University of Technology
FACULTY OF COMPUTER SCIENCE & ENGINEERING



Laboratory Manual

Digital Systems

Experiment Lab 3

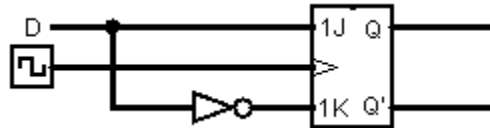
Group 1:	Nguyễn Ngọc Song Thương	MSSV: 2252803
	Nguyễn Tiến Hưng	MSSV: 2252280
	Lê Ngọc Minh Thư	MSSV: 2252795
	Hà Nguyễn Bảo Phúc	MSSV: 2252628

Hồ Chí Minh, 11/2022

1. Thiết kế mạch theo nguyên lý D Flip-Flop sử dụng mạch JK Flip-Flop

1.1 Thiết kế:

Sơ đồ mạch thiết kế:

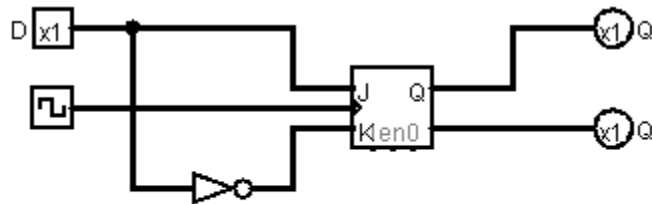


Bảng sự thật (Truth Table) của mạch thiết kế:

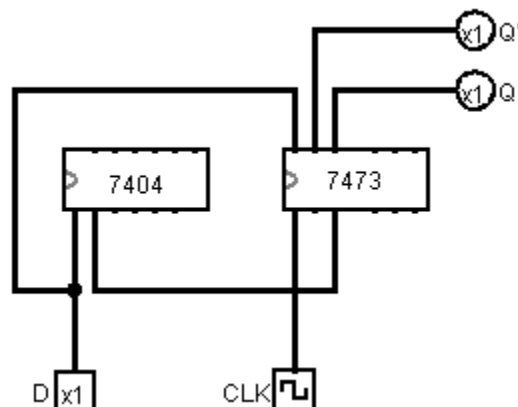
Input D	CLK	Input J	Input K	Output Q
0	↑	0	1	0
1	↑	1	0	1

1.2 Mô phỏng:

Hình mô phỏng Logisim của mạch thiết kế mức cổng:

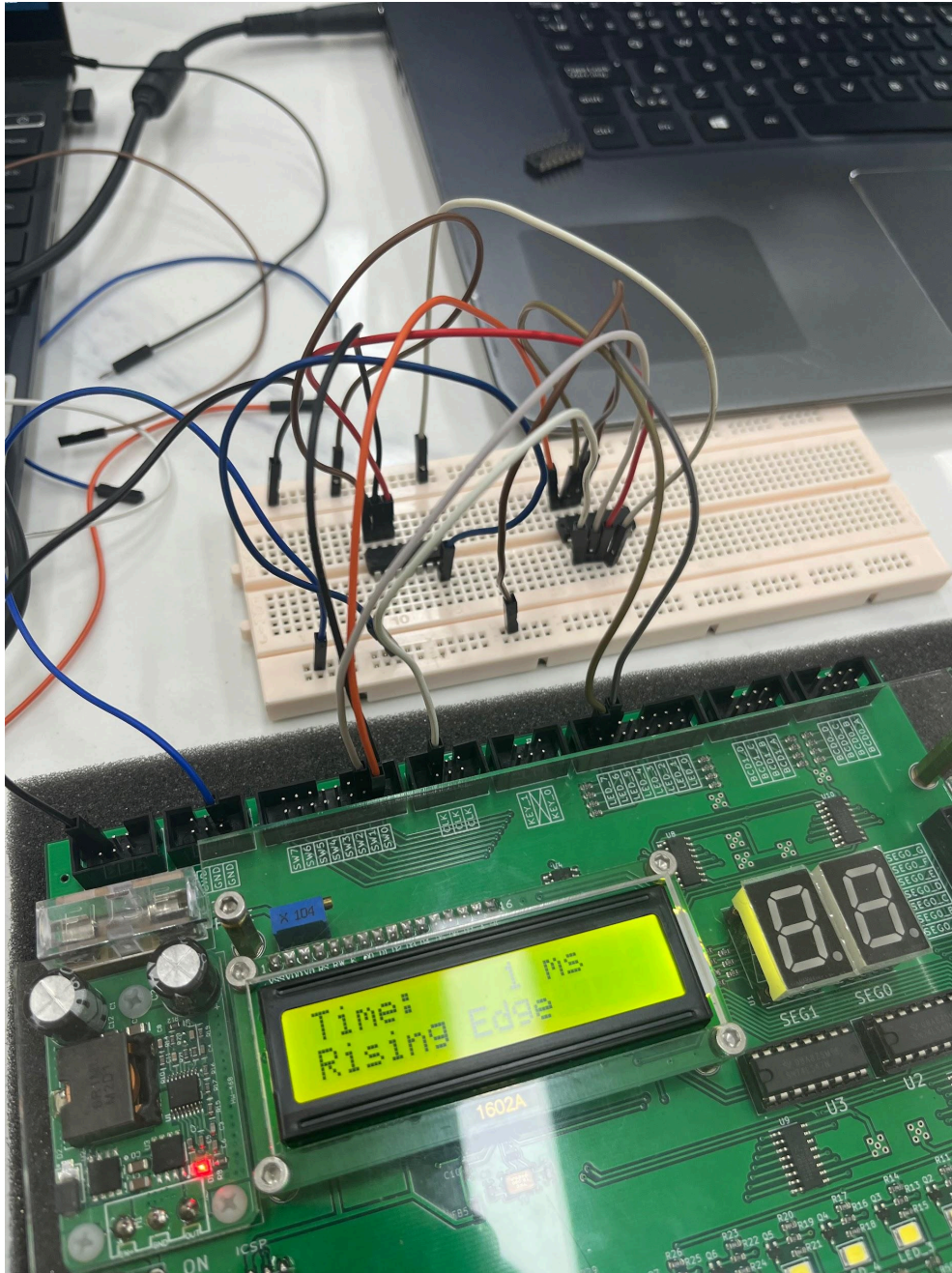


Hình mô phỏng Logisim của mạch thiết kế mức IC:



1.3 Lắp mạch hiện thực:

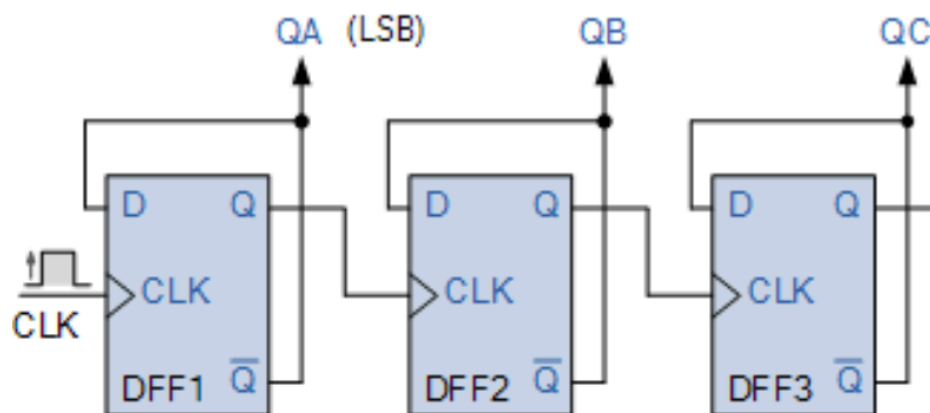
Hình mạch lắp khi thực nghiệm:



Link Video demo nói về mạch đã lắp và hoạt động của mạch:

<https://drive.google.com/file/d/1y1CkNID6r9MOSAD06KdM8PlsSasa1t28/view?usp=drivesdkn>

2. Thiết kế, mô phỏng, và lắp mạch dựa trên sơ đồ thiết kế sau:



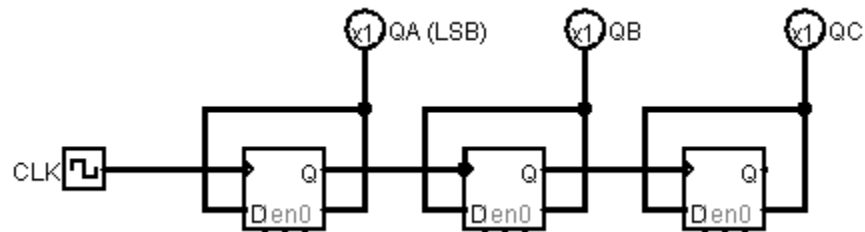
2.1 Thiết kế

Bảng sự thật - Truth Table (Mặc định CLR và PRE nối nguồn):

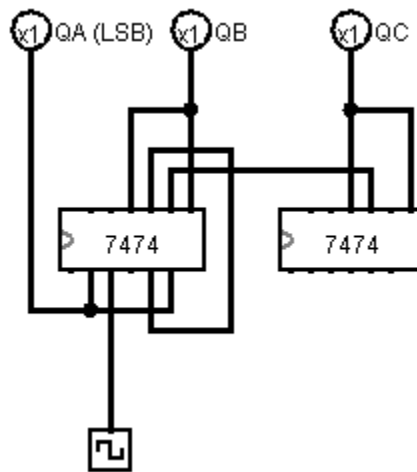
CLK	Q(A)	Q(B)	Q(C)
↑	0	0	0
↑	1	0	0
↑	0	1	0
↑	1	1	0
↑	0	0	1
↑	1	0	1
↑	0	1	1
↑	1	1	1

2.2 Mô phỏng

Hình mô phỏng mạch thiết kế mức cổng trên Logisim:

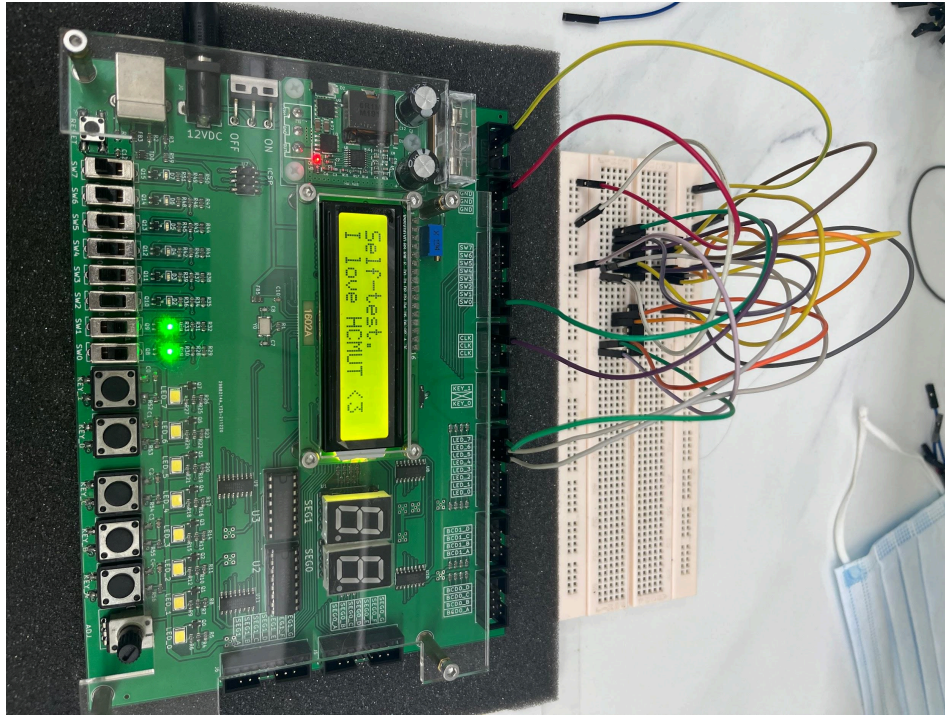


Hình mô phỏng mạch thiết kế dựa trên IC của Logisim:



2.3 Lắp mạch

Hình mạch lắp thiết kế được thực nghiệm:



Link Video demo mạch hoạt động:

<https://drive.google.com/file/d/1oSkKCKp5ZCnwKtHjeOrxaWBQBFb83CJQ/view?usp=drive>

2.4 Câu hỏi

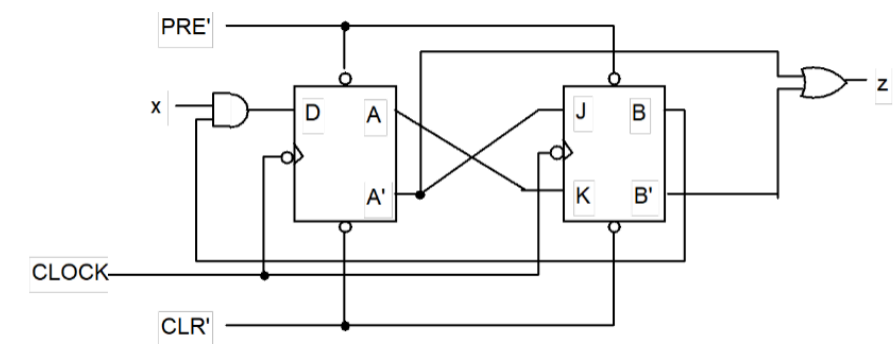
- a. Assume that QA, QB, QC are connected to the LEDs. What is the phenomenon of the LEDs? What is the difference among LEDs? (Khi QA, QB, QC kết nối với LED, thì hiện tượng LED như thế nào? Mỗi LED đơn khác biệt với nhau như thế nào?)
- The LEDs light up asynchronously, illustrate the number from 0 to 7 in binary form, with QA as LSB and QC as MSB. We have the following truth table in line with the number that appears at the clock pulse.

CLK (number)	QC (MSB)	QB	QA (LSB)
0	0	0	0
1	0	0	1
2	0	1	0

3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1

- b. How many minimum D Flip-flops are required to build a circuit in which the output frequency is 16 times less than the Clock In frequency? (Cần bao nhiêu D Flip-Flop để output của mạch có tần số thấp hơn 16 lần so với tần số của Clock?)
- In the circuit above, the flip-flops function asynchronously, where the clock pulse of other flip-flops is the output before it. The frequency of each output depends on and is 2 times less than the frequency of the output or clock before it.
 - Let f be the frequency of the Clock.
 - $f_{QA} = f/2$, $f_{QB} = f_{QA}/2 = f/4$ and $f_{QC} = f_{QB}/2 = f/8$;
 - So the frequency of the MSB output will be $f/2^n$ where n is the number of outputs or flip-flops needed.
 - In conclusion, it requires at least 4 D flip-flops for the frequency of one of the outputs to be 16 times less than the clock.

3. Mô phỏng, và lắp mạch theo sơ đồ như sau:

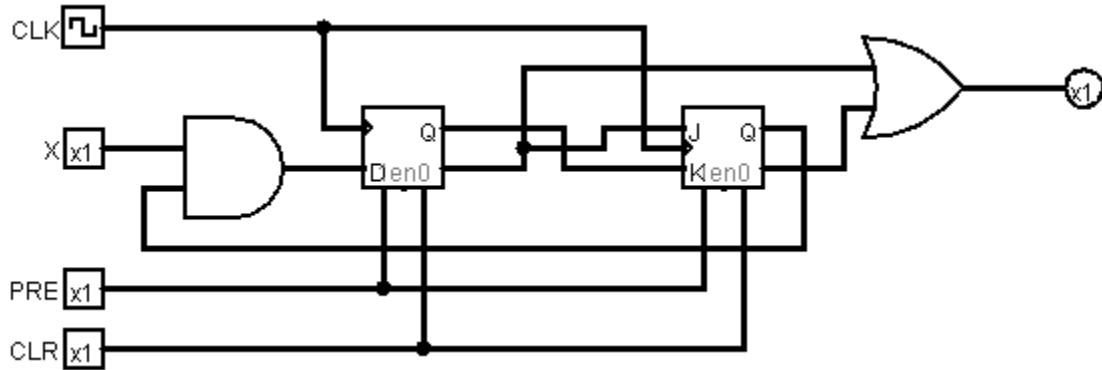


a. Thiết kế và mô phỏng trên Logisim

Bảng sự thật – Truth Table:

CLOCK	CLR	PRE	A	B	x	z
↑ or ↓	0	0	0	0	0	1
↑ or ↓	0	0	0	1	0	1
↑ or ↓	0	0	1	1	1	0
↑ or ↓	0	0	1	0	1	1
↑ or ↓	0	0	0	0	1	1
↑ or ↓	0	0	0	1	1	1
↑ or ↓	0	1	1	1	0	0
↑ or ↓	0	1	1	1	1	0
↑ or ↓	1	0	0	0	0	1
↑ or ↓	1	0	0	0	1	1

Hình sơ đồ mạch trên Logisim:

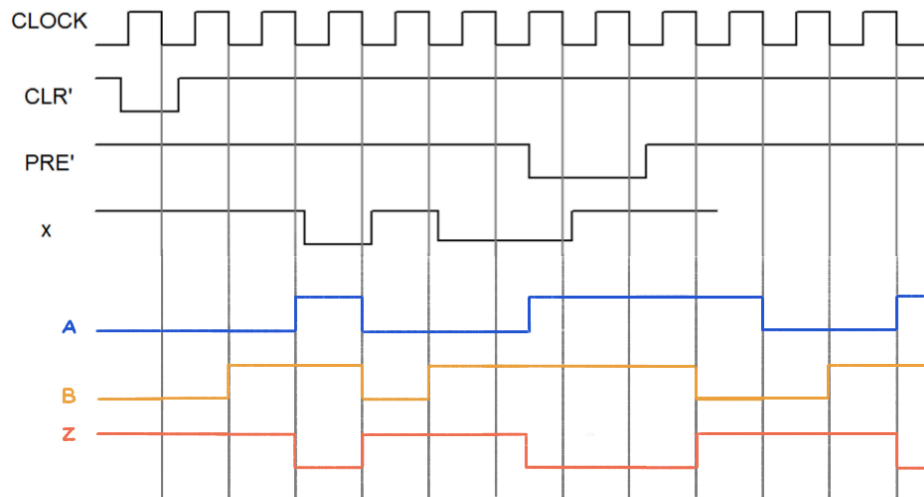


Video demo mạch hoạt động trên Logisim:

<https://drive.google.com/file/d/1FFEn8Pn2HFbAVGKL-5slGvpvfAricjCJ/view?usp=drivesdk>

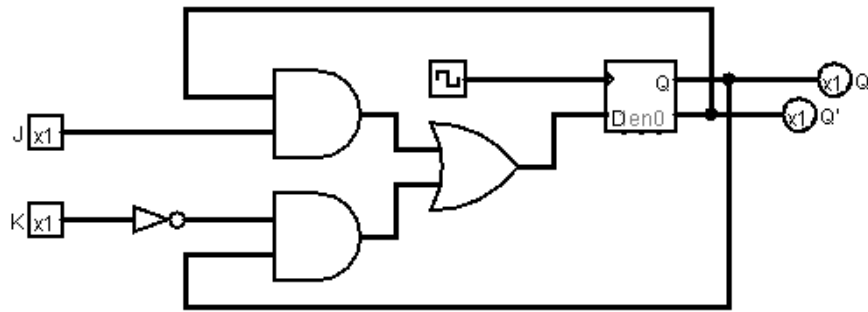
b. Hoàn thành sơ đồ waveform

Sơ đồ sóng waveform của các tín hiệu A, B và z:



4. Thiết kế mạch theo nguyên lý JK FlipFlop sử dụng D FlipFlop

4.1 Thiết kế:

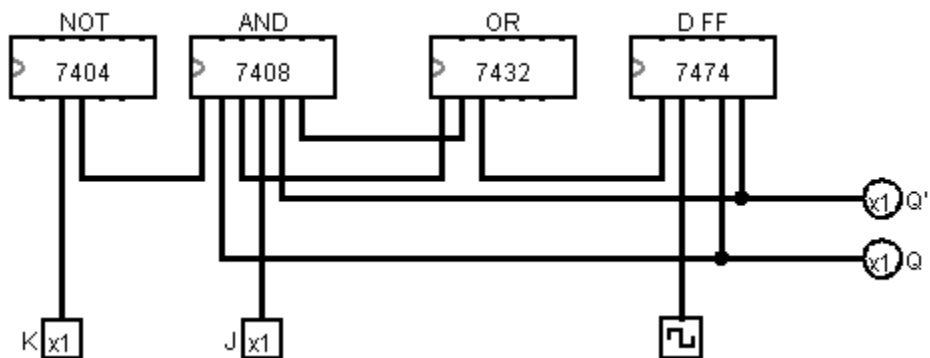


Truth table:

CLK	J	K	D	Q
↑	0	0	Q_0 (No change)	Q_0 (No change)
↑	0	1	0	0
↑	1	0	1	1
↑	1	1	Q_0' (Toggle)	Q_0' (Toggle)

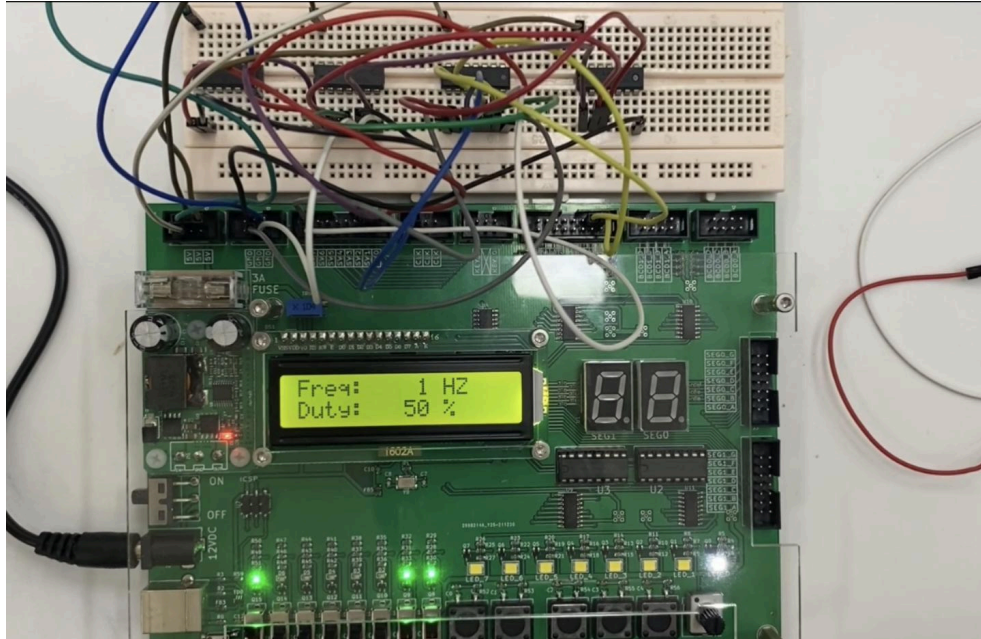
4.2 Mô phỏng:

Hình mô phỏng Logisim của mạch thiết kế mức IC:



4.3.Lắp mạch:

Hình mạch lắp thiết kế được thực nghiệm:



Link Video demo mạch hoạt động:

<https://drive.google.com/file/d/1FErzc7WZzTAXVGu9AB1abJrxAFKWcW2S/view?usp=drivesdk>