

专业 战 相 (价低 优质 速取)地址:老综合楼南方造型内喙瓣书店旁

14. 题
《计算机组成与结构Ⅱ》
《计编

		١:
总分		
t		1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1
<b>∤</b> <		36.44
甲		1
图		
11]		1
11		
1		24.5
题号	分数	777
	*	4

班级	•
一. 填空题(每空1分, 答对30空即可, 本题共30分)	
1. 在主存利 CPU 之间增加 Cache 存储器的目的是	•
计算机中设置 Cache 的依据是	
2. Cache 工作中,常用的数据一致性方法有	· 、 、
3. 计算机中, 内存与按口地址编址有和和	因都方共。
4. 若要使多个中断源具有相同的优先级, 可采用	一的方法米实现。
5. RAID2 磁盘阵列的含义是	٥
6. 磁盘的道密度的定义为	, 位密
度的定义为	
7. 计算机系统中,磁盘接口总线有	泰
8. 在构成多机系信的互连网络时,所用到的的2×2 开关有	
、、	
9. 流水线中,数据相关主要包括:写后读(RAW)、和	11
种情况。	٠
10. 内总线的标准有多种,其中常见的有	华
11. 8086CPU 响应 INTR 请求需同时满足多个条件,其中有	
12. 异步串行通信,每传送一个字符,总是首先发送1位低电平的。	位、接着发
送数据位,并且总是	, W.
13. 可编程定时/计数器 8253 有	都是位

种工作方式, C 口的技位操作是通过将按位操作控		信号、	•	4.构。
7式, C口的按位操		它们分别是	•	
.	**************************************	及之间有三类信号,		的多核处理器是属于
14. 可编程并行接口 8255 有		15. 计算机中,接口与外设之间有三类信号,它们分别是	信 中 。	现在市场上所见到的多核处理器是属于
14. III	制字写入	15. 対	信号和	. 16.

- 二. 简答题 (每小题5分,本题共20分)
- 1、简述在 8088CPU 上,外部非屏蔽中断 NMI 的响应过程。
- 道密度为 10000 道/mm, 某便磁盘有5个记录面,其外半径4cm, 内半径1cm。 密度为 10000bit/mm。试计算该硬磁盘的非格式化容量。
- 产生周期为 说明如何利用一片可编程定时器 8253, 岩外部计数时钟为 1MHz, 秒的对称方波。
- 4. 说明中断控制器 8259 一股全嵌套(固定优先级)的含义。
- 三. Cache-MM 两级存储器采用组相联映像(组间直接,组内全相联)。岩 Cache 容量为 512B 64 个字 市为一块,且共分为 2 个纸。 主存容量是 Cache 容量 2048 倍。
- MM--Cache 的地址变换时,需要参与相联比较的位数是 纸内块号 区内组号 每次进行 1. 土存区号
- 当 CPU 访问主存的地址分别为 91118H 和 (每小题5分, 指出相应的 Cache 地址。 问是否能命中 Cache, 岩能命中, 2.岩 Cache-MM 地址变换表的内容如下表, 0EDCBAH 时,

组内块号 10B 00B 01B118 10B 10B 90B 00B 主存区号 0C9H 574H 244H 76EH 76EH 373H 0C9H 488H 010 90 110 90 00 3 101

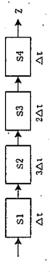
四. 画出对称多处理机系统的结构框图并说明其中的三个特点。(本题 10分)

传送单位。对应的中断服务程序包含 18 条指令,中断服务过程中的其他开销相当于 2 条指 某计算和 CPU 的主频为 500MHz, CPI 为 约即平均每条指令的执行周期为 5 个时钟周 以32位为 期)。若某外设的数据传输速率为 0.5MB/s,采用中断方式与主机进行数据传送,

本题共 10 分) 回答下列问题并给出计算过程。(每小题5分, 令的执行时间。

- 1. 在中断方式下, CPU 用于该外设 I/O 时间小整个 CPU 时间的百分比是多少?
- 传送的数据块为 5000B,且 DMA 预处理及后处理的总开销为 500 个时钟周期。则 CPU 用 当该外设的数据传送速率达到 SMB/s 时,改用 DMA 方式传送数据。假定每次 DMA 于该外设 I/O 时间占整个 CPU 时间的百分比是多少?

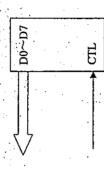
六. 某流水线分为 4 段,如下图所示。(每小题 5 分,本题共 10 分)



连续提供 4 个。画出该流水线处理过程的时 个数据, (1)岩每隔 3厶t 向该流水线提供-

(2)计算此流水线的加速比和效率。

七,某外设如下图所示,其中 D0~D7 可输出二进制编码的温度值,CTL 为控制输入端 可控制其温度上升或下降。(每小题 5 分, 本题共 10 分) (1) 岩接口地址, 8000H 到 800FH 可随意使用, 试利用 8255 将该外设接到系统总线上 出近按图。



(2) 利用上题的连接图, 若外设输出小于 96 度则使 CTL 为 1; 若不小于 96 度, 则使 CTL 试编写此控制程序。(编程时 8255 不需要初始化,就认为 8255 己初始化好)



## 互安电子科技大学 考试时间 120 分钟

京分		
수<		4 4 4
坩		,
剧		5
úĮ		***************************************
11		
١	٠.,	43.0
逐步	少数	***
!		4

<b>数</b> 师			٠
在课教师	本题共 45 分)	居	
な名	答对30全即可,	<b>种类型的相关,它们是</b>	
李	每空1:5分,只要	1,通常有三羽	
[ 级	· 填空题 (每	指令流水线中	保

)方式		2
\输出,是因为中断方式较其他 I/O 方式		
是田田	•	
计算机系统中采用中断方式实现数据的输入输出,	**	77
计算机系统中	有两大你点:	
· 🔐		

	一个中断源,每个中断源用一个	•
		该编码称为
	. 8086CPU 的中断系统最多可以容纳	长度为
٠.	€,	

•	
技术指标位密度的定义是	
硬磁盘中,	
4,	

	•	,
ó		
.		1
- 1		1
		7
廉价的冗余磁盘阵列的英文缩写是		十二十二十八十八十八十八十八十八十八十八十八十八十八十八十八十八十八十八十八十
廉价的冗余磁盘		14.4
ń.		,

. 假设-	假设一个有 2 个盘片的硬盘,共有 4 个记录面,转速为 7200 转/分,盘	盘面有效记录
区域	区域的外直径为 30cm,内直径为 10cm ,记录位密度为 250 位/mm,	磁道密度为
100 漢	100 道/mm, 每个磁道分 16 个扇区, 每个扇区 512 字节, 则该硬盘的格式化容量	式化容量
约为	7,数据传输率约为。 若一个文件超出一个磁道的	一个磁道的
容屋,	1, 剩下的部分应记录在	

8、在计算机系统中, I/O 技术可分为: 通道控制方式、外围处理机方式、
方式、方式和方式。
9. 利用 8253 产生连续的对称方被,应用其工作方式。
10. 系统总线中地址线的功能是
11. 并行处理技术已成为计算机技术发展的主流。它可贯穿于信息加工的各个步骤和阶
段。概括起来,主要有三种形式
12. 在 8086 中, IF=1 是中断能够得到响应的必要条件。中断响应过程中,
8086CPU 硬件会自动保护、、、这三个寄存器。
13. 可编程并行接口 8255 工作在方式 0 时,其 A、B、C 三个口均被定义为
1/0 口。三个口的 1/0 方向可有
14. 可编程并行接口 8255 的 C 口按位操作方式,是利用程序将 C 口的按位操作控制字
写入 8255 的
15. 采用先写入
值总是正确的。(参看本试题四)
16. USB 2.0 以下的标准规定 4 条传输线, 其中 2 条用于,另外 2 条用
<b>H</b>
17. 多机系统中, 2×2 开关有
种控制状态。
18. 可编程定时/计数器 8253 有
都是
•

- (每小题5分,选做其中三个小题即可,本题共15分) 简答题
  - 1、 简述在 8088CPU 上, 外部中断 INTR 的响应过程。
- 某异步串行通信接口的数据格式为: 7位数据位, 奇校验, 1位停止位, 若要求传送 1个 ASCII 码大写英文字母'B'(42H), 画出该串口数据传送的波形图。
- 叙述利用 DMA 方式,在外设需要时将内存中的一批数据连续传送到外设的一般过程。
  - 4. 说明对称多处理机系统多个主要特点中的三个特点。

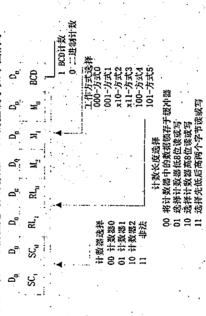
三. (本题 10 分) 高速缓存 Cache 与主存问采用组相联地址映像方式(即组同直接,

主存容量为 1/18。 每块为 1KB。 每组包含 4 块, 内全相联), 高速缓存分为两组,

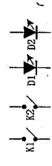
- ① 说明主存区号、区内组号、组内块号、块内地址号各用多少位表示?
- ②已知地址变换表如下, 若主存地址为 ABCDEH, 试确定变换后的高速缓存的地址

	_		7 7503	_			( N. 1.2)	_	
地址变换表	H850	112H	HL90	157H	Н881	022Н	157H	167H	
	0	7	2	က	0	~	63	က	

四. (本題 10 分)可编程定时/计数器 8253 的控制字如下图所示



- 若规定该 8253 所用的接口地址可在 Fr00H~FF0FH 内自由选用,试画出该芯片与 系统总线连接图。
  - 试说明当外部计数时钟频率为 2MHz 时,只用该 8253 如何产生周期为 1s 的对称方 汝,并编写相应的初始化程序。
- (本题 10 分) 开关 K1、K2 和发光二极管 D1、D2 如下图所示。若限定接口地址 试利用 8255 接口将开关 K1、K2 和发光二极管 D1、D2 接到系统总线上,画出连接图。 8000H 到 8003H 可使用,



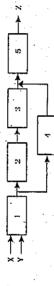
"

在下图所示的静态双功能流水线上计 (本题 10分)设向量A和B各有4个元案,  $\mathbf{A} \cdot \mathbf{B} = \sum_{i=1}^{l} a_i \mathbf{b}_i$ 

其中1--4-5组成乘法流水线,1-2-3-5组成加法流水线。假定流水线各段所经过的 时间均为△t,流水线输出可直接回送到输入端或暂存于缓冲寄存器中,它们的延迟时间 及功能切换时间均可忽略。求

(1)画此流水线的时空图

(2)计算加速比 SP 及郊率 11。



#### (价低 优质 **#** 专

地址:老综合楼南方造型内(秦琼书店旁)



## 120 考试时间

題

拉

-算机组成与结构 II 》

) * ! <	1	1)	111	盟	五	1<	力	总分

大题, 滿分 100 分。 日3. 本试卷共 1. 考试形式: 闭卷: 2. 考试日期: 2011 年 月

王课教师

并将其号码	¥ .
一个正确的答案,	
(在每小题的四个备选答案中选出一个正确的答案,	本题共15分)
、在每小题的四个	每小题 1.5 分;
单项选择题(	下后面的〇中。

- - 内存需分为〇 8086CPU 构成内存时
- ①不分体
- 22个体
- 若某中断的中断类型码为 0AH,则其中断向量表的首地址为〇 ④4个体
- D0000H

200028H

- **40004AH**
- 8086CPU 不响应的中断请求是O F=0,若 PSW 中的 30002AH
- @INTO (DINT nnH
  - 内存从 A4000H 到 DBFFFH, @NMI

**DINTR** 

- @198K
- **@288K** ①160K **3224K**
- 不可能传输的信 在系统总线的数据线上,

  - 4中断类型码 ②操作数 ③握手信号
- 中断屏蔽字为 M, M, M, M, M。 其中 M, 若要求中断响应的优先级顺序为 L。 的中断处理程序中设置的中断屏蔽字为口 某计算机有五级中断 Li~Lo。 对应的中断 Li 加以屏蔽,
  - 201101 ①11110
- **401010** 300011
- BHE和 A0 的状 字(16位)时, -个规则(对准) 读写内存的-当 8086CPU
  - 态必须是口

8

**®**11

8

- 用于寄存器间接寻址输入输出指令的寄存器是〇 @BX 在8088CPU中, @ 10
  - **OAX**

: 简单回答题(每小题 4 分, 本题共 24 分)

在计算机与外设的数据传输中,查询方式不能保证数据的

速度最高的方式是

- 1. 说明通用串行总线 USB 诸多特点中的三个特点。
- ·批数据连续传送到外设的· 叙述利用 DMA 方式,在外设需要时将内存中的一 过程。
  - 一个周期为1秒的连 说明当 8253 的外部时钟为 1MHZ 时,只用该 8253 如何产生 读对称方波?
- 4. 试说明在 8088CPU 执行 INT 40H 指令的过程?
- 加1。分计数单元加到60时,分计数单元清0小时计数单元加1。小时计数单元加到24 在内存中定义四个单元分别对 次计数单元清 0, 秒计数单元加 1。秒计数单元加到 60 时, 秒计数单元清 0 分计数单元 当加到 50 时, 即每中断一次对50次计数单元加1。 20ms 产生一次中断, 利用中断可实现电子时钟。 8088 系统中,利用定时器每 分、小时进行计数。 时清 0。这样, 50 次、

试分析在什么情况下,由主程序读出的时间误差会接近 1 小时? 如何避免这种误 举?

-段程序, 共完成对内存的存取 25000 次, 其中对 Cache 的存取为 24200 次, 对主存的存取为 800 次。已知 Cache 的存取时间为 30ns, 主存的存取时间为 300ns。 CPU 执行-

试求 Cache 的命中率及平均存取时间。

试画出 NRZ1、FM、MFM 的写电流形 (本题共6分) 若写入代码为101011001, 分析它们的同步能力。 (假设初始电流为低),

本题共 10 分)Cache-MM 两级存储器采用组相联 且共分为2 立, 组内全相联)。若 Cache 容量为 512B, 64 个字节为 主存容量是 Cache 容量 2048 倍。 2分, 3分、 (三小题分别5分、 (组间直接, 个组。 承额

位。每次进行 MM--Cache 的地址变换时,需要参与相联比较的位数是 组内块号 ₽, 区内组号  $\exists$ 地址 ₹<del>j</del>

領内块号 90B 01B 10B 11B 10B 10B SOB 计存区形 0C9H 244H. 76EH **76EH** 574H 373H 0C9H 8 8 010 011 90 101 110 若 Cache-MM 地址变换表的内容如下表, 当 CPU 访问主存的地址分别为 91118H 和 0EDCBAH 时, 问是 若能命中, 指出相应的 Cache 地址。 (3) 若主存以 Cache 的 64 个字节为一块,从 0 块开 试决定 515 块应放在 Cache 的哪 其中部分电 (本题共10分)设计存储器电路, 始顺序分块并编号, 否能命中 Cache, 细中? (3)

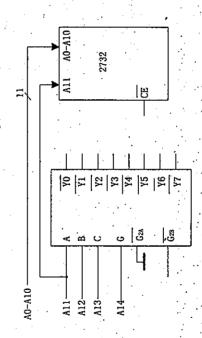
与非门或非门等)完成对 3-8 译码器Gza的控制和对 2732 的CE的控制。 到FEFFFH。利用基本的门电路(与门、或门、非门、

规定该 2732 所占的内存地为 FE000H

路如下图所示,

488H

111



其中发光 按键队和红绿发光二极管如下图所示。 极管通过 10mA 左右的电流便可发光。电流很小时熄灭。 本题共10分) 七. (每小题5分,

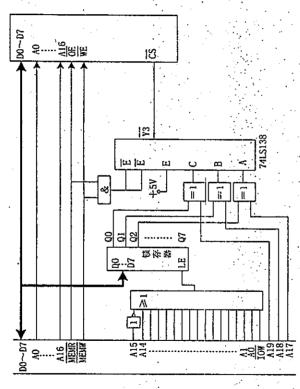


- (锁存器、8255 均可) 将按键和发 画出连接图。 光二极管接到 8088 八位机的最大模式下的总线上, 若规定接口地址为 0000H, 试自选输出接口
- 试编程序,检测按键K的状态,当K闭合时使红发光二极管亮、 当 K 断开时使红发光二极管灭、绿色发光二极管亮。 ç,

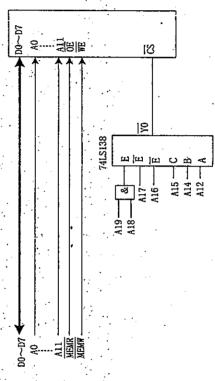
系统总线为 8088CPU 构成的 8 本题共 10 分) 读下面 SRAM 连接图, (每小题5分, 位机总线。

①现欲将此 SRAM 构成内存地址 E0000H 到 FFFFFH, 试决定为获得此内存地址应预先 向锁存器输出接口写入什么样的数据?

②若将此 SRAM 构成内存地址 80000H 到 9FFFFH, 此时为获得此内存地址应预先向锁



- 题完成 SRAM 芯片与 8088 系统总线连接图如下: 九. (本题 10 分)本题与第八题可任选-存器输出接口写入什么样的数据?



- 试分析该 SRAM 占用的内存地址范围。
- 试画出与8088系统总线的连接图 39FFFH 的可用内存, 若用这样芯片构成地址范围为 38000H 4: 4



# 考试时间

#### 颲 尨 -算机组成与结构II》

总分	
$\vee$	
4	
K	-
Ŧ	
囯	
11[	
11	
1	
题号	分数

大题,满分100分. 日3.本试卷共 1.考试形式: 闭卷; 2. 考试日期; 20 11 年6 月

任课教师

硬磁盘

③CPU 中的通用寄存器 (掉电后,下面说法中正确的是

6.

① RAM 的数据不会丢失 ② ROM 的数据不会丢失

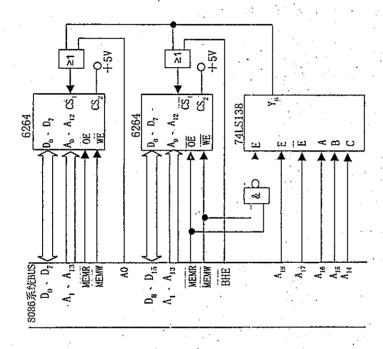
② Cache **a** 

在计算机中, ① 主存

③ EPROM 的数据会丢失		,
④ DRAM 的数据不会丢失		:
10. 支持即插即用、热插拔的总线是		
(DISA @SCSI		
@RS-232C @USB		
灣 古公區(何必) 本間北i0分)	-	
	一个中断源,	个中断源,每个中断源用一~
长度为位的编码标识,该编码称为		
2. 相联存储器不按地址访问存储器,而是按		访问存储器。
3. 在市场上所见到的多核处理器是属于		结构。
4. Cache 工作中,替换算法有多种,其中有	算法和	湘
法。		
5. 在主存采用多体存储器的目的是		<b>.</b>
6. 磁盘的道密度的定义为	•	••
密度的定义为		

- 并写出正确的内 本题共 10 分) 判断题(认为正确的在题后〇中打" 4" 每小题2分, 否则不得分。
  - 1. EEPROM 的内容可以利用紫外线照射擦除干净。O
- 在可编程并行接口 8255 中, 利用将 C 口的按位操作控制字写入 C 口, 可实现对 C口的按位操作。
- -个总线周期结束的时候检测有 总是在-8086 (88) CPU 在执行指令过程中, 无中断请求发生。〇
- 4. 在8086微机系统中,可用多个主控中断控制器8259和多个从属中断控制器8259 构成可管理多个外部中断源的中断系统。 相连接,
- 个总线周期就能将 因花, 8086CPU 是 16 位的微处理器。
- 四. 简单回答题(每小题4分,本题共20分)
- 1. 说明在数据 Cache 中, 保证数据一致性的方法。
  - 2. 试叙述可编程定时器 8253 工作方式 3 的特点。
    - 3. 说明 PCI 总线诸多特点中的三个特点。
- -磁道上分为64个扇区, 磁盘旋转速度为 10000 转 / 分。则该硬磁盘的非格式化容量、 外径为 12cm。 某硬磁盘有5个记录面,记录面上有效记录区域的内径为2cm, 道上记录的位密度为 2600B / mm, 道密度为 1000 道 / mm, 每-式化容量各为多少?该硬磁盘的数据传输速率约为多少? 每个廚区记录 2.4KB,
- -段程序, 共完成对内存的存取 25000 次, 其中对 Cache 的存取为 24200 对主存的存取为 800 次。已知 Cache 存取时间为 30ns,主存的存取时间为 300ns。 Cache 的命中率及平均存取时间。 5. CPU 故作-K K

试判断 存储器连接图如下图所示。 在8086最大模式的系统总线上, 该连接图所构成的内存地址。 (本题 10 分) 며.



直接映像方式的 Cache, (三个小题分别为5分、3分、2分,本题共10分)设 主存储器容量为512KB, 求; 以16B分块。 量为 8KB,

- 块号及块内地址各为多少位? 为实现地址映像, 主存地址应 (1) Cache 分为多少块, 如何划分。
- 以第0块开始顺序排列时)内容 513块(即若主存不分区, (2) 主存中顺序排列的第 -块中? 调入到 Cache 的哪-
- 试说明主存地址为 04011H 时是 若第513块的内容已调入。 步的基础上, 否命中? (3) 在上:

## 可编程定时计数器 8253 连接如下图所示; (本题 10分)

计数器 1 初始化为方式 1, 计数值为 500; 计数器 2 初始化为方式 3, 计数值为 2000; 计数器2外接时钟频率为2,5MHz,其输出OUT2经反相器用作计数器1的外部计数时钟。 (两计数器门控信号 GATE 接地)的情况下,将两计数器初始化。 在开关 K 闭合

时刻将开关 K 断开,试画出开关 K 断开之后 OUT2 的波形和 OUT1 反相器 并标出被形的宽度 后的输出被形, 此后, 某