

PCI 总线的实施方案及其实例

邹钱祁 杨玉森

(南京邮电学院 302 教研室, 南京, 210003)

摘 要 介绍了采用可编程器件和专用集成芯片实现 PCI 总线接口的两种可行方案, 给出了基于 PCI 的视频捕获卡的实现实例。

关键词 PCI 总线 可编程逻辑器件 数字视频捕获卡

1 PCI 总线简介

PCI 作为一种同步的独立于处理器的 32 位或 64 位局部总线, 最高工作频率为 33 MHz, 峰值吞吐率在 32 位时为 132 Mb/s, 因而非常适用于网络适配器、硬盘驱动器、全动态视频卡、图形卡及各类高速外设。图 1 为基于 PCI 的一个比较典型的微机系统框图。

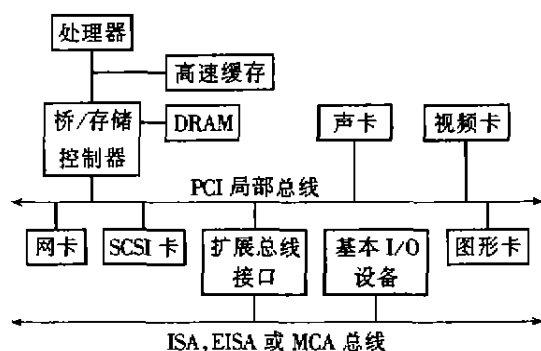


图 1 基于 PCI 总线的微机系统结构框图

连接到 PCI 总线上的设备分为主控设备和目标设备两类。PCI 支持多主控设备。采用地址和数据复用的总线结构, 大大减少了信号数量, 目标设备最少只需 47 个信号, 主控设备最少只需要 49 个信号。

PCI 总线的一个重要特点是存在配置空间, 它提供一种配置关联, 这种关联适合于目前或将来的系统配置机制, 从而实现参数自动配置, 使所有与 PCI 兼容的设备实现真正的插入即用 (plug-and-play)。

2 PCI 总线接口的实施方案

PCI 总线规范十分复杂, 其接口的实现比 ISA、EISA 困难。目前实现 PCI 接口的有效方案有使用可编程逻辑器件和使用专用芯片两种。

2.1 采用可编程逻辑器件

采用可编程逻辑器件实现 PCI 接口最大的好处是比较灵活。对于一个典型 PCI 设计来说, 并非要实现 PCI 规范中的所有功能, 而只是这些规范的一个子集, 用可编程逻辑器件可以提供解决上述问题一个良好方案。

目前几乎所有的可编程逻辑器件厂商均有用用于 PC 口的典型的 PLD 产品问世。多数厂家还提供用 VHDL、Verilog、AHDH 编制的 PCI 核心设计模块结合相应器件出售。如 Altera 还提供一种 PCI 开发包以帮助设计者用 Altera 器件实现 PCI 接口。这一开发包主要针对 MAX7000 及 FLEX8000 器件, 包括两组宏函数: 结构优化函数 (对每个 Altera 器件进行优化, 以满足 PCI 规范的时延要求), 以及用户可修改的宏函数组。图 2 给出了符合 PCI 规范的 PCI 设备主从机结构模型, 利用它可以由可编程逻辑器件实现简单的 PCI 接口。

采用可编程逻辑器件设计 PCI 接口具有灵活的特点, 但在设计中需要注意以下问题:

(1) PCI 具有顺从性的特点。几乎所有包含在高性能数据和控制路径中的逻辑都需要 1 个 PCI 系统时间的拷贝, 这与 PCI 苛刻的负载要求相矛盾。另外, 在完成某些功能如 32 位突发传送时, 往往

需要很多时钟负载,而时钟上升沿到输出有效的时间必须小于 11 ns,这进一步加重时钟扇出问题。

(2) PCI 规范对传输数据的 7ns 建立时间要求苛刻,有时在设计中要用模拟延迟来解决上述问题。

(3) 任何完善的 PCI 接口器件都必须提供 PCI 配置空间,这就需要在芯片内部实现配置寄存器,一般用片内 RAM 或结合片外高速静态 RAM 来实现。实现 PCI 规定功能需要完成逻辑校验、地址译码、实现配置所需的各类寄存器等 PCI 的基本要求,大致需要 10 000 个电路门。此外,设计中还需加入 FIFO、用户寄存器、后端设备接口等器件。

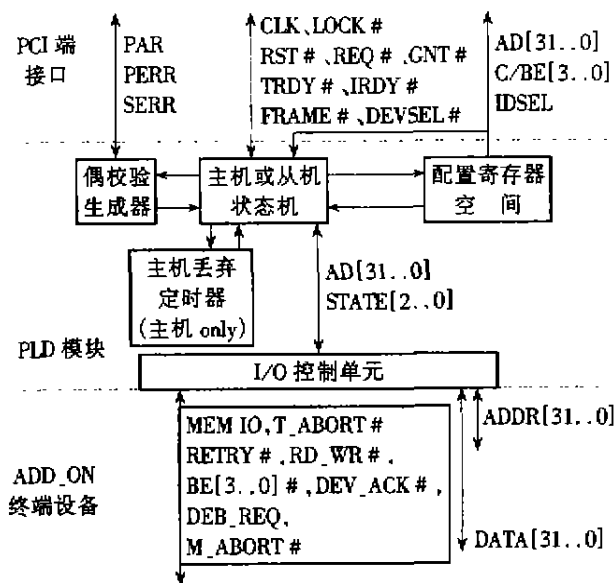


图 2 PCI 主从机结构

2.2 采用专用接口芯片

专用芯片放置在系统或插卡特定功能与 PCI 总线之间,提供传递数据和控制信号的接口电路。这是一种能解决设计难点的有效方法。但是,这种芯片必须具有较低的成本和通用性,而限于插卡一侧的特定处理器总线;能够优化数据传输;提供配置空间;具备片内 FIFO 功能(用于突发性传输)等。目前,只有少数厂家提供这类专用芯片,如 AMCC 开发的主/从控制接口芯片 S5930—33;PLX 开发的 PLX9080 和 PLX9054 等。S5933 是一种功能强、使用灵活的 PCI 总线控制器接口芯片,采用 160PQFP 和 208TQFP 两种封装形式。该芯片符合 PCI 局部总线规范 2.1 版,可作为 PCI 目标设备,实现基本的传送要求,也可作为 PCI 总线主控设备,访问其他 PCI 总线设备。其峰值传输速率为 132 Mbit/s

(32 位 PCI 数据线),目前已被广泛使用。

图 3 为 S5933 结构框图。从外部看,它提供了 PCI Bus、External BIOS 及 ADD_ON 三个接口,复杂的 PCI 接口规范完全由 S5933 实现,我们只需设计 ADD_ON 接口电路及编制可选的 External BIOS 即可,从而加快了设计进程。从内部看,它提供了 PCI 配置空间寄存器。为便于 ADD_ON 接口电路设计,还提供了三组寄存器,分别用于不同的接口设计。直通数据寄存器组用于目标设备方式 Burst Mode 数据传输;Mailboxes 寄存器组用于 CPU 与 ADD_ON 之间少量数据通信,如 CPU 传输命令给 ADD_ON 等;FIFO 寄存器组用于主控设备方式 Burst Mode 数据传输,有同步、异步之分。此外,在 PCI 和 ADD_ON 接口各提供了两组操作寄存器组,用于接口控制,分别称为 PCI Bus 操作寄存器组和 ADD_ON Bus 操作寄存器组。

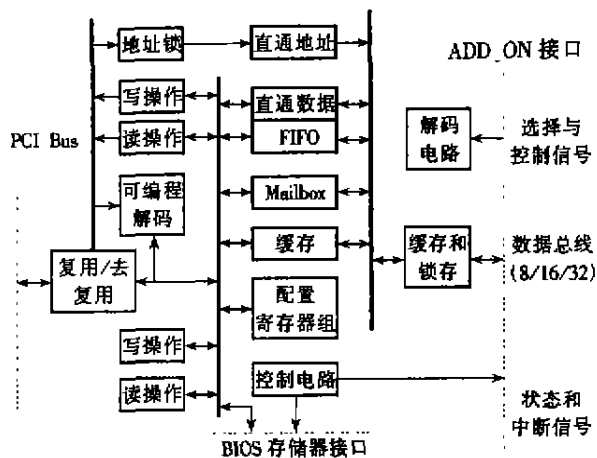


图 3 S5933 结构框图

比较以上两种实现 PCI 接口的方案可知,用可编程逻辑器件能够较灵活地实现所需要的功能。但为了达到 PCI 指标的苛刻要求,需要做大量的逻辑验证和时序分析工作。采用 S5933 等 PCI 专用芯片,可以比较容易地实现 PCI 接口,大大缩短开发时间。本文所述的图像采集板最终选择了 S5933 作为 PCI 接口的实现手段。

3 基于 PCI 的数字视频捕获卡的实现实例

图 4 为所设计的采集卡硬件框图,主要包括 SAA7111、Altera 可编程逻辑器件 EPF10K10—4 及 PCI 接口专用芯片 S5933。(下转第 11 页)

构,它比 WHILE 循环结构效率更高。

在程序设计中,还有其它一些方法及编程技巧可提高程序的运行效率。如采用直插编程方式,即在一个循环中反复调用的函数、子程序代码可直接设在循环中,减少调用函数、子程序所占用的时间。

数据库管理系统设计中尽可能不使用 PACK 命令,因为 PACK 会自动将数据库工作区所有的索引数据进行更新,当工作区中同时装入多个索引文件时,便造成更新操作拖延了整体的执行效率,此时可利用 COPY TO 命令将未作逻辑删除的记录拷贝到另一个数据库,再将其文件名改回。

(2) 减小应用程序内存占有量。在应用程序设计中,程序越小,程序装入内存就越快。可采取以下措施减少内存占有量:

a. 减少装入窗体的数目。不论是可见的还是隐藏的,每一个装入的窗体都将占有大量内存空间,所以,尽量在需要显示它们时再装入,在不需要时应使它们从内存中下载,一般不要隐藏它们,隐藏太多的窗口会导致内存不够,虽然重装入时需要一定的时间,但这种以时间换空间的做法是值得的。

b. 使用动态存储。有些语言如 C 语言提供了动态分配内存的函数,可以根据需要分配内存空间,而且使用完毕又可用相应函数将这些内存释放,这样

使内存空间得到充分利用。VB 提供了动态数组来代替固定数组,当不再需要数组中的数据时,可用 ERASE 或 REDIM Preserve 来抛弃不要的数据,同时回收数组所用的内存。

c. 采用合适的存储格式。对于多媒体信息,选用合适的存储格式能显著降低存储容量。如在 Windows 下对图像文件采用图元文件比位图文件占有空间少得多,而且更具有设备无关性,但在图元文件输出时,需要调用 Windows 系统的设备接口 (GDI) 函数驱动,会减慢运行速度。

在应用程序设计中,还需注意一些细节,例如,回收暂不使用的变量,删除死区程序代码,设置好编译环境等,这样能大量减少执行文件的内存占有量。

参 考 文 献

- 1 刘建成,电力机车故障可靠性分析系统设计与实现、机车电传动,1998,(5)
- 2 郑会永,等,Microsoft Visual Foxpro 3.0 使用指南. 西安:西安电子科技大学出版社,1997
- 3 王善,等,计算机应用系统的设计与开发、北京:高等教育出版社,1991

(收稿日期:1999-05-13)

(上接第 8 页) SAA7111 主要进行模拟输入图像的 A/D 变换,S5933 完成与 PCI 接口的工作。与之相连的还有 CM28C04,它是一个并行 E²PROM,用于上电时对 S5933 进行设备初始化和 PCI 配置空间的上电初始配置。EPF10K10-4 完成硬件电路中 I²C 控制、视频格式变换、内部数据缓冲以及与 S5933 的接口等主要工作,可由下载电缆或配置 E²PROM 完成上电配置。

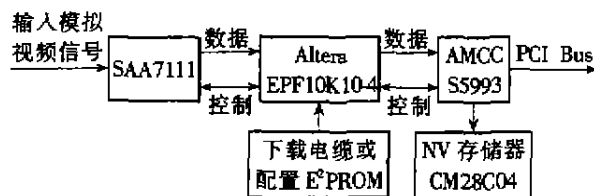


图 4 采集卡硬件框图

设备的驱动软件主要采用中断方式来实现,框图如图 5。

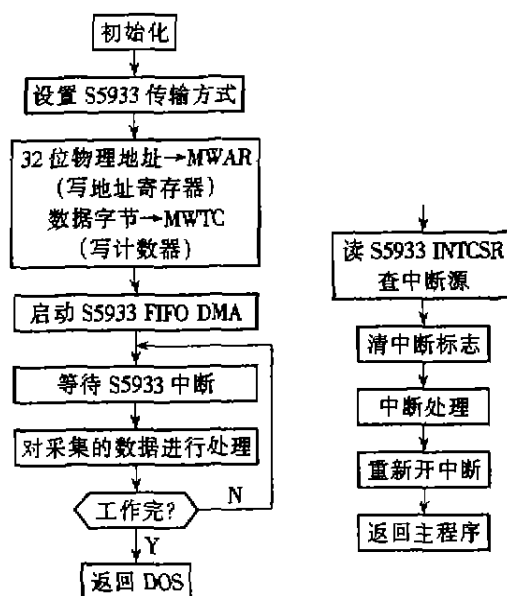


图 5 主程序及中断处理流程

(收稿日期:1999-05-13)