PCI 总线 I IO 时序波形观测及分析

翁淑蓉

(福建信息职业技术学院 福建 福州 350003)

摘 要:重点介绍了一种测量 PCI 总线 I/O 写时序波形的技术及分析方法。制作测试板,编写测试程序,用 TDS-210 型 存储示波器对夏华状元一族主板 PCI 写周期的时序波形进行测试 ,用 Wavestar for Oscillose 软件将泰克示波器测试的波形 转换为. CSV 数据文件,采用 Origin 6.0 Professional 软件对该时序波形进行分析,给出了实测波形的分析结果。采用这种 测试 I/O 写时序波形的方法是可行的.对于研究 PCI 总线的时序波形提供了一种有效的方法。

关键词:PCI 总线;时序波形;写周期;总线指令定义

中图分类号: TP336 文献标识码:B 文章编号:1004-373X(2007)11-132-03

PCI I/O Timing Waveform Observation and Analysis

WENG Shurong

(Fujian Institute of Information Technology, Fuzhou, 350003, China)

Abstract: This paper focuses on the PCI bus I/O measurement techniques and analysis methods to write timing waveform, measured Hua Xia Imperial family Main Board PCI waveform write cycle time, and the simulation result shows that the method is feasible and effective.

Keywords: PCI bus; timing waveform; write cycle; bus directive definition

1 引言

PCI 总线(Peripheral Component Interconnect) 即外设 部件互连,是一种新型的、同步的、高带宽的、独立于处理 器的总线。从 1992 年创立规范到如今, PCI 总线已成为 了事实上计算机的标准总线。其所以能在各类总线中脱 颖而出,是因为其具有传输速度快、支持无限猝发读写方 式、支持并行工作方式、独立于处理器、提供4种规格、数 据线和地址线采用了多路复用结构、支持即插即用功能等 特点。本文重点介绍了 PCI 总线的写周期的时序波形的 测量技术及分析方法,给出了时序波形的分析结果。

2 PCI总线的功能

2.1 连接到 PCI 总线上的设备

连接到 PCI 总线上的设备分为两类:

- (1) 主控设备(master): PCI 支持多主控设备,主控设 备可以控制总线、驱动地址、数据及控制信号:
- (2) 目标设备(target):不能启动总线操作,只能依赖 于主控设备向他进行传递或从中读取数据。

2.2 有关 PCI 引脚信号

有关 PCI 引脚信号说明如下:

AD[31~0]: 地址、数据信号复用线。PCI 总线支持

I/O 读:用于从一个被选中的 I/O 单元中读取数据。 Ⅰ/ ○ 写:用于写数据到一个被选中的 Ⅰ/ ○ 单元中。

者正在进行的总线传输类型。表1给出了总线指令的

写猝发和读猝发。一个总线传输分为一个地址传送阶段

和一个或多个数据传送阶段。有效,表示地址传送阶段开 始,此时 AD[31~0]包含一个 32 位的物理地址,选中 I/O

的一个字节单元或主存的一个双字单元。接下来为数据

传送阶段(IRTY和TRDY同时有效),此时 AD[7~0]包含

在地址传送阶段,C/BE[3~0]上传送的是4位编码的总

线指令。在数据传送阶段,C/BE[3~0]用作字节允许标

志,以决定数据线上的哪些字节数据为有效数据,

一个总线传输的开始和延续。FRAME从无效变为有效, 表明总线传输开始;保持有效,表明总线传输继续进行(1

个或 n 个数据节拍正在继续): FRAME从有效变为无效,

表明进入数据传输的最后一个数据传送阶段。

2.3 总线指令定义

定义。

C/BE[3~0]:总线指令和字节允许信号的复用线。

FRAME: 周期帧信号。由当前总线控制者产生,表示

在地址传送阶段,C/BE[3~0]线上送出总线指令的 编码信息。总线指令用于对目标设备说明当前总线控制

最低字节数据,AD[31~24]包含最高字节数据。

C/BE[3~0]依次对应于字节3,2,1,0。

收稿日期:2006-10-17

132

表 1 总线指令定义

$\frac{\Box}{\text{C/BE[3 \sim 0]}}$	指令类型	C/BE[3~0]	指令类型
0000	中断应答	0001	———— 特殊周期
0010	I/ O 读	0011	I/O写
0100	保留	0101	保留
0110	存储器读	0111	存储器写
1000	保留	1001	保留
1010	配置读	1011	配置写
1100	存储器连续读	1101	双地址周期
1110	存储器高速缓存行读	1111	存储器高速缓存行写

3 测量 PCI 总线的 I/O 写时序波形的技术及分析方法

测量 PCI 总线的 I/O 写时序波形共分 3 个部分,如图 1所示。

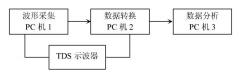


图 1 PCI 总线的 I/O 写时序波形测量

具体的实现测量的过程及分析方法介绍如下:

3.1 编写测试程序

用汇编语言编写测试程序,该程序如下:

	MOV	CX,1000
LP2	PUSH	CX
	MOV	CX,10000
LP1	MOV	DX ,6019 H
	MOV	AL ,01 H
	OUT	DX,AL
	MOV	DX ,6018 H
	MOV	AL ,00 H
	OUT	DX, AL
	LOOP	LP1
	POP	CX
	LOOP	LP2

3.2 制作测试板

PCI 波形采用厦门厦华三宝计算机有限公司状元一族主板,执行标准号:Q/FS10938-1999。

取一块该 PCI 总线实验板,根据引脚说明,将要测试的各点用焊接的方法引出,并标明引脚名称,各测试点对应关系如下:

frame	A34	CB E0	A52
CL K	B16	CB E1	B44
ADo	A1	CB E2	B33
AD8	A58	CB E3	B26

3.3 建立泰克示波器与 PC 机 2 通信连接

利用泰克 TDS210 型存储示波器的 RS 232 通信接口与 PC 机 2 相连,该 PC 机用来将示波器测出的波形转换

为. CSV 文件,过程如下:

PC 机 2 与泰克示波器通信连接的操作步骤:

- (1) TDS-210 型存储示波器 RS 232 通信接口用专用 电缆与 PC 机相连。
 - (2) 打开存储示波器电源,启动 PC 机 2。
 - (3) 在 PC 机 2 窗口中点击 Wavestar for Oscillose。
- (4) 点击 Instrument manater(检测通信连接) Responding(检测完成,关闭"×")。

3.4 数据采集、数据转换的过程(操作步骤)

- (1) 检查焊接无误后,将该实验板插入具有 PCI 插槽的被测计算机上,将软盘插入被测计算机,该软盘已存入用汇编语言写成的测试程序(TESTPCI),通电启动被测计算机,即 PC 机 1。
- (2) 接通示波器的电源,设置好示波器两通道的值,将 CH1 通道接 FRAME,将 CH2 通道接 AD0,在 PC 机 1 计算机状态提示符 A:下,输入 TESTPCI 后回车,在泰克示波器面板上按下 AUTORUN,调整频率,使 FRAME的周期在 4 个以上,再按下 RUN/STOP,使显示的波形稳定。
- (3) 将泰克示波器按上述方法与 PC 机 2 计算机相连,以便他们之间通信,这台计算机用来对泰克示波器测试下来的波形进行数据转换,该计算机必须安装 Wavestra for Oscillose 软件,该软件用来将泰克示波器测试的波形转换为. CSV 数据文件。
- (4) 测完 FRM/ ADO 波形之后,将 CH2 通道改接 AD8,在被测计算机的键盘上按下 F3 后回车,执行测试程序,再按下泰克示波器的 RUN/ STOP,必须注意的是在第一次按下 AUTORUN 后,接下来只要按 RUN/ STOP,不能按 AUTORUN,否则时序会不一样。按同样的方法测量 FRAME 与 CBE3, FRAME 与 CBE1,FRAME 与 CBE0,FRAME 与 CBE1,FRAME 与 CBE0,FRAME 与 AD16,FRAME 与 AD24,AD0与 AD8,AD0与 CBE0,AD0与 CBE1,AD0与 CBE2,AD0与 CBE3 各组的波形,并分别将测试的波形转换为. CSV 数据文件后存盘。
- (5) 将获得的数据进行分析。在 PC 机 3 计算机上安装 ORIGIN6. 0 PROFESSIONAL 软件,利用该软件对,CSV数据文件进行分析。
- (6) 分析得到的 PCI 写周期的时序波形详见第五部分实测 PCI 总线 I/ O 写周期的时序波形。

4 实测夏华状元一族主板 PCI 写周期的时序波形 及分析

通过用 Origin 6.0 Professional 软件对采集来的数据的分析,得知 FRAME 的四个周期对应 ADO 的一个周期,因此分析时就对 ADO 的一个周期进行分析,然后找到与ADO 对应的 AD8 的波形与 ADO 对应的 CBE3 的波形、与

AD0 对应的 CB E2D 的波形、与 AD0 对应的 CB E1 的波形、与 AD0 对应的 CB E0 的波形、与 AD0 对应的 AD16 的波形与 AD0 对应的 AD24 的波形。

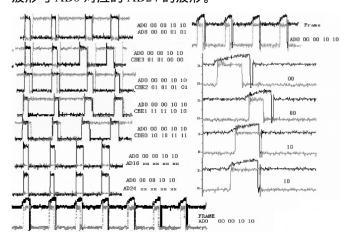


图 2 写时序波形(一)

图 2 的写时序波形分析如下:

当程序中向 6018 H 单元写进 00 H ,向 6019 H 单元写 进01 H 时,测得的波形如图2所示。在图2波形中, 6018 H 单元的最低位地址线 A0 为"0",6019 H 单元的最 低位地址线 A0 为"1",在地址传送阶段,C/BE[3~0]上传 送的是4 位编码的总线指令,从波形中可看出 $C/BE[3\sim0]$ 在 FRAME 的四个周期中全为"0011",根据总线指令定 义,该指令类型为 I/O 写。在 FRAME 的前两个周期中, A0 为"0",在 FRAME 的后两个周期中, A0 为"1", A8 在 FRAME的四个周期中全为"0",这符合程序中 6018H, 6019 H 的地址。在数据传送阶段,C/BE[3~0]用作字节 允许标志,以决定数据线上的哪些字节数据为有效数据, C/BE[3~0]依次对应于字节3,2,1,0。从图中可看出, D0 在 FRAME 的四个周期中全为"0",D8 在 FRAME 的 前两个周期中为"0",后两个周期中为"1",从波形中可看 出在 FRAME 的前两个周期中C/BE[3~0]为"1110",根 据字节允许标志定义,第0字节的数据为有效数据,因此 D0 的数据有效,为"0",与程序中向 6018H 单元写进 00H 相一致。在 FRAME 的后两个周期中C/BE[3~0]为 "0101",根据字节允许标志定义,第1、3字节的数据为有 效数据,因此 D8, D24 的数据有效, D8 为"1",而 D24 无数 据,与程序中向6019H单元写进01H相一致。

图 3 的写时序波形分析如下:

将程序稍改,即向6018H单元写进01H,向6019H单

元写进 00H。测得的波形如图 3。从图 3 中可看出 C/BE[3~0]在 FRAME的 4 个周期中全为"0011",根据 总线指令定义,该指令类型为 I/O 写。在 FRAME的前两 个周期中,A0 为"0",在 FRAME的后两个周期中,A0 为"1",A8 在 FRAME的四个周期中全为"0",这符合程序中6018H,6019H的地址。在数据传送阶段,从图中可看出,D0 在 FRAME的四个周期中全为"0",D8 在 FRAME的四个周期中全为"1",从波形中可看出在 FRAME的四个周期中全为"1",从波形中可看出在 FRAME的前两个周期中区/BE[3~0]为"1101",根据字节允许标志定义,第1字节的数据为有效数据,因此 D8 的数据有效,为"1",与程序中向6018H单元写进01H相一致。在 FRAME的后两个周期中区/BE[3~0]为"1110",根据字节允许标志定义,第0字节的数据为有效数据,因此 D0 的数据有效,为"0",与程序中向6019H单元写进00H相一致。说明数据是由写进6018H,6019H的数据决定。

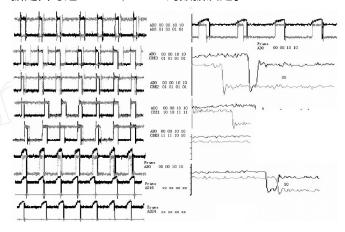


图 3 写时序波形(二)

5 结 语

从以上的分析可看出 I/O 写的时序波形是正确的,因此采用这种测试 I/O 写时序的方法是可行的。采用类似方法还可测试 I/O 读时序波形。对于研究 PCI 总线的时序提供了一种可行有效的方法。

参 考 文 献

- [1] 刘红玲. 实用微机接口技术[M]. 北京:中国电力出版 社 2003
- [2] 张广华,杨曙光. PCI 总线概述[J]. 现代电子技术,2004,27 (3):12-13,16.

作者简介 翁淑蓉 女,1971年出生,大学本科,工程师,毕业于福州大学计算机及其应用专业。现从事电子专业的实践和理论教学。

《现代电子技术》(半月刊) 欢迎刊登广告 029 - 85393376