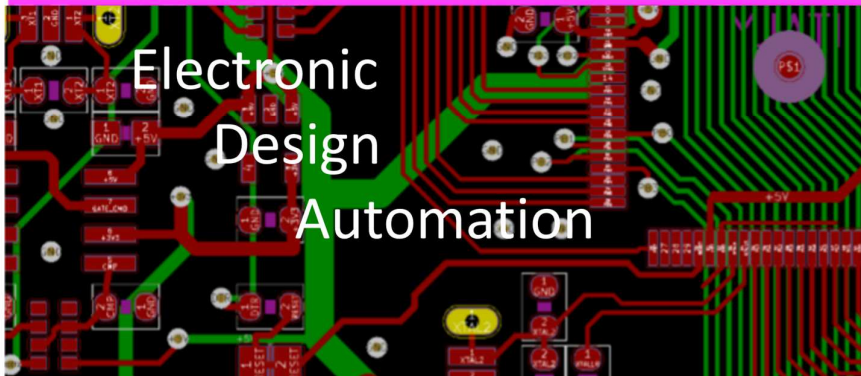


アートワーク 作業編

KiCad Basics

第一部

KiCad 5.1 対応版



小坂 貴美男 (@kimio_kosaka)

Ver.1.55

チュートリアルの再開です。

9.11. 手動配線演習

基板CADによる基板設計ではオートルータ（自動配線機能）を用いた配線により基板設計しますが、手動による配線編集操作への習熟は必須です。ここでは「押しのけ配線」環境下での手動配線の演習を行い配線操作に習熟します。

- ①メニューバー「設定」→「モダンツールセット（アクセラレータA）」または（代替c）を選択します。

図9-18

- ②メニューバー「配線」→「インタラクティブルータ設定」と進みます。図9-19

- ③「押しのけ」を選択します。

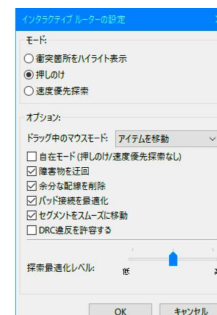
- ④オプション欄の「自在モード」と「DRC違反を許容する」以外にチェックを入れます。




図9-18



図9-19



9.11.1.配線を引く

- ⑤ グリッドを0.6350mm(25.00mils)にします。
- ⑥ 右ツール  「配線」を選択します。
- ⑦ 「F.Cu」レイヤーを選択します。
- ⑧ 配線の 始点 → 中間点 とクリックして配線を引き回します。
図9-20-(a)
- ⑨ 終点をクリックすると配線接続されラッツネストが消えます。上
図9-16-(b)
- ⑩ 配線は他の配線や端子と接触したり交差したりしないよう基板の
Front面 (F.Cu) やBack面
(B.Cu) をうまく選択して引き回します。
※ Front面をTop面, Back面をBottom面と呼ぶことがあります。
- ⑪ 既存の配線を適切に動かして手動配線を通す「押しのけ配線」
機能があります。既存の配線 に手動配線の先端を近づけると既存
の配線が押しのけられます。図9-21

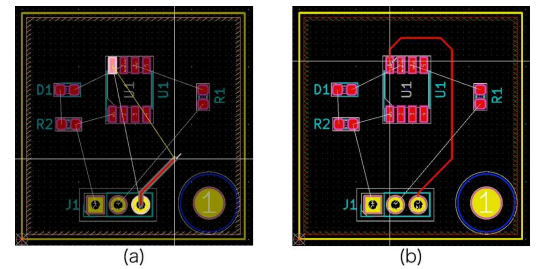


図9-20

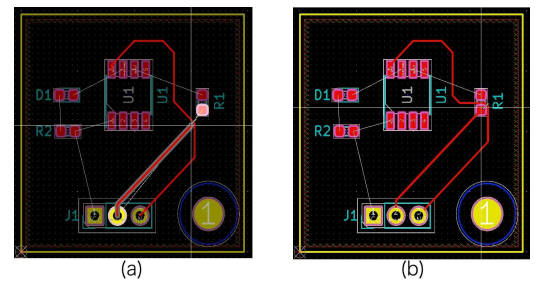


図9-21

31

60

- ⑫ 他の端子等と接触や異常接近する配線はリアルタイムDRC (デザイン・ルール・チェック) に
より拒否されます。
- ⑬ そのままでは配線がうまく通らない場合は、配線レイヤーを切り替えて迂回します。
図9-22
- ⑭ A点まで配線を引いてショートカットV (ビア作成) を入力しさらにクリックします。
ビアが 配置され配線レイヤーが切替わります。上図9-22-(b)
- ⑮ B点まで配線を引きショートカットVを入力しクリックします。 図9-22-(b)

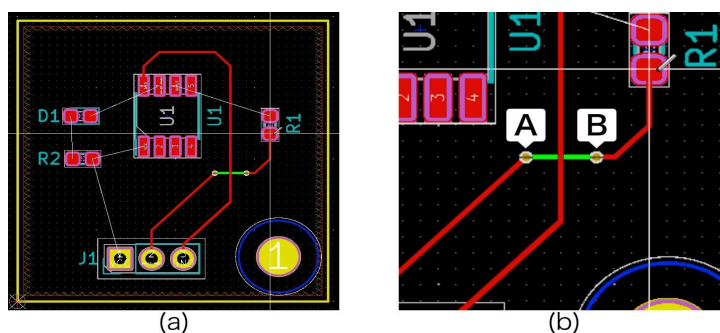


図9-21

61

9.11.2.配線の編集

- ① 既存の配線に対して編集を加えることができます。表9-4 対象の配線などにマウスポインタを合て（クリックしないで）ショートカットを入力します
 - ② 配線後にフットプリントのドラッグ（配線ラバーバンドで移動）を行う場合は、ショートカ ット[F9]を入力してレガシーツールセットに切替えてからフットプリントをドラッグします。 ドラッグを終えたらショートカット [F11] または[F12]でモダンツールセットにもどします。
- 詳細は [Tips10. レイアウトエディタでのドラッグ操作](#) を参照。

編集機能	ショートカット
配線〔線分〕の削除	[BS]
配線〔始点～終点〕の削除	[Del]
折れ点・端点のドラッグ	G
線分の角度保持ドラッグ	D

表9-4

9.11.3.配線の一括削除

ここで、手動配線練習で引いた配線を一旦全部削除し、次の自動配線に備えます。

- ① メニューバー「編集」→「広域削除」と進みます。「アイテムの削除」ダイアログが開きま す。

図9-23

- ② 「配線」にチェックを入れて〔OK〕をクリックします。

参考：[Tips 6. 特定の配線だけ残して他を全部ラッツネストにもどす](#)

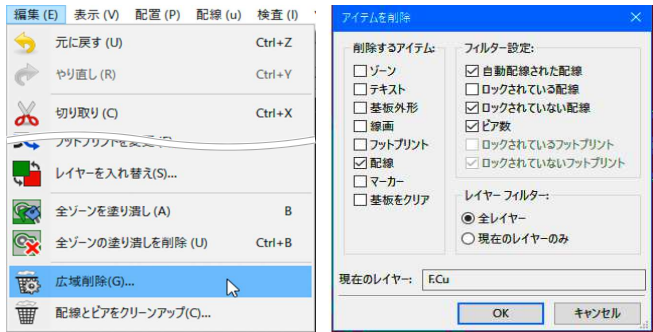
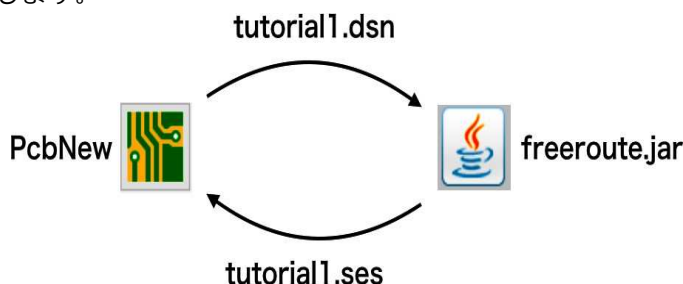


図9-23

9.12. オートルータ（自動配線）

ここではオートルータを用いた自動配線について演習します。

レイアウトエディタ「PcbNew」とオートルータ「freeroute.jar」は次のような情報交換（ファイル交換）により連携します。



- (1) PcbNewは配線情報をtutorial1.dsnファイルでエクスポートしてfreeroute.jarに渡します。
- (2) freeroute.jarはその配線情報を元に自動配線を行い、結果をtutorial1.sesファイルでPcbNewに返します。
- (3) PcbNewはtutorial1.sesファイルをインポートし基板レイアウトに反映させます。

配置を変えて再度自動結線をするときは、アンドゥはできないので配線削除を使用します。

64

9.12.1.VCC他の手動配線

自動配線を行う前に、電源やGNDなど必ず接続しておかなければならない配線を手動で配線しておきます。

ただし、ここでは GND の配線はベタグラウンドの自動生成に任せます。

- ① グリッドを0.6350mm(25.00mils)にします。
- ② 上ツールバーの【配線：】プルダウンメニューで線幅 0.400mm を選択します。図9-24
(電源ラインには太めの配線幅を選択します)
- ③ VCCを手動配線します。図9-25
参考：[Tips 5. 表面実装部品パッドへの配線](#)
- ④ 最短距離で配線したい信号線があれば手動配線します。
- ⑤ GNDの配線は手動配線せずベタグラウンドで自動生成します。

自動生成がうまく行かなかったときは、[Tips 4. GNDの引き回し](#)を参照してください。

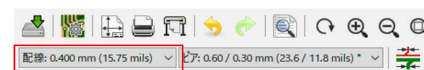


図9-24

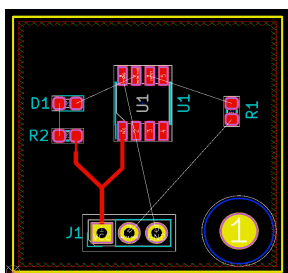


図9-25

65

9.12.2.オートルータの実行

- ① メニューバー「ファイル」→「エクスポート」→「Specctra DSN」とすすみ配線情報をエクスポートします。図9-26
- ② [2.2. 自動配線ツールFreerouterのインストール](#) で保存した freeroute.jar ファイルをダブルクリックして Freerouterを起動します。
以下、Freerouterでの操作
- ③ [Open Your Own Design]をクリックしてDSNファイルを読み込みます。図9-27
- ④ Board LayoutウィンドウのツールバーのUnit欄を25 mil に設定します。図9-28

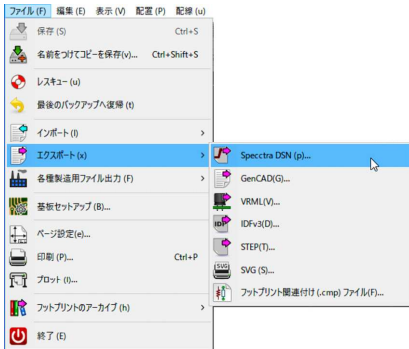


図9-26

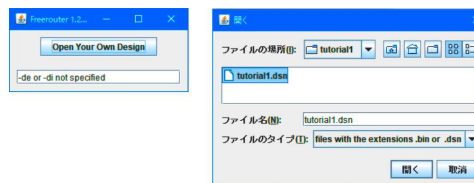


図9-27

【注意】freeroute.jar は2バイト文字を扱うことができないため

- ・ DSNファイルのパスに2バイト文字が含まれているとエラーを出して止まります。
- ・ 部品の値(value)に μ などの2バイト文字が含まれているとエラーを出して止まります。

35

66

- ⑤ ツールバー [Autorouter] をクリックします。 図9-28
- ⑥ 自動配線終了後、メニューバー「File」→「Export Specctra…」と進みます。 図9-28
- ⑦ 確認ダイアログが開くので「はい」をクリックします。

以下、PcbNew(KiCad)での操作

- ⑧ メニューバー「ファイル」→「インポート」→「Specctraセッション」と進み sesファイルを 読み込みます。図9-29
- ⑨ 必要があればオートルータによる配線(a)を自分なりの配線(b)に手で編集します。図9-30
- ⑩ ショートカットBを入力してベタグラウンドの生成状況を確認めます。



図9-28

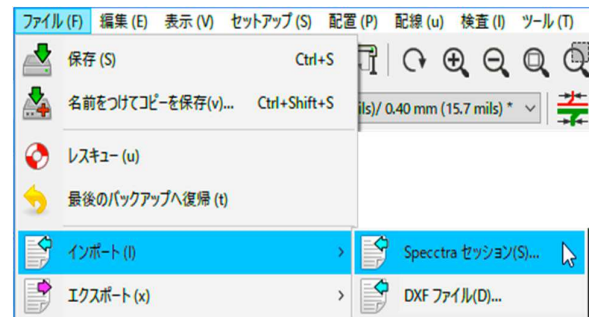


図9-29

36

67

- ⑨ 必要があればオートルータによる配線(a)を自分なりの配線(b)に手で編集します。図9-30
- ⑩ ショートカットBを入力してベタグラウンドの生成状況(次ページ図9-31) を確かめます。

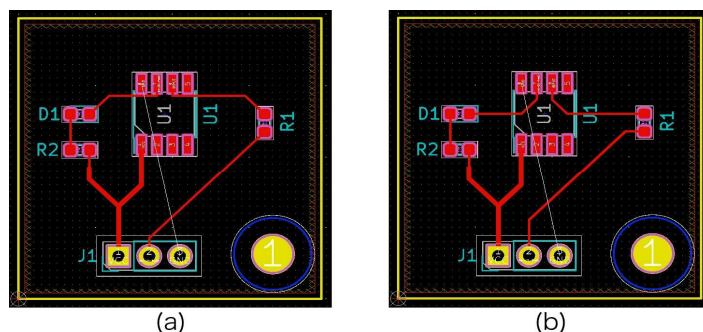


図9-30


大規模、複雑な回路の場合、部分的にラッツネットに戻し（配線を消し）自動配線をかけ直すこともできます。

9.13. ベタグラウンド貫通ビアの配置

Front と Back のベタグラウンドに電位差が生じると思わぬ誤動作の原因となりますので、適当 な間隔でFront と Back のベタグラウンドを貫通ビアで結び等電位になるようにします。

図9-31の矢印で示すビアが「貫通ビア」です。

- ① ショートカットCTRL+Bで塗りつぶしを削除してベタ領域の外形だけにします。

- ② 右ツールバー  「ビアを追加」を選択します。

- ③ ビア : 0.60 / 0.30 mm を選択します。図9-32

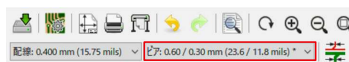


図9-32

- ④ 基板上の任意のところをクリックしてビアを追加します。

- ⑤ [ESC] キーを打って「ビアを追加」ツールを終了します。

- ⑥ マウスポインタを追加した ビアに合わせてショートカットE（編集）を入力します。配線とビアのプロパティが開きます。図9-33

- ⑦ ネット欄をクリックしプルダウンメニューのGNDを選択します。

- ⑧ [OK] をクリックして閉じます。

- ⑨ マウスポインタを追加したビアに合わせてショートカットCTRL+Dで複製して複数配置します

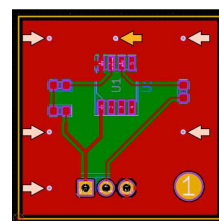


図9-31

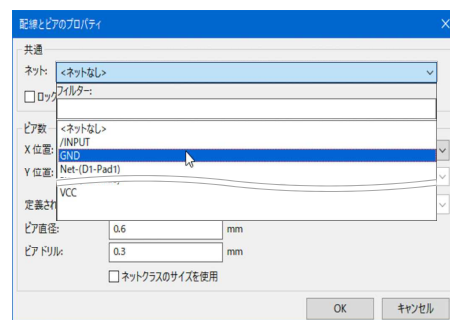


図9-33

9.14. 配線とビアのクリーンアップ

配線が終わったら不要な配線やビアを自動検出して削除するクリーンアップを行います。

- ① ショートカットBでベタ領域を再生成します。
- ② メニューバー「編集」→「配線とビアのクリーンアップ」と進みます。
- ③ 「削除設定」ダイアログの「OK」をクリックしてクリーンアップを実行します。図9-34

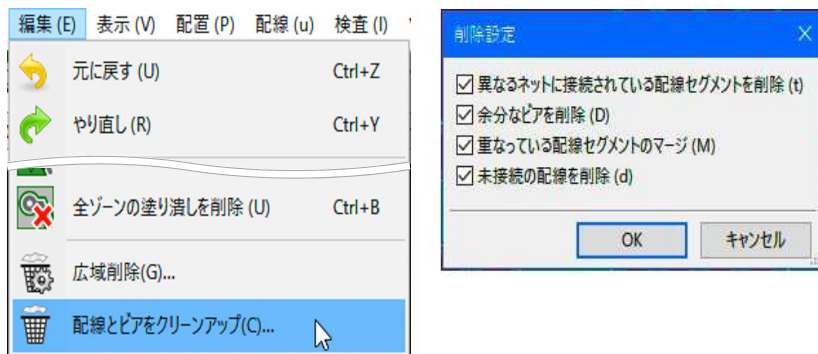


図9-34

70

9.15. DRC (ディー・アール・シー : Design Rule Check)

DRCはデザインルールに沿った配置・配線のチェックと未配線のチェックを行います。

- ① 上ツールバーの「デザインルールチェックの実行」をクリックします。「DRC」ダイアログが開きます。図9-35

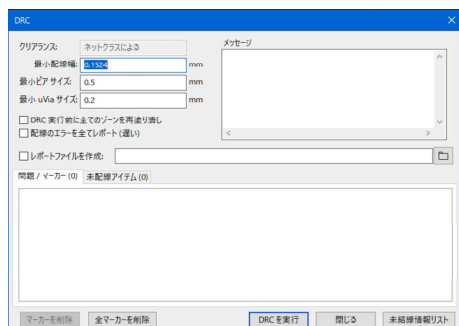
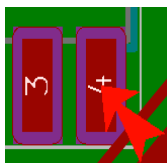


図9-35



問題 / マーカー (1) 未配線アイテム (0)

配線がパッドに近すぎます
@ (108.585 mm, 101.600 mm): 配線 0.200 mm [Net-(J1-Pad2)] (F.Cu 上、長さ: 8.082 mm)
@ (111.760 mm, 97.155 mm): パッド 4 - U1 (F.Cuその他 上)

図9-36

- ② 「DRC」ダイアログの「DRCを実行」をクリックします。図9-35
- ③ エラーメッセージ欄の「問題/マーカー」と「未配線アイテム」にエラーメッセージが無ければルールに沿った配置配線が行われています。エラーがある場合はエラーメッセージが表示されます。

図9-36

※ DRCエラーを無視して作業を次の工程へ進めてはなりません。エラーがゼロになるまで修正します。

71

9.16. 基板に名前などを書く

基板のFront面やBack面に製造者名や製品名などをシルク印刷することができます。

- ① 右ツールバー **T** 「テキストを追加」を選択し、レイヤー「F.SilkS」を選択します。
- ② 基板内の任意の場所をクリックします。
- ③ テキストのプロパティ・ダイアログが開きます。図9-37
- ④ テキストのプロパティ・ダイアログのテキスト欄に**名前**を入力し [OK] をクリックします。
- ⑤ マウスポインタに入力された文字列が吸着されています。クリックして配置します。図9-38

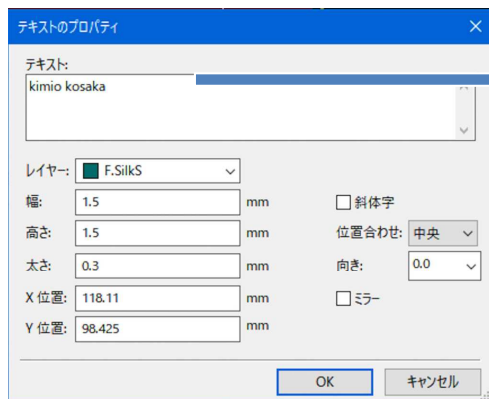


図9-37

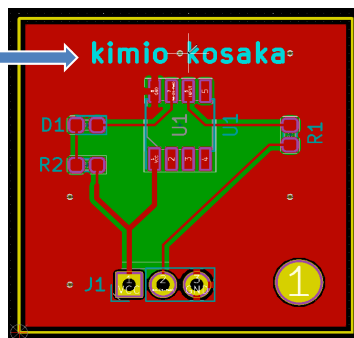


図9-38

72

9.17. アーカイブの保存

プロジェクトのファイル群はzipファイルに固めて保存することができます。回路図エディタ, レイアウトエディタそれぞれでファイル保存して終了します。

- ① KiCadマネージャのメニューバー「ファイル」→「アーカイブ」と進みます。図9-39
- ② ファイル名を適当に付けてアーカイブを保存します。



図9-39

73

10.面付けとVカット

- ・基板製造ではワークサイズが決まっています、ワークサイズ当たりの費用が製造価格となります。
- ・ワークサイズに収まるサイズの基板はその大小にかかわらず同じ価格となります。
- ・ワークサイズの中に小さい基板を並べて配置し製造すれば基板単価を安くすることができます。
- ・ワークサイズの中に基板を複数配置することを「面付け」または「パネライズ」といいます。
- ・面付けした基板を簡単に切り離すことができるように、面付け基板の外形に沿ってV字の溝を入れることをVカットといいます。
- ・面付けやVカットのルールは基板製造会社ごとに異なっています。
- ・ここでは「Fusion PCB」を想定して面付けを行います。

参考：スリット切り分けの面付け

「[Tips 15. GerberPanelizerによる面付け](#)」で解説しております。

10.1 面付け用のPcbNewの起動

- ① 制作した基板レイアウトtutorial1.kicad_pcbを保存しPcbNewを終了します。
- ② KiCadマネージャからではなく、直接PcbNewを起動します。
- ③ タスクバーの「Windowsボタン」→「KiCad」→「PcbNew」と進みます。図10-1

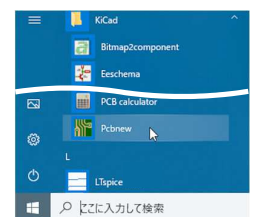


図10-1

10.2. 基板レイアウトのインポート

- ① グリッドを1.2700mm(50mils)にします。
- ② メニューバー「ファイル」→「基板を追加」と進みます。図10-2
- ③ ファイル選択ダイアログが開くのでtutorial1.kicad_pcbを選択して開きます。
- ④ 確認ダイアログが表示されたら「はい」をクリックして続行します。
- ⑤ マウスポインタに基板レイアウトが吸着されているので適当な位置（図枠中央からやや左下あたり）に配置します。
- ⑥ 宙に浮いたラツツネストが表示されていても作業を続行します。
- ⑦ 配置した基板レイアウト外形線の左下隅に作業原点を設定します。

[9.4 作業原点の設定](#) 参照

- ⑧ 面付けを行う前に、ファイル名tutorial1-PNL.kicad_pcb でtutorial1プロジェクトのフォルダ 配下に一旦保存します。



図10-2

※修正などが入ったときに割り付け前に戻れなくなるので単体基板レイアウトのファイル名と、面付け基板レイアウトのファイル名は必ず異なった名前にします。

10.3. 面付け操作。

- ① グリッドを5.0000mm(196.85mils)にします。
- ② インポートした基板レイアウト全体をドラッグして範囲選択します。
- ③ ショートカットCTRL+T（配列作成）を入力，または，右クリックして「配列を作成…」を選択します。
「配列を作成」ダイアログが開きます。図10-3
- ④ グリッド配列に 横(X)方向の数 4 縦(Y)方向の数 4 横(X)方向の間隔 25mm 縦(Y)方向の間隔 -25mmを設定し [OK] をクリックします。図10-3
- ⑤ 4×4で面付けされます。図10-4

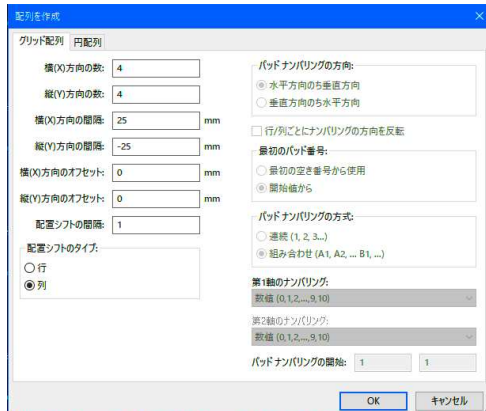


図10-3

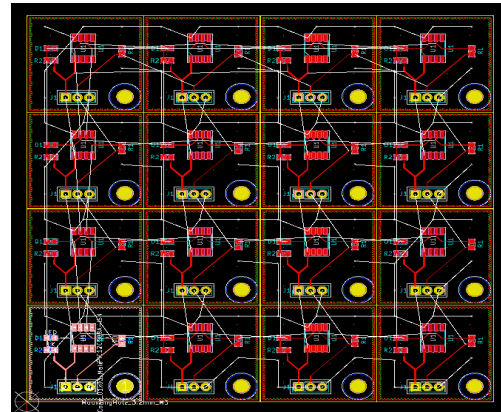


図10-4

76

76

- ⑥ 基板レイアウト間に無意味なラッツネストが表示されますので，左ツールバー 「ボードのラッツネストを非表示」を選択してラッツネストを非表示にします。
- ⑦ ファイルを保存します。以後，作業の区切りごとに「ファイル保存」しましょう。

10.4. 面付け基板用外形線とVカットラインを描く

まず，単体基板の外形線を一括削除した後，面付け基板外形線とVカットラインを描きます。

- ① メニューバー「編集」→「広域削除」で「基板外形」を削除します。図10-5

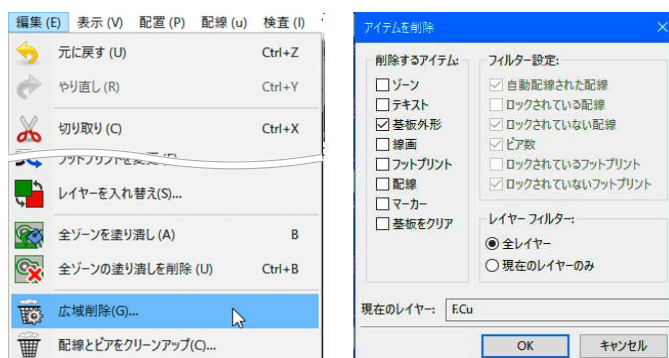



図10-5

77

77

② グリッドを2.5000mm(98.43mils)にします。

③ 右ツールバー  「図形ラインを追加」を選択します。

④ レイヤー「Eco2.User」を選択します。

通常、基板外形はEdge.Cutsレイヤーに描きますがEdge.Cutsレイヤーには文字の配置不可でVカットの指定文字を記述できないためEco2.Userを代替え使用します。

⑤ 4×4面付け基板レイアウト全体を囲む100mm×100mmの外形線を描きます。図10-6

⑥ Vカットラインを外形線を突き抜けるかたちで縦横に描きます。
図10-6 Vカットラインの終点ではダブルクリックして描画を終えます。

⑦ Vカットを指示する V-CUT の文字列も Eco2.User レイヤーに配置します。図10-6 「[9.20基板に名前などを書く](#)」参照

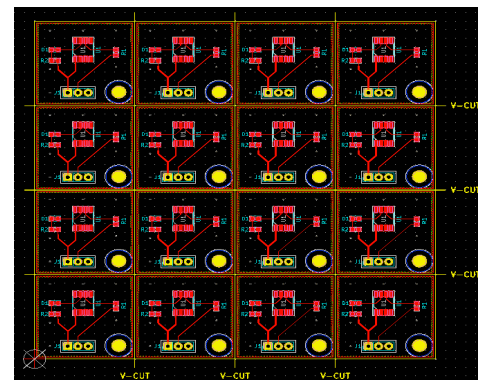


図10-6

11. 製造データの出力と確認

面付け基板レイアウトの基板製造データを出します。

基板製造データはガーバーデータとも呼ばれ発注先が指定するデータフォーマットに合わせなければなりません。配線パターンなどの描画データと穴あけドリルデータの2つを出します。


ここでは「Fusion PCB」のデータフォーマットを参考にして製造データ出力の演習を行います。

11. 製造データの出力と確認

面付け基板レイアウトの基板製造データを出します。基板製造データはガーバーデータとも呼ばれ発注先が指定するデータフォーマットに合わせなければなりません。配線パターンなどの描画データと穴あけドリルデータの2つを出します。ここでは「Fusion PCB」のデータフォーマットを参考にして製造データ出力の演習を行います。

11.1. 製造データファイルの出力

① ショートカットBを入力しベタ領域を再生成します。

② PcbNewの上ツールバー  「プロット(HGPL...)」をクリックします。「製造ファイル 出力」ダイアログが開きます。図11-1

③ 出力フォーマット、「ガーバー」を選択します

④ 含まれるレイヤー欄、次のレイヤーを選択します
F.Cu, B.Cu, F.SilkS, B.SilkS, F.Mask, B.Mask
Eco2.User

※他のレイヤーは、すべて選択解除します。

⑤ 全般オプション欄を次のように選択します。フットプリントのリファレンスをプロット基板外形レイヤーのデータを他のレイヤーから除外 シルクからパッドを除外ビアのデニングを禁止

(貫通ビアにはんだレジストをかけない)原点に補助座標を使用
プロットの前にゾーンの塗りつぶしをチェック

※これ以外は選択を解除します (⑥次ページへ)

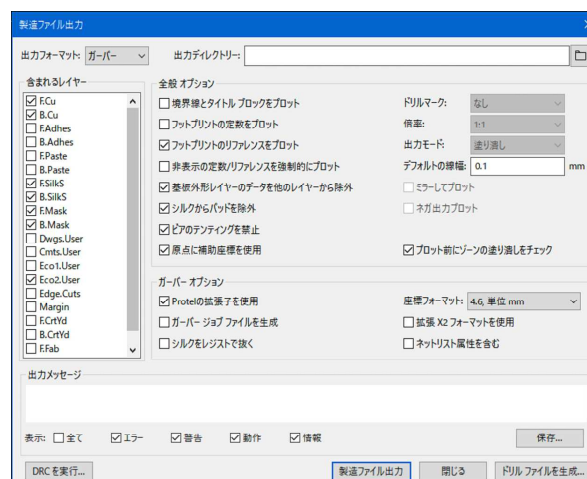


図11-1

- ⑥ ガーバーオプション Protelの拡張子を使用 ※これ以外は選択を解除します
- ⑦ 座標フォーマット4.6 単位mm
- ⑧ 表示 全てをチェックします
- ⑨ 「製造ファイル出力」をクリックします。メッセージ欄にファイル生成状況が表示されます。

1.2. ドリルデータの生成

- ① 「製造ファイル出力」ダイアログ（図11-1）の「ドリルファイルの生成」をクリックします。「ドリルファイルの生成」ダイアログが開きます。 図11-2
- ② ドリルファイルフォーマット Exellonを選択 PTHとNPTH穴データを一つのファイルにマージにチェックを入れる routeコマンドを使用(推奨)
- ③ マップファイルフォーマット PostScriptを選択
- ④ ドリル原点補助座標を選択
- ⑤ ドリル単位mm
- ⑥ ゼロの扱い 先頭ゼロ省略（リーディングゼロサプレス）
- ⑦ データ出力。「[ドリルファイル]」をクリックします。
（メッセージ欄にファイル生成状況が表示されます）

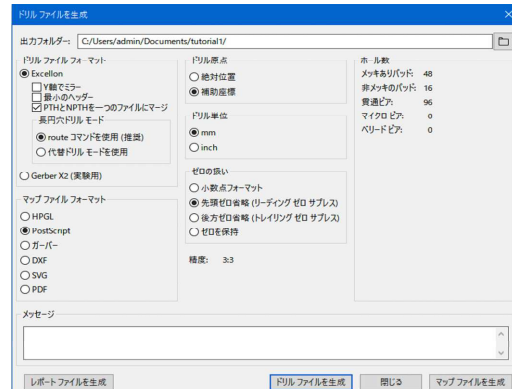


図11-2

11.3. 基板製造データの確認

KiCad付属のガーバーデータ表示ツールGerbViewを用いて生成した基板製造データを表示し確認します。

- ① KiCadマネージャから 「GerbView」を起動します。
- ② GerbView上ツールバー 「現在のレイヤーに新規のガーバーファイルを…」をクリックします。拡張子 .g?? のファイルを全部選択して「開く」をクリックします。
- ③ 上ツールバー 「現在のレイヤーにexcellonドリル…」をクリックします。拡張子.drlのファイルを選択して「開く」をクリックします。
- ④ ガーバーデータ、ドリルデータを確認します。GerbView右ペインの「レイヤー」タブの表示選択チェックボックスを操作して、各レイヤーのガーバーデータを個別表示し基板レイアウトと正しく一致しているか確認します。図11-3

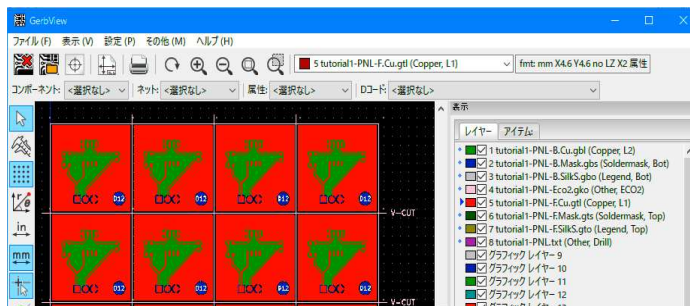


図11-3

11.4. ファイル名と拡張子の変更

Fusion PCBでは表11-1のように用途に応じたファイル名,拡張子が指定されていますのでKiCad が出力したデータファイルのファイル名, 拡張子を変更します。

用途	今回出力したファイル名	Fusionファイル名 基板名拡張子		
表面銅箔	tutorial1-PNL-F.Cu.gtl	tutorial1-PNL.gtl	***-F.Cu.gtl	***.gtl
表面ソルダマスク	tutorial1-PNL-F.Mask,gts	tutorial1-PNL.gts	***-F.Mask,gts	***.gts
表面シルク印刷	tutorial1-PNL-F.SlkS.gto	tutorial1-PNL.gto	***-F.SlkS.gto	***.gto
裏面銅箔	tutorial1-PNL-B.Cu.gbl	tutorial1-PNL.gbl	***-B.Cu.gbl	***.gbl
裏面ソルダマスク	tutorial1-PNL-B.Mask,gbs	tutorial1-PNL.gbs	***-B.Mask,gbs	***.gbs
裏面シルク印刷	tutorial1-PNL-B.SlkS.gbo	tutorial1-PNL.gbo	***-B.SlkS.gbo	***.gbo
ドリル	tutorial1-PNL.drl	tutorial1-PNL.txt	***.drl	***.txt
基板外形	tutorial1-PNL-Ec02.User.gbr	tutorial1-PNL.gko	***-Ec02.User.gbr	***.gko

表11-1

<http://support.seeedstudio.com/knowledgebase/articles/1187731-kicadからガーバーファイルを出力する方法>を参照

単体基板(tutorial1.kicad_pcb)の製造データを出力する場合は面付け基板の製造データ出力と同 様の操作で行いますが基板外形データの部分を次のように変更します。

- ① 基板外形としてEdge.Cutsレイヤーを選択します。
- ② 出力生成された基板外形データファイル tutorial1-Edge_Cuts.gm1 を tutorial1.gko と名前 変更します。

11.5. 基板発注

生成した基板製造データをFusionPCBの受注サイトにアップロードし基板発注を疑似体験をし ます。

- ① 表 11-1のファイル群をZIPに固めます。
- ② FusionPCB日本語サイト <https://www.fusionpcb.jp/> にアクセスします。図11-3



図11-3

- ③ 発注ページを開きzipに固めた製造データファイルをアップロードします。図11-4



図11-4

④ ガーバービューアーを開きます。図11-5

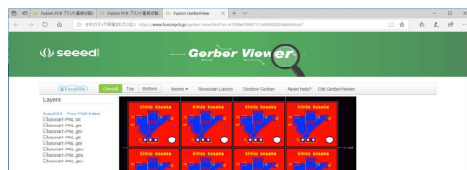


図11-5

⑤ Top面とBottom面を確認します。図11-6

各面ともデータファイルを一ずつ表示して異常がないか確認します。

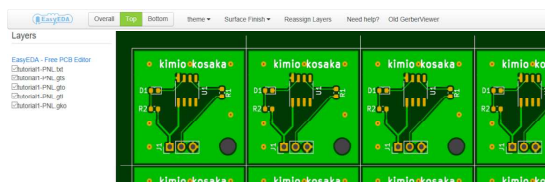


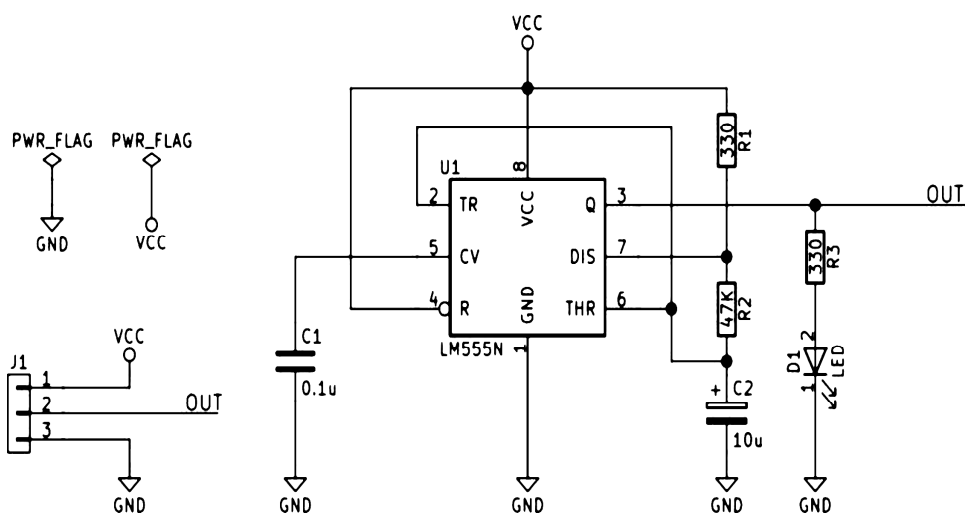
図11-6

⑥ 確認OKならば基板諸元を決めて基板製造発注を行うことができます。

FusionPCBのガーバービューアーで穴が「ヶ」所にかたまって表示されたりすることがあります。このようなときは「[11.2 ドリルデータの生成](#)」の⑥ゼロの扱いの先頭ゼロ省略（リーディング ゼロサプレス）を 小数点フォーマット に変更して穴データを出力すると正しく表示されることがあります。

【演習1】555使用Lチカ回路の設計

前回の回路をできるだけ小さな基板になるようにレイアウト設計し100mmX100mmのワークに面付けして基板発注データを編成する。



デフォルト設定の変更

デフォルトの kicad.pro ファイルは、必要であれば自由に変更できます。

kicad/template/kicad.pro への書き込み権限があることを確認して下さい。

KiCad を起動して kicad.pro プロジェクトを読み込みます。

KiCad マネージャーから Eeschema を起動します。新しいプロジェクトを作るときに使いたいライブラリーのリストを設定するため Eeschema の設定を変更します。

KiCad マネージャーから Pcbnew を起動します。フットプリント・ライブラリー・リストなど Pcbnew の設定を変更します。Pcbnew は、フットプリント・ライブラリー・テーブル というライブラリー・リスト・ファイルを作成または更新します。二箇所 (fp-lib-table という名前の) ライブラリー・ファイルがあります: ホーム・ディレクトリーにある fp-lib-table ファイルは、すべてのプロジェクトで使用されます。そしてプロジェクトのディレクトリーにもある場合は、そのプロジェクト専用で使われます。

パスの設定

環境変数 を使って KiCad が使うパスを定義できます。いくつかの環境変数は KiCad 自身によって内部で設定され、使用するライブラリーや 3D シェイプなどへのパスを指定するために使われます。

これは、(プロジェクトを別のコンピュータに送るときなど) 絶対パスを事前に決められなかったり変更の可能性がある場合、また一つのベース・パスを多くの同様なアイテムで共有するような場合に役立ちます。いろいろな場所へインストールされる以下のものについて考慮してください:

- ・ Eeschema コンポーネント・ライブラリー
- ・ Pcbnew フットプリント・ライブラリー
- ・ フットプリントの定義で使用する 3D シェイプ・ファイル

例えば、フットプリント・ライブラリー connect.pretty へのパスは、環境変数 KISYSMOD を使って定義すると、\${KISYSMOD}/connect.pretty となるでしょう。

このオプションは、環境変数でパスを定義したり、もし必要ならば個別にパス定義するためにユーザー自身の環境変数を追加することができます。

86

✓ KICAD_PTEMPLATES

プロジェクトの作成中に使用されるテンプレート (バージョン 5.0.0-rc2 以降廃止、代わりに KICAD_TEMPLATE_DIR を使用)。この変数を使用している場合は、定義する必要があります。

✓ KICAD_SYMBOL_DIR

シンボルライブラリファイルのベースパス。

✓ KIGITHUB

フットプリント lib テーブルの例で頻繁に使用されます。この変数を使用している場合は、定義する必要があります。

✓ KISYS3DMOD

3D シェイプファイルのベースパス。絶対パスは通常使用されないため、定義する必要があります。

✓ KISYSMOD

フットプリントライブラリフォルダーのベースパス。フットプリントライブラリ名に絶対パスが使用されていない場合は定義する必要があります。

✓ KICAD_TEMPLATE_DIR

KiCad と共にインストールされるテンプレートの場所。

✓ KICAD_USER_TEMPLATE_DIR

個人用テンプレートの場所。

87

シンボル, フットプリント ライブラリ提供ほか有用Webサイト

- (1) DESIGN SPARK PCB Part Library <https://www.rs-online.com/designspark/pcb-part-library--kicad> Windows版KiCad用のライブラリ検索&ダウンロードツール
- (2) Electronic Component Search Engine <https://componentsearchengine.com/index.html> DESIGN SPARK PCB Part Libraryが利用している部品ライブラリ提供サイト
- (3) SnapEDA <https://www.snapeda.com> 部品ライブラリ提供サイト
- (4) Quick KICAD Library Component Builder <http://kicad.rohrbacher.net/quicklib.php> 多ピン部品のKiCad用シンボルをWebページで生成。

著 者 : 小坂真美男(Twitter: @kimio_kosaka) 発行所 : KosakaLab (<https://make.kosakalab.com>) 出版形態 : マッハ新書
(<https://kosakalab.booth.pm/items/941963>) 海上保安官出身の元都立高校教員。 技術教育の専門職。 MakerFaireやNT系イベントが大好き。
改訂広報について 改訂の都度Twitterで発信元 : @kimio_kosaka, ハッシュタグ : #マッハ新書 にて広報します。

書籍 情報

ボトル・サーキット (瓶詰め電子回路)

最もわかりやすいシリーズ

EAGLESPICE 入門実習テキスト KiCad SPICE 入門実習テキストFritzing 入門実習テキスト「Fritzing Basics」

DesignSpark-PCB入門実習テキスト『DSPCB Basics for 8.x』 EAGLE-CAD入門実習テキスト『EAGLE Basics for 9.x』

など 書籍多数