

順序回路 1

フリップフロップのいろいろ

順序回路 RS-FF

1 RS-FF

RS-FF は、セット S とリセット R の二つの入力、および Q と \bar{Q} の二つの出力をもっている。RS-FF の真理値表、回路、図記号を図 2-33 に示す。

入 力		出 力	
S	R	Q	\bar{Q}
1	0	1	0
0	1	0	1
0	0	Q_n	\bar{Q}_n
1	1	未定義	

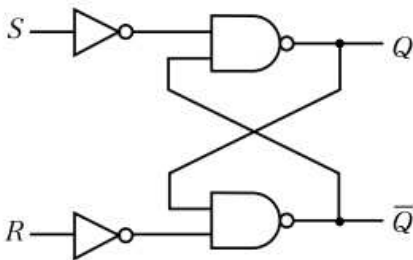
← セット

← リセット

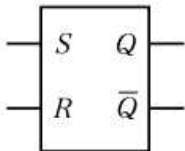
← 前出力保持

← 禁止

(a) 真理値表

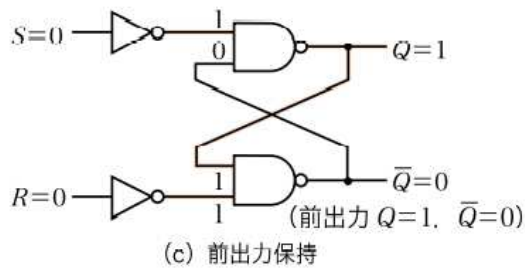
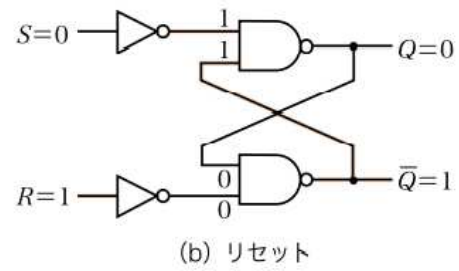
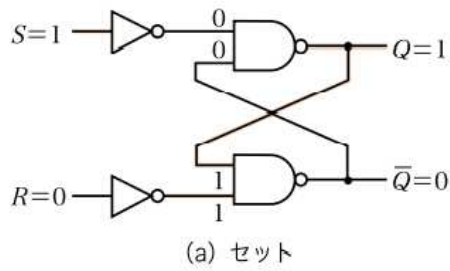


(b) 回路



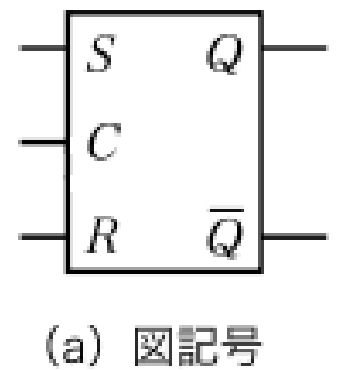
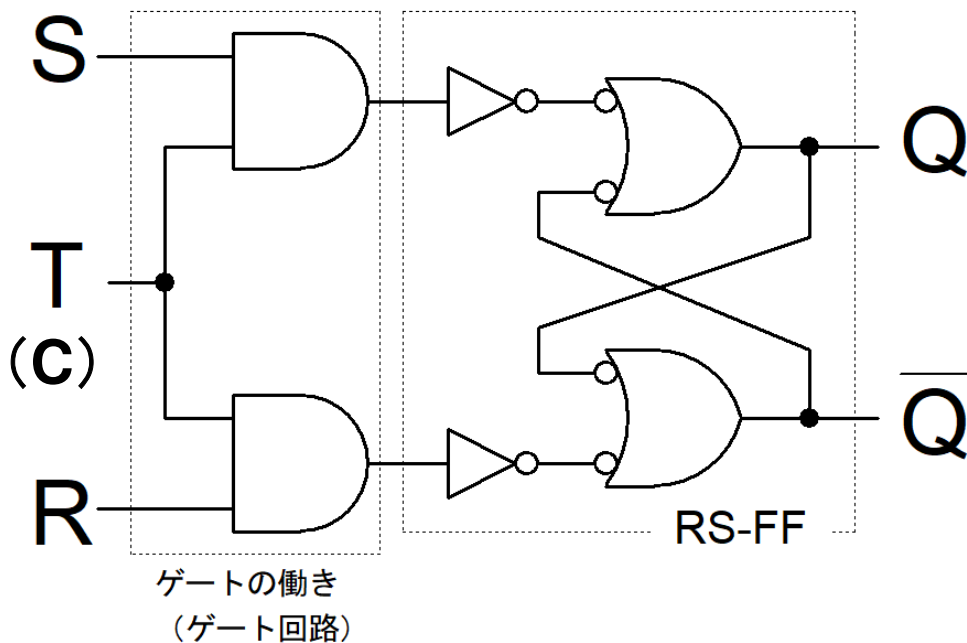
(c) 図記号

順序回路 RS-FF



〔NAND 素子の動作を
「0 が一つでも入力されると出力が 1 となる」
と考える。〕

順序回路 RST-FF（非同期）



順序回路 同期式

2 同期式 RS-FF

一般に FF では、入力のタイミングのずれなどで予期せぬ出力が発生しないように、入出力のタイミングを合わせることが多い。

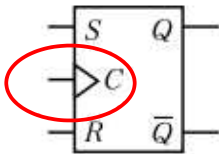
入出力のタイミングを合わせることを同期を取る、といいそのとき用いられる周期的なパルス信号をクロックパルスという。同期式 RS-FF の図記号、入力 C にクロックパルス CK を入力したときの真理値表、タイムチャートを図 2-36 に示す。

クロックパルスによって FF が動作するタイミングには 2 種類ある。一つは信号の立ち上がりで動作するポジティブエッジトリガ方式である。もう一つは信号の立ち下がりで動作するネガティブエッジトリガ方式である。

図 36 (a) の図記号が $\rightarrow C$ となっている場合は、ポジティブエッジトリガ方式であり、 $\rightarrow C$ となっている場合は、ネガティブエッジトリガ方式である。

- ① clock pulse5
- ② positive edge trigger1
- ③ negative edge trigger

順序回路 同期式

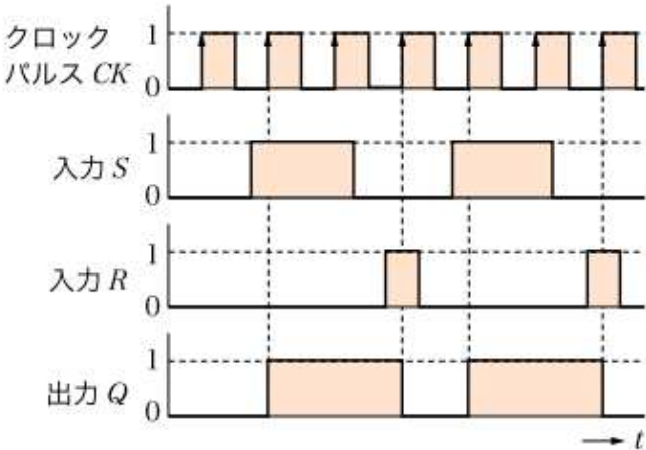


(a) 図記号

入 力			出 力	
CK ①	S	R	Q	\bar{Q}
立ち上がり時に動作	1	0	1	0
	0	1	0	1
	0	0	Q_n	\bar{Q}_n
	1	1	未定義	

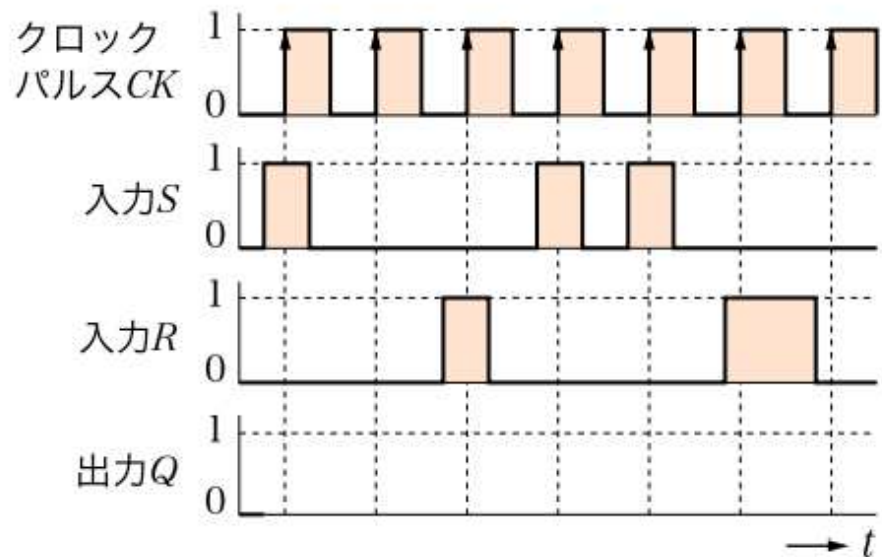
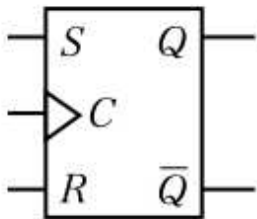
(b) 真理値表

RS-FFと同じ動作



(c) タイムチャート

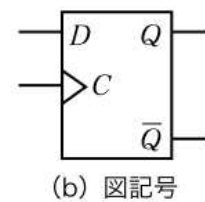
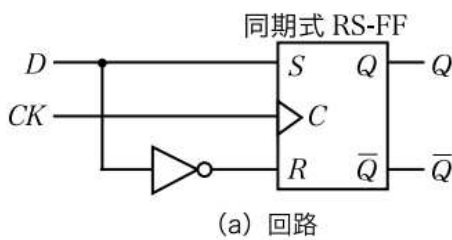
●問13● 次のフリップフロップのタイムチャートを完成させなさい。



D-FF

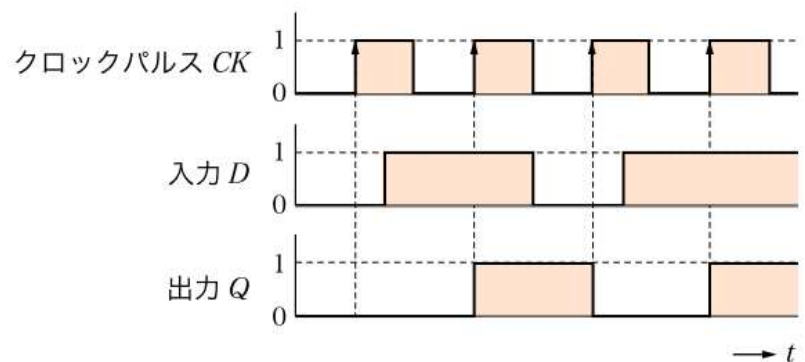
(delay 遅延のD)

P64



入 力		出 力	
CK	D	Q	\bar{Q}
	1	1	0
	0	0	1

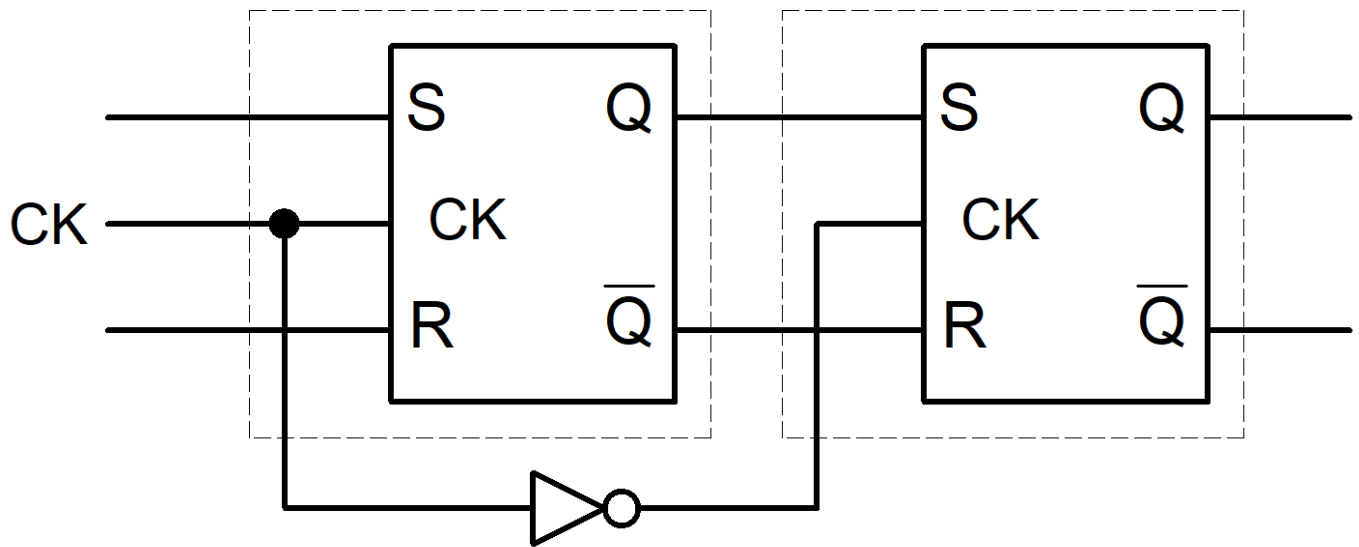
(c) 真理値表



(d) タイムチャート

マスタースレーブ型（同期 式FF）

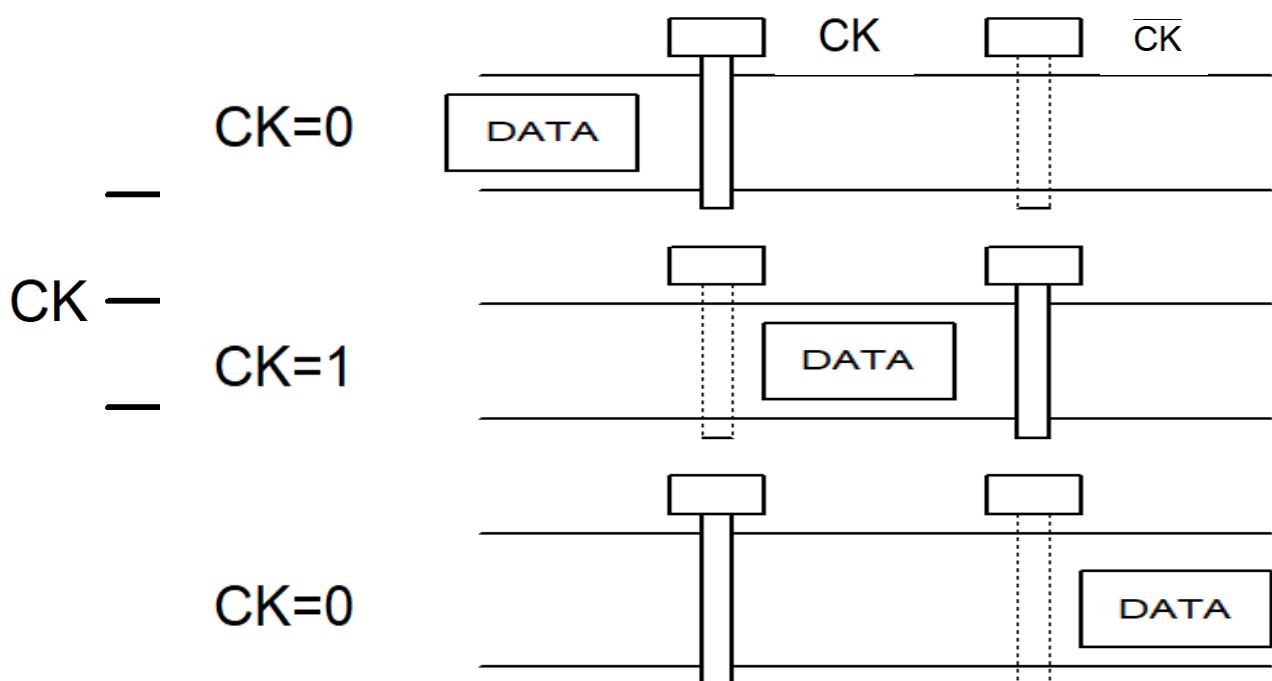
P66 修正

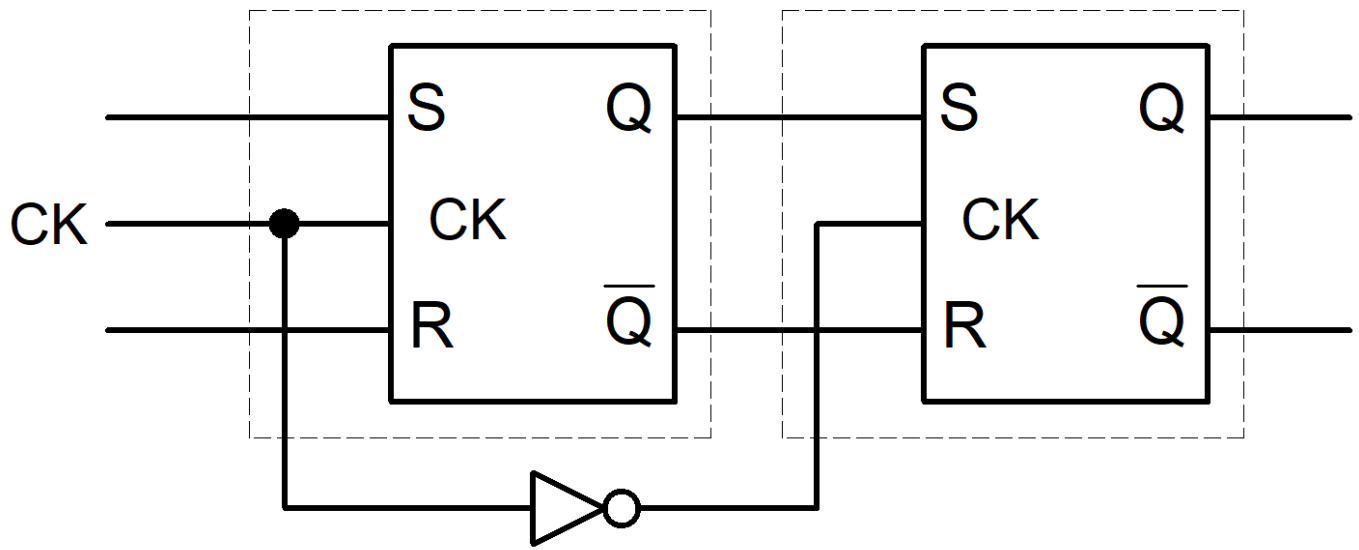


エッジ動作を実現

マスタースレーブ型（同期 式FF）

P66 修正





エッジ動作を実現