

ディスクリート半導体の基礎

第3章 トランジスタ

- ・バイポーラトランジスタ (BJT)
- ・電界効果トランジスタ (FET)
- ・絶縁ゲートバイポーラトランジスタ (IGBT)

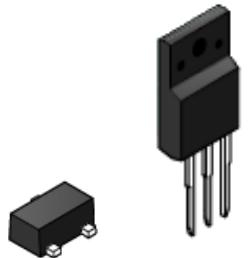
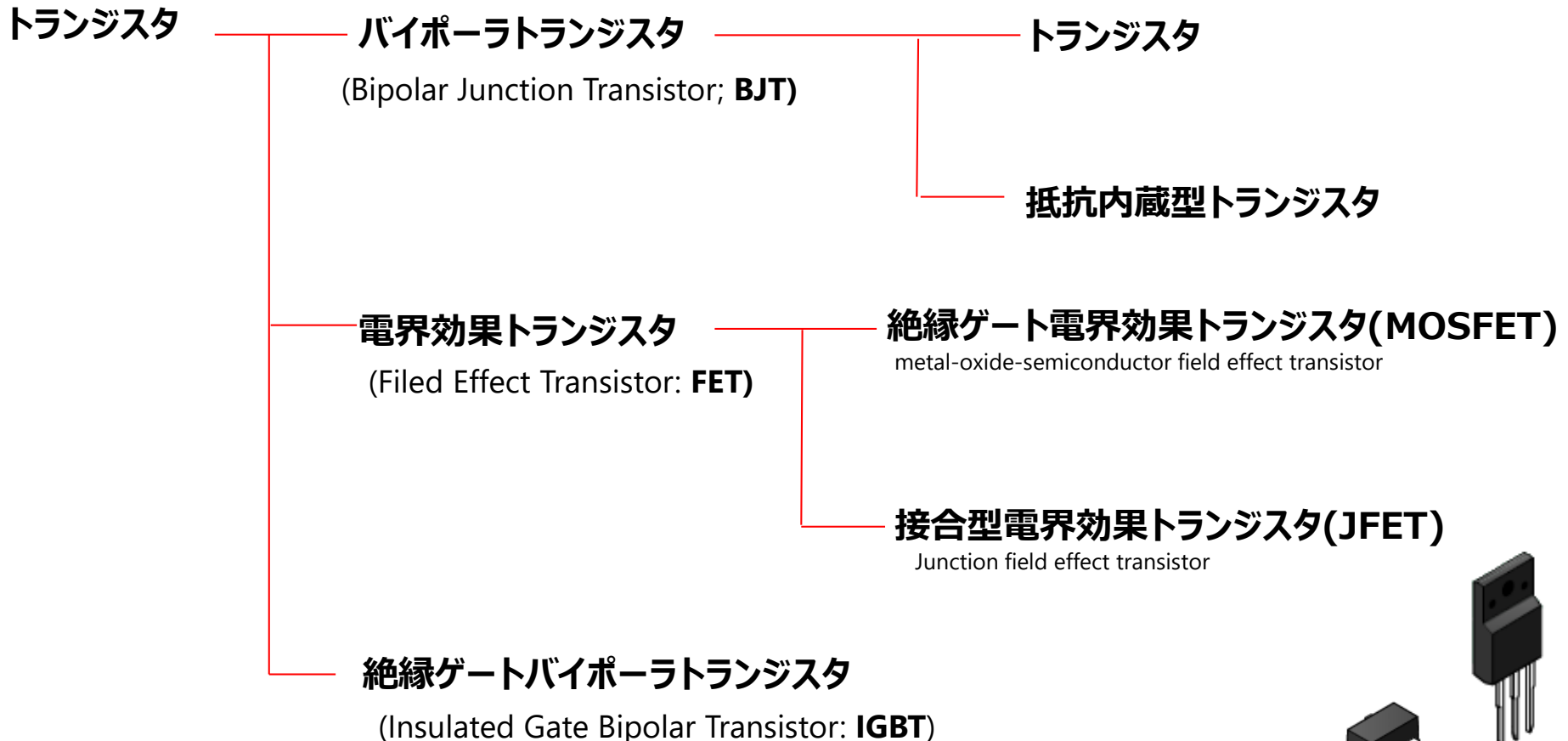
2018年9月

株式会社東芝 セミコンダクター & ストレージ社

トランジスタの種類

トランジスタは、大別するとバイポーラ型、電界効果型および絶縁ゲートバイポーラ型の3種類に分類される半導体デバイスです。

バイポーラトランジスタは、電流駆動型、電界効果トランジスタ(FET)および絶縁ゲートバイポーラトランジスタ(IGBT)は、電圧駆動型のデバイスです。



バイポーラトランジスタ

NPN型とPNP型の2種類があり、nnp型は低耐圧から高耐圧の製品がありますが、pnp型は400V以下の製品とりわけ200V以下の製品が主流となっています。

小さい信号を大きな信号に変換する**増幅作用**があり、**コレクタ電流 I_C とベース電流 I_B の比(I_C / I_B)を直流電流増幅率と呼び、記号 h_{FE} で表します。**

BJTのベースからエミッタに電流(I_B)を少し流すと、コレクタからエミッタへ $I_B \times h_{FE}$ 分の電流(I_C)が流れます。

BJTは、ベース電流によって駆動する電流駆動型です。

npnトランジスタの動作

ベース電流： ベース \Rightarrow エミッタ へ 電流が流れる

コレクタ電流： コレクタ \Rightarrow エミッタ へ 電流が流れる

pnpトランジスタの動作

ベース電流： エミッタ \Rightarrow ベース へ 電流が流れる

コレクタ電流： エミッタ \Rightarrow コレクタ へ 電流が流れる

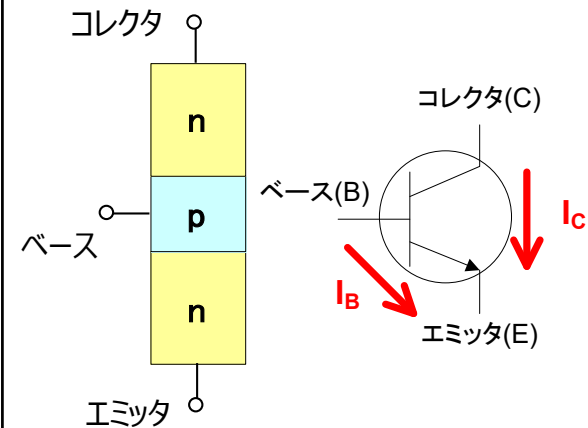


図3-1(a) npnトランジスタの構造・記号

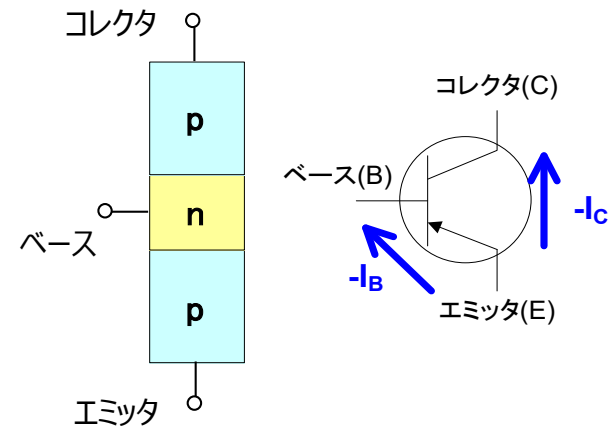


図3-1(b) pnpトランジスタの構造・記号

抵抗内蔵型トランジスタ

BRTは、BJTに抵抗を内蔵したものです。電子機器の応用では、**BJTは抵抗とともに使用することが多く、トランジスタと抵抗を一体化した抵抗内蔵トランジスタ(BRT)を使用することにより実装面積を削減できます**

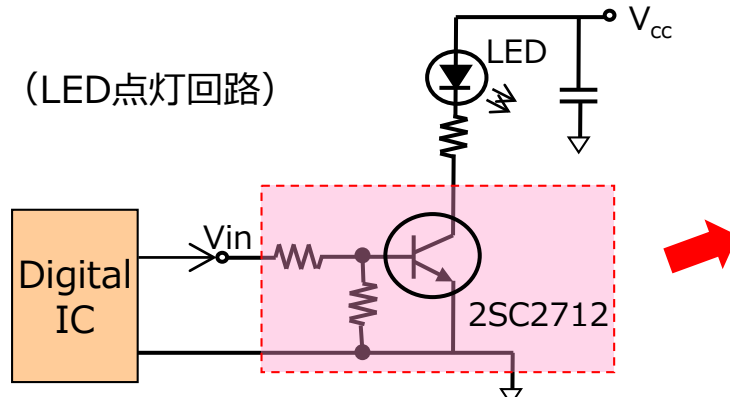


図3-2(a) BJTの実応用例

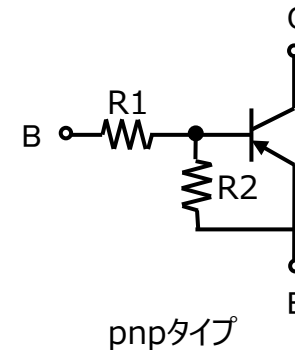
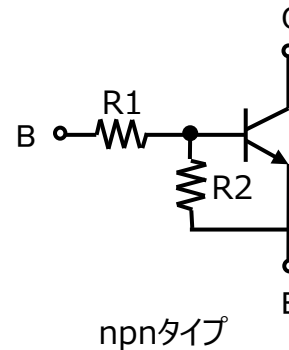


図3-2(b) BRTの等価回路

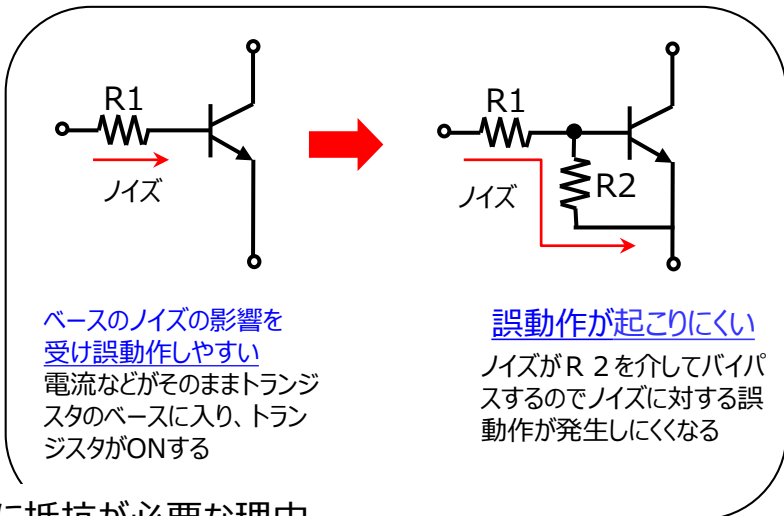
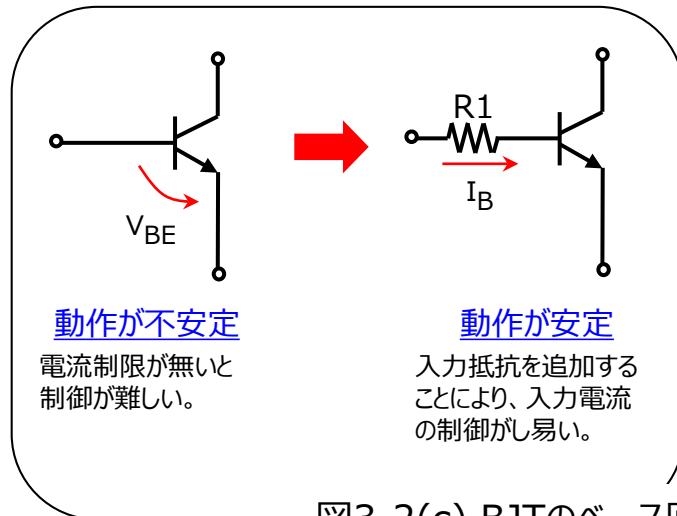


図3-2(c) BJTのベース回路に抵抗が必要な理由

JFET

《JFETの動作》

JFET : Junction Field Effect Transistor

①Nチャネルの接合型電界効果トランジスタ

(図3-3(a)) は、ドレイン・ソース間に電圧を印加すると電子がソースからドレインに流れます。

②ゲート・ソース間に逆バイアスを印加すると空乏層が広がり、①の電子の流れを抑制します。

(電子の流れる路が狭くなる)

③ゲート・ソース間逆バイアスの電圧を更に増加させると、空乏層によりチャンネルがふさがり電子の流れが止まります。

上記のように、ゲート・ソース間に印加する電圧でドレイン・ソース間の制御を行いますので、**JFETは電圧駆動型となります。**

(注：電流の流れは、電子の流れの逆となります。
また、空乏層の広がりとはダイオードと同じです。)

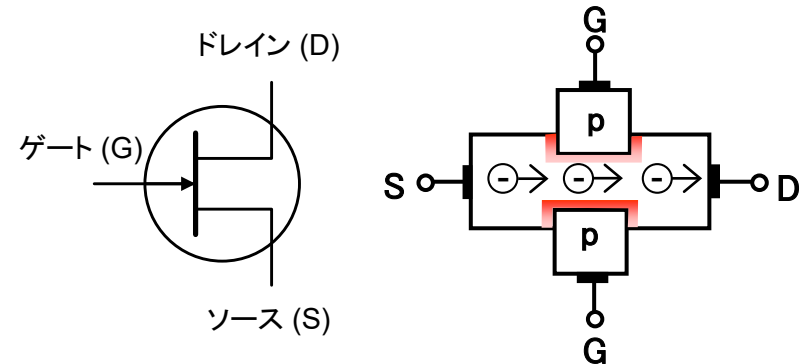


図3-3(a) Nチャネル型JFETの記号と動作

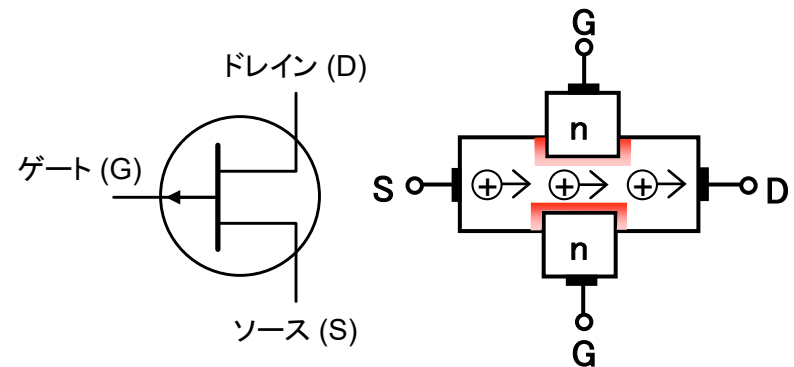


図3-3(b) Pチャネル型JFETの記号と動作

MOSFET

現在、**トランジスタの中で最も注目を集めているのが、この絶縁ゲート電界効果トランジスタ**MOSFET**（Metal Oxide Semiconductor FET）**です。

このMOSFETには、**Nチャネル**（図3-4(a)参照、以下Nch）と**Pチャネル**（図3-4(b)参照、以下Pch）の**2種類があり**、NchはAC/DC電源、DC/DCコンバータおよびインバータ機器他、Pchはロードスイッチ、ハイサイドスイッチなど広く使用されています。

この**MOSFETは**、ゲート・ソース間電圧でド레인電流を制御する**電圧駆動型のトランジスタ**でバイポーラトランジスタBJTと比較すると表3-1.に示す違いがあります。

表 3-1 BJTとMOSFETの比較

BJT (電流駆動素子)	MOSFET (電圧駆動素子)
<ul style="list-style-type: none"> ・入力インピーダンス小さい ・帰還容量が大きい ・安全動作領域が狭い ・低電圧動作が可能 (オン電圧は0.6-0.7V) 	<ul style="list-style-type: none"> ・入力インピーダンス大きい ・帰還容量が小さい ・安全動作領域が広い ・ゲート低消費電力 ・駆動が簡単

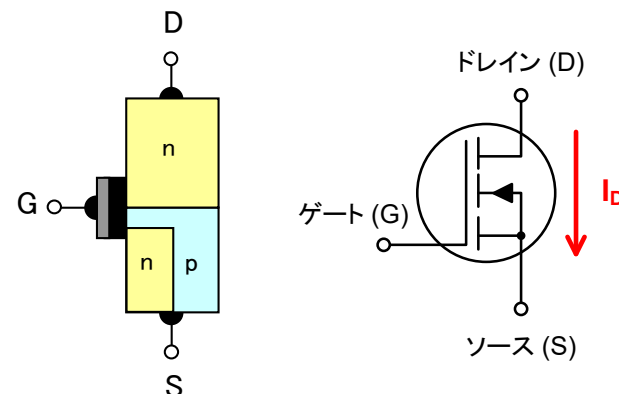


図3-4(a) Nチャネル型MOSFETの記号と動作

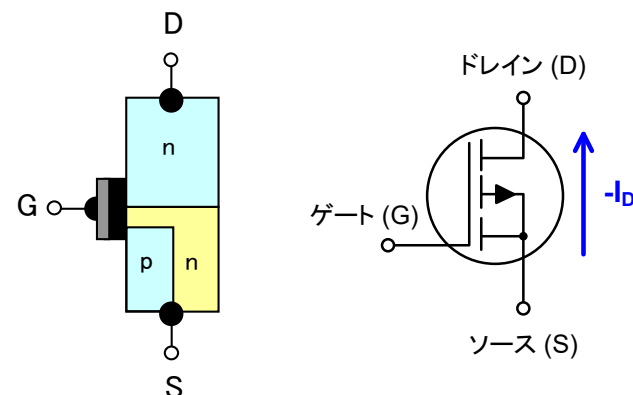


図3-4(b) Pチャネル型MOSFETの記号と動作

BJTとMOSFETの動作

BJTとMOSFETのON/OFFの動作の違いを説明します。

①BJTは、**ベース電圧を上げていくとベース電流が流れ始め、そのベース電流に比例してコレクタ電流が流れます。**この流れ始める電圧は約0.7Vで、この電圧の事を、ベース・エミッタ間のスレッシュホールド電圧 V_{BE} と呼びます。コレクタ電流を流す為にはベース電流を流す必要があり、**継続的にドライブ用の電力を必要**とします。

(駆動電圧が低い、継続的なドライブ電力が必要)

②MOSFETは、**ゲート・ソース間電圧によりチャネルを形成するので駆動電圧は一定電圧以上が必要**になります。ひとたびチャネルが形成されるとON状態は継続し、ドレイン電流は流れ続けます。このため**ドライブに必要な電力は小さくて済みます**。OFF状態への移行は、ゲートに溜まった電荷を放電しチャネルを取り除くことで行います。

(BJTに比べ駆動電圧が高い、小さなドライブ電力)

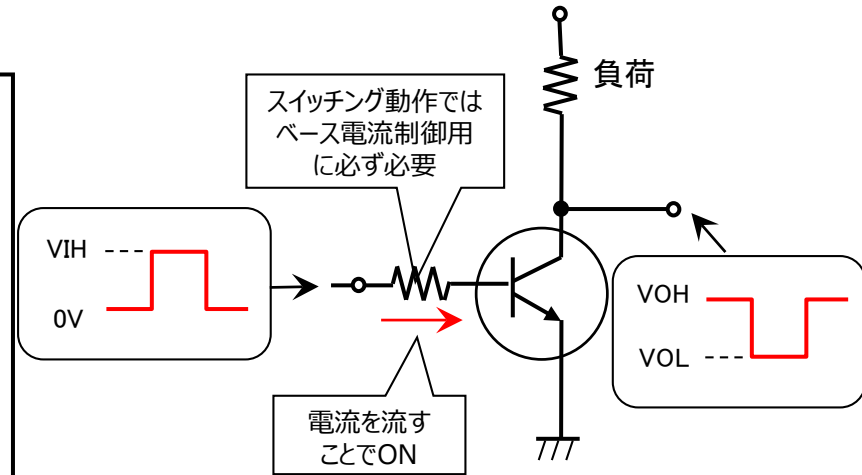


図3-5(a) BJTのスイッチング動作

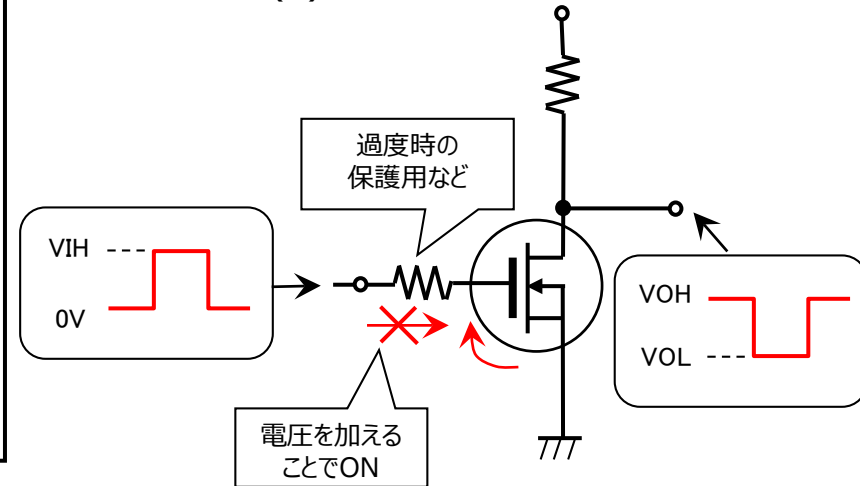


図3-5(b) MOSFETのスイッチング動作

このMOSFETの構造や種類、仔細な動作および特性に及ぼす要因等につき次項以降で説明します。

MOSFETの構造と動作

図3-6(a)のプレーナMOSFETで説明します。

- ① ドレイン・ソース間にドレイン+極性で電圧を印加します。(ドレイン・ソース間電圧： V_{DS})
- ② ゲート・ソース間にゲート+極性で電圧を印加します。(ゲート・ソース間電圧： V_{GS})
- ③ **その結果、ゲート酸化絶縁膜直下のp型領域に電子(エレクトロン)が引き寄せられ、p型領域の一部がn化されます。**
(このp型領域のn化された層のことを“反転層(チャネル)”といいます。)
- ④ ③の反転層によりMOSFETは、ドレイン側より $n^+ \rightleftharpoons n^- \rightleftharpoons \text{反転層}(n) \rightleftharpoons n^+$ と全領域がn型領域となります。
- ⑤ この結果、**MOSFETは低抵抗として動作します**ので、印加された V_{DS} と負荷で決定されるドレイン電流が流れる事になります。

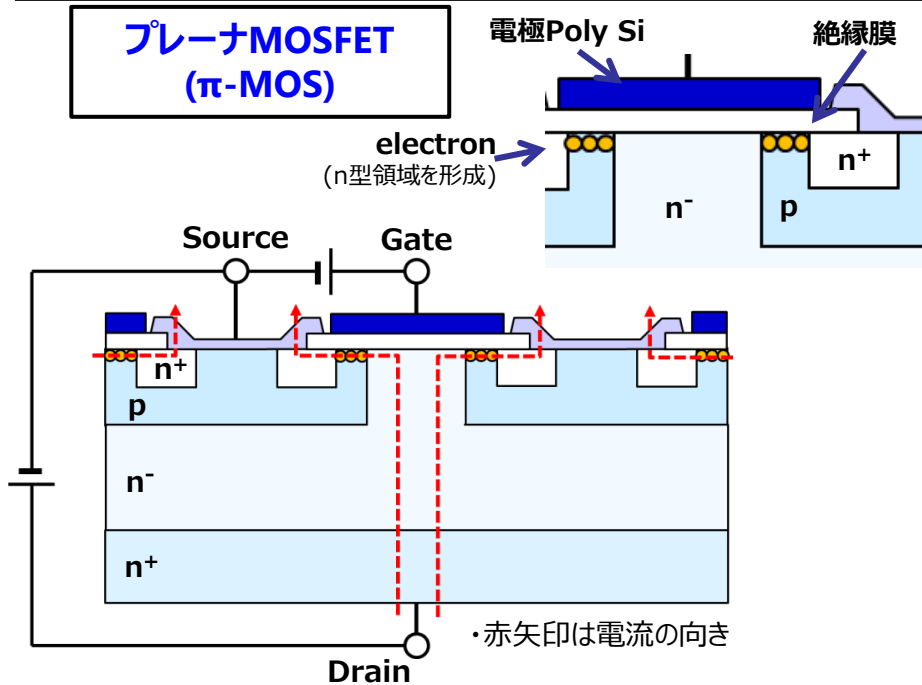


図3-6(a) プレーナMOSFETの構造と動作

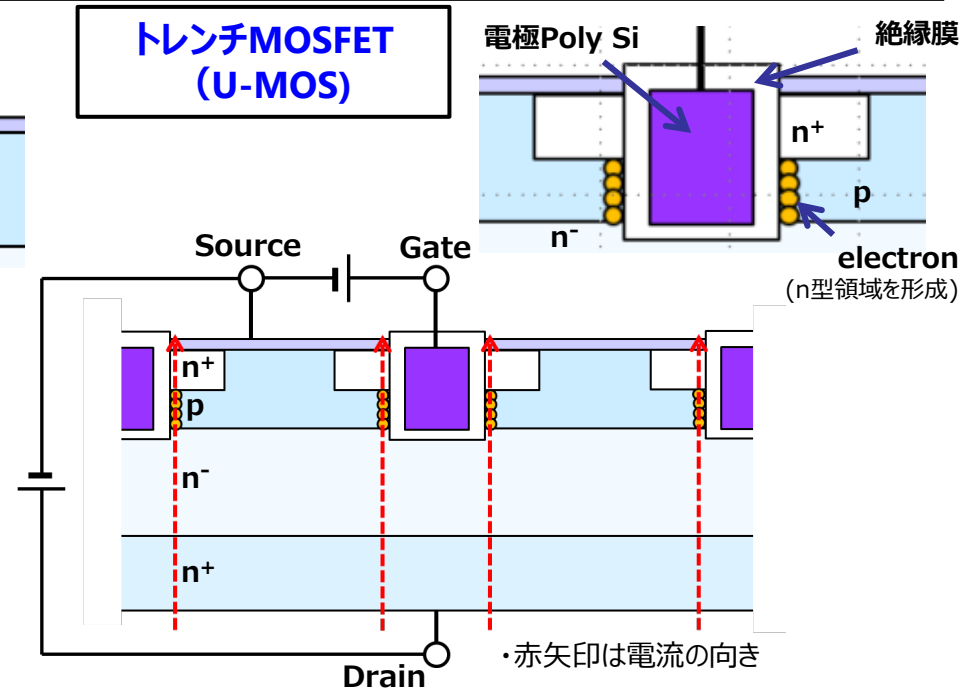


図3-6(b) トレンチMOSFETの構造と動作

n/pの後の“+”、“-”は不純物の濃度のレベルを示します。“+”は、高濃度で低抵抗、“-”は低濃度で高抵抗となります。

MOSFET : $R_{DS(ON)}$ の決定要因

- ① MOSFETは要求される耐圧によって、デバイス構造が選択されます。オン抵抗 $R_{DS(ON)}$ を決定する要因は、図3-7および式3-(1)に示す通りです。デバイスの構造により、オン抵抗を決定する因子の比率が変わってきます。
- ②例えば、**中高耐圧MOSFET(250V以上)**は、**DMOS(π -MOS)構造の製品が多く、 $V_{DSS} = 200V$ 未満の製品は、**トレンチMOS(U-MOS)**が多くなっています。このため耐圧 $V_{DSS} = 600V$ の場合、 R_{drift} が支配的な要因となり、**30V**の場合は $R_{ch} + R_{J-FET}$ の比率が高くなります。**

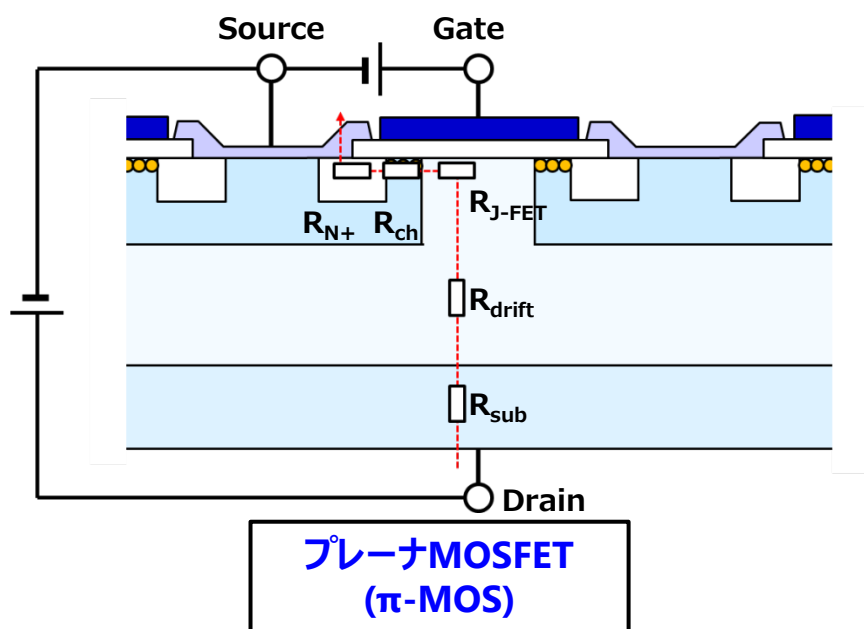


図3-7(a) プレーナMOSのオン抵抗決定因子

$$R_{DS(ON)} = R_{sub} + R_{drift} + R_{J-FET} + R_{ch} + R_{N+}$$

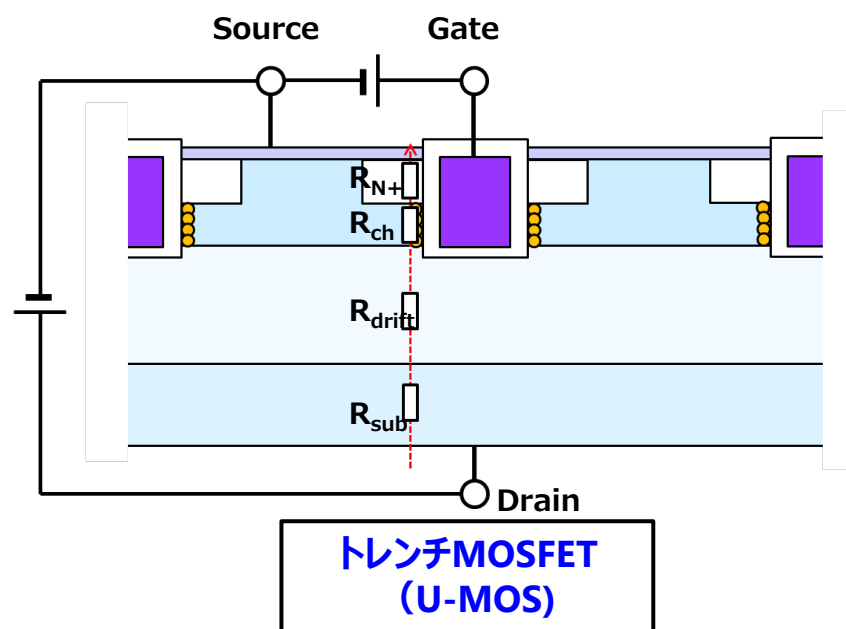


図3-7(b) トレンチMOSのオン抵抗決定因子

$$R_{DS(ON)} = R_{sub} + R_{drift} + R_{ch} + R_{N+} \quad \text{式3-(1)}$$

$V_{DSS} = 600V$ の場合、 $R_{drift} \gg R_{ch} > R_{J-FET}, R_{N+}, R_{sub}$ となり R_{drift} で $R_{DS(ON)}$ は決定されますが、
 $V_{DSS} = 30V$ の場合、 $R_{ch} \gg R_{drift} > R_{N+}, R_{sub}$ となりトレンチMOSによる微細化で $R_{DS(ON)}$ を下げる事が出来ます。

MOSFET : 低 $R_{DS(ON)}$ 化

MOSFETの最大の課題は「いかに低いオン抵抗の製品を提供できるか？」になります。

この為には、プロセスを改良し同一素子面積でより低抵抗を実現する必要があります。その手法は要求される耐圧により異なります。

① **高耐圧系**: 次ページで説明する**Super Junction**プロセスを進化させ、 R_{drift} 層の抵抗値を下げる。

② **低耐圧系**: トレンチによる微細化を進め R_{ch} 抵抗を下げる。**Waferの薄化**による R_{sub} を下げる。

これらの事が重要となります。

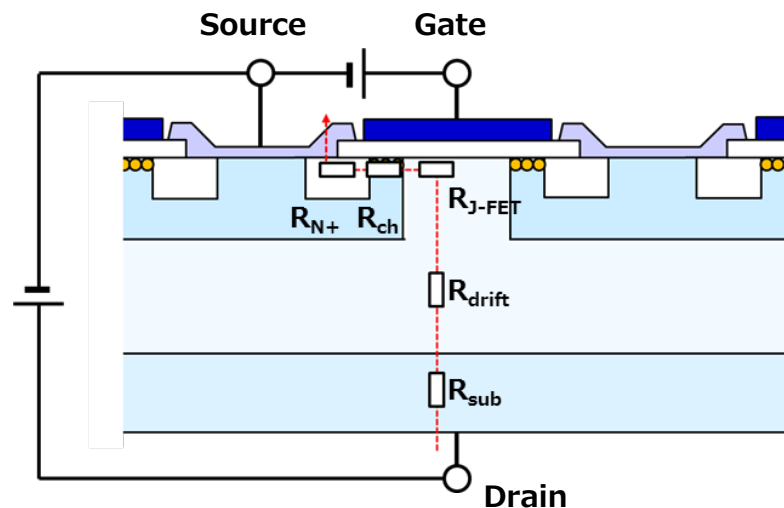
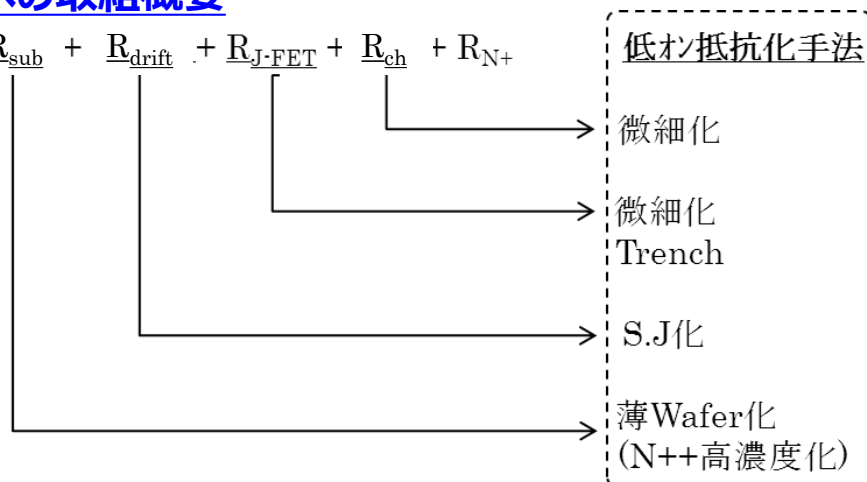


図3-8 MOSFETのオン抵抗因子

低 R_{ON} 抵抗化への取組概要

$$R_{ON} = R_{sub} + R_{drift} + R_{J-FET} + R_{ch} + R_{N+}$$



短所	改善策
Ciss増加	短ch化
同上	Trench化+短ch他
製造TATが長い	Single Epi化
製造が難しい	薄Wafer技術導入

Super Junction MOSFET

- ① **SJ-MOSは**n型領域の一部にp型領域を**柱状(p型ピラー層)**を形成し、**p型とn型領域を交互に配置**します。(図3-9(b))
- ② ドレイン・ソース間に電圧 V_{DS} を印加するとドリフト層であるn型領域に空乏層が広がりますが、一般的な**DMOSとSJ-MOS**ではその**広がり方が異なります**。(図3-9(a)／(b)の電界強度図参照、電界強度は空乏層内の状態を示しています。)
- ③ **DMOS**では、p型/n型領域の**界面が最も高い電界強度**となり、この部分が材料であるシリコンの限界値を超えた場合にブレイクオーバ（降伏現象）が発生し、耐圧の限界となります。
他方、**SJ-MOSは**、n型領域がほぼ**均一の電界強度**となります。
- ④ したがって、SJ-MOSはより低抵抗（高濃度）のn型領域を形成出来るので低オン抵抗の製品が可能となります。
⇒ **SJ-MOSはDMOSと同じサイズのチップでより低抵抗を実現できます**。

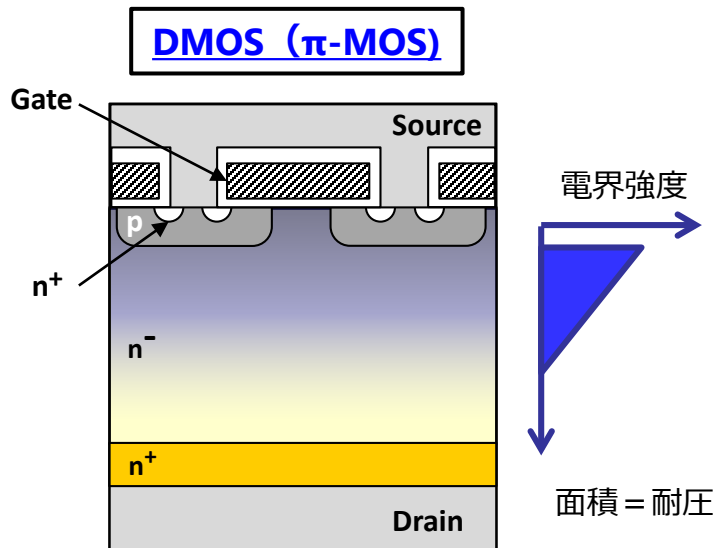


図3-9(a) DMOSの構造と電界

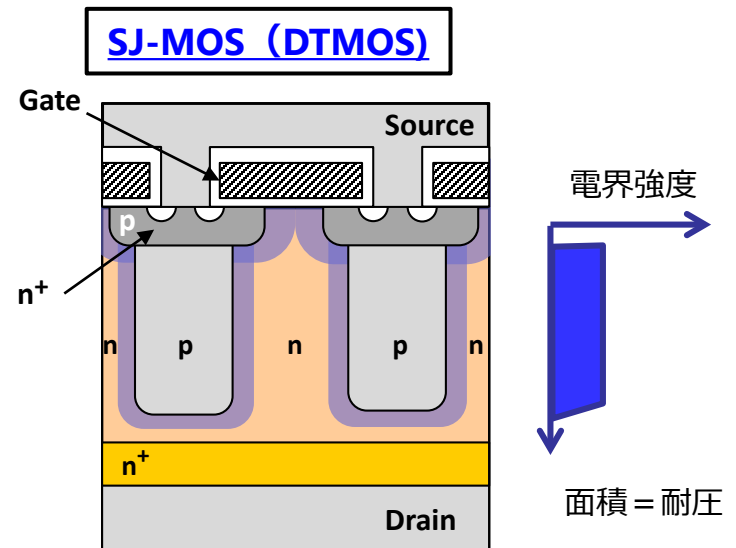


図3-9(b) SJ-MOSの構造と電界

MOSFETの構造別特長

各種MOSFETの構造に基づく特長および主な応用を表3-2.に示します。

- ◇ 耐圧：ターゲットとする耐圧に対し、最適な構造を選択しています。
- ◇ 低 $r_{DS(on)}$ 抵抗化：250V以下の製品ではU-MOSが、それ以上ではSJ-MOS(またはDTMOS)が有利となります。
- ◇ 大電流化：低 $r_{DS(on)}$ 抵抗化と同じ傾向になります。
- ◇ 高速化：U-MOSはゲートの容量(C_{iss})が増加するため高速スイッチングには不利になります。ただし製品によっては低 $r_{DS(on)}$ 抵抗特性を生かし、 $R_{on} \times C_{iss}$ を小さく設計した高速スイッチング用も製品化されています。

表3-2. 各種MOSFETの特徴と応用

東芝名称		U-MOS	π -MOS	DTMOS
一般名称		トレンチMOSFET	DMOS プレーナMOSFET	SJ-MOS
耐圧		○ ~250V	◎ ~900V	◎ 600V～
低 $r_{DS(on)}$ 抵抗化		◎	△	◎
大電流化		◎	△	◎
高速化		○／◎	○	◎
応用	分野	バッテリー応用	中小容量コンバータ	大・中容量コンバータ
	機器	PCM、NBPC、DC/DCコンバータ、車載モータ機器	チャージャー、アダプター 中小型TV、LED照明	基地局・サーバー電源、中・大型TV、パワーコンディショナー

MOSFET : ドレイン電流と許容損失

MOSFETの代表的な最大定格である許容損失とドレイン電流は、下記のようにして算出されています。

(一部製品で電流の異なる表現を採用している場合があります)

許容損失は、定常熱抵抗とチャネル温度を用います。ドレイン電流は、算出された許容損失とオン抵抗よりオームの法則を用い算出します。

P_D : 許容損失

⇒ 指定の温度条件でデバイスが許容できる電力損失(許容電力)

Q) $T_{ch(max)}=150\text{ }^{\circ}\text{C}$, $T_c=25\text{ }^{\circ}\text{C}$, $R_{th(ch-c)}:3.13\text{ }^{\circ}\text{C/W}$ のMOSFET の P_D は?

$$A) P_D = \frac{T_{ch\ max} - T_c}{R_{th(ch-c)}} = \frac{150\text{ }^{\circ}\text{C} - 25\text{ }^{\circ}\text{C}}{3.13\text{ }^{\circ}\text{C/W}} = 39.9\text{ W} \doteq \underline{40\text{ W}}$$

I_D : ドレイン電流

⇒ DC定格、順方向に直流で流せる電流値 (常温で定義される)

Q) $P_D=40\text{ W}$, $R_{DS(ON)}=0.16\text{ }\Omega\text{ Max}$ のMOSFETの I_D 定格は?

$$A) I_D = (P_D / R_{DS(ON)})^{1/2} = (40\text{ W} / 0.16\text{ }\Omega)^{1/2} = 15.8\text{ A}$$

I_{DP} : パルスドレイン電流*

⇒ 指定されたパルス幅のドレイン電流値、一般的にDC定格の4倍程度

* : 一部保証していない製品もあります

MOSFET : アバランシェ耐量

MOSFET*は、ある一定のエネルギー、ドレイン電流以内でかつ定格チャネル温度 T_{ch} 以下であれば、定格電圧の V_{DSS} を超えても破壊しない という性能を有しています。これをアバランシェ耐量と呼び、許容されるエネルギーをアバランシェエネルギー、電流をアバランシェ電流といいます。

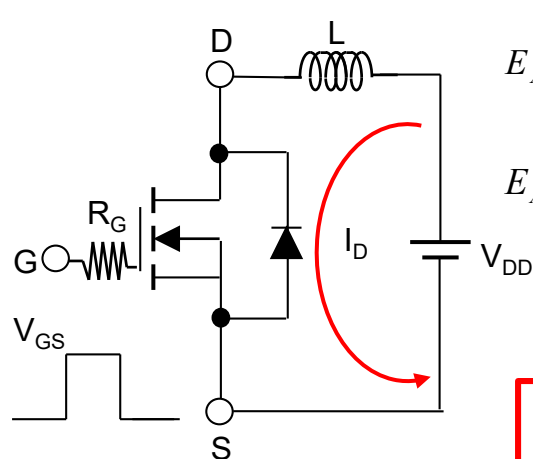
アバランシェエネルギー

⇒指定の条件下で、 V_{DS} を超えて印加しても許容できるエネルギーの最大値

アバランシェ電流

⇒アバランシェ降伏時の最大許容電流

SJ-MOS(DTMOS)は、DMOS(n-MOS)に比べ電流密度が大きく、アバランシェ耐量は、同一電流定格の場合小さくなります。



$$E_{AS} = \int_0^{t_a} i_a(t) V_{BR} dt, i_a(t) = I_{AR} \left(1 - \frac{t}{t_a}\right)$$

$$E_{AS} = \int_0^{t_a} I_{AR} V_{BR} \left(1 - \frac{t}{t_a}\right) dt$$

$$= I_{AR} V_{BR} \left[t - \frac{t^2}{2t_a} \right]_0^{t_a}$$

$$= \frac{t_a}{2} (I_{AR} V_{BR})$$

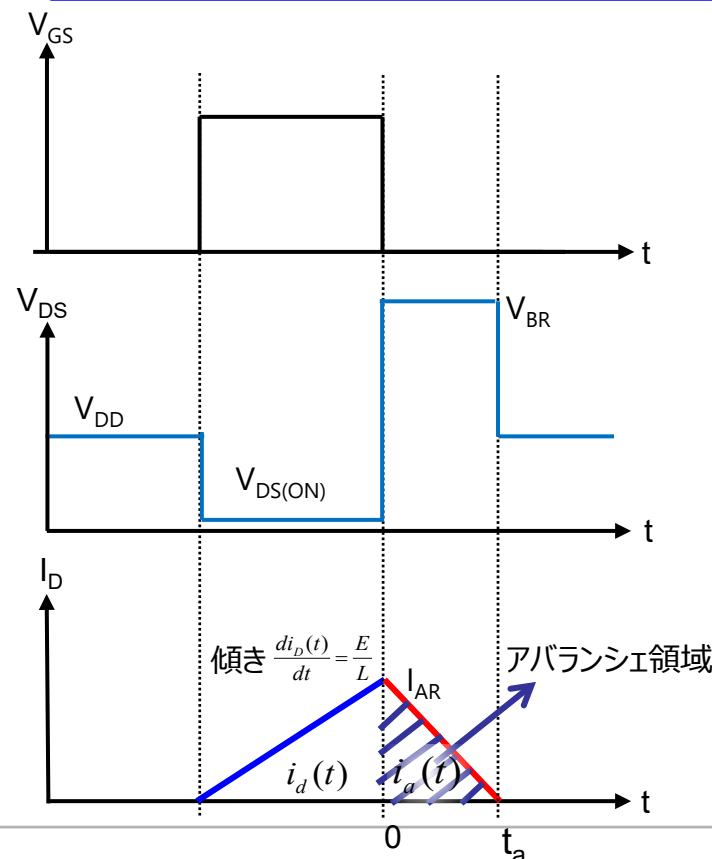


図3-10 アバランシェ耐量 (エネルギー、電流) 試験回路・波形とアバランシェエネルギーの算出方法

* : アバランシェ耐量を保証していない製品もあります

MOSFET：容量特性

C_{iss} 、 C_{rss} 、 C_{oss} いずれの容量特性もMOSFETのスイッチング特性に影響を及ぼす重要な要素です。

C_{iss} ：入力容量 ($C_{iss} = C_{gd} + C_{gs}$) \Rightarrow ゲート・ドレイン間容量とゲート・ソース間容量の和：遅延時間に影響
 C_{iss} が大きくなる程、遅延時間が長くなります。

C_{rss} ：帰還容量 ($C_{rss} = C_{gd}$) \Rightarrow ゲート・ドレイン間容量：高速化のためには低容量化が必要
 C_{rss} が大きい場合、ドレイン電流立ち上がり特性が悪くなり損失的に不利に働きます。

C_{oss} ：出力容量 ($C_{oss} = C_{gd} + C_{ds}$) \Rightarrow ゲート・ドレイン間容量とドレイン・ソース間容量の和：ターンオフ特性及び軽負荷時の損失へ影響
 C_{oss} 大の場合、ターンオフ dv/dt は小さくなりノイズ的には有利ですが、軽負荷時の損失が大きくなります。

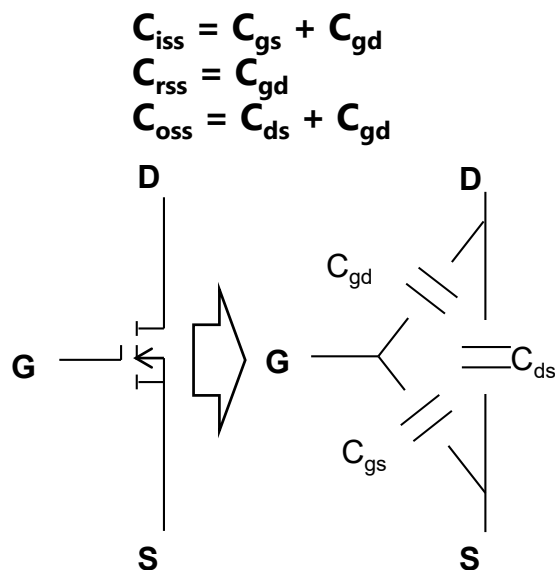


図3-11(a) MOSFETの容量モデル

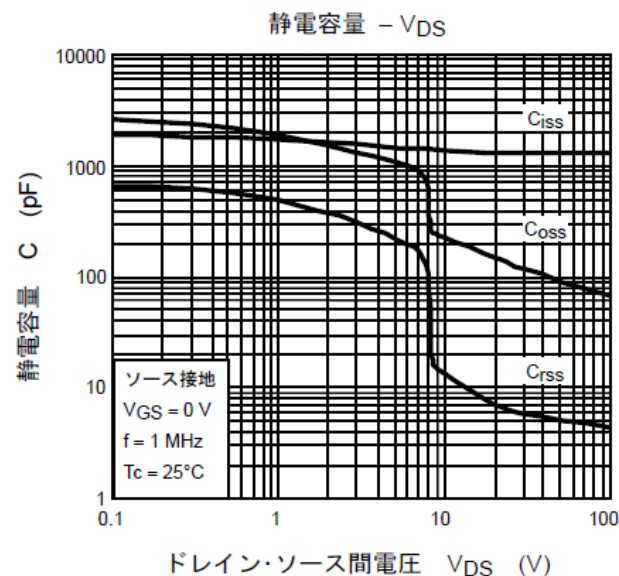


図3-11(b) MOSFETの代表的な容量特性

MOSFET : 安全動作領域 (SOA)

(Safe Operating Area or Area of Safe Operating)

2つのモードの安全動作領域があります。

① **Forward Bias SOA (F.B. SOA)** : オン状態における電流－電圧の可使用領域を表します。

② **Reverse Bias SOA (R.B. SOA)** : ターンオフ時の電流－電圧可使用領域を表します。

スイッチング動作ですので適用パルス幅は非常に短くなります。

各モードは、図3-12(a)のように定義することが出来ます。

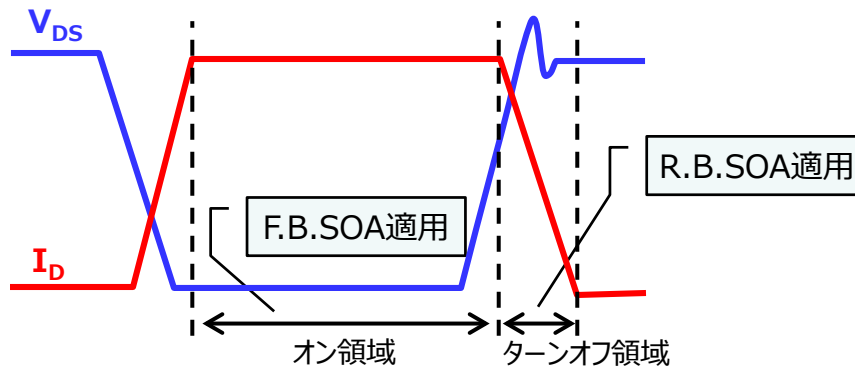


図3-12(a) 実動作におけるSOAの定義

- ◇ MOSFETは、アバランシの保証のようにターンオフ時の定格電圧・電流動作（短時間）が一般的に保証されておりR.B.SOAは発表されていません。
- ◇ **F.B.SOAは、電流(定格 I_D 他)、電圧(定格 V_{DS})、熱抵抗の3つの制限領域と二次降伏領域から成ります。**
- ◇ **3つの制限領域は、各デバイスの定格、熱抵抗から算出されますが、二次降伏領域は、デバイスの実測から求められます。**

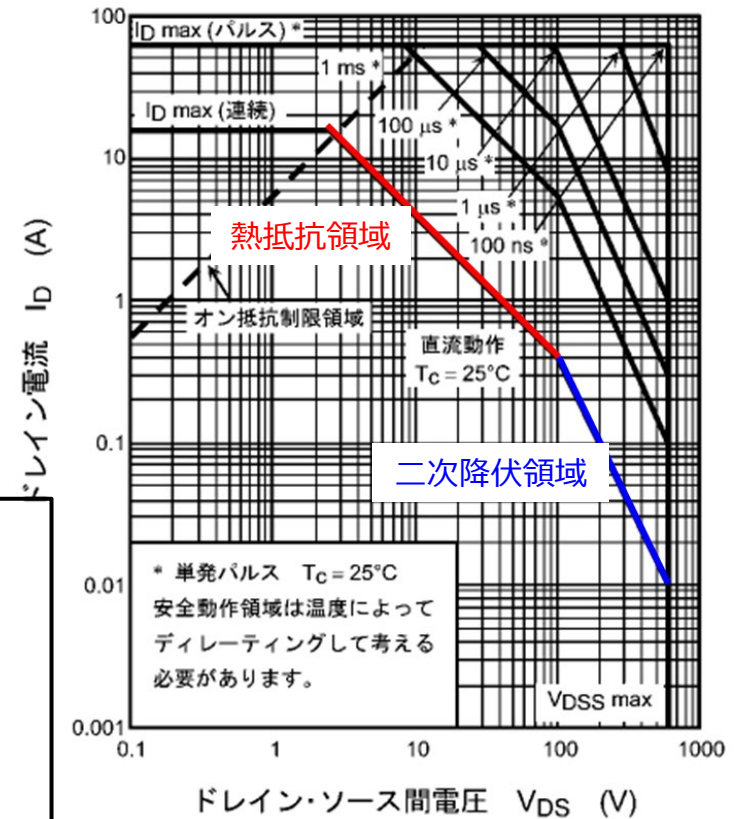


図3-12(b) MOSFETのF.B.SOA事例

IGBT

IGBTとは、前段に電圧駆動のMOSFETを用い、後段に大電流を流せるトランジスタを組合せた大電流制御に適したデバイスです。

IGBT：絶縁ゲートバイポーラトランジスタ (Insulated Gate Bipolar Transistor)

《等価回路と動作内容》

- ◇ IGBTの等価回路を図3-13(b)に示します。npn Trは、 R_{BE} により動作しないように設計されています。
- ◇ Nch MOSのゲートにオン信号を与えるとNch MOSが導通状態になります。
- ◇ その結果、**pnp Trのエミッタからベースへ電流が流れます。**このベース電流は、**Nch MOSのオン抵抗を下げる働きをします。**(導電度変調)

《MOSFETとの対比》

- ◇ **ゲートドライブは、NchのMOSFETと同じです。**
- ◇ オン状態時、Nch MOSのオン抵抗が小さくなり**大電流の通電が可能となります。**
- ◇ pnp Trのエミッタ・ベース間の電圧降下が全電流領域で発生します。(約**1.0V程度**がオン電圧として**上積み**されます。)

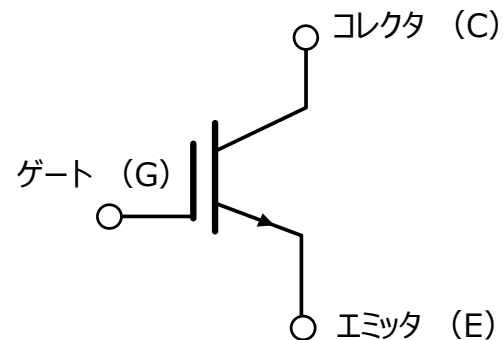


図3-13(a) IGBTの記号

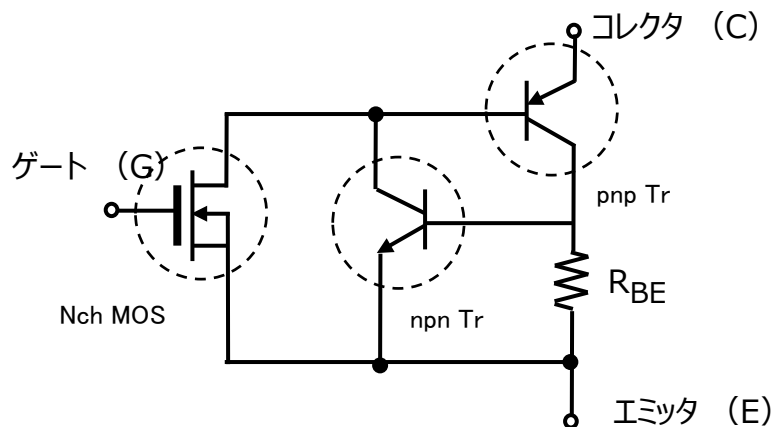


図3-13(b) IGBTの内部等価回路

IGBTの動作

IGBTを図3-14(a)の配線をした場合での動作を以下説明します。

- ① ゲートに正電圧が印加されておりゲート直下のP層に反転層が出来、通常のNch MOSFETと同様に図3-14(b)のNch MOSがオン状態となります。
- ② **Nch MOSがオン状態**になるとコレクタ電極が+ 電位で有るため、**コレクタ側のP+層からN+層を經由してN-層に正孔(ホール：+ 電荷)が注入され、この注入された正孔によりエミッタ側からの電子の注入が加速されます。**
- ③ その結果、本来高抵抗層であるN-層における電子・正孔量すなわちキャリア量が増加しN-層の抵抗値を下げる働きをします。(導電度変調) これは、図3-14(b)に示すようにオン抵抗が変化するNch MOSとして動作します。

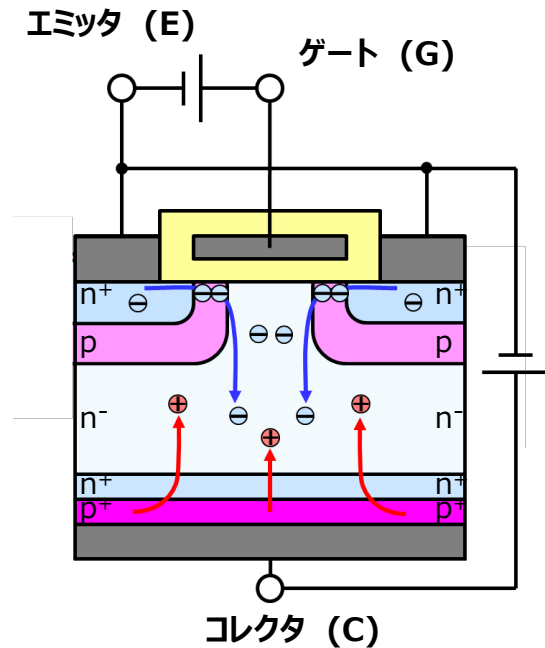


図3-14(a) IGBTの動作

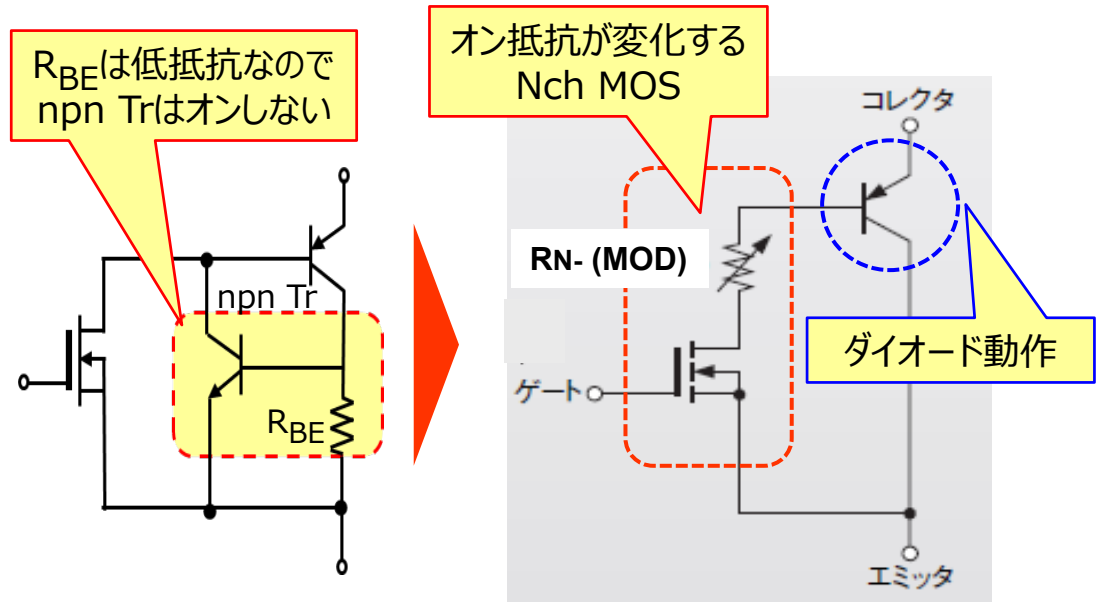


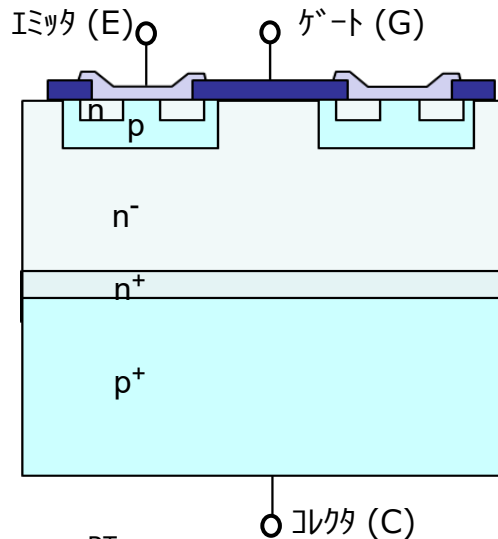
図3-14(b) IGBTの等価回路と実動作上の回路イメージ

IGBT : 縦方向デザインの進化

IGBTは、図3-15(a)に示すように縦方向のデザインが変遷してきています。当初、**PT構造からスタートし、現在は薄ウェハ化に伴い薄PT(一般的にField Stopと呼称)構造が主流になりつつあります。**(ゲート構造はMOSFETに同じ)

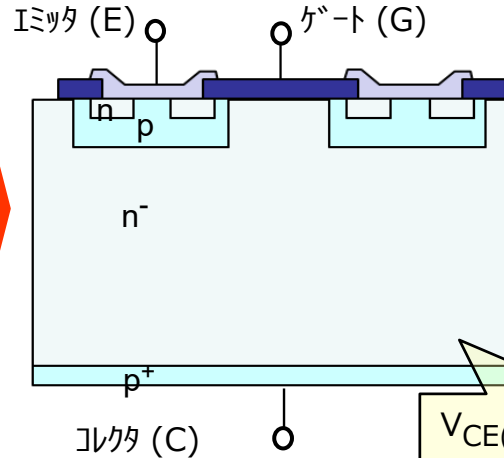
PT(Punch Through)構造

n^- 層 (ドリフト層) のライフタイム τ 制御



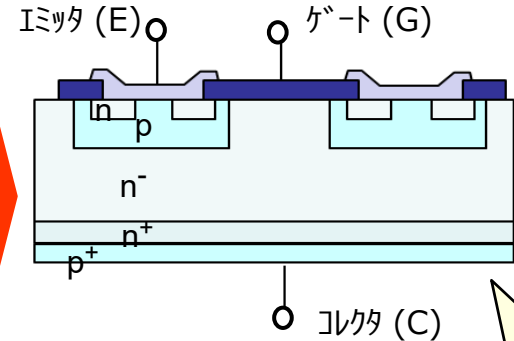
NPT(Non-Punch Through)構造

p^+ 層 (コレクタ層) の不純物濃度制御
⇒キャリア (正孔：ホール) の注入量制御



薄PT(Field Stop)構造

p^+ 層 (コレクタ層) の不純物濃度制御
⇒キャリア (正孔：ホール) の注入量制御



$V_{CE(sat)}$ の正の温度係数と
高破壊耐量

高速スイッチングと低 $V_{CE(sat)}$
特性を同時に達成

図3-15(a) IGBTの縦方向デザインの変遷

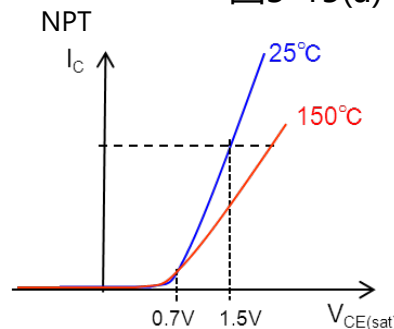
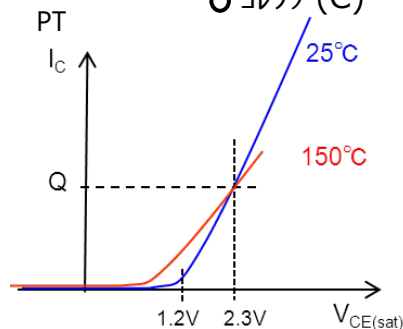


図3-15(b) PTとNPTの順方向特性の相違

PT型の $V_{CE(sat)}$ 特性は、高温と常温で交わる電流値がある。(Q点という)

NPT型は、(MOSFETと同様) 高温の $V_{CE(sat)}$ が常に大きく並列運転してもコレクタ電流のバランスが取り易くなっています。

注： $V_{CE(sat)}$ --順方向特性、飽和状態でコレクタ電流を流した時の電圧降下

RC-IGBT/IEGTとは

RC-IGBT (Reverse Conductive : 逆導通 IGBT)

◇ RC-IGBTの構造を図3-16(a)に示します。

IGBTチップのコレクタであるp層にn層による開口部を設けダイオードを構成します。このダイオードは、一般のIGBTに挿入さFWD(*1)と同様な働きをします。

◇ **薄ウェハー技術の導入に伴い製品化が可能**となりました。
ダイオードとIGBTが、1チップのため組立が簡単で安価な製品が可能となりますが、両者の性能を分離して制御することが困難なため、適合しない応用があります。

(* 1 : FWD—Free Wheeling Diodeの略で一般的にリアクタンスの逆起電力の転流用に用いられます。)

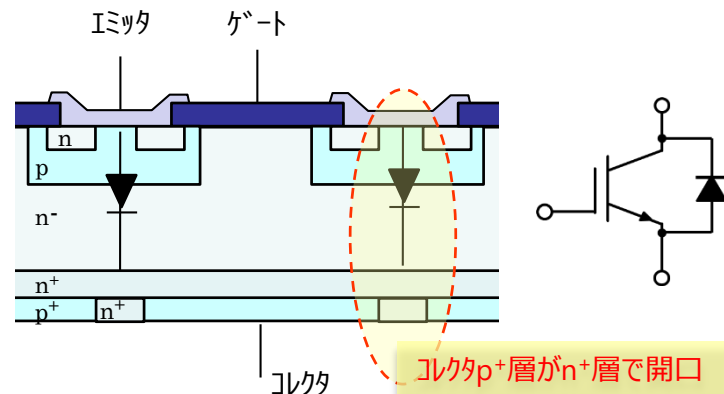


図3-16(a) RC-IGBTの構造

IEGT

(Injection Enhanced Gate Transistor : 注入促進型IGBT)

◇ 高耐圧のIGBTは、エミッタ側のドリフト層（ n^- 層）のキャリア濃度が低下し低 $V_{CE(sat)}$ 特性を得ることが難しくなります。

◇ **IEGTは、高耐圧（一般的には1200V以上）で低 $V_{CE(sat)}$ 性能を得るために開発されました。**

◇ 図3-16(b)に構造およびその原理を示します。

◇ トレンチゲート構造でかつゲート電極の引き出しを間引いています。その結果、間引かれたゲート電極直下にキャリアが蓄積されエミッタ側のキャリア濃度を高めます。

◇ 高キャリア濃度によりドリフト層（ n^- ）の抵抗値が低下、低 $V_{CE(sat)}$ 化を図れます。

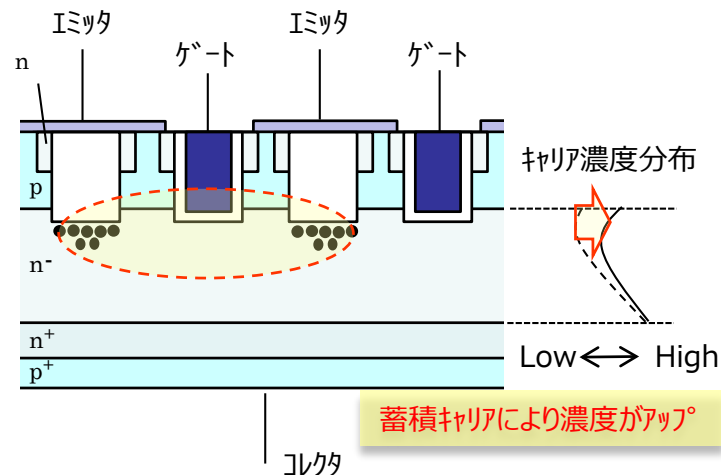











図3-16(b) IEGTの構造とキャリア濃度

IGBTの応用機器

IGBTはドライブ回路が簡単で、大電流を通電する応用に向いています。現在、ソフトスイッチングを活用した～50kHzでのIH（Induction Heating：誘導加熱）機器や家電から車載用の各種インバータ機器に使用されています。**今後は、各種インバータ応用への拡大が期待されています。**

表3-3. IGBTの主な応用機器例

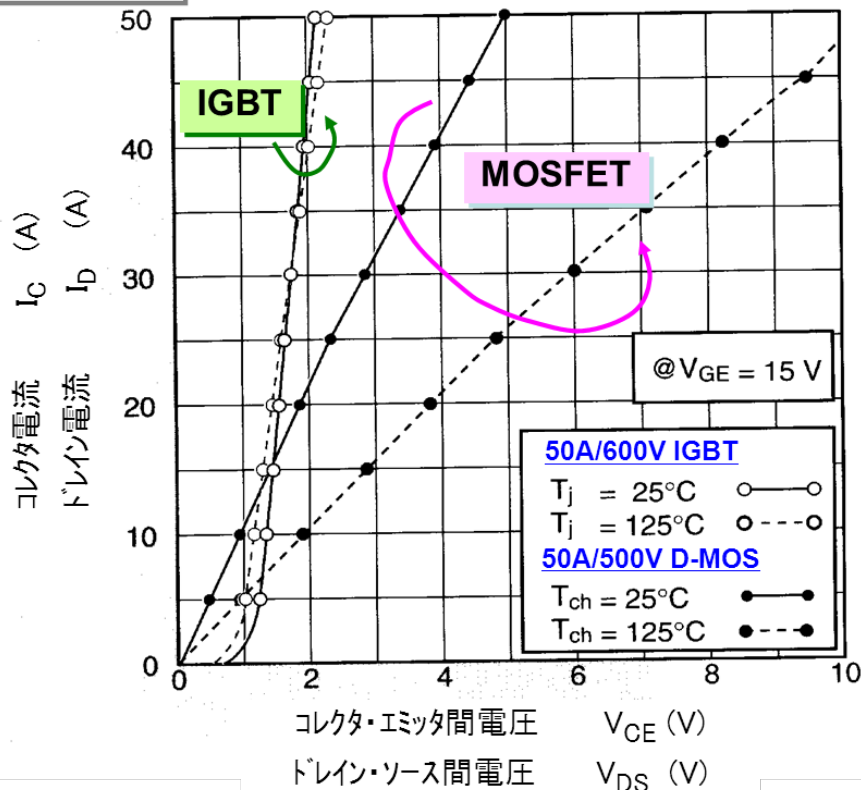
	調理家電・誘導加熱応用機器	汎用インバータ
特長	<ul style="list-style-type: none"> ① ソフトスイッチング専用 （電圧共振用／電流共振用） ② 低スイッチング損失 ③ FWD内蔵 	<ul style="list-style-type: none"> ① ハードスイッチング用 ② 高破壊耐量 ③ FRD内蔵
耐圧	600V ～ 1800V	600V
用途	 IH調理器  IH炊飯器  インバータ電子レンジ  複写機のIH定着加熱	 インバータ洗濯機  UPS  インバータコントローラ  インバータエアコン  車載用エアコン

注：スイッチング周波数が50kHzを超えるハードスイッチングの場合、主としてMOSFETが使用されます

IGBTとMOSFETの比較

耐圧500～600VのMOSFET(D-MOS)とIGBTの順方向特性を比較します。小電流領域では、MOSFETが低い電圧降下であり優れた性能となります。他方、大電流領域において、IGBTの順方向特性はMOSFETに対して優れていることが、図3-17から確認できます。また、MOSFETの順方向特性は、強い正の温度特性を有しておりますので高温・大電流領域の性能はで更にこの差は拡大します。

順方向特性例



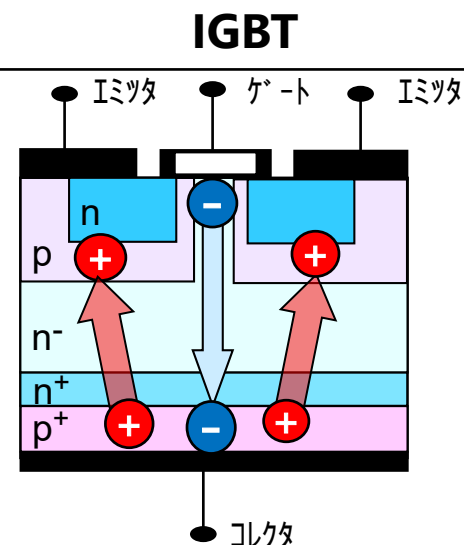
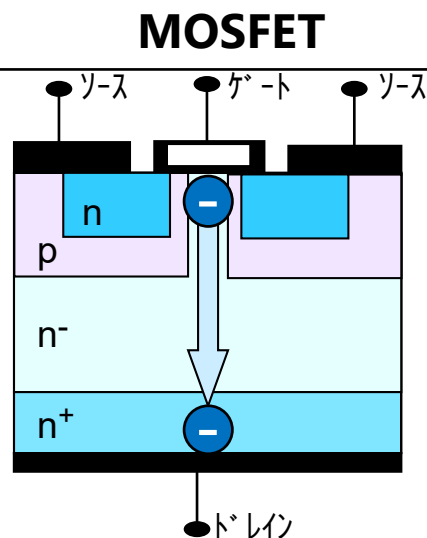
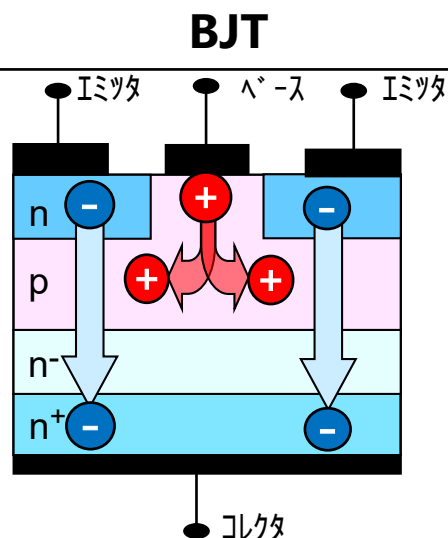
中・高耐圧製品で比較した場合の例です。
トレンチMOSFETのように低耐圧品は、非常に
オン抵抗が小さく、実動作電流領域では
MOSFETの方が小さくなります。

本特性及びそのスイッチング性能（MOSFETが
より高速スイッチング性能）から
◇ MOSFETは、スイッチング電源のような100kHz
前後で低電流密度の応用
◇ IGBTは、インバータのような20kHz前後以下の
周波数で高電流密度の応用に多用されていま
す。

図3-17 MOSFETとIGBTの順方向特性比較

各トランジスタの比較まとめ

トランジスタの構造



ゲート(ベース)
ドライブ方式

電流ドライブ
(低入力インピーダンス)

電圧ドライブ
(高入力インピーダンス)

電圧ドライブ
(高入力インピーダンス)

ゲート(ベース)
ドライブ回路

複雑 (部品点数大)

容易

容易

順方向特性

低 $V_{CE(sat)}$

高耐電圧 (大電流領域)
スレッショルド電圧無

低 $V_{CE(sat)}$
スレッショルド電圧有

スイッチング速度

低速
(キャリア蓄積効果有り)

超高速
(エポラ動作)

高速
(MOSFETとBJTの中間)

FWD
(含内蔵ダイオード)

無

有 (Body diode)

無 (RC構造*では**有**)

安全動作領域

狭いSOA領域

広いSOA領域

中間的SOA領域

* : IGBTと並列にダイオードを持つ構造のIGBTです。(RC-IGBT : Reverse-conducting IGBT)

MOSFET : 絶対最大定格

≪ 絶対最大定格 ≫

絶対最大定格 (Ta = 25°C)

項目	記号	定格	単位
ドレイン・ソース間電圧	V _{DSS}	600	V
ゲート・ソース間電圧	V _{GSS}	±30	V
ドレイン電流	DC (注1)	I _D	A
	パルス (注1)	I _{DP}	
許容損失 (Tc = 25°C)	P _D	45	W
アバランシェエネルギー(単発) (注2)	E _{AS}	144	mJ
アバランシェ電流	I _{AR}	20	A
アバランシェエネルギー(連続) (注3)	E _{AR}	4.5	mJ
チャネル温度	T _{ch}	150	°C
保存温度	T _{stg}	-55~150	°C

注1：チャネル温度が150°Cを超えることのない放熱条件で
ご使用ください。

注2：アバランシェエネルギー (単発) 印加条件 V_{DD} = 90 V,
T_{ch} = 25°C (初期), L = 0.9 mH, R_G = 25 W, I_{AR} = 13 A

注3：連続印加の際、パルス幅は製品のチャネル温度に
よって制限されます。

☆ドレイン・ソース間電圧 (V_{DSS})
ドレイン・ソース間に印加できる最大電圧です。

☆ゲート・ソース間電圧 (V_{GSS})
ゲート・ソース間の絶縁膜に印加できる最大電圧です。ゲート
駆動印加電圧がサージを含め、この電圧を超えないように設
計します。

☆ドレイン電流 DC (I_D)
直流電流の最大値です。

☆ドレイン電流 パルス (I_{DP})
パルス電流の最大値です。通常パルス幅は安全動作領域に
記載しています。

☆許容損失 (P_D)
T_c = 25°Cの場合にデバイスで発生させることのできる損
失です。許容できる熱容量です。

☆アバランシェエネルギー 単発と連続 (E_{AS})
指定の条件下で許容できるエネルギーの最大値です。

☆アバランシェ電流 (I_{AR})
アバランシェ動作時に通電できる最大の電流値です。

☆チャネル温度 (T_{ch})
動作可能なチャネルの最大温度です。

☆保存温度 (T_{stg})
MOSFETを動作させないで保管する場合の温度範囲です。

MOSFET : 電気的特性

＜熱抵抗特性＞

チャネル温度を計算するために使用します。

熱抵抗特性

項目	記号	最大	単位
チャネル・ケース間熱抵抗	$R_{th(ch-c)}$	2.78	$^{\circ}C/W$
チャネル・外気間熱抵抗	$R_{th(ch-a)}$	62.5	$^{\circ}C/W$

＜電気的特性＞電気的特性 ($T_a = 25^{\circ}C$)

項目	記号	測定条件	最小	標準	最大	単位
ゲート漏れ電流	I_{GSS}	$V_{GS} = \pm 30 V, V_{DS} = 0 V$	—	—	± 1	μA
ドレインしゃ断電流	I_{DSS}	$V_{DS} = 600 V, V_{GS} = 0 V$	—	—	100	μA
ドレイン・ソース間降伏電圧	$V_{(BR)DSS}$	$I_D = 10 mA, V_{GS} = 0 V$	600	—	—	V
ゲートしきい値電圧	V_{th}	$V_{DS} = 10 V, I_D = 1 mA$	3.0	—	5.0	V
ドレイン・ソース間オン抵抗	$R_{DS(ON)}$	$V_{GS} = 10 V, I_D = 10 A$	—	0.165	0.19	Ω
順方向伝達アドミタンス	$ Y_{fs} $	$V_{DS} = 10 V, I_D = 10 A$	3	12	—	S

☆ゲート漏れ電流 (I_{GSS})

ゲート・ソース間のしゃ断電流です。

☆ドレインしゃ断電流 (I_{DSS})

ドレイン・ソース間のしゃ断電流です。

☆ドレイン・ソース間降伏電圧 ($V_{(BR)DSS}$)

ドレイン・ソース間のブレークダウン電圧。

チャネルが形成されないようにゲートとソース間をショートします。

☆ゲートしきい値電圧 (V_{th})

規定のドレイン電流を流すゲート・ソース間の電圧です。

☆ドレイン・ソース間オン抵抗 ($R_{DS(ON)}$)

バイポーラトランジスタのコレクタ・エミッタ間飽和電圧 $V_{CE(sat)}$ に対応するものです。指定の条件での電圧降下を抵抗として表したものです。正の温度係数を持っています。

☆順方向伝達アドミタンス ($|Y_{fs}|$)

出力電流の変化分とゲート入力電圧の変化分の比です。単位は“S”: ジーメンス、 $[A] / [V]$ です。

MOSFET : 容量・スイッチング特性

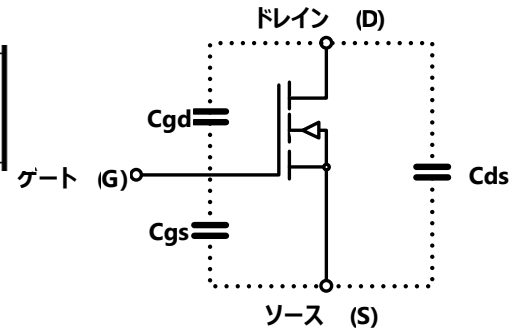
《電気的特性》

入	力	容	量	C_{iss}	$V_{DS} = 10V, V_{GS} = 0V, f = 1\text{ MHz}$	—	1470	—	pF
帰	還	容	量	C_{rss}		—	150	—	
出	力	容	量	C_{oss}		—	3500	—	

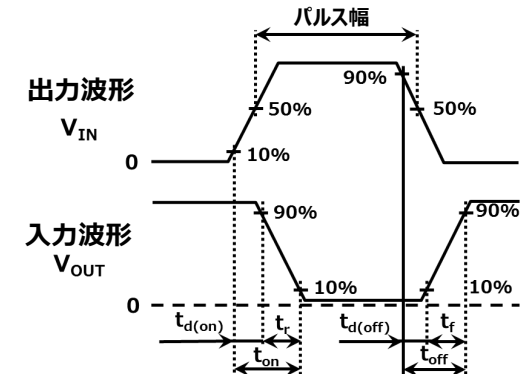
☆入力容量 (C_{iss}) $C_{gd} + C_{gs}$
ゲート・ドレイン間とゲート・ソース間容量です。

☆帰還容量 (C_{rss}) C_{gd}
ゲート・ドレイン間容量です。

☆出力容量 (C_{oss}) $C_{gd} + C_{ds}$
ゲート・ドレイン間
とドレイン・ソース間
容量です。



ス イ ッ チ ン グ 時 間	上 昇 時 間	t_r		—	40	—	ns
	ターンオン時間	t_{on}		—	80	—	
	下 降 時 間	t_f		—	12	—	
	ターンオフ時間	t_{off}		—	100	—	



☆上昇時間 (t_r)
ドレイン・ソース間電圧が90 から10 %まで変化
する時間です。

☆ターンオン時間 (t_{on})
ゲート・ソース間電圧立ち上がり10 %を起点に
上昇時間を加算した時間です。

☆下降時間 (t_f)
ドレイン・ソース間電圧が10 から90 %まで変化
する時間です。

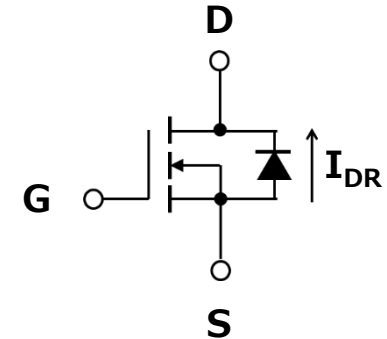
☆ターンオフ時間 (t_{off})
ゲート・ソース間電圧立ち下がり90 %を起点に
下降時間を加算した時間です。

MOSFET : ボディーダイオード

≪電気的特性≫

ソース・ドレイン間の定格と電気的特性 ($T_a = 25^\circ\text{C}$)

項目	記号	測定条件	最小	標準	最大	単位
ドレイン逆電流 (連続) (注 1)	I_{DR}	—	—	—	20	A
ドレイン逆電流 (パルス) (注 1)	I_{DRP}	—	—	—	40	A
順方向電圧 (ダイオード)	V_{DSF}	$I_{DR} = 20\text{ A}, V_{GS} = 0\text{ V}$	—	—	-1.7	V
逆回復時間	t_{rr}	$I_{DR} = 20\text{ A}, V_{GS} = 0\text{ V}$	—	450	—	ns
逆回復電荷量	Q_{rr}	$dI_{DR}/dt = 100\text{ A}/\mu\text{s}$	—	8.1	—	μC



- ☆ドレイン逆電流 (連続) (I_{DR})
ドレイン・ソース間ダイオードの順方向電流値
- ☆ドレイン逆電流 (パルス) (I_{DRP})
ドレイン・ソース間ダイオードの順方向電流値
- ☆順方向電圧 (ダイオード) (V_{DSF})
ドレイン・ソース間ダイオードに順方向電流を流したときの電圧降下

- ☆逆回復時間 (t_{rr})
ドレイン・ソース間ダイオードの指定条件による逆回復時間
- ☆逆回復電荷量 (Q_{rr})
ドレイン・ソース間ダイオードの指定条件による逆回復電荷量

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社Webサイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品のRoHS適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。

TOSHIBA