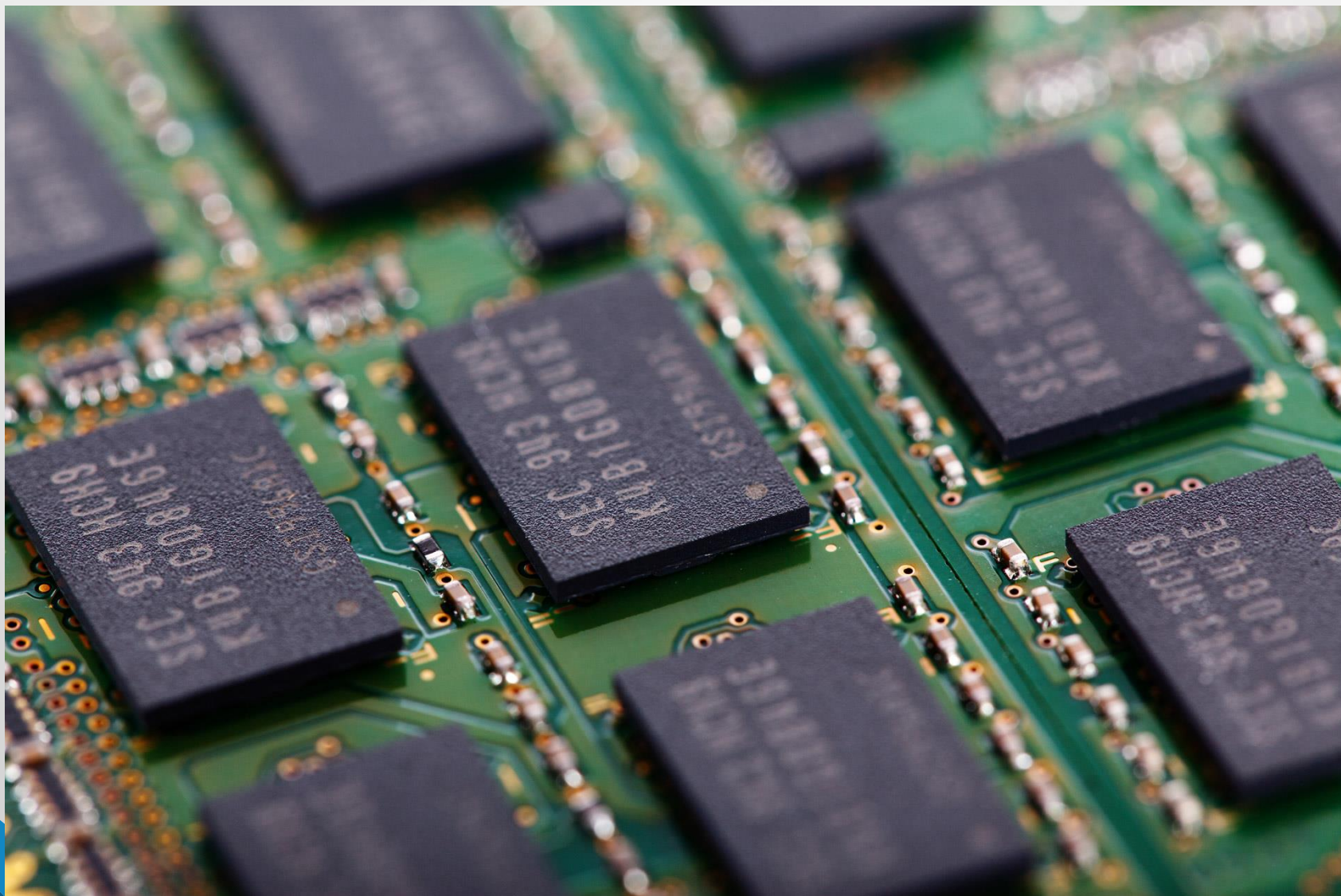
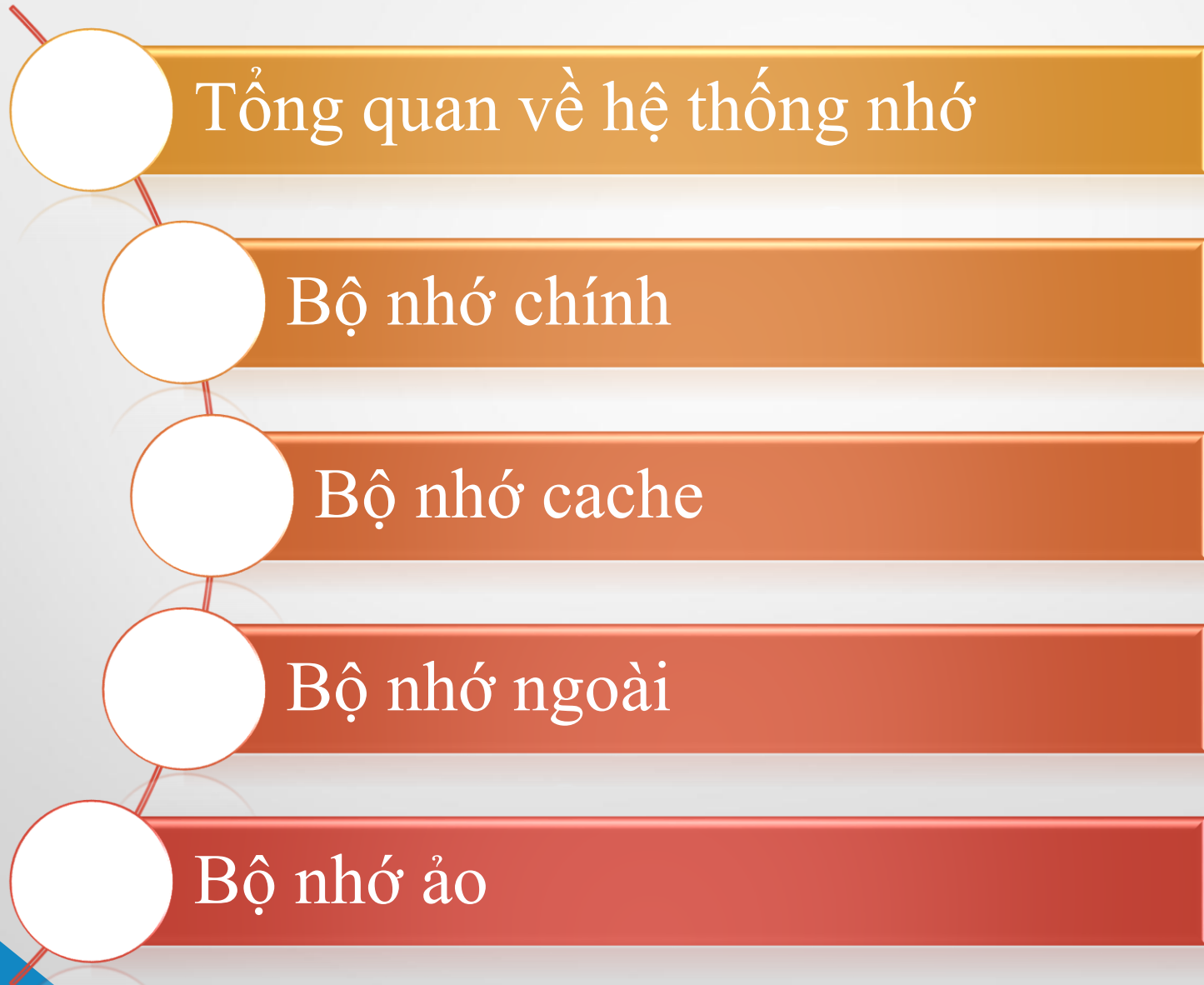


CHƯƠNG 4. BỘ NHỚ MÁY TÍNH



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.1. Tổng quan về hệ thống nhớ

a. Các đặc trưng của hệ thống nhớ

Vị trí: hệ thống nhớ rất đa dạng và nằm ở nhiều vị trí khác nhau trong hệ thống máy tính:

- ✓ Bên trong CPU: tập thanh ghi.
- ✓ Bộ nhớ trong: bộ nhớ chính, bộ nhớ cache
- ✓ Bộ nhớ ngoài: các thiết bị nhớ

Dung lượng:

- ✓ Độ dài từ nhớ (tính bằng bit)
- ✓ Số lượng từ nhớ

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.1. Tổng quan về hệ thống nhớ

a. Các đặc trưng của hệ thống nhớ

Đơn vị truyền:

- ✓ Từ nhớ
- ✓ Khối nhớ

Phương pháp truy nhập:

- ✓ Truy nhập tuần tự (băng từ)
- ✓ Truy nhập trực tiếp (các loại đĩa)
- ✓ Truy nhập ngẫu nhiên (bộ nhớ bán dẫn)
- ✓ Truy nhập liên kết (bộ nhớ cache)

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.1. Tổng quan về hệ thống nhớ

a. Các đặc trưng của hệ thống nhớ

Hiệu năng (performance):

- ✓ Thời gian truy nhập.
- ✓ Chu kỳ nhớ
- ✓ Tốc độ truyền

Kiểu cấu tạo vật lý:

- ✓ Bộ nhớ bán dẫn
- ✓ Bộ nhớ từ
- ✓ Bộ nhớ quang

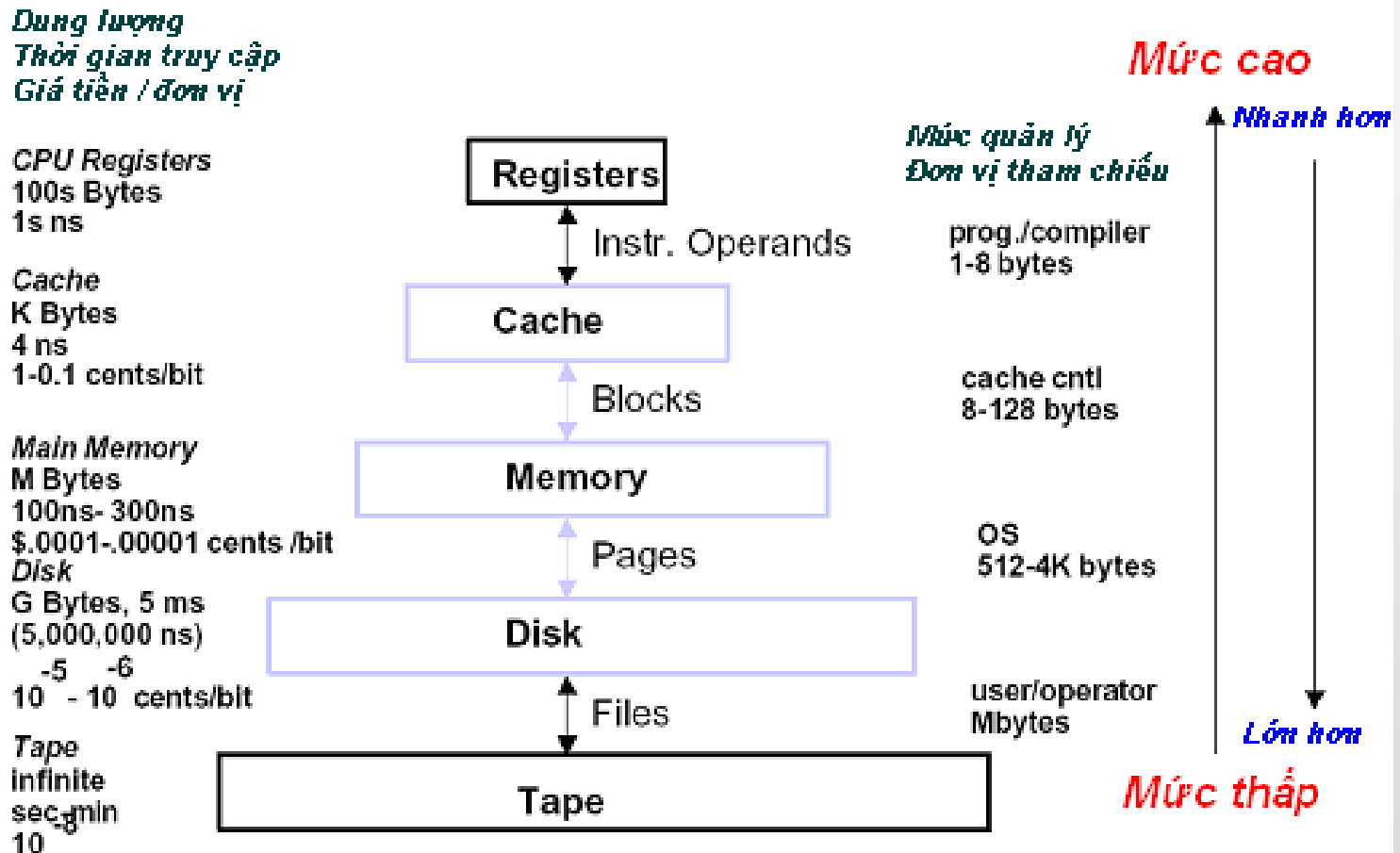
Các đặc tính vật lý:

- ✓ Khả biến (volatile)/ Không khả biến (nonvolatile).
- ✓ Xóa được/ không xóa được.

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.1. Tổng quan về hệ thống nhớ

b. Phân cấp hệ thống nhớ



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.1. Tổng quan về hệ thống nhớ

Vai trò của mô hình phân cấp bộ nhớ

Nâng cao hiệu năng hệ thống

- Dung hòa được CPU có tốc độ cao với bộ nhớ chính và bộ nhớ ngoài
- Thời gian truy cập dữ liệu trung bình của CPU từ hệ thống bộ nhớ gần bằng thời gian truy cập cache

Giảm giá thành sản xuất

- Các thành phần đắt tiền sẽ được sử dụng với dung lượng nhỏ hơn
- Các thành phần rẻ hơn được sử dụng với dung lượng lớn hơn

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.1. Tổng quan về hệ thống nhớ

d. Phân loại bộ nhớ

Dựa vào kiểu truy cập

- Bộ nhớ truy cập ngẫu nhiên (RAM: Random Access Memory)
- Bộ nhớ truy cập tuần tự (SAM: Serial Access Memory)
- Bộ nhớ chỉ đọc (ROM: Read Only Memory)

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.1. Tổng quan về hệ thống nhớ

d. Phân loại bộ nhớ

Dựa vào khả năng lưu giữ thông tin

- Bộ nhớ không ổn định (volatile memory): thông tin lưu trữ bị mất khi tắt nguồn
- Bộ nhớ ổn định: thông tin lưu trữ được giữ lại khi tắt nguồn

Dựa vào công nghệ chế tạo

- Bộ nhớ bán dẫn: ROM, RAM
- Bộ nhớ từ: HDD, FDD, Băng từ
- Bộ nhớ quang: CD, DVD

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

a. Các loại bộ nhớ bán dẫn

- Bộ nhớ ROM (Read Only Memory)
- Bộ nhớ RAM (Random Access Memory)

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

a. Các loại bộ nhớ bán dẫn

Bộ nhớ ROM (Read Only Memory)

- Là bộ nhớ chỉ đọc
- Ghi thông tin vào ROM bằng cách sử dụng các thiết bị hoặc phương pháp đặc biệt
- ROM là bộ nhớ ổn định: tất cả thông tin vẫn được duy trì khi mất nguồn nuôi
- Là bộ nhớ bán dẫn: mỗi ô nhớ là một cổng bán dẫn
- Thường dùng để lưu trữ thông tin hệ thống: thông tin phần cứng và BIOS

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

a. Các loại bộ nhớ bán dẫn

Bộ nhớ ROM (Read Only Memory)

- Lưu trữ các thông tin sau:
 - ✓ Thư viện các chương trình con
 - ✓ Các chương trình điều khiển hệ thống (BIOS)
 - ✓ Các bảng chức năng
 - ✓ Vi chương trình



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

a. Các loại bộ nhớ bán dẫn

Bộ nhớ RAM (Random Access Memory)

- Là bộ nhớ truy cập ngẫu nhiên (mỗi ô nhớ được truy cập ngẫu nhiên, bằng tốc độ)
- Bộ nhớ đọc-ghi (Read/Write Memory)
- Là bộ nhớ không ổn định: mọi thông tin lưu trữ sẽ bị mất khi tắt nguồn
- Là bộ nhớ bán dẫn. Mỗi ô nhớ là một cổng bán dẫn

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

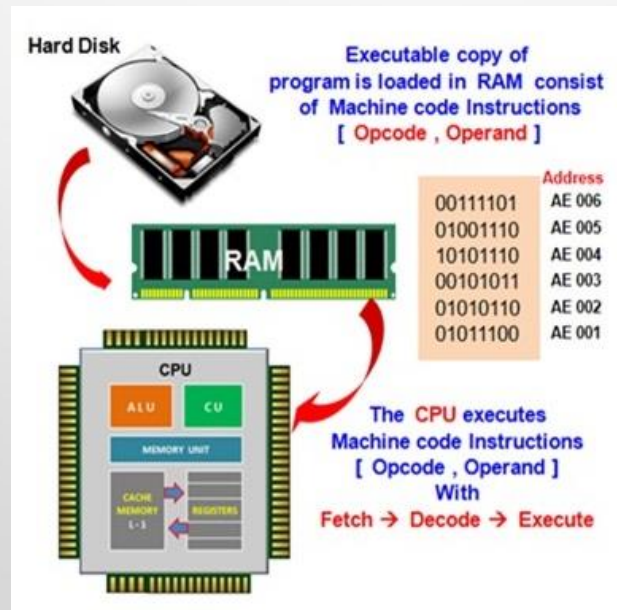
4.2. Bộ nhớ chính

a. Các loại bộ nhớ bán dẫn

Bộ nhớ RAM (Random Access Memory)

➤ Sử dụng để lưu trữ thông tin hệ thống và của người dùng

- ✓ Thông tin hệ thống: thông tin phần cứng & hệ điều hành
- ✓ Thông tin người dùng: mã lệnh và dữ liệu các chương trình ứng dụng



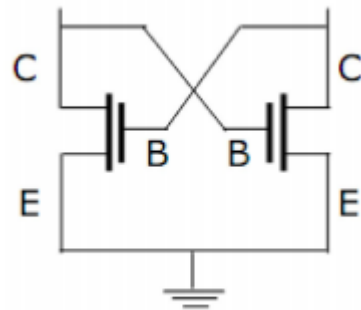
CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

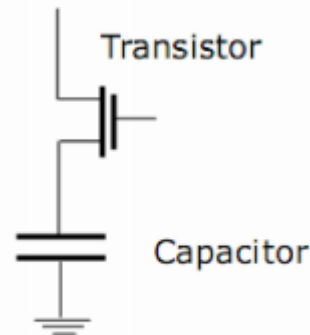
a. Các loại bộ nhớ bán dẫn

Bộ nhớ RAM (Random Access Memory)

- Các loại RAM
- ✓ RAM tĩnh (SRAM)



- ✓ RAM động (DRAM)



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

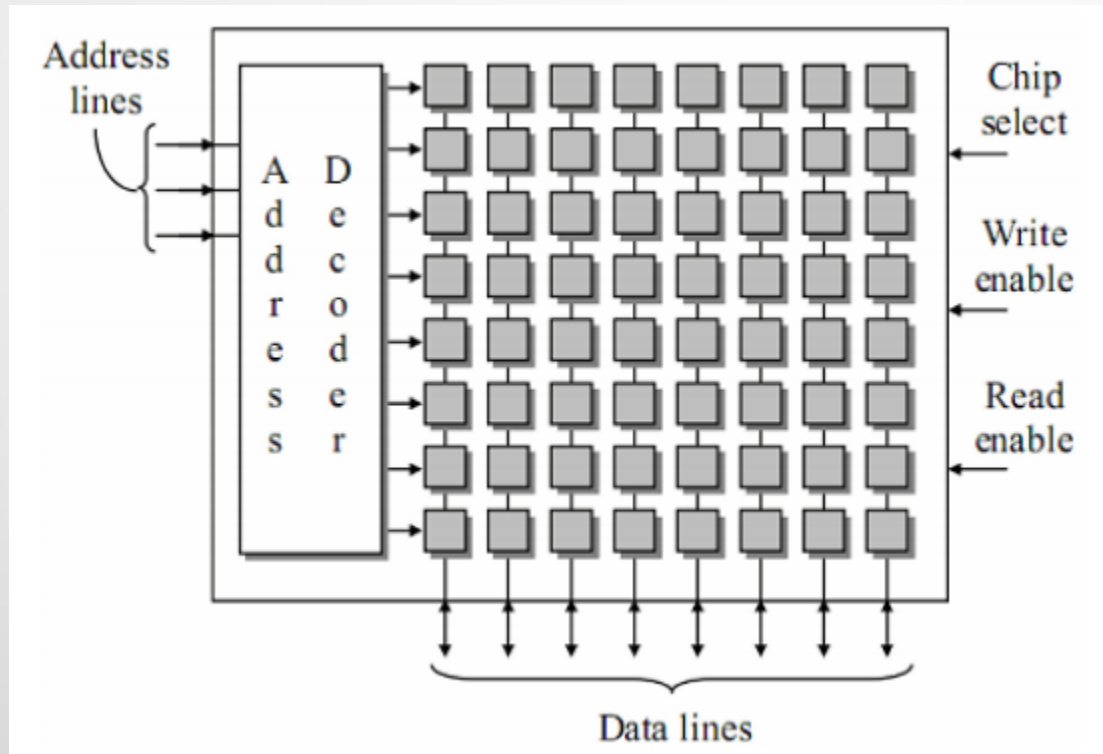
Bộ nhớ RAM (Random Access Memory)

<i>SRAM</i> : RAM tĩnh	<i>DRAM</i> : RAM động
Mỗi phần tử là một mạch lật 2 trạng thái ổn định nên thông tin trên SRAM ổn định.	Mỗi phần tử là một tụ điện rất nhỏ, sau một khoảng thời gian thì điện tích trên tụ điện sẽ bị mất nên thông tin trên DRAM không ổn định, khắc phục dùng mạch làm tươi (refresh) DRAM.
Tốc độ nhanh	Tốc độ chậm (do mất thời gian làm tươi DRAM)
Dung lượng chip nhớ nhỏ	Dung lượng chip nhớ lớn
Giá thành đắt	Giá thành rẻ
Thường dùng làm bộ nhớ cache	Thường được dùng làm bộ nhớ chính

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

b. Tổ chức của chip nhớ

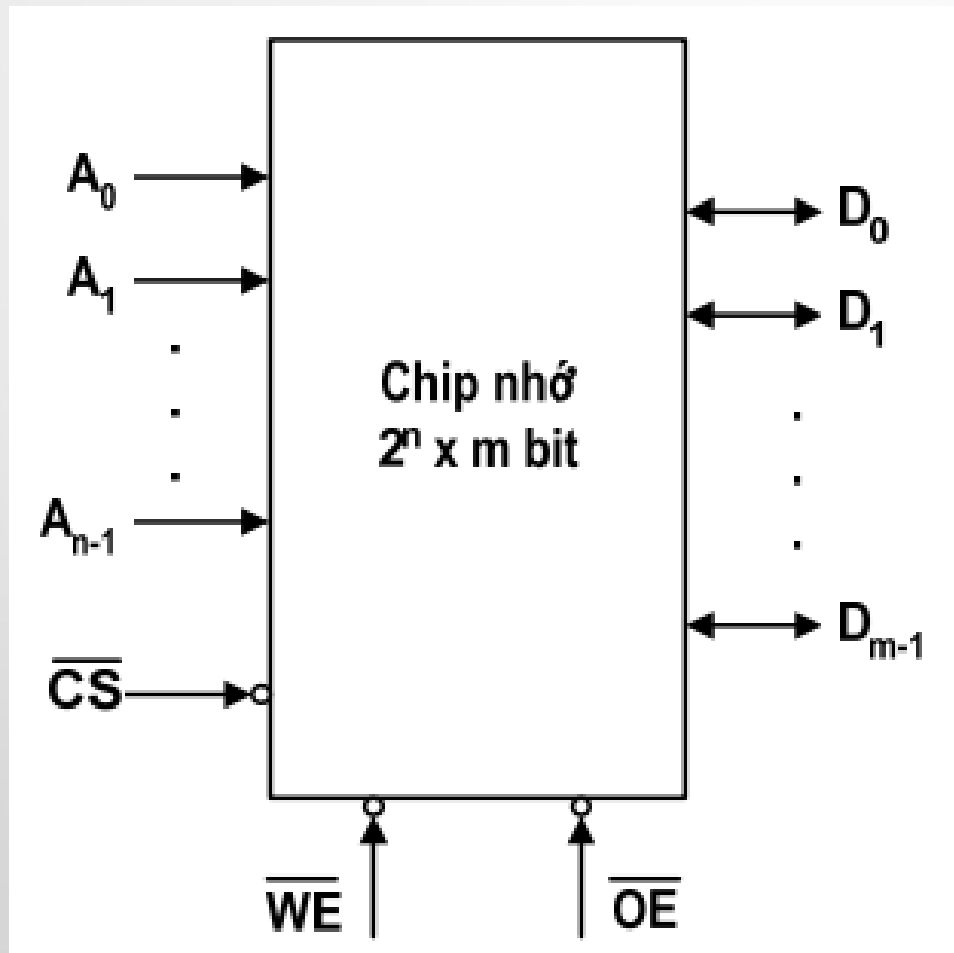


Tổ chức của mạch nhớ

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

b. Tổ chức của chip nhớ



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

Các tín hiệu của chip nhớ

- Có n chân địa chỉ ($A_{n-1} \div A_0$): vận chuyển vào chip nhớ được n bit địa chỉ đồng thời \Rightarrow trong chip nhớ có 2^n từ nhớ.
- Có m chân dữ liệu ($D_{m-1} \div D_0$): cho phép vận chuyển đồng thời được m bit dữ liệu \Rightarrow độ dài từ nhớ là m bit.

\Rightarrow Dung lượng của chip nhớ là $2^n \times m$ bit

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

Các tín hiệu của chip nhớ

- Các đường điều khiển
 - Tín hiệu chọn chip CS (Chip Select)
 - Tín hiệu điều khiển đọc OE (Output Enable)
 - Tín hiệu điều khiển ghi WE (Write Enable)
- (Các tín hiệu điều khiển thường tích cực với mức 0)

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

Hoạt động đọc

- Các bit địa chỉ được đưa đến các chân địa chỉ.
- Tín hiệu điều khiển chọn chip nhớ làm việc được đưa đến CS
- Tín hiệu điều khiển đọc đưa đến OE
- Dữ liệu từ ngăn nhớ tương ứng với địa chỉ đã có sẽ được đưa ra các chân dữ liệu.

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

Hoạt động ghi

- Các bit địa chỉ được đưa đến các chân địa chỉ.
- Dữ liệu cần ghi được đưa đến các chân dữ liệu.
- Tín hiệu điều khiển chọn chip được đưa đến CS
- Tín hiệu điều khiển ghi được đưa đến WE
- Dữ liệu từ các chân dữ liệu sẽ được ghi vào ngăn nhớ tương ứng

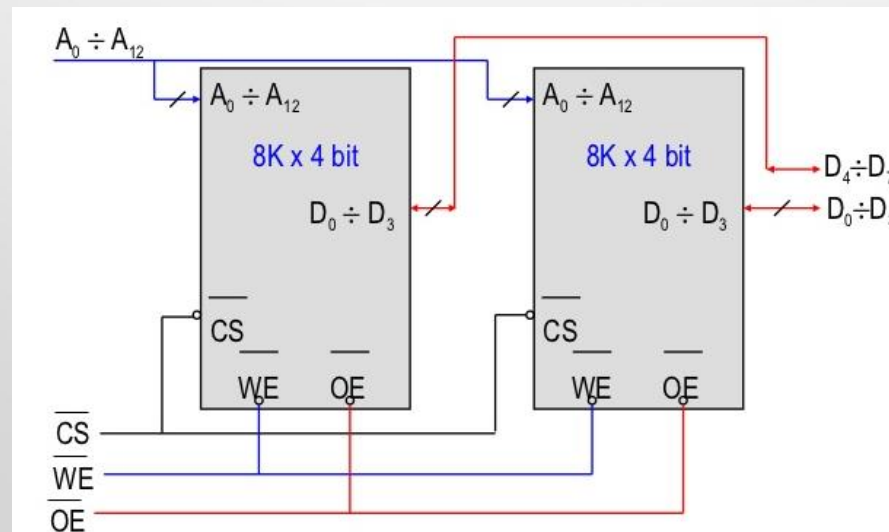
CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

Thiết kế module nhớ bán dẫn

Nguyên tắc chung:

- Mỗi một chip nhớ có một dung lượng xác định ($2^n \times m$ bit)
- Có thể nối ghép các chip nhớ với nhau để tạo ra một module nhớ có dung lượng lớn hơn

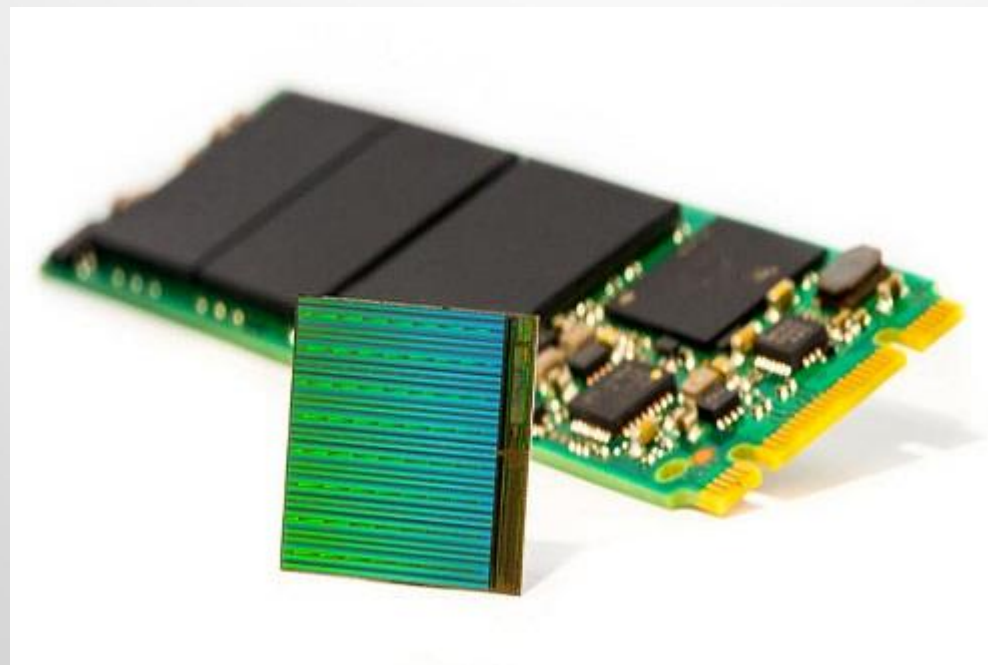


CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

Các bài toán thiết kế tăng dung lượng

- Thiết kế tăng độ dài từ nhớ
- Thiết kế tăng số lượng từ nhớ
- Thiết kế kết hợp

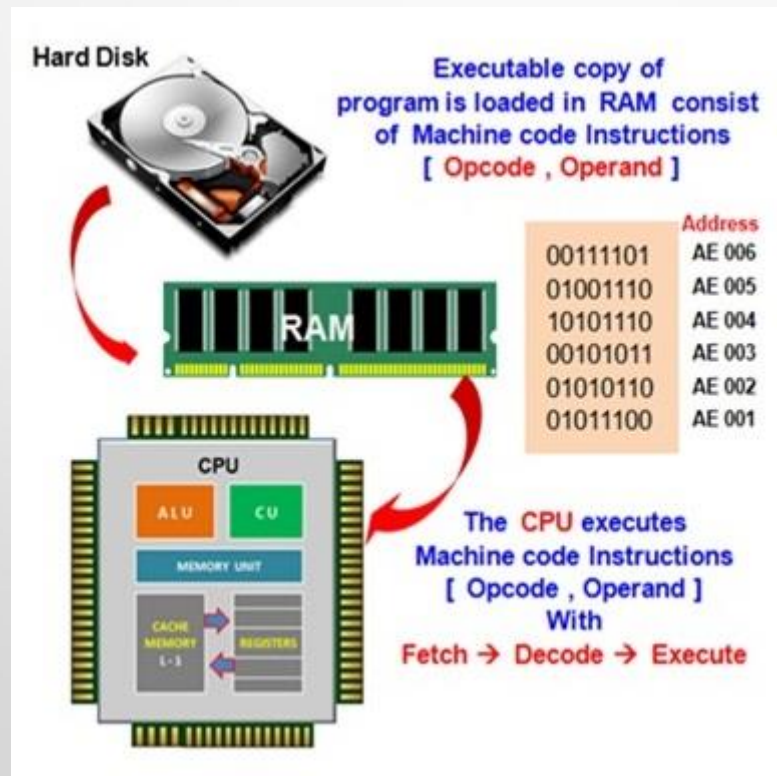


CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

c. Các đặc trưng cơ bản của bộ nhớ chính

- Chứa các chương trình đang được thực hiện và các dữ liệu đang được sử dụng.
- Sử dụng bộ nhớ bán dẫn.



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

c. Các đặc trưng cơ bản của bộ nhớ chính

- Gồm các ngăn nhớ được đánh địa chỉ trực tiếp bởi CPU. (Ngăn nhớ thường được tổ chức theo byte).
- Việc quản lý logic bộ nhớ chính tùy thuộc vào hệ điều hành.
- CPU muốn đọc/ghi ngăn nhớ cần phải biết địa chỉ ngăn nhớ đó.

Nội dung	Địa chỉ
00101011	0000
11010101	0001
00001010	0010
01011000	0011
11111011	0100
00001000	0101
11101010	0110
00000000	0111
10011101	1000
00101010	1001
11101011	1010
00000010	1011
00101011	1100
00101011	1101
11111111	1110
10101010	1111

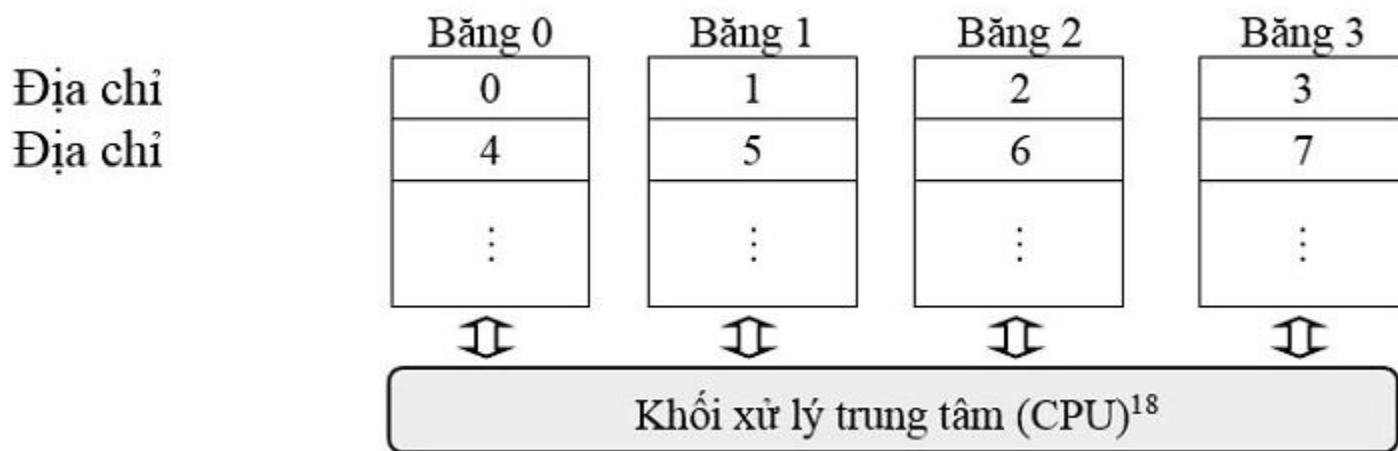
CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

c. Các đặc trưng cơ bản của bộ nhớ chính

Tổ chức bộ nhớ đan xen

- Độ rộng của bus dữ liệu để trao đổi với bộ nhớ: $m = 8, 16, 32, 64, 128 \dots$ bit
- Các ngăn nhớ được tổ chức theo byte
→ tổ chức bộ nhớ vật lý khác nhau

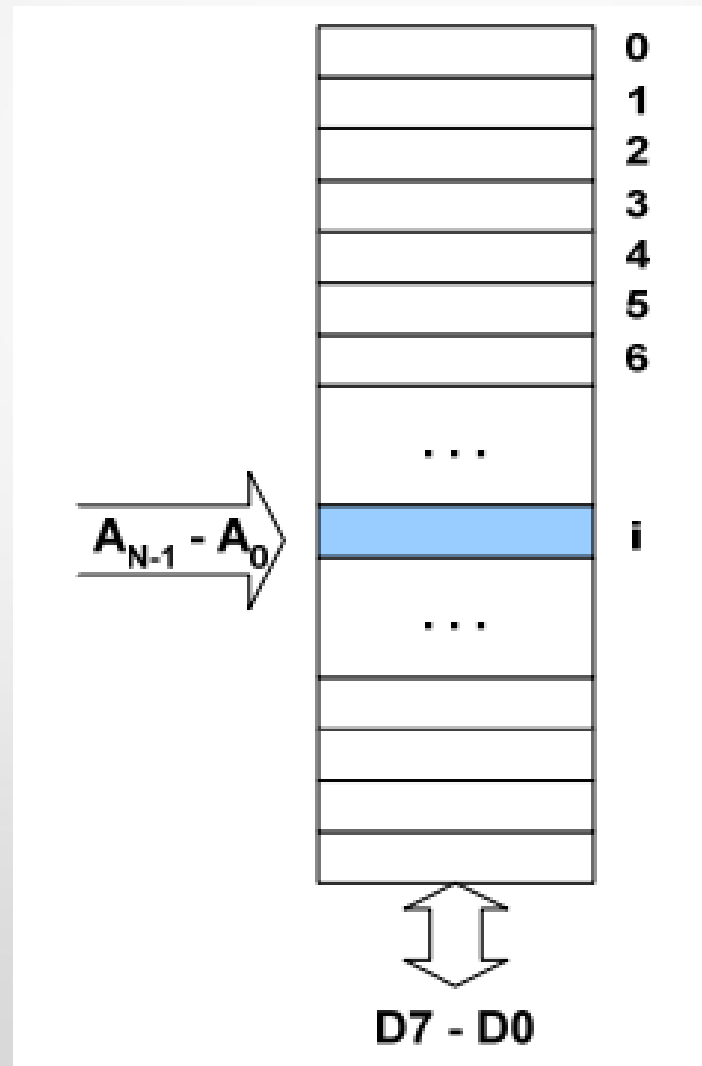


CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

$m = 8 \text{ bit}$ (Một băng nhớ tuyến tính)

Ví dụ: Intel 8088

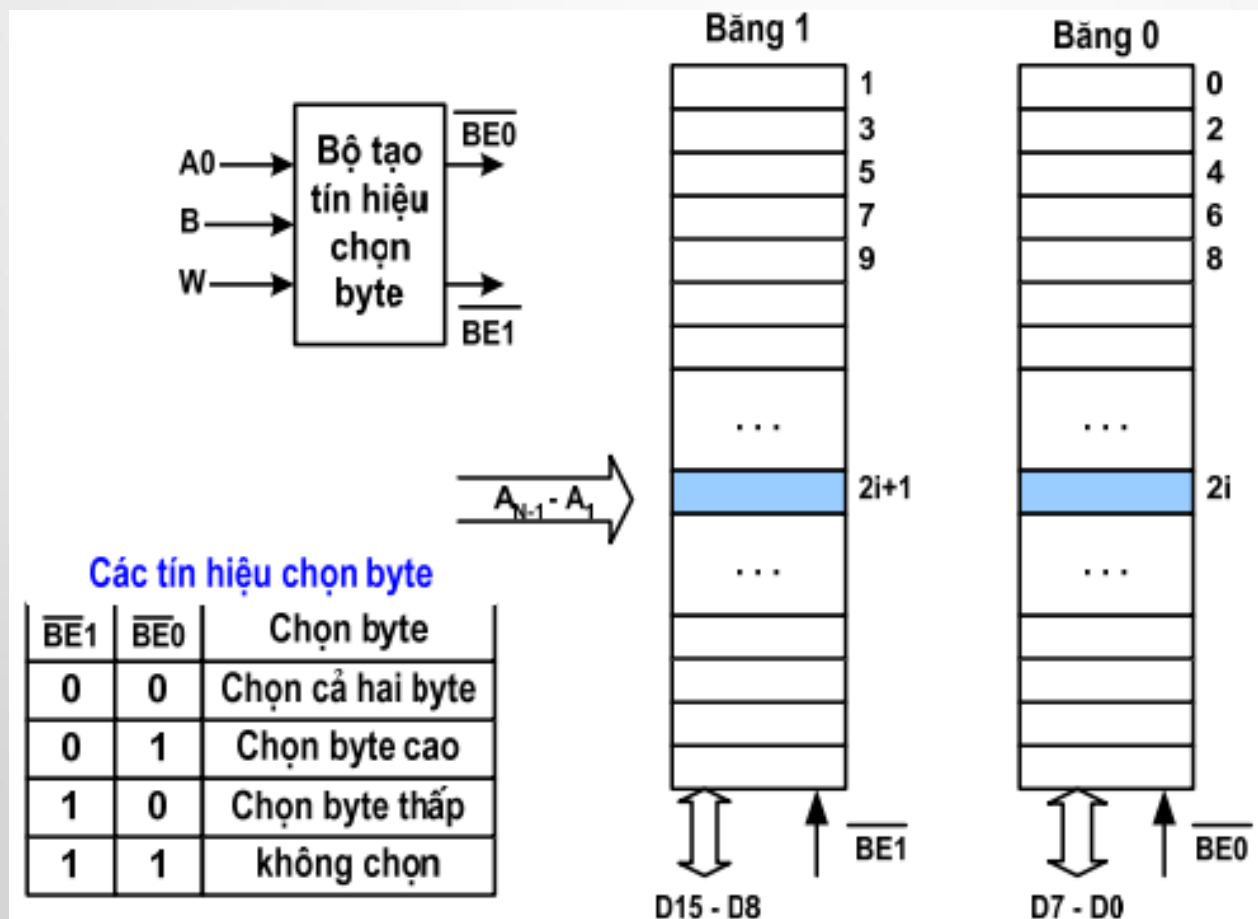


CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

$m = 16$ bit (Hai băng nhớ đan xen)

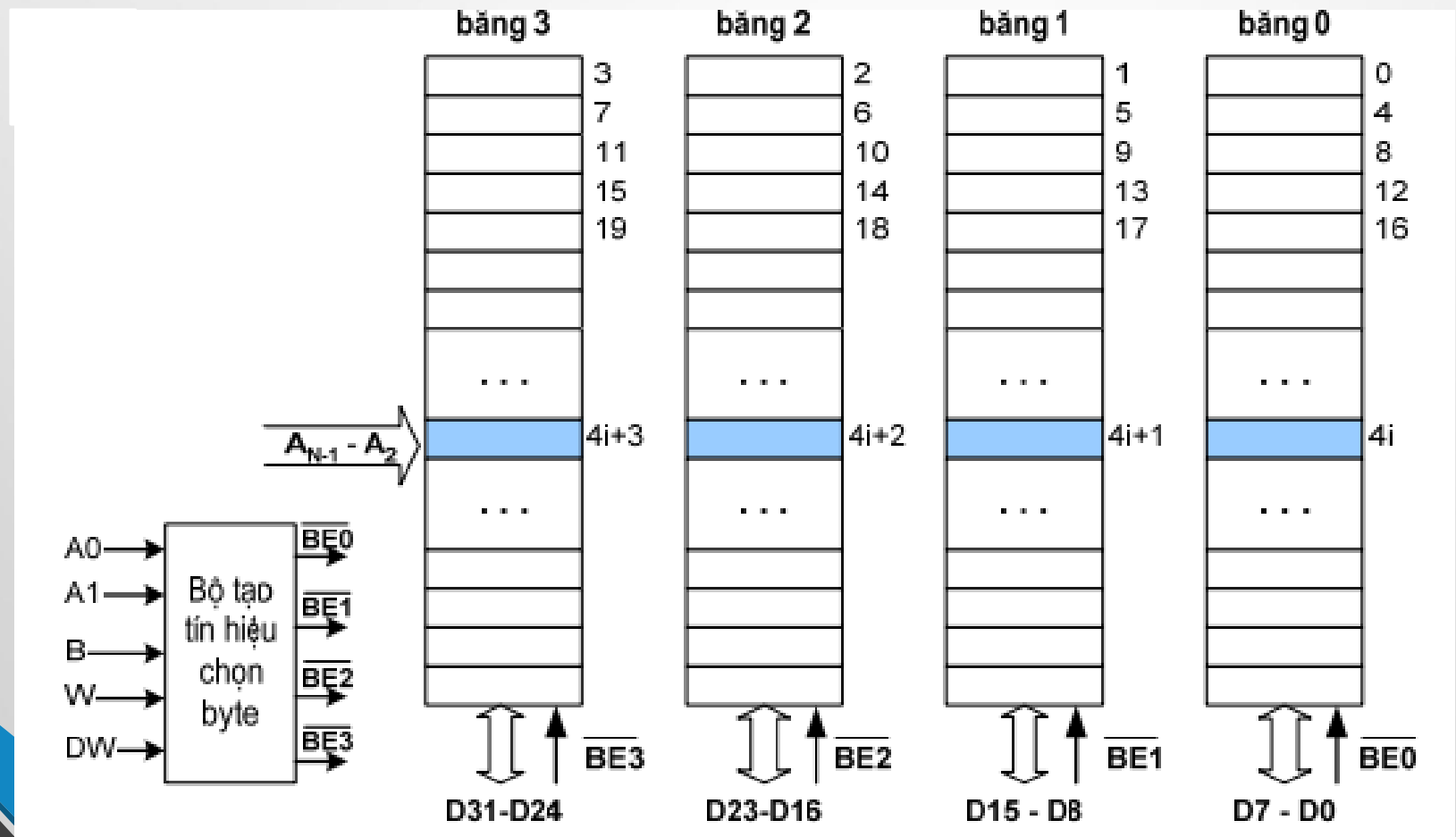
Ví dụ: Intel 8086÷ 80286



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

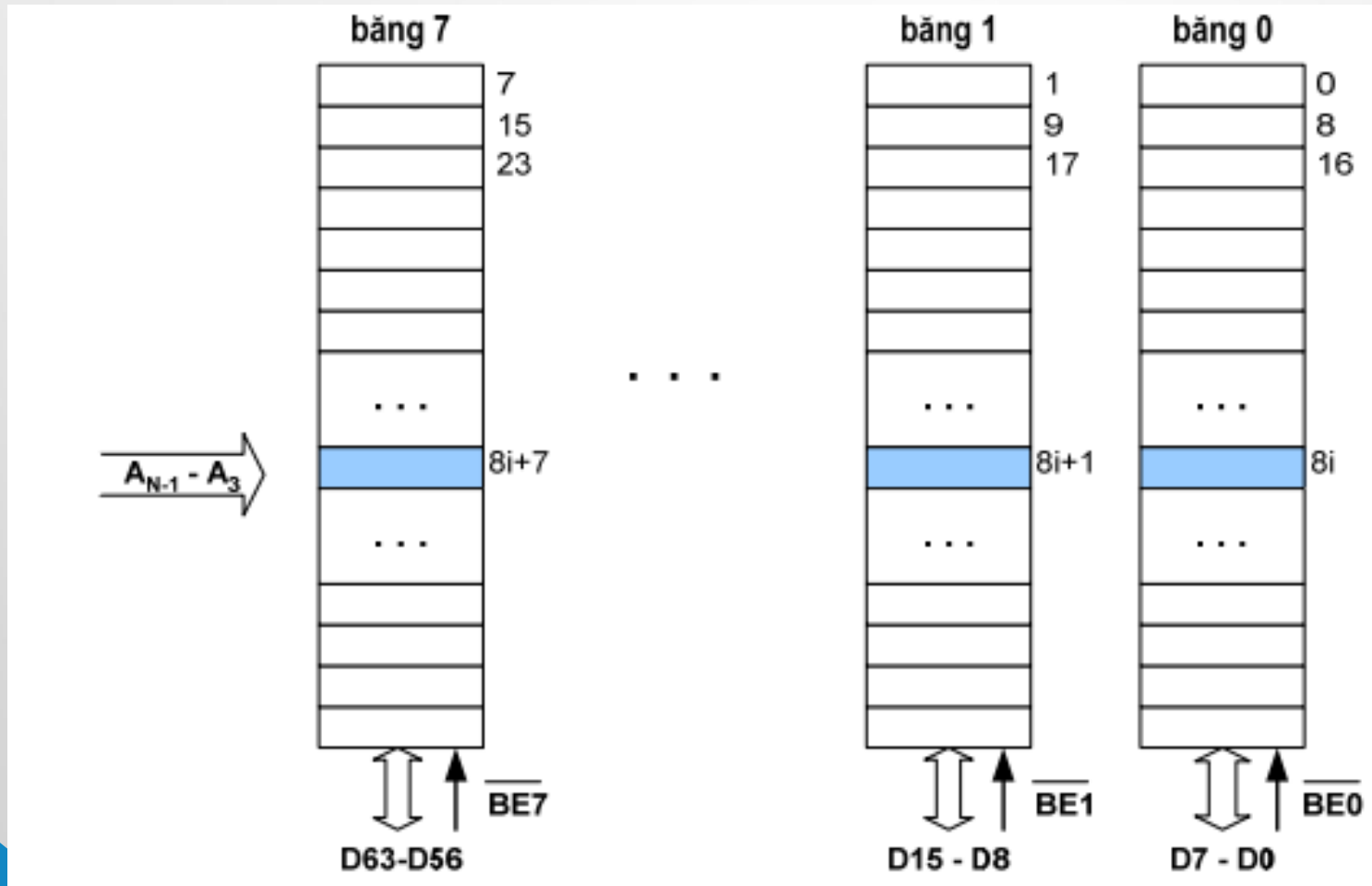
$m = 32$ bit (Bốn băng nhớ đan xen)



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.2. Bộ nhớ chính

$m = 64 \text{ bit}$ (Tám băng nhớ đan xen)

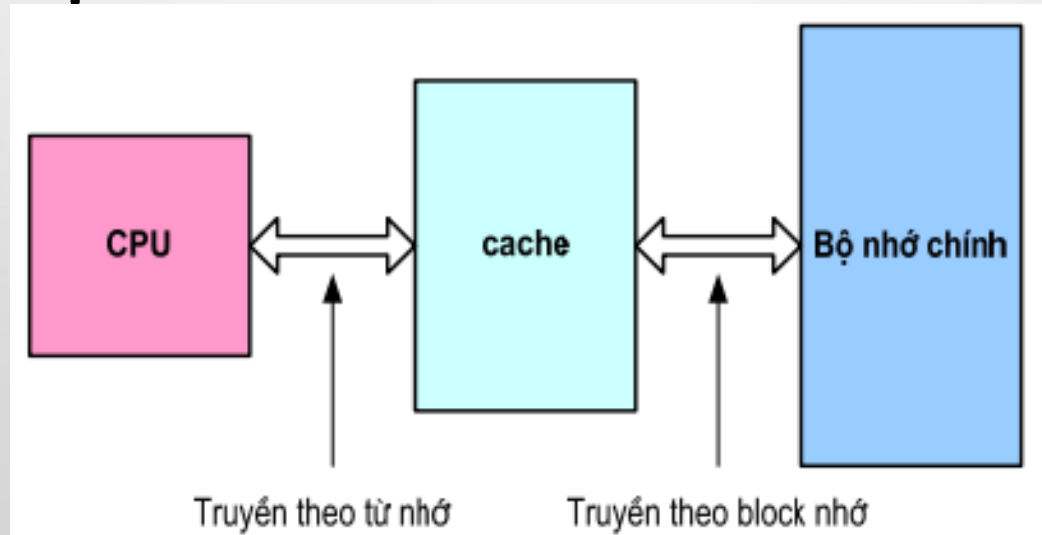


CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

a. Nguyên tắc chung của cache

- **Cache** hoạt động như thành phần trung gian, trung chuyển dữ liệu từ bộ nhớ chính về CPU và ngược lại. Cache có tốc độ nhanh hơn bộ nhớ chính nên nó làm tăng tốc độ CPU truy nhập bộ nhớ.

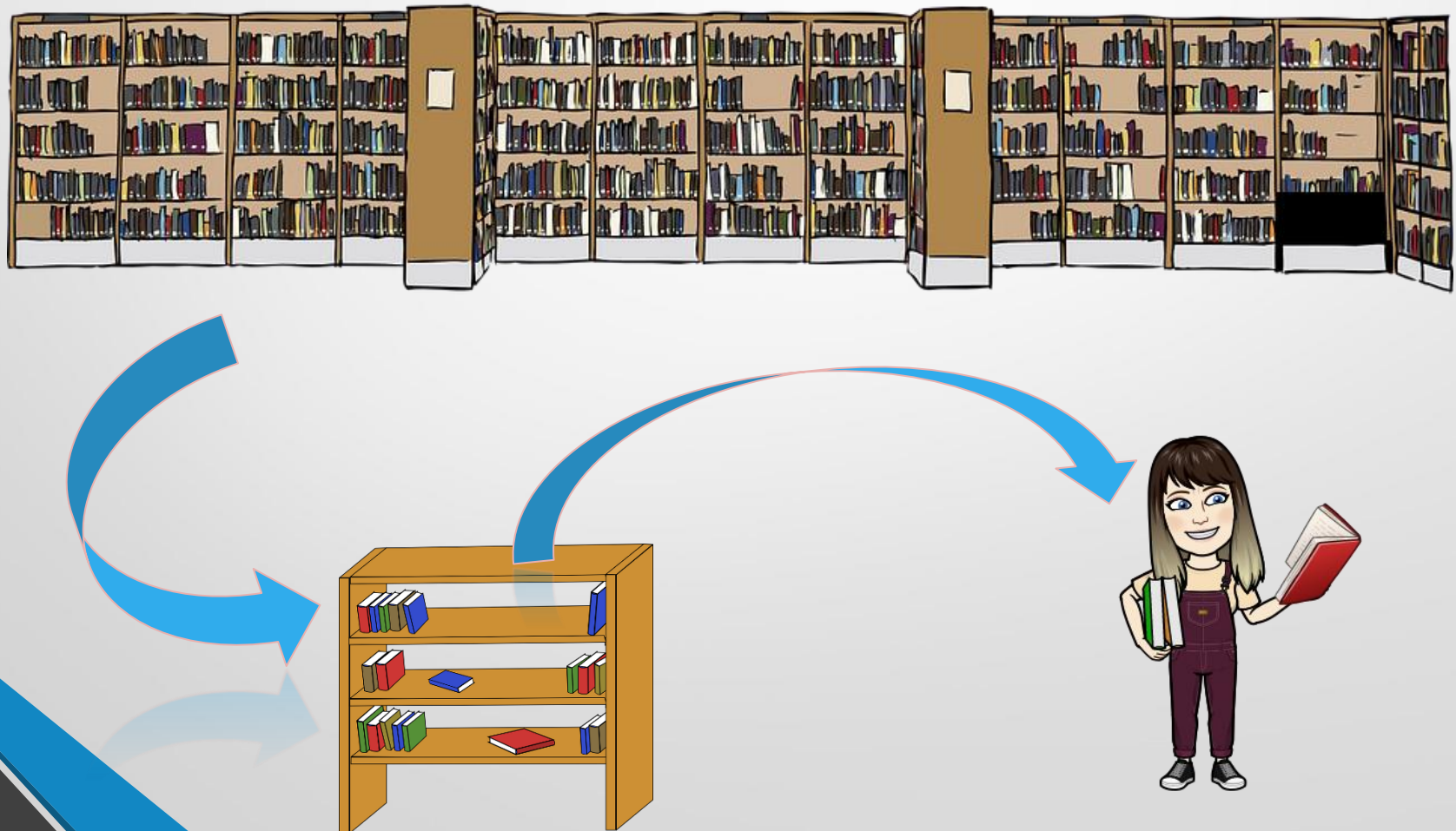


CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

a. Nguyên tắc chung của cache

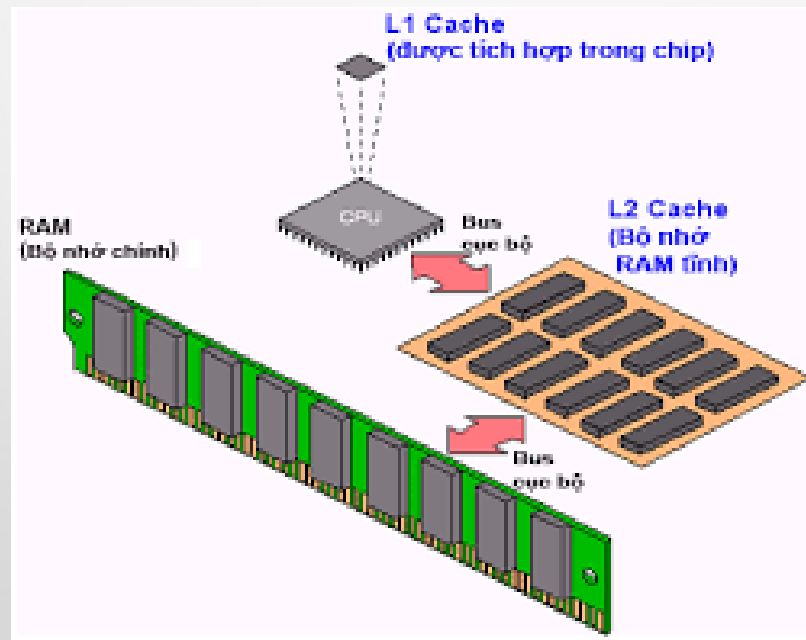
■ **Cache**



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

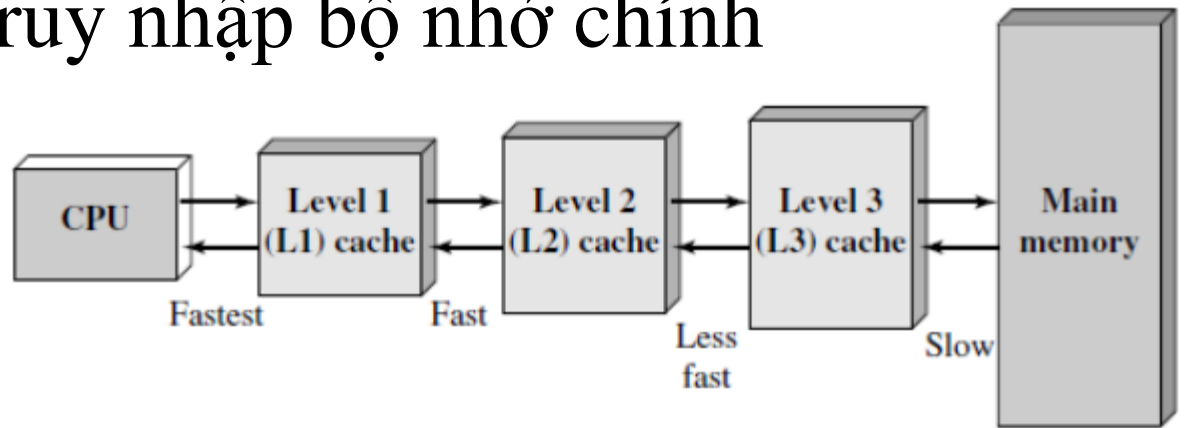
- **Được chế tạo** từ bộ nhớ bán dẫn tốc độ cao
- **Vị trí**
 - Với các hệ thống cũ, cache thường nằm ngoài CPU
 - Với các CPU mới, cache thường được tích hợp vào trong CPU



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

- **Dung lượng** thường nhỏ
 - Với các hệ thống cũ: 16K, 32K,..., 128K
 - Với các hệ thống mới: 256K, 512K, 1MB, 2MB, 4MB, 8MB ...
- **Tốc độ truy nhập cache** nhanh hơn so với tốc độ truy nhập bộ nhớ chính

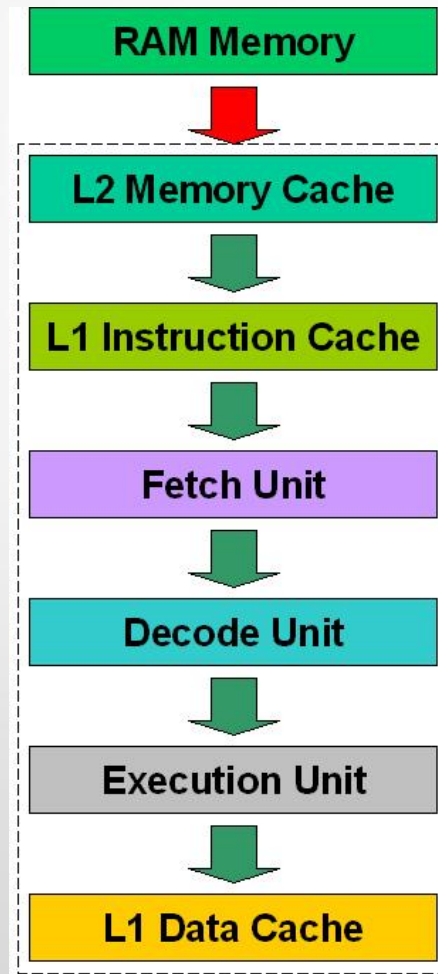


- **Giá thành cache** (tính trên bit) thường đắt hơn so với bộ nhớ chính

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

- **Thiết kế** thường được chia thành nhiều mức

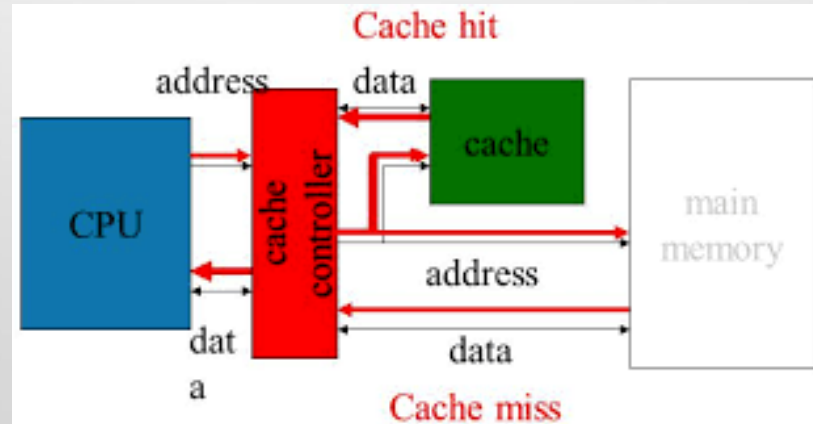


CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

➤ Hệ số Hit và Miss của Cache

- Hit là sự kiện CPU truy nhập tới mục dữ liệu mà tìm được trong cache
- Miss là sự kiện CPU truy nhập tới mục dữ liệu mà không tìm thấy nó trong cache
- Xác suất xảy ra cache hit được gọi là hệ số hit H ($0 \leq H \leq 1$) và xác suất xảy ra cache miss là hệ số miss $1-H$ ($0 \leq (1-H) \leq 1$). H càng cao càng tốt?

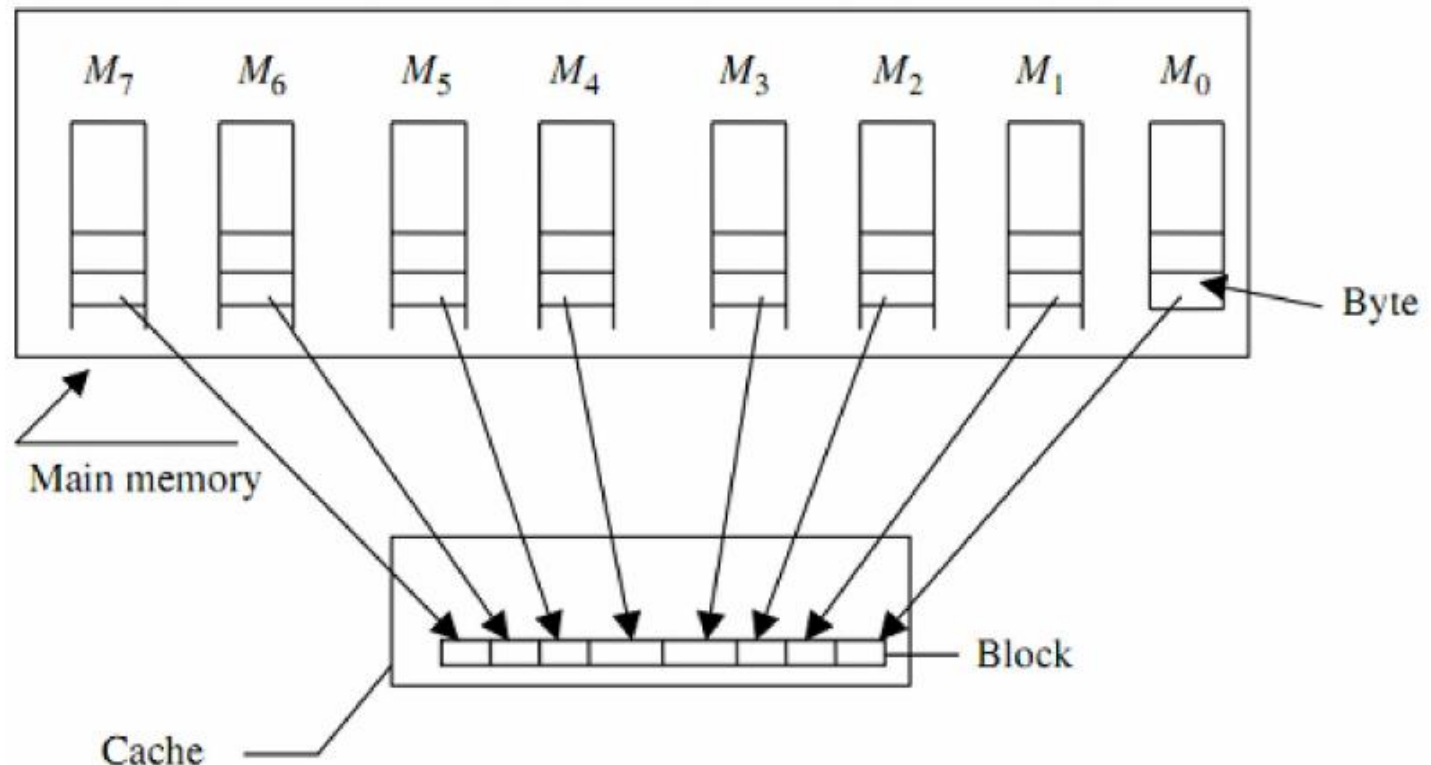


CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

➤ Tổ chức cache

- Tổ chức cache giải quyết vấn đề cache và bộ nhớ chính phối hợp làm việc với nhau như thế nào



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

➤ Tổ chức cache

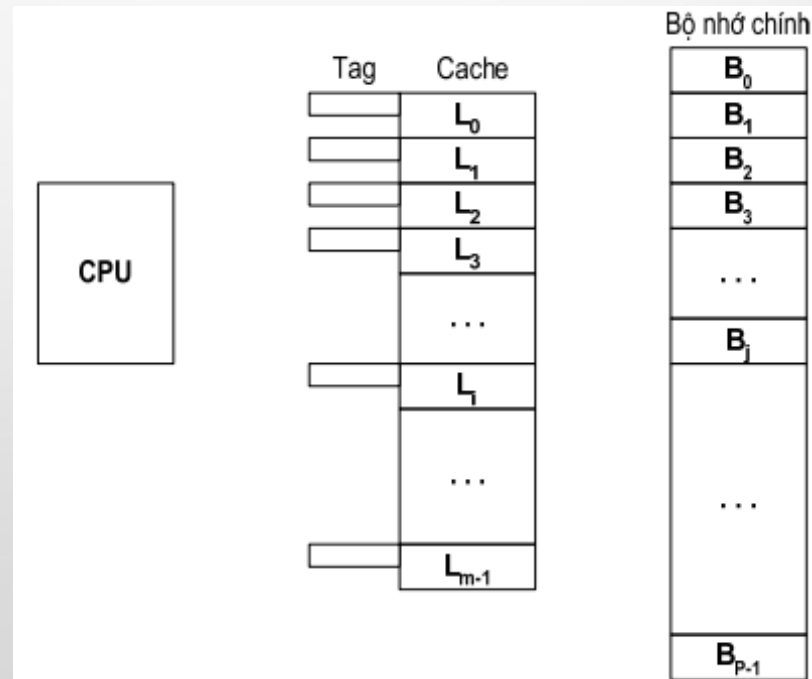
- Trao đổi thông tin giữa cache và bộ nhớ chính:
 - Bộ nhớ chính có 2^N byte nhớ được chia thành các **Block** nhớ: $B_0, B_1, B_2, \dots, B_{p-1}$ (p Blocks)
 - Cache được chia thành các **Line** nhớ:
 $L_0, L_1, L_2, \dots, L_{m-1}$ (m Lines)
 - Kích thước Line = kích thước Block
 $= 8, 16, 32, 64, 128$ byte
- ⇒ Số lượng Line ? số lượng Block

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

➤ Tổ chức cache

- Một số block của bộ nhớ chính được nạp vào các Line của cache.
- Mỗi Line trong cache được gắn thêm một Tag để cho biết Block nào của bộ nhớ chính hiện đang được chứa ở Line đó

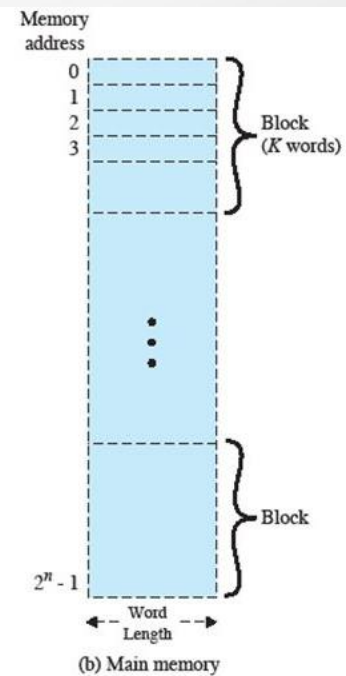
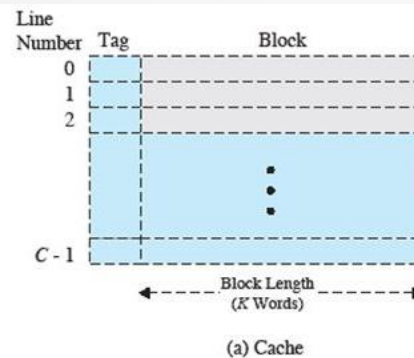


CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

b. Các kỹ thuật tổ chức cache

- Ánh xạ trực tiếp (Direct mapping)
- Ánh xạ liên kết toàn phần (Fully associative mapping)
- Ánh xạ liên kết tập hợp (Set associative mapping)

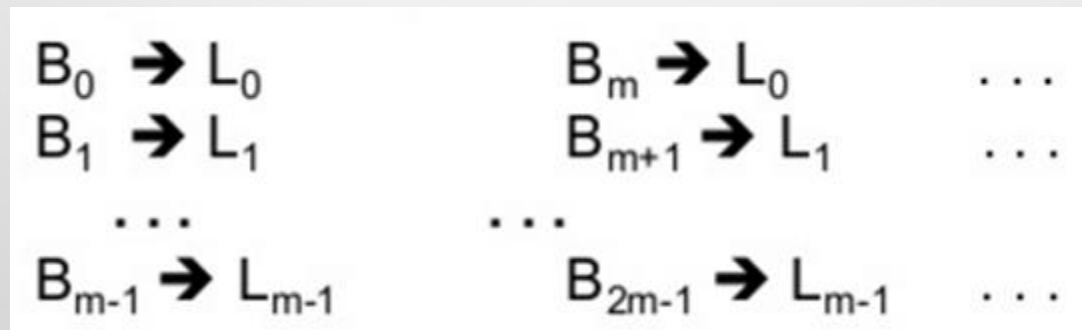


CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

Ánh xạ trực tiếp

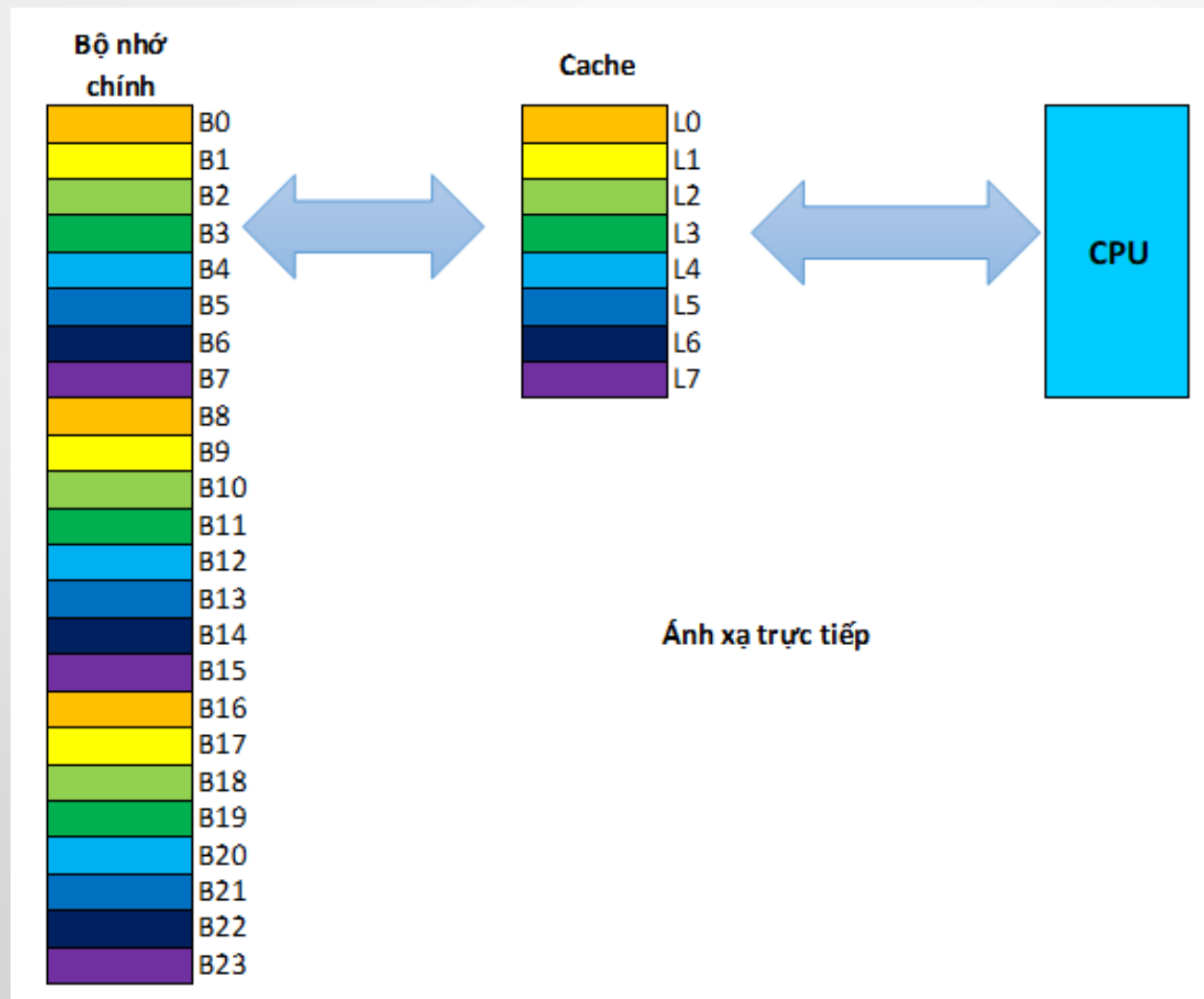
- Mỗi Block của bộ nhớ chính chỉ được ánh xạ vào một Line duy nhất: $i = j \bmod m$
với i : số hiệu Line trong cache
 j : số hiệu Block trong bộ nhớ chính
 m : số lượng Line trong cache



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

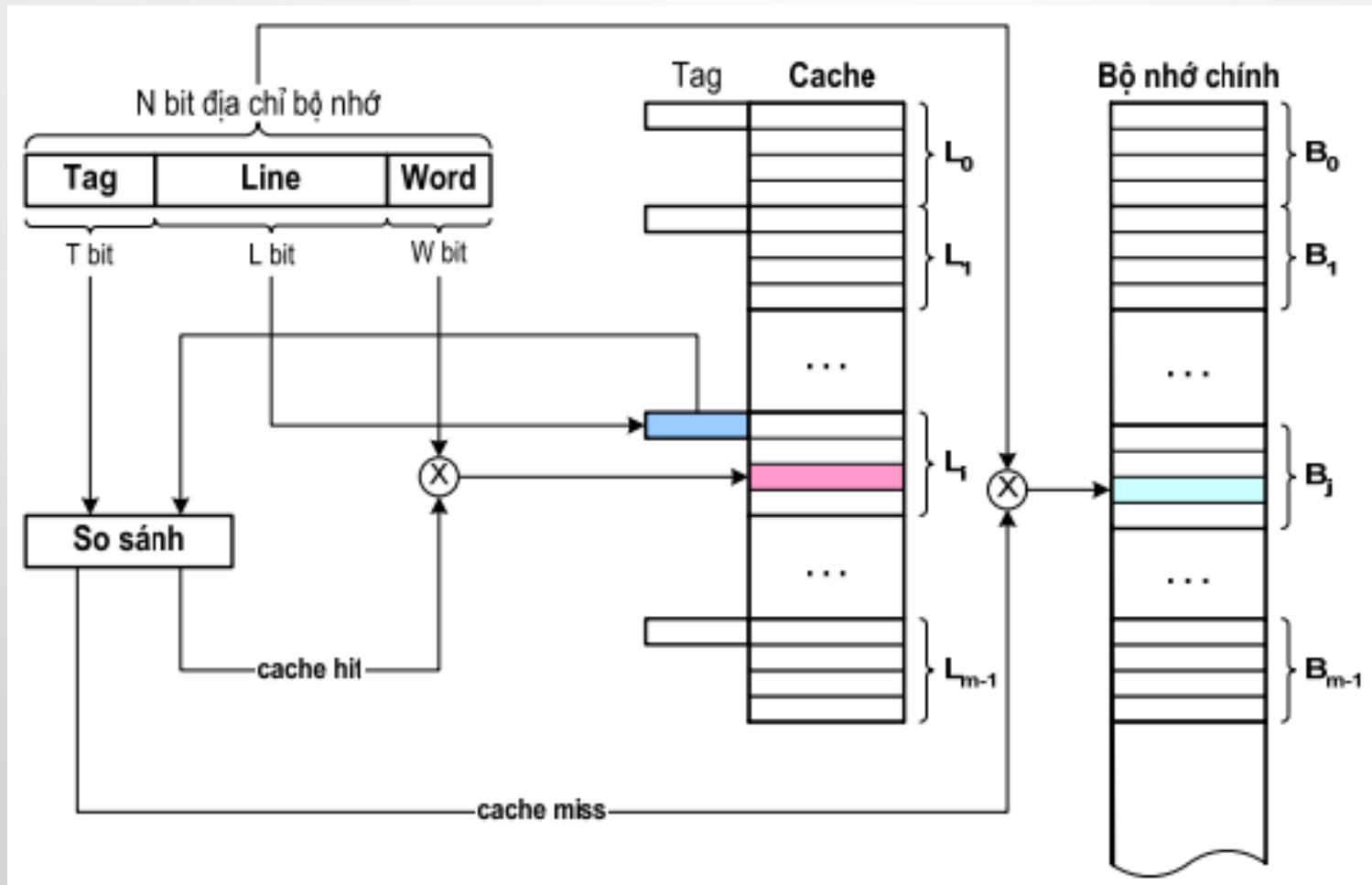
Ảnh xạ trực tiếp



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

Ảnh xạ trực tiếp



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

Địa chỉ ánh xạ trực tiếp

Tag	Line	Word
T bit	L bit	W bit

Bộ nhớ chính có dung lượng 2^N . Khi đó mỗi một địa chỉ của bộ nhớ chính do CPU phát ra có độ dài là N bit gồm ba trường:

- Trường Word gồm W bit:
 $2^W = \text{kích thước của Block/Line}$
- Trường Line gồm L bit: là địa chỉ của Line trong cache
 $2^L = \text{số Line trong cache} = m$
- Trường Tag gồm T bit: $T = N - (W + L)$

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

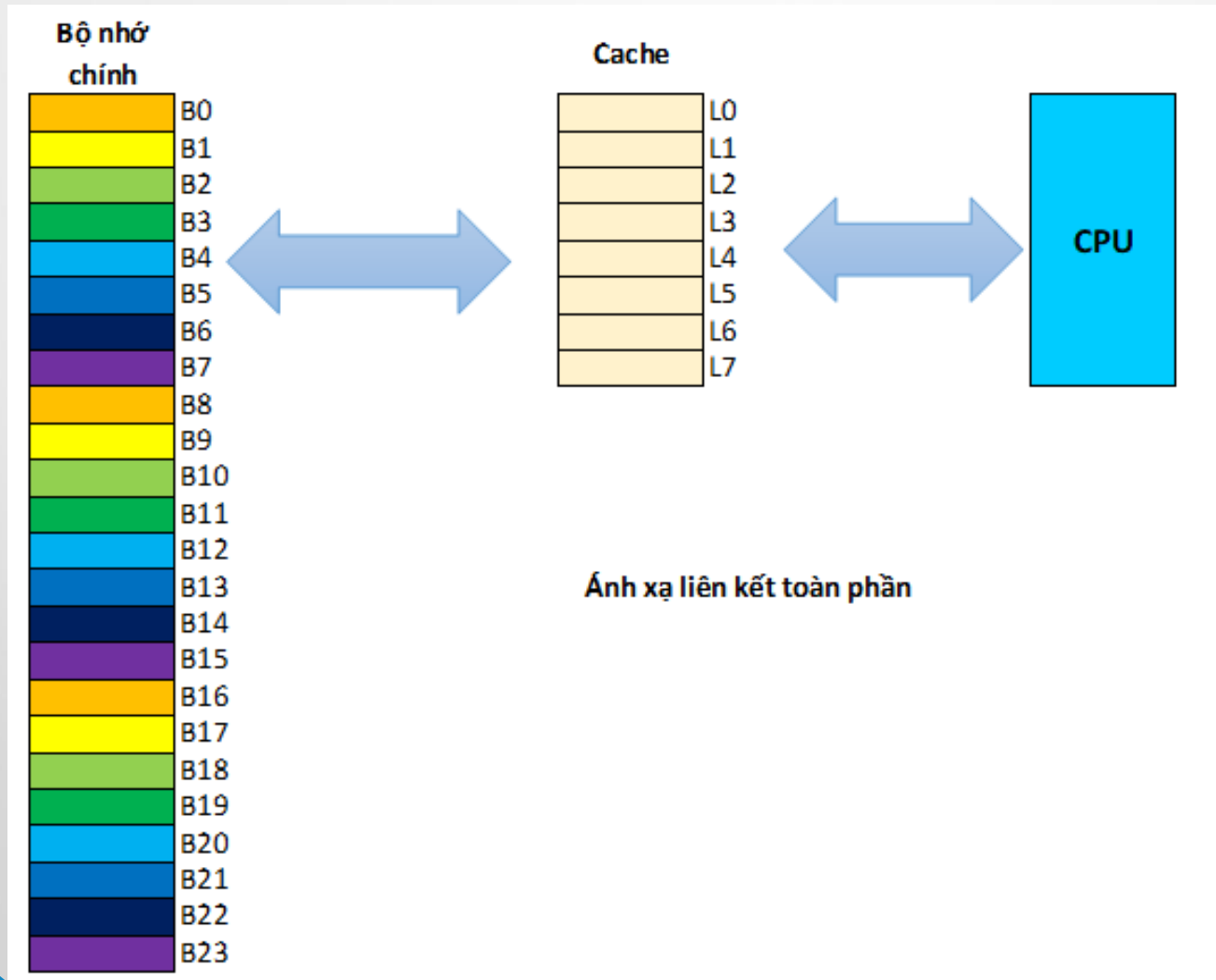
Ánh xạ liên kết toàn phần

- Mỗi Block của bộ nhớ chính có thể nạp vào bất kỳ Line nào của bộ nhớ cache.
- Địa chỉ của bộ nhớ chính bao gồm hai trường:
 - Trường Word giống ánh xạ trực tiếp
 - Trường Tag dùng để xác định Block của bộ nhớ chính
- Tag xác định Block nào đang nằm ở Line đó

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

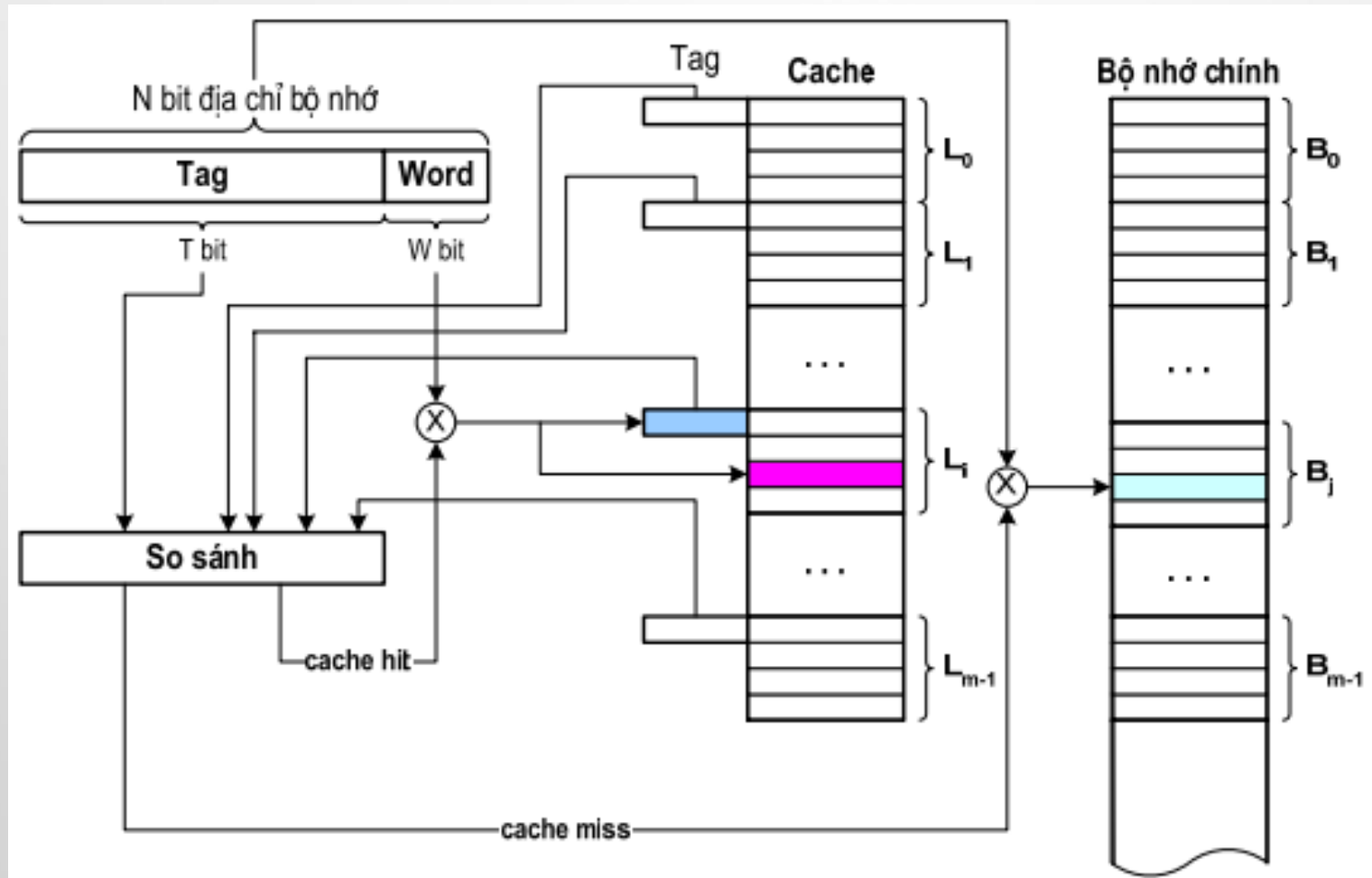
Ảnh xạ liên kết toàn phần



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

Ảnh xạ liên kết toàn phần



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

Ánh xạ liên kết toàn phần

Tag T bit	Word W bit
--------------	---------------

- Mỗi block có thể nạp vào bất kỳ Line nào của cache
- Mỗi một địa chỉ của bộ nhớ chính có độ dài là N bit gồm hai trường:
 - Trường Word gồm W bit:
 $2^W = \text{kích thước của Block/Line}$
 - Trường Tag gồm T bit:
 $T = N - W$

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

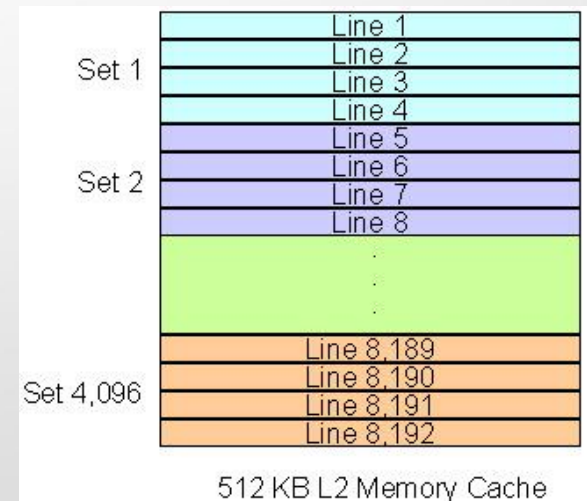
Ánh xạ liên kết tập hợp

- Bộ nhớ đệm được chia thành các Tập (Set).
- Mỗi một Set chứa một số Line.
 - Ví dụ: Một set chứa 4 Line
- Ánh xạ theo nguyên tắc:

$$B_0 \rightarrow S_0$$

$$B_1 \rightarrow S_1$$

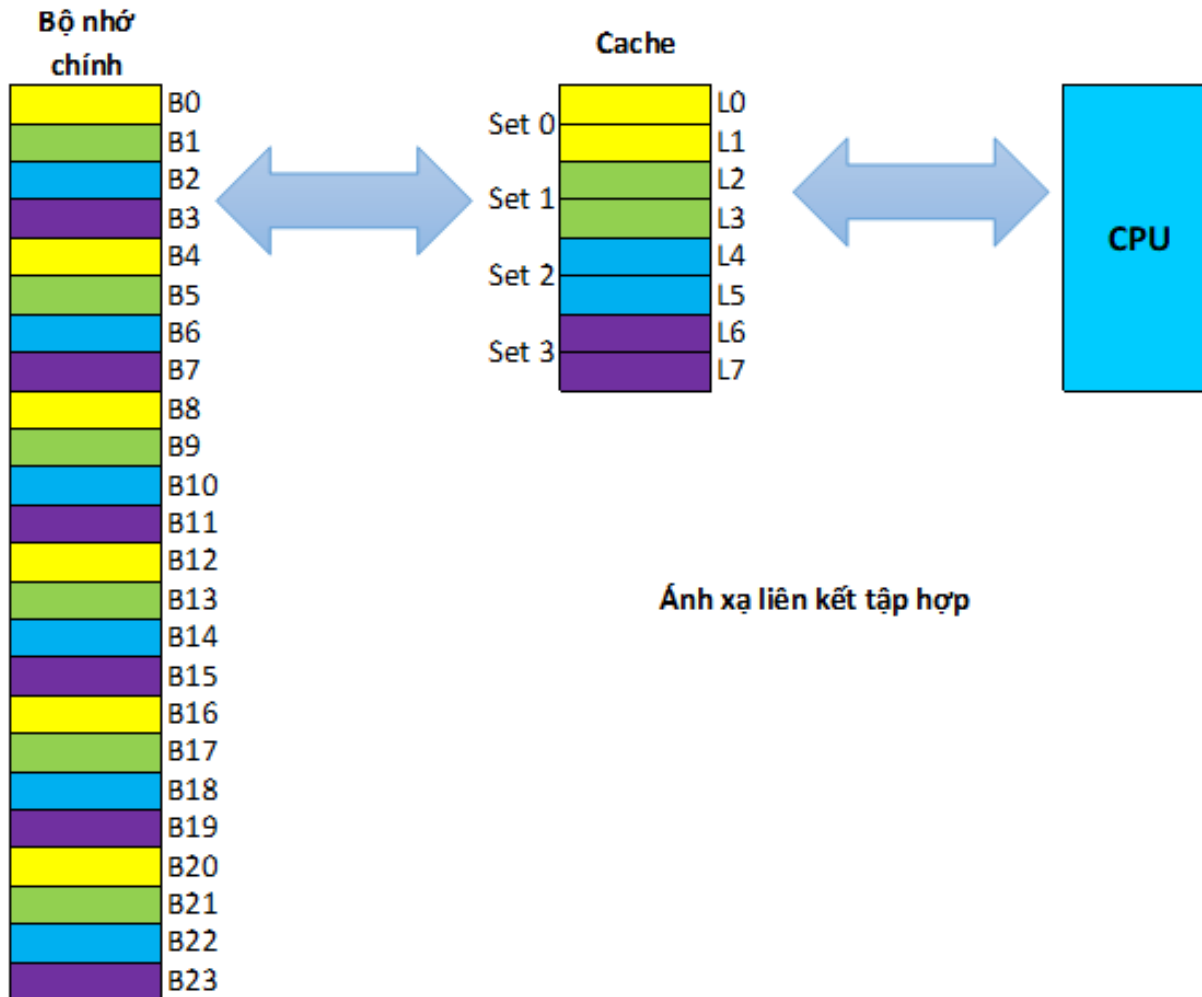
$$B_2 \rightarrow S_2$$



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

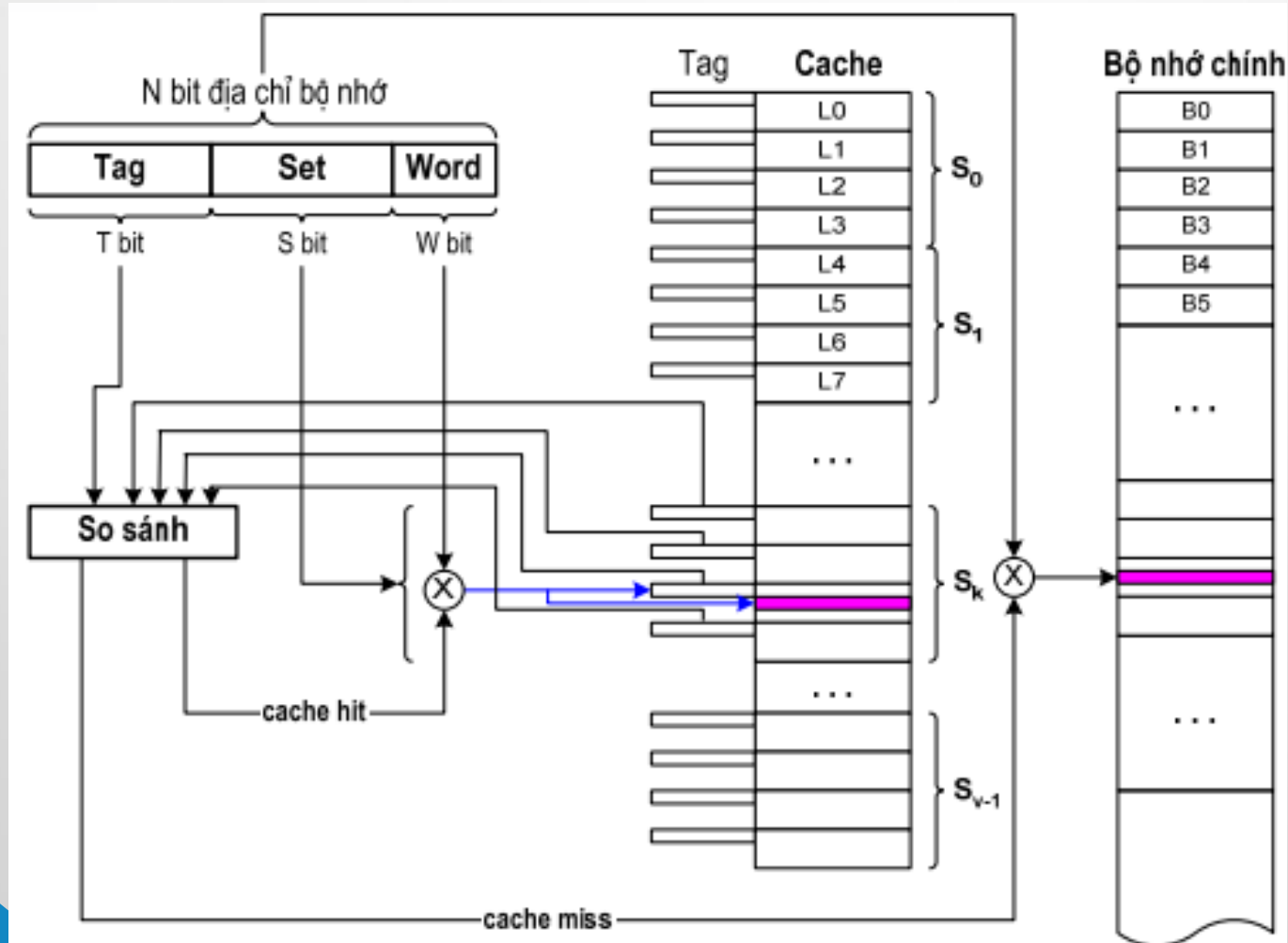
Ánh xạ liên kết tập hợp



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

Ảnh xạ liên kết tập hợp



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

Đặc điểm ánh xạ liên kết tập hợp

Tag T bit	Set S bit	Word W bit
--------------	--------------	---------------

Mỗi một địa chỉ của bộ nhớ chính có độ dài là N bit gồm ba trường:

- Trường Word gồm W bit:
 $2^w = \text{kích thước của Block/Line}$
- Trường Set gồm S bit
 $2^s = V = \text{Số Line trong cache/ Số Line trong 1 set}$
- Trường Tag gồm T bit: $T = N - (W + S)$

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

Nhận xét

- Ánh xạ trực tiếp:
 - Đơn giản, nhanh
 - Ánh xạ cố định
- Ánh xạ liên kết toàn phần
 - Phức tạp, chậm
 - Ánh xạ linh hoạt
- Ánh xạ liên kết tập hợp / theo bộ (set): (set associative mapping)
 - Phức tạp
 - Nhanh, ánh xạ linh hoạt

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

Ví dụ về ánh xạ địa chỉ

Cho bộ nhớ chính của máy tính có dung lượng 4GB, dung lượng bộ nhớ đệm là 246KB, kích thước Line/Block là 32 byte. Hãy xác định số bit của các trường địa chỉ cho ba trường hợp tổ chức ánh xạ bộ nhớ đệm:

- Ánh xạ trực tiếp
- Ánh xạ liên kết toàn phần
- Ánh xạ liên kết tập hợp 4 đường

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

Giải

- Bộ nhớ chính 4GB

$$4\text{GB} = 2^2 \times 2^{10} \times 2^{10} \times 2^{10} = 2^{32} \text{ byte}$$

$$\Rightarrow N = 32 \text{ bit}$$

- Một Line/ Block có kích thước = 32 byte
= 2^5 byte

$$\Rightarrow W = 5 \text{ bit}$$

- Bộ nhớ cache = 256 KB = 2^{18} byte,
một Line có kích thước = 32 byte = 2^5
byte

$$\Rightarrow \text{Số Line trong cache } m = 2^{18} / 2^5 = 2^{13} \text{ Line}$$

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

Với ánh xạ trực tiếp

Mỗi một địa chỉ của bộ nhớ chính gồm $N = 32$ bit. Với phương pháp ánh xạ trực tiếp mỗi địa chỉ trong bộ nhớ chính gồm 3 trường:

- Trường Word gồm W bit : **$W = 5$ bit**
- Trường Line gồm L bit:

$2^L = \text{Số line trong cache} = m = 2^{13} \Rightarrow$ **$L = 13$ bit**

- Trường Tag gồm T bit:

$$\mathbf{T = N - (W + L) = 32 - (5 + 13) = 14 \text{ bit}}$$

Tag 14 bit	Line 13 bit	Word 5 bit
---------------	----------------	---------------

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

Với ánh xạ liên kết toàn phần

Mỗi Block có thể nạp vào bất kỳ Line nào. Địa chỉ của bộ nhớ chính gồm 2 trường:

- Trường Word gồm W bit: **W= 5 bit**
- Trường Tag dùng để xác định Block của bộ nhớ chính:

$$\mathbf{T} = N - W = 32 - 5 = \mathbf{27 \text{ bit}}$$



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

Với ánh xạ liên kết tập hợp 4 đường

Cache được chia thành các Set, mỗi Set chứa 4 đường (Line). Với phương pháp ánh xạ liên kết tập hợp 4 đường mỗi địa chỉ trong bộ nhớ chính gồm 3 trường:

- Trường Word gồm W: **W = 5 bit**
- Trường Set có S bit: $V = 2^S$ Set

Số Line trong cache $m = 2^{13}$ Line, một Set gồm $4 = 2^2$ đường (Line):

⇒ Số Set trong cache là: $V = 2^{13} / 2^2 = 2^{11} \Rightarrow$ **S = 11 bit**

- Trường Tag gồm T bit:

$$T = N - (W + S) = 32 - (5 + 11) = \mathbf{16 \text{ bit}}$$

Tag	Set	Word
16 bit	11 bit	5 bit

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

c. Hoạt động của cache

Đọc/ghi thông tin trong cache

- Đọc:
 - Nếu cache hit: đọc gần nhớ từ cache
 - Nếu cache miss: nạp Block cần đọc vào cache (chuyển thành cache hit).

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

c. Hoạt động của cache

Đọc/ghi thông tin trong cache

- Ghi:
 - Nếu cache hit: có 2 phương pháp:
 - Write through (ghi thẳng): Ghi dữ liệu vào cả cache và BNC
 - Write back (ghi trữ): Chỉ ghi vào cache, khi nào Block (trong cache) được ghi bị thay đi thì mới tiến hành ghi vào BNC
 - Nếu cache miss: nạp Block cần đọc vào cache (chuyển thành cache hit).

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

c. Hoạt động của cache

Các chính sách thay thế 1 Line trong cache

- Tại sao phải thay thế Line trong cache
 - Ánh xạ Block (bộ nhớ chính) -> Line (cache) thường là ánh xạ nhiều -> một
 - Nhiều Block chia sẻ một Line cache
- ➔ Một số Block được nạp vào các Line cache, được CPU sử dụng một thời gian và được thay thế bởi Block khác theo yêu cầu thông tin phục vụ CPU

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

c. Hoạt động của cache

Các chính sách thay thế 1 Line trong cache

- Chính sách thay thế (replacement policies): xác định cách thức lựa chọn các Line trong cache để thay thế khi có Block mới từ bộ nhớ cần chuyển vào.
- 3 chiến lược chính:
 - Thay thế ngẫu nhiên (random replacement)
 - Vào trước ra trước FIFO (First In First Out)
 - Thay thế các dòng ít được sử dụng gần đây nhất LRU (Least Recently Used)

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

c. Hoạt động của cache

Các chính sách thay thế 1 Line trong cache

Thay thế ngẫu nhiên

- Các dòng trong cache được chọn ngẫu nhiên để thay
- Đơn giản
- Tỷ lệ miss cao vì phương pháp này không xét tới dòng cache nào đang thực sự được sử dụng.
 - Nếu một dòng cache đang được sử dụng mà bị thay thế thì sự kiện miss xảy ra và cần phải đọc lại vào cache

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

c. Hoạt động của cache

Các chính sách thay thế 1 Line trong cache

Thay thế kiểu vào trước ra trước FIFO

- Dựa trên nguyên lý FIFO
- Các Line cache được đọc vào cache trước sẽ được chọn để thay trước
- Tỷ lệ miss thấp hơn so với phương pháp ngẫu nhiên
- Tỷ lệ miss vẫn cao vì phương pháp này vẫn chưa thực sự xem xét tới block nào đang thực sự được sử dụng
- Cài đặt phức tạp vì cần thêm mạch để giám sát thứ tự nạp các Block bộ nhớ vào cache

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

c. Hoạt động của cache

Các chính sách thay thế 1 Line trong cache

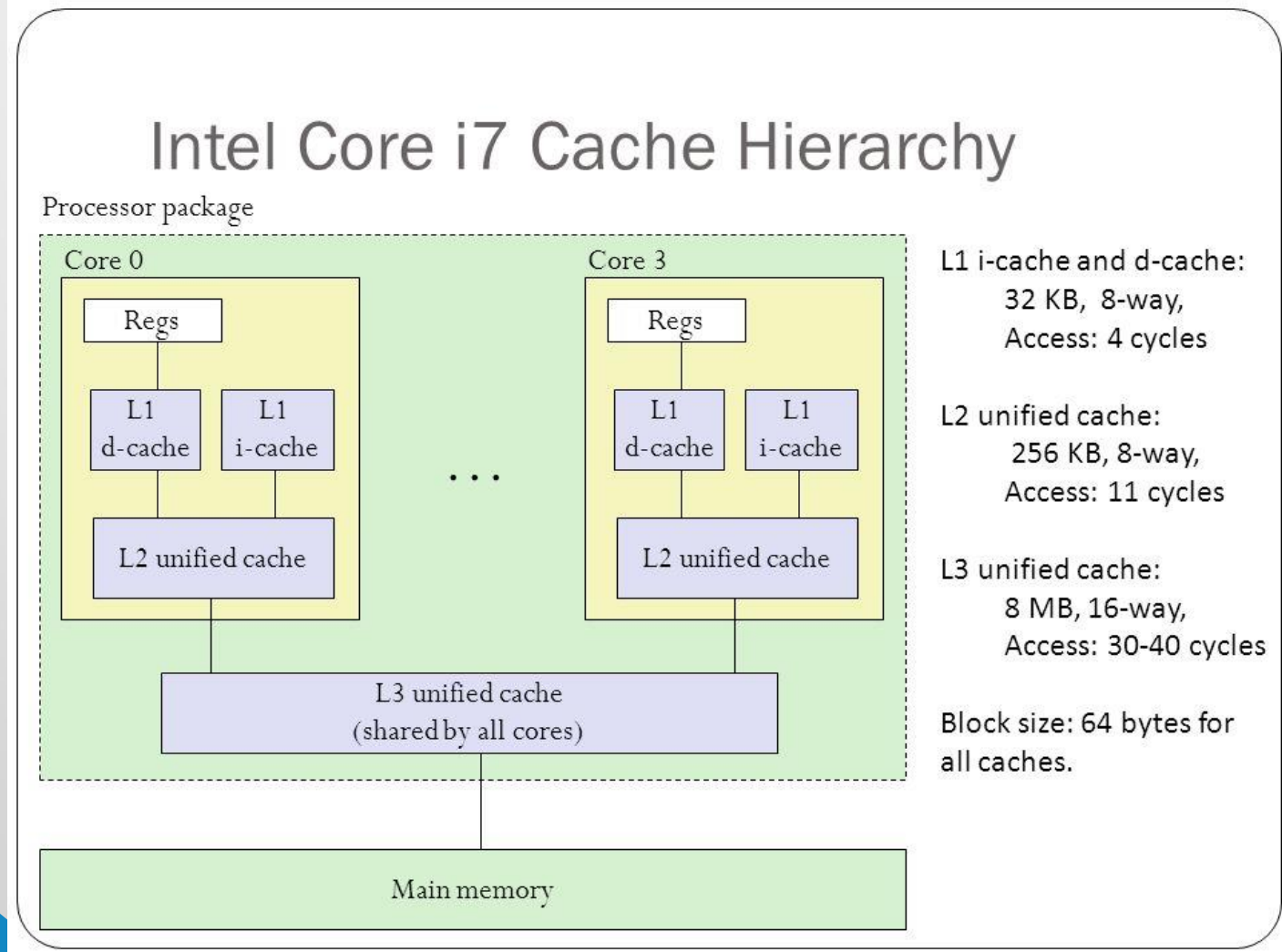
Thay thế các dòng ít được sử dụng gần đây nhất LRU

- Các Line cache ít được sử dụng nhất trong thời gian gần đây sẽ được chọn để thay
- Xét tới các dòng đang được sử dụng
- Tỷ lệ miss thấp nhất so với phương pháp ngẫu nhiên và FIFO
- Cài đặt phức tạp vì cần thêm mạch để giám sát tần suất sử dụng các dòng cache

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.3. Bộ nhớ đệm (cache memory)

Cache trên các bộ xử lý Intel



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.4. Bộ nhớ ngoài

- *Đĩa từ*
- *Đĩa quang*

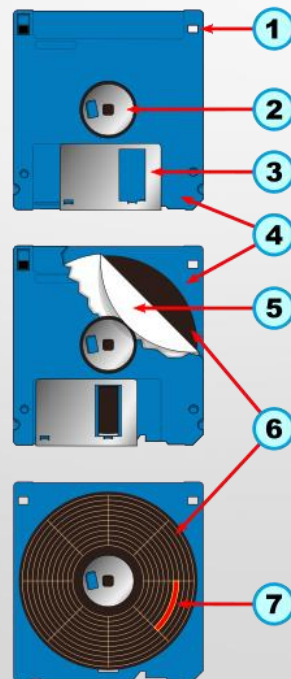


CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.4. Bộ nhớ ngoài

a. *Đĩa từ:*

- Thiết bị lưu trữ thông tin kiểu ổn định
- Thiết bị lưu trữ lớn
- Dựa trên các nguyên lý từ và vật liệu sắt từ phủ mặt đĩa để lưu thông tin



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.4. Bộ nhớ ngoài

a. Đĩa từ:

Đĩa cứng (Hard Disk)

- Dung lượng lớn, tốc độ cao
- Được dùng để lưu tất cả dữ liệu của người dùng như hệ điều hành hoặc dữ liệu cá nhân và chúng luôn được truy xuất thường xuyên.
- Gồm 2 loại:
 - HDD (Hard Disk Drive)
 - SSD (Solid State Drive)

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.4. Bộ nhớ ngoài

Đĩa cứng (Hard Disk)

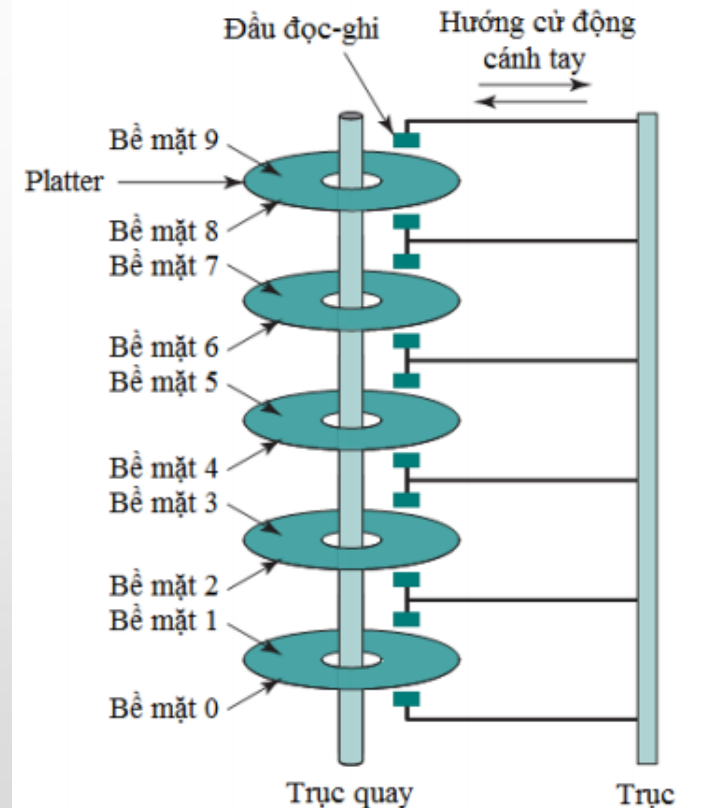
- ❖ **HDD (Hard Disk Drive):** là ổ cứng truyền thống
 - HDD có thể có thể gồm một hoặc nhiều đĩa kim loại được lắp đồng trục (đặt trên cùng một trục quay)
 - Đĩa thường phẳng và được chế tạo bằng nhôm hoặc thủy tinh
 - Lớp bột từ tính phủ trên mặt đĩa để lưu trữ thông tin rất mỏng, chỉ khoảng 10 – 20nm
 - Oxide sắt 3 (Fe_2O_3) được sử dụng trong các HDD cũ
 - Trong HDD hiện tại, sử dụng hợp kim coban và sắt
 - Một đĩa có 2 mặt (side): mặt 0 và 1

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.4. Bộ nhớ ngoài

Đĩa cứng (Hard Disk)

❖ *HDD (Hard Disk Drive):*



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

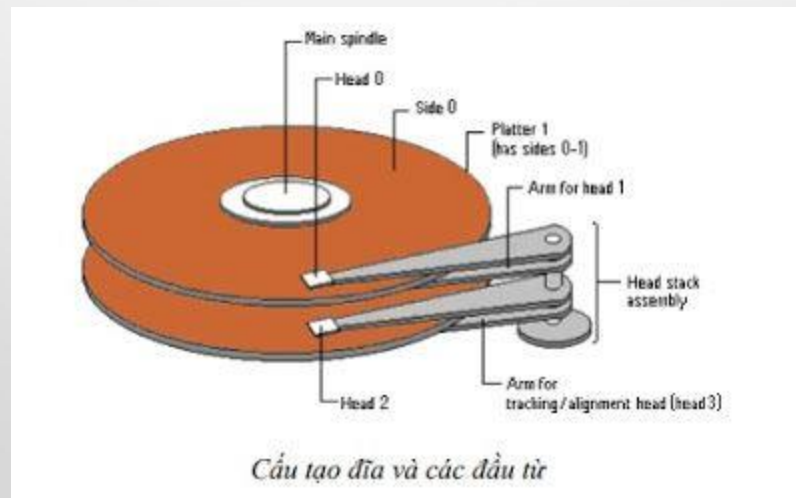
4.4. Bộ nhớ ngoài

Đĩa cứng (Hard Disk)

❖ *HDD (Hard Disk Drive):*

■ Đầu từ (head):

- Được sử dụng để đọc và ghi thông tin trên bề mặt đĩa
- Đầu từ không tiếp xúc mà chỉ “bay” trên bề mặt đĩa
- Số lượng đầu từ của mỗi ổ đĩa thường rất khác nhau: 4, 8, 12, 16, 24, 32, 64, ...



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

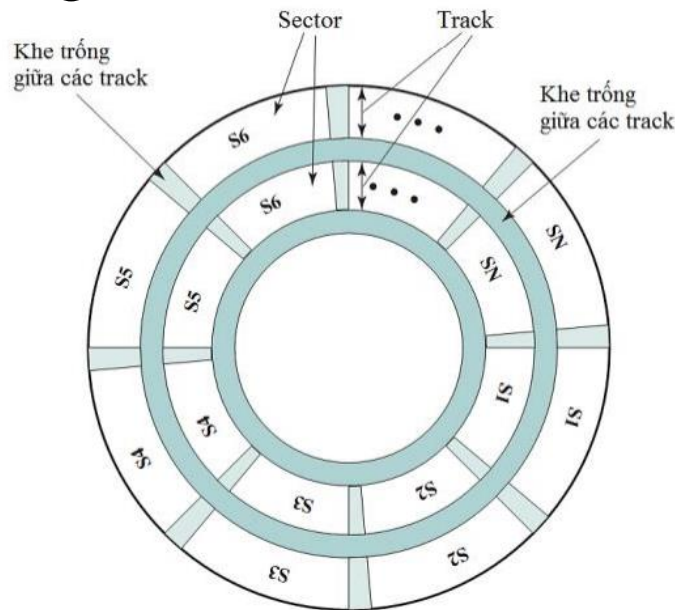
4.4. Bộ nhớ ngoài

Đĩa cứng (Hard Disk)

❖ *HDD (Hard Disk Drive):*

■ Rãnh (tracks):

- Là các đường tròn đồng tâm trên bề mặt đĩa
- Được đánh số từ ngoài (0) vào trong
- Có hàng nghìn rãnh trên bề mặt HDD



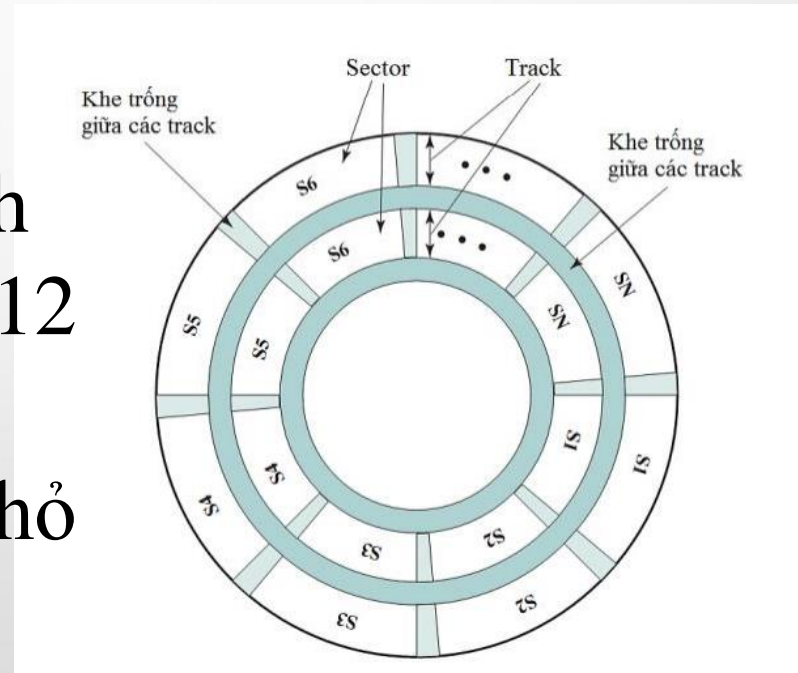
CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.4. Bộ nhớ ngoài

Đĩa cứng (Hard Disk)

❖ *HDD (Hard Disk Drive):*

- Cylinder (mặt trụ): Gồm tập các rãnh ở cùng vị trí đầu từ
- Sector (cung):
 - Là một phần của rãnh
 - Thông thường là 412 byte
 - Là đơn vị quản lý nhỏ nhất của đĩa



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.4. Bộ nhớ ngoài

Đĩa cứng (Hard Disk)

❖ *SSD (Solid State Drive):*

- Là một loại ổ cứng thể rắn có cấu tạo và nguyên lý hoạt động tương tự như bộ nhớ RAM

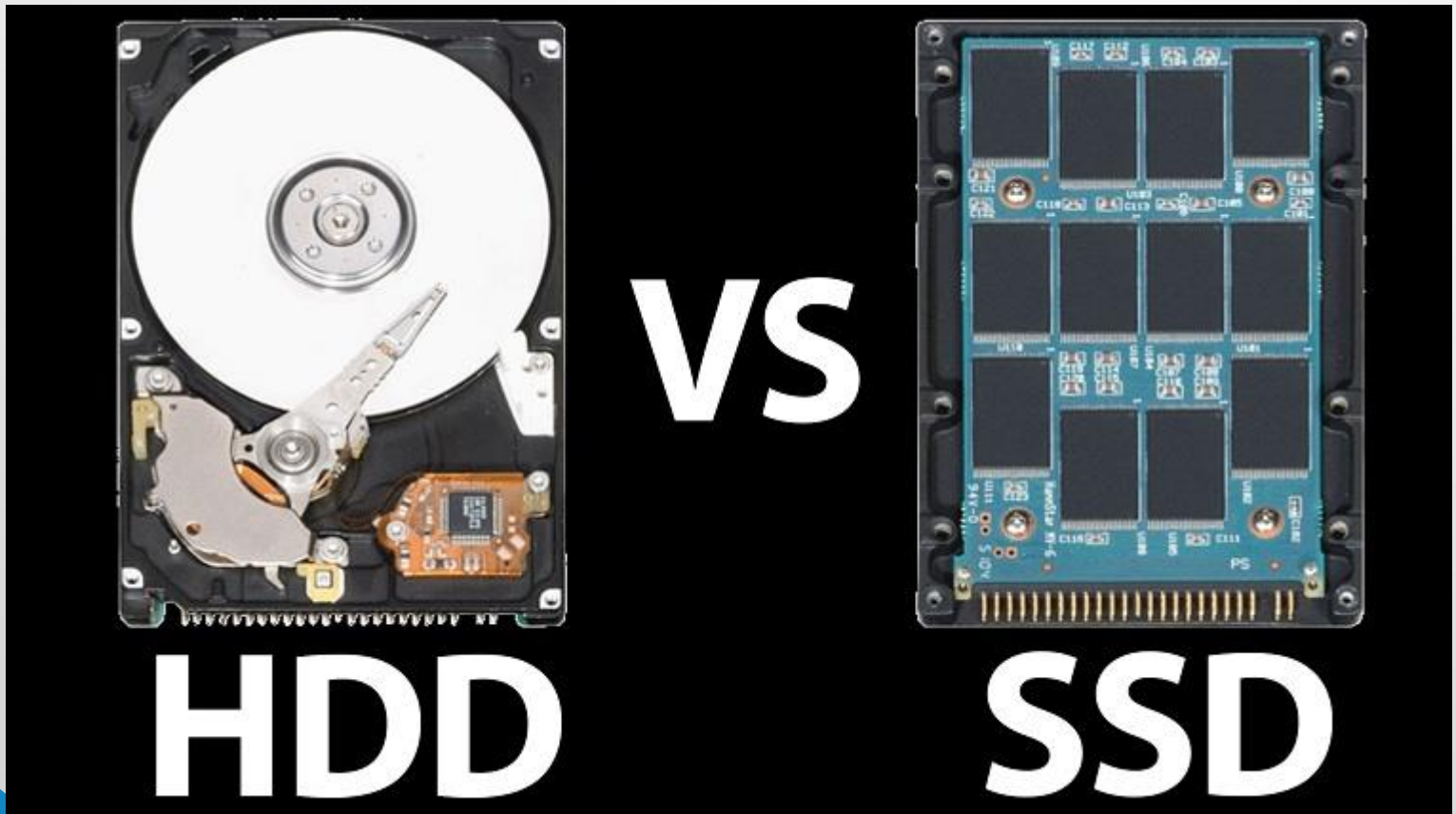


CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.4. Bộ nhớ ngoài

Đĩa cứng (Hard Disk)

❖ ***SSD (Solid State Drive):***



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.4. Bộ nhớ ngoài

b. Đĩa quang

- Đĩa quang hoạt động dựa trên các nguyên lý quang học
 - Đĩa được tạo bằng plastic
 - Một lớp nhôm rất mỏng được đặt trên một mặt của đĩa để phản xạ tia laser
 - Mặt đĩa được “khắc” rãnh và mức lõm của rãnh được sử dụng để biểu diễn các bit thông tin

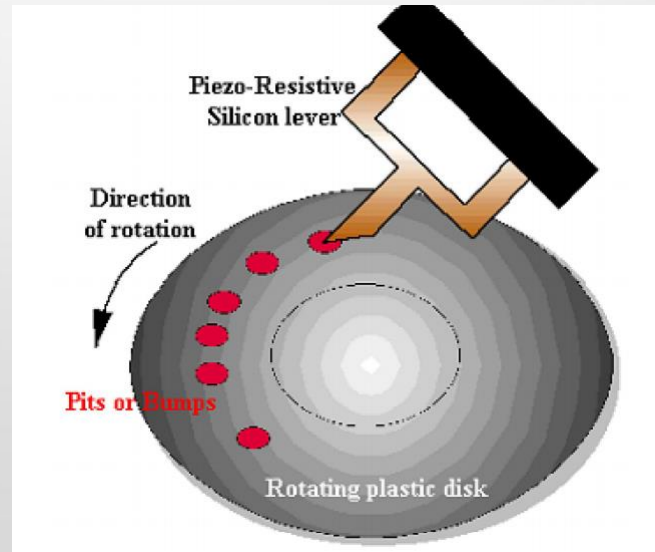
CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.4. Bộ nhớ ngoài

b. Đĩa quang

❖ Cách thức tạo CD-ROMs

- Tạo bản CD/ DVD chủ chứa thông tin ở dạng “âm bản”
- Sử dụng bản CD/DVD chủ này để “in” thông tin lên các CD/DVD trắng

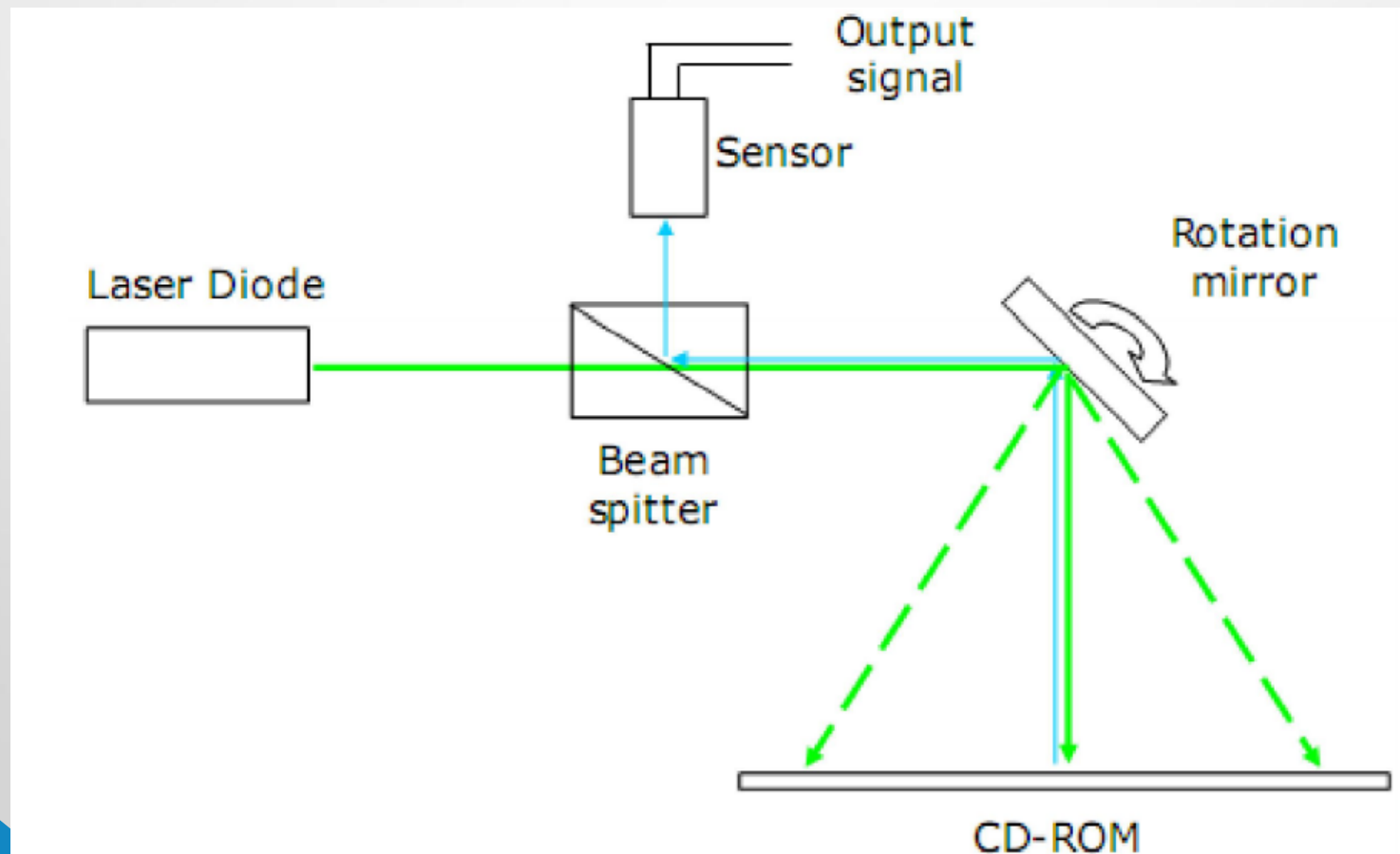


CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.4. Bộ nhớ ngoài

b. Đĩa quang

❖ *Nguyên lý đọc thông tin CD-ROM*



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.4. Bộ nhớ ngoài

b. Đĩa quang

❖ *Nguyên lý đọc thông tin CD-ROM*

- Tia laser từ điốt phát laser đi qua bộ tách tia (beam splitter) đến gương quay (rotation mirror)
- Gương quay được điều khiển bởi tín hiệu đọc, lái tia laser đến vị trí cần đọc trên mặt đĩa
- Tia phản xạ từ mặt đĩa phản ánh mức lồi lõm trên mặt đĩa quay trở lại gương quay
- Gương quay chuyển tia phản xạ về bộ tách tia và sau đó tới bộ cảm biến quang điện (sensor)
- Bộ cảm biến quang điện chuyển đổi tia laser phản xạ thành tín hiệu đầu ra. Cường độ tia laser được biểu diễn thành mức tín hiệu ra

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.4. Bộ nhớ ngoài

b. Đĩa quang

❖ *Các loại đĩa quang*

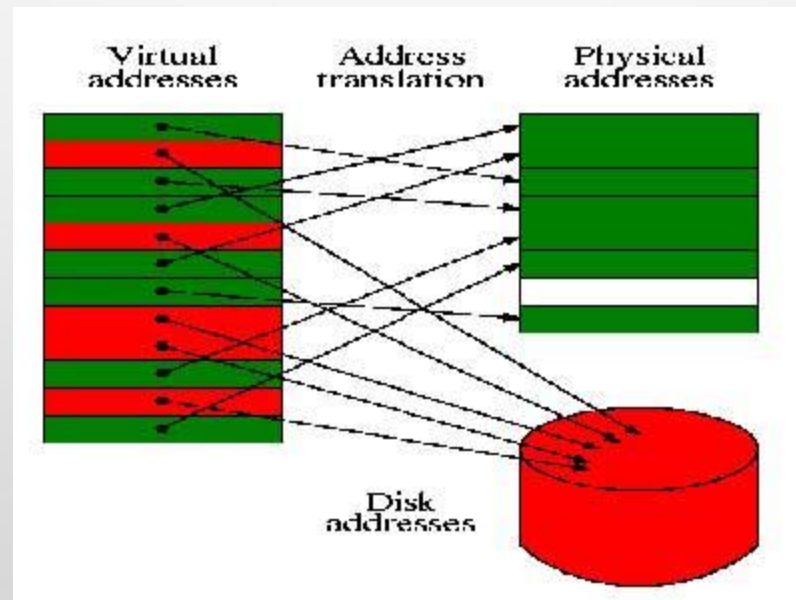
- CD (Compact Disk)
 - CD-ROM: Read Only CD
 - CD-R: Recordable CD: ghi 1 lần
 - CD-RW: Rewritable CD: ghi lại
- DVD (Digital Video Disk)
 - DVD-ROM: Read Only DVD
 - DVD-R: Recordable DVD
 - DVD-RW: Rewritable DVD
 - HD-DVD: High-density DVD
 - Blu-ray DVD: Ultra-high density DVD



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.5. Bộ nhớ ảo

- Bộ nhớ đệm nâng cao hiệu suất bằng cách cung cấp tốc độ truy xuất bộ nhớ nhanh hơn.
- Bộ nhớ ảo nâng cao hiệu suất bằng cách cung cấp dung lượng bộ nhớ lớn hơn mà không tốn thêm bộ nhớ chính.



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.5. Bộ nhớ ảo

- Bộ nhớ ảo là kỹ thuật do hệ điều hành thực hiện, có hỗ trợ của phần cứng
- Hệ điều hành sẽ lấy một phần của ổ đĩa làm phần mở rộng của bộ nhớ chính.
- Cho phép thực hiện chương trình lớn hơn bộ nhớ trong bằng cách sử dụng thêm bộ nhớ ngoài
- Bộ nhớ ảo được phân tích thành khối để có thể cung cấp cho mỗi chương trình một số khối cần thiết cho việc thực hiện chương trình đó.

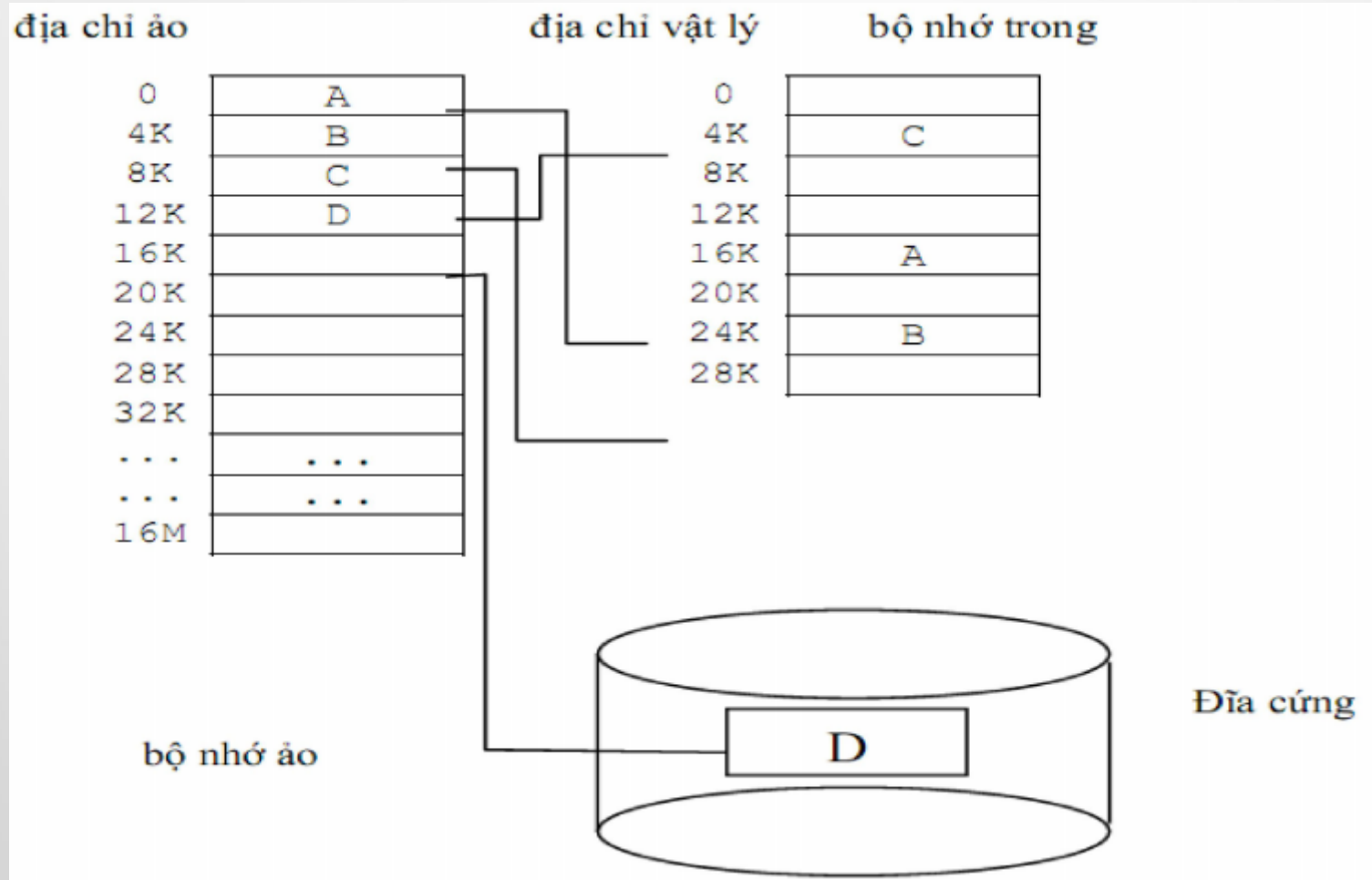
CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.5. Bộ nhớ ảo

- Chương trình được viết trên không gian địa chỉ ảo
- Khi thực thi, hệ điều hành:
 - nạp chương trình vào bộ nhớ
 - chuyển đổi địa chỉ ảo thành địa chỉ vật lý
 - truy xuất trên bộ nhớ vật lý
- Bộ nhớ ảo đơn giản hoá việc nạp chương trình vào bộ nhớ để thi hành nhờ một cơ chế được gọi là sự tái định địa chỉ (address relocation). Cơ chế này cho phép một chương trình có thể được thi hành khi nó nằm ở bất cứ vị trí nào trong bộ nhớ.

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.5. Bộ nhớ ảo



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.5. Bộ nhớ ảo

Các kỹ thuật thực hiện bộ nhớ ảo:

- ***Kỹ thuật phân trang:*** chia không gian địa chỉ bộ nhớ thành các trang nhớ có kích thước bằng nhau và nằm liền kề nhau (Thông thường kích thước trang = 5KB)
- ***Kỹ thuật phân đoạn:*** chia không gian nhớ thành các đoạn nhớ có kích thước thay đổi, các đoạn nhớ có thể gộp lên nhau.

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.5. Bộ nhớ ảo

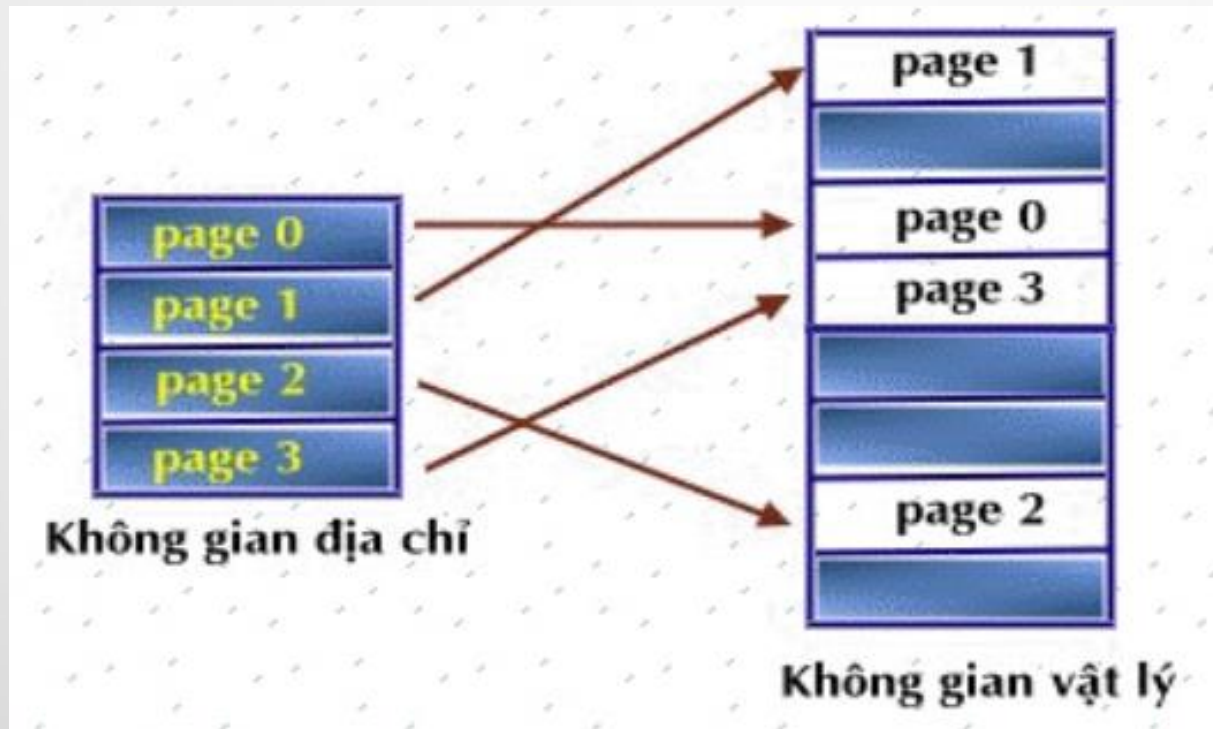
Phân trang

- Phân chia bộ nhớ thành các phần có kích thước bằng nhau gọi là các khung trang
- Chia chương trình (tiến trình) thành các trang
- Cấp phát số hiệu khung trang yêu cầu cho tiến trình
- Hệ điều hành duy trì danh sách các khung trang nhớ trống
- Tiến trình không yêu cầu các khung trang liên tiếp
- Sử dụng bảng trang để quản lý

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.5. Bộ nhớ ảo

Phân trang



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.5. Bộ nhớ ảo

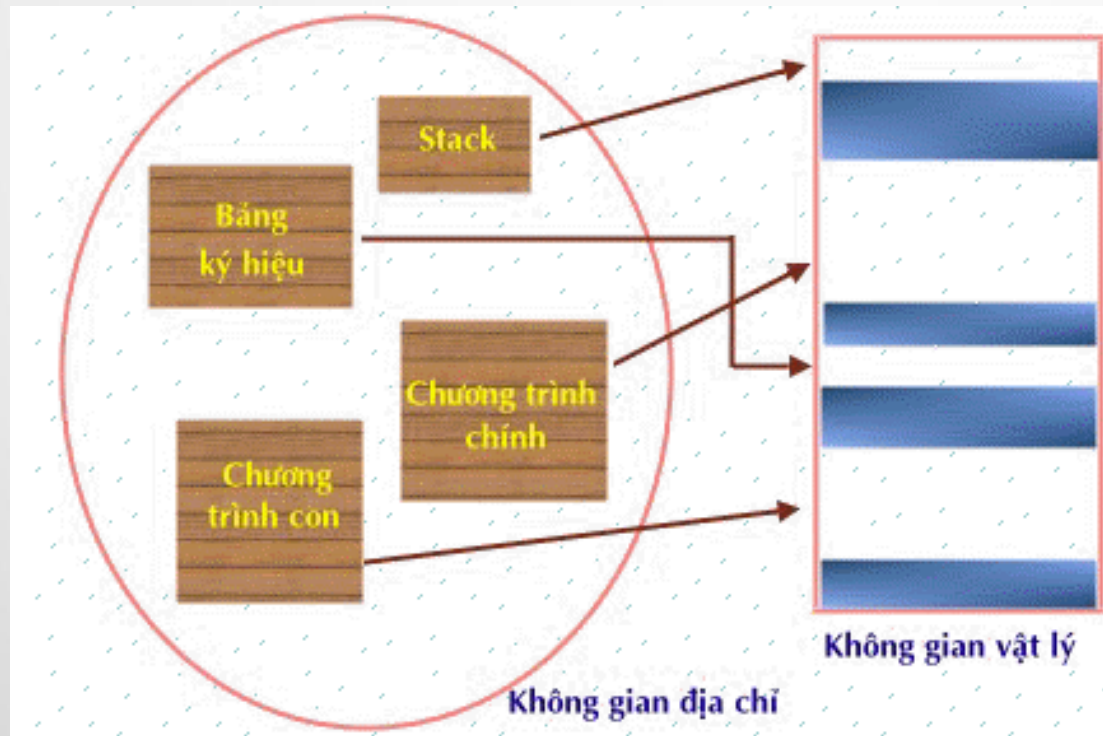
Phân đoạn

- Chương trình được chia thành nhiều modun độc lập, được gọi là các đoạn
- Bộ nhớ phải được phân đoạn, tức chia thành các không gian có kích thước có thể không bằng nhau tương ứng với kích thước của các đoạn chương trình
- Khi thực hiện chương trình HĐH có thể nạp tất cả các đoạn hoặc một vài đoạn cần thiết vào các phân đoạn nhớ liên tiếp hoặc không liên tiếp

CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

4.5. Bộ nhớ ảo

Phân đoạn



CHƯƠNG 4. BỘ NHỚ MÁY TÍNH

Bài tập:

Cho bộ nhớ chính của máy tính có dung lượng 16GB, dung lượng bộ nhớ đệm là 512KB, kích thước Line/Block là 32 byte. Hãy xác định số bit của các trường địa chỉ cho ba trường hợp tổ chức ánh xạ bộ nhớ đệm:

- a. Ánh xạ trực tiếp
- b. Ánh xạ liên kết toàn phần
- c. Ánh xạ liên kết tập hợp 8 đường



Thank you!