

Ch5-电路划分-作业

电路划分的依据(最优化目标)有哪些?

- **最小化割集成本 (Cut Size)**：割集成本是跨分区的连线数量，目标是通过最小化这些跨分区的连接来减少通信和连接开销。
 - 例如，Kernighan-Lin算法和Fiduccia-Mattheyses算法均以最小化割集为优化目标。
- **分区平衡性 (Balance Constraint)**：在电路划分时通常要求各子集之间保持一定的平衡，例如分区的节点数或逻辑单元的大小相似。这是为了避免一个分区过于复杂或负载过重。F-M算法和K-L算法都在平衡约束条件下进行优化。
- **最小化外部连接数 (External Connection Minimization)**：划分后，每个分区的外部连接数越少越好，以降低芯片内部或分区之间的通信成本。——低耦合
- **最大化内部连接密度**：在聚类或结群时，会尝试将内部连接密度较大的模块分在一起，形成“团簇”，以提高内部通信效率并减少跨分区的连接数量。——高内聚
- **延迟约束**：一些划分还会考虑时延，目标是将时延最小化以提高电路的整体性能。结群算法中，通过自下而上聚类可以减少信号传输路径，进而优化时延。