1 不小心修改了引脚，通不过测试

2 分线器接出时不够仔细，把相邻接口连一起了

3 16位无符号比较器 忘了用或门

4 码表计数器 两种思路控制en or延迟clk

5 注意引脚接口对应

6 注意子电路外观，包括引脚位置是否正确（9 BCD计数器输出函数设计）

7 状态真值表注意不变