

디지털 논리부터 성능 분석까지

# 최신 컴퓨터 구조

임석규, 홍경호 지음

Computer Architecture



## Chapter 04. 중앙 처리 장치

## 학습목표

- 컴퓨터 프로세서의 기본 구조와 명령 실행 과정을 이해한다.
- ALU 구조를 이해하고 프로세서에서의 산술 및 논리 연산을 학습한다.
- 프로세서 내의 레지스터의 종류와 용도를 이해한다.
- 프로세서 명령어 형식의 종류를 구분하고 명령의 동작을 이해한다.
- 명령의 주소 지정 방식을 이해하고 동작 원리를 학습한다.

## 내용

- 01 프로세서 구성과 동작
- 02 산술 논리 연산 장치
- 03 레지스터
- 04 컴퓨터 명령어
- 05 주소 지정 방식
- 06 CISC와 RISC

# 01 프로세서 구성과 동작

## 1 컴퓨터 기본 구조와 프로세서

- 컴퓨터의 3가지 핵심 장치(폰 노이만 컴퓨터) : 프로세서(Processor, CPU), 메모리, 입출력장치
- 버스(Bus) : 장치간에 주소, 데이터, 제어 신호를 전송하기 위한 연결 통로(연결선)

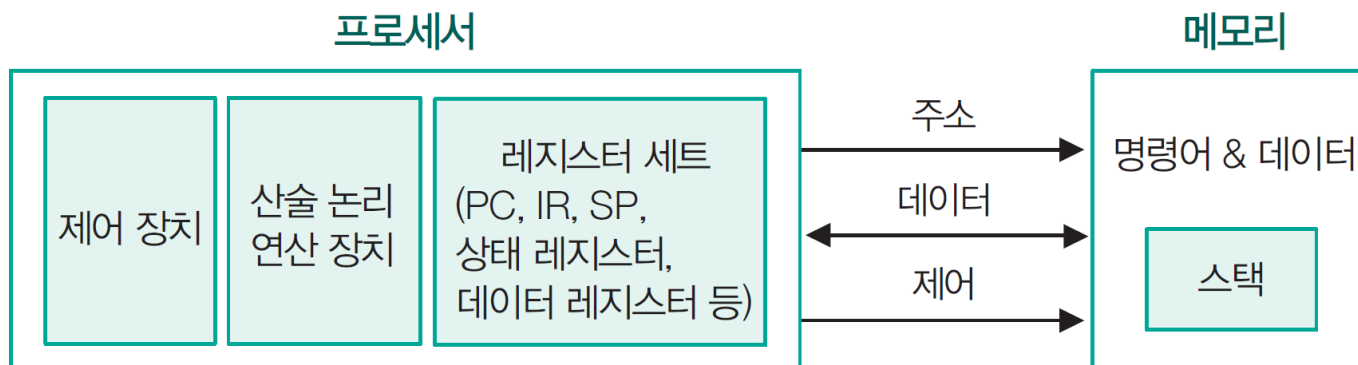
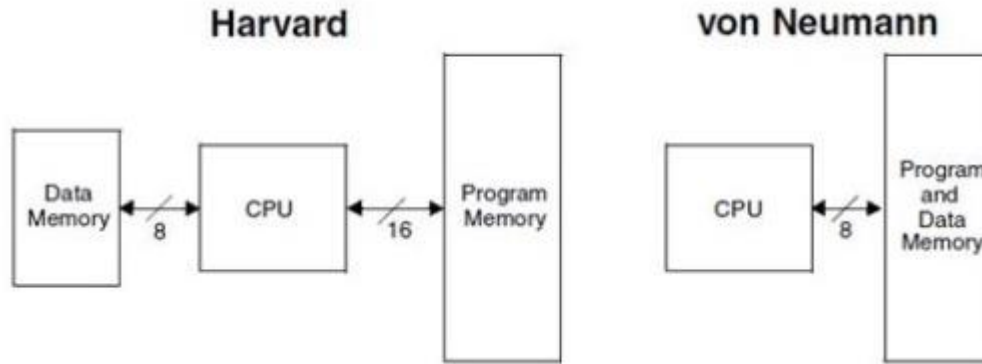


그림 4-1 폰 노이만 컴퓨터의 기본 구조

스택(Stack) : Last In First Out

# 폰 노이만 구조와 Harvard 구조



## 폰 노이만 구조

데이터와 프로그램 메모리가 구분되어 있지 않고 하나의 버스를 가지고 있는 구조

장점- P.M과 D.M이 하나의 메모리로 되어있기 때문에 CPU코어에서 공간을 적게 차지한다.

단점- 프로그램 메모리와 데이터 메모리가 같은 곳에 존재하므로 메모리 alignment도 수행해줘야 하는 등 약간의 불편한 점도 있다.

## Harvard architecture

데이터와 프로그램 메모리가 논리적으로 분리되어 두개의 버스를 가지고 있는 구조

장점- 하바드 구조에서 P.M과 D.M이 독립적이고 파이프라이닝 기술 구현으로 (인출-실행) 동시에 처리가 되어 속도가 빠르다.

단점- 두개의 버스와 메모리를 가지게 되므로 CPU코어에서 공간을 많이 차지한다.

# 01 프로세서 구성과 동작

- **버스(Bus)** : 장치간에 주소, 데이터, 제어 신호를 전송하기 위한 연결 통로(연결선)
  - **내부버스(internal bus)** : 프로세서 내부의 장치 연결
  - **시스템 버스(system bus)** : 핵심 장치 및 주변장치 연결

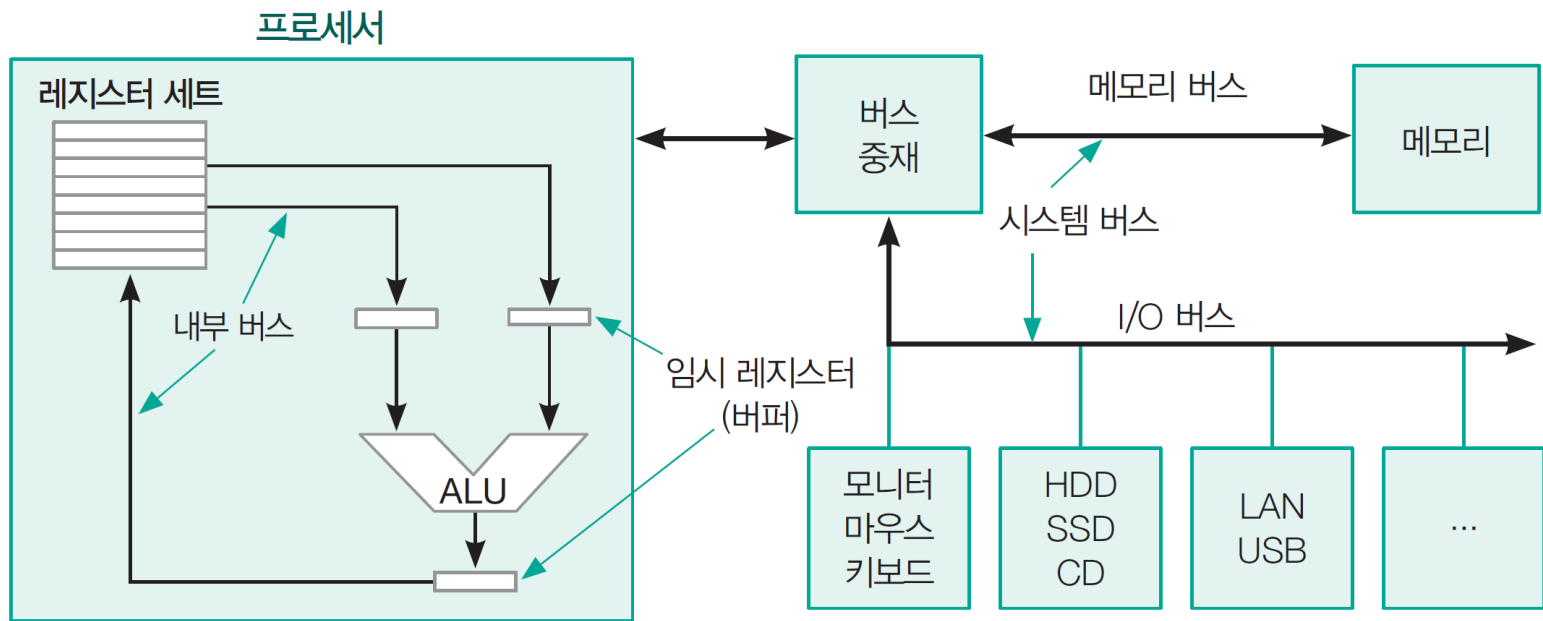


그림 4-2 버스 기반 컴퓨터 구조

버스중재 : CPU만 버스를 사용하는 것이 아님, I/O 장치와 보조프로세서 등이 버스 마스터가 되어 버스 사용을 요구하는 경우 2개 이상의 장치가 버스사용을 요구하면 충돌이 발생, 이를 방지하기 위해 버스 중재기가 필요함

# 01 프로세서 구성과 동작

## 2 프로세서 구성 요소

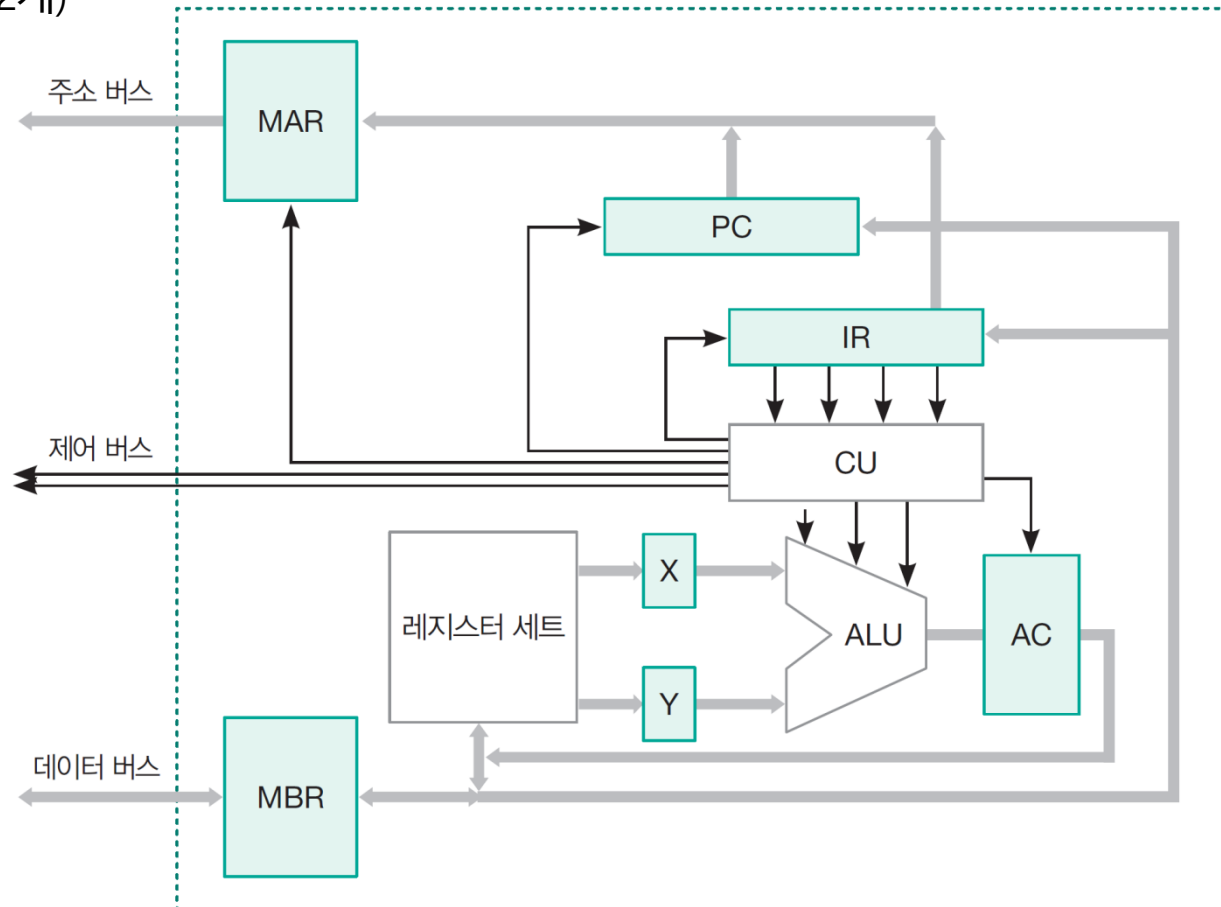
### ❖ 프로세서 3가지 구성 필수 구성요소

- 산술 논리 연산 장치(Arithmetic Logic Unit, ALU) : 산술 및 논리 연산 등 기본 연산을 수행
- 제어 장치 (Control Unit, CU) : 메모리에서 명령어를 가져와 해독하고 실행에 필요한 장치들을 제어하는 신호를 발생
- 레지스터 세트(register set) : 프로세서 내에 존재하는 용량은 작지만 매우 빠른 메모리, ALU의 연산과 관련된 데이터를 일시 저장하거나 특정 제어 정보 저장
  - 목적에 따라 특수 레지스터와 범용 레지스터로 분류
- 현재는 온칩 캐시(on-chip cache), 비디오 컨트롤러(video controller), 실수보조연산 프로세서(FPU) 등 다양한 장치 포함

# 01 프로세서 구성과 동작

## 3 프로세서 기본 구조

- 레지스터 세트(일반적으로 1~32개)
- ALU
- CU
- 이들 장치를 연결하는 버스로 구성



MAR Memory Address Register: 메모리 주소 레지스터    PC Program Counter: 프로그램 카운터    CU Control Unit: 제어 장치  
AC Accumulator: 누산기    MBR(MDR) Memory Buffer(Data) Register: 메모리 버퍼(데이터) 레지스터  
IR Instruction Register: 명령 레지스터    ALU Arithmetic Logic Unit: 산술 논리 연산 장치

그림 4-3 프로세서 기본 구조

# 01 프로세서 구성과 동작

## ❖ ALU

- 덧셈, 뺄셈 등 연산을 수행하고, 그 결과를 **누산기**(Accumulator, AC)에 저장

## ❖ 프로세서 명령 분류

레지스터-메모리 명령	<ul style="list-style-type: none"><li>• 메모리 워드를 레지스터로 가져올(LOAD) 때</li><li>• 레지스터의 데이터를 메모리에 다시 저장(STORE)할 때</li></ul>
레지스터-레지스터 명령	<ul style="list-style-type: none"><li>• 레지스터에서 오퍼랜드 2개를 ALU의 입력 레지스터로 가져와 덧셈 또는 논리 AND 같은 몇 가지 연산을 수행하고</li><li>• 그 결과를 레지스터 중 하나에 다시 저장</li></ul>



# 01 프로세서 구성과 동작

## 4 프로세서 명령 실행

- 프로세서는 각 명령을 더 작은 **마이크로 명령**(microinstruction)들로 나누어 실행
  - 1단계** 다음에 실행할 명령어를 메모리에서 읽어 명령 레지스터(IR)로 가져온다.
  - 2단계** 프로그램 카운터(PC)는 그 다음 명령어의 주소로 변경된다.
  - 3단계** 방금 가져온 명령어를 해독(decode)하고 유형을 결정한다.
  - 4단계** 명령어가 메모리에 있는 데이터를 사용하는 경우 그 위치를 결정한다.
  - 5단계** 필요한 경우 데이터를 레지스터로 가져온다.
  - 6단계** 명령어를 실행한다.
  - 7단계** 1단계로 이동하여 다음 명령어 실행을 시작한다.
- 이 단계를 요약하면 **인출**(fetch)-**해독**(decode)-**실행**(execute) 사이클로 구성 – 주 사이클(main cycle)

## C = A+B의 연산 동작(마이크로 명령어 레벨)

# 01 프로세서 구성과 동작

❖ **해독기(microprogrammed control)** : 하드웨어를 소프트웨어로 대체

- 고가의 고성능 컴퓨터는 하드웨어 추가 비용이 크게 부담되지 않아 저가 컴퓨터보다 많은 명령어를 갖게 됨
- 고가인 고성능 컴퓨터의 복잡한 명령어를 저가 컴퓨터에서 실행할 수 있게 하기 위함
- 모리스 윌크스(Maurice Wilkes)가 제안(1951년)
  - 1957년 SDSAC 1.5에 적용
- 1970년대 설계된 거의 모든 컴퓨터가 해독기를 기반
  - Cray-1 같은 매우 고가의 고성능 모델을 제외하고는 1970년대 후반에 해독기를 운영하는 프로세서가 보편적으로 보급
  - 복잡한 명령어에 대한 비용 절감, 훨씬 더 복잡한 명령어 연구
- **제어 기억 장치(control memory)**라는 빠른 읽기 전용 메모리

제어장치 : hardwired 제어장치, 마이크로프로그램 제어장치

1. 중앙처리장치(CPU)의 구성에 해당되지 않는 것은?

1) 연산장치 2) 제어장치 3) 레지스터 4) 입력장치

2. 중앙처리장치의 주요 기능에 대한 설명 중 옳지 않은 것은?

1) 기억기능-레지스터 2) 연산기능-연산기(ALU)

3) 전달기능-누산기 4) 제어기능-조합회로와 기억소자

3. 중앙처리장치의 기능이 아닌 것은?

1) 산술연간과 논리연산을 함께 담당한다.

2) 주기억장치에 기억되어 있는 프로그램 명령어를 호출하여 해독한다.

3) 자료의 입출력을 제어하는 역할을 수행한다.

4) 연산의 실행을 위해 보조기억장치에서 데이터를 읽어내어 연산장치에 보낸다.

4. 중앙처리장치의 하드웨어 요소 중 조합논리회로만으로 구성되어 있는 것은?

1) 명령레지스터 2) 프로그램카운터 3) 어큐물레이터 4) 연산기

5. 마이크로프로세서의 연산 단위를 8,16,32,64 비트 등으로 구분하는데, 이처럼 마이크로프로세서 크기를 결정하는 가장 대표적인 요소는?

1) CPU 내부 버스 크기 2) 외부 버스 크기 3) 레지스터 크기 4) ALU 크기

6. 중앙처리장치에서 사용하는 버스가 아닌 것은?

1) address bus 2) control bus 3) data bus 4) system bus

7. 마이크로프로세서를 구성하는 주요 3부분 간의 상호 데이터 접속은 무엇을 통해 이루어지는가?

1) external bus 2) memory bus 3) address bus 4) internal bus

8. 산술연산장치의 구성요소가 아닌 것은?

1) accumulator 2) adder 3) counter 4) instruction register

9. CPU 내부에 있는 ALU의 기능으로 옳은 것은?

- 1) 데이터를 일시 보관한다      2) 명령어를 해독 번역한다
- 3) 산술 논리연산을 수행한다      4) 각 레지스터의 제어를 수행한다.

10. 연산 장치를 크게 2부분으로 분류하면?

- 1) 산술연산장치와 기억장치      2) 제어장치와 산술연산장치
- 3) 산술연산장치와 논리연산장치      4) 논리연산 장치와 기억장치

수고하셨습니다!