Digital System Design - Homework3

戴宏穎

A Simple Data-path

- 1. File in datapath.v •
- 2. Test bench in hw3 t.v •
- 3. 在 test case 的部分,有測試助教給的兩個 test case ,不過不知道是自己的設計不對還是助教的資料有誤,一直都沒辦法通過。
- 4. 另外,我自己有寫一個 102 個指令的 test case 檔名是 x2addRiM1.dat。
 - 1. 第一個部分(1~16)是測試同時把 B << 2 再加上 A 存到 D 的資料
 - 1. $R0 \le 0$
 - 2. R1 <= 1
 - 3. R2 <= R1 << 2 + R0
 - 4. R3 <= R2 << 2 + R1
 - 5.
 - 6. R15 <= R14 << 2 + R13
 - 2. 第二個部分 (17~20) 測試連續 or operator 的狀態
 - 1. R6 <= R0 | R1
 - 2. R7 <= R6 | R2
 - 3. R8 <= R7 | R3
 - 4. R9 <= R8 | R4
 - 3. 第三個部分(21~24)測試連續 and operator 的狀況
 - 1. R6 <= R0 & R1
 - 2. R7 <= R6 & R2
 - 3. R8 <= R7 & R3
 - 4. R9 <= R8 & R4
 - 4. 第四個部分(25~102)測試減法與答案是否相同的確認
 - 1. R0 <= 32767
 - 2. 75 次 RO -= 1

- 3. R1 <= 32692
- 4. R0 R1 (Check value of Z)
- 5. 執行完 test bench 會把中間的狀態都 dump 到特定的檔案
 - 1. test case 1(TA's first) in dump1.dat
 - 2. test case 2(TA's second) in dump2.dat
 - 3. my test case in dumpmy.dat
- 6. 過程:

因為無法用助教的 golden test case 來測試說到底哪裡出錯,所以花了很多的時間來測試我的設計。不過還是沒辦法通過助教的測資。最麻煩的是對 verilog 從檔案讀進 & 寫出的一些細節,一開始連 pattern 都吃不進來,還好後來誤打誤撞間發現了解決的方法。這次的作業比起上次的 FSM 感覺有大幅度難度的提升,老實說有點不太適應。希望能快點跟上進度。