

Homework 05

1. (COD_CH, P250, 4.16)

在本题中将讨论流水线如何影响处理器的时钟周期。假设数据通路的各个流水级的延迟如下：

II	ID	EX	MEM	WB
250ps	350ps	150ps	300ps	200ps

同时，假设处理器执行的指令分布如下：

ALU/Logic	Branch	Load	Store
45%	20%	20%	15%

1). 在流水化和非流水化的处理器中，时钟周期分别是多少？

流水化: 350ps 非流水化: 1250ps

2). 在流水化和非流水化的处理器中，对于ld指令的延迟分别是多少？

流水化: $5 \times 350 \text{ ps} = 1750 \text{ ps}$ 非流水化: 1250ps

3). 如果我们将数据通路中的一个流水级拆成两个新的流水级，每一个新的流水级的延迟是原来的一半，那么我们将拆分哪一级？新处理器的时钟周期是多少？

ID、300ps

4). 假设没有停顿或冒险，数据存储器的利用率如何？

$20\% + 15\% = 35\%$

5). 假设没有停顿或冒险，寄存器堆的写端口利用率如何？

$45\% + 20\% = 65\%$

2. (COD_CH, P251, 4.22)

对于如下的 RISC-V 的汇编片段：

```
sd    x29, 12(x16)
ld    x29, 8(16)
sub   x17, x15, x14
beqz  x17, label
add   x15, x11, x14
sub   x15, x30, x14
```

假设我们修改流水线使得其只有一个存储器（存放指令和数据）。在这种情况下，每次程序在另一个指令访问数据的同一周期内获取指令时，都会存在结构冒险。

1). 请画出流水线图, 说明以上代码会在何处停顿。

sd	x29, 12(x16)	IF	ID	EX	MEM	WB					
ld	x29, 8(16)		IF	ID	EX	MEM	WB				
sub	x17, x15, x14			IF	ID	EX	MEM	WB			
beqz	x17, label				IF	ID	EX	MEM	WB		
add	x15, x11, x14					IF	ID	EX	MEM	WB	
sub	x15, x30, x14						IF	ID	EX	MEM	WB

在 beqz 指令停 2 个时钟周期

2). 是否可通过重排代码来减少因结构冒险而导致的停顿次数?

若把访问数据指令放于全部指令末尾, 可因其后无指令而减少停顿

3). 该结构冒险必须用硬件来解决吗? 我们可以通过在代码中插入 NOP 指令来消除数据冒险, 对于结构冒险是否可以相同处理? 请解释原因。

不可以, NOP 也需取指

4). 在典型程序中, 大约需要为该结构冒险产生多少时钟周期的停顿? (使用以下指令分布)

R-type/I-type(non-ld)	ld	sd	beq
52%	25%	11%	12%

$$25\% + 11\% = 36\%$$

3. (COD_CH, P251, 4.23)

如果我们改变 load/store 指令格式, 使用寄存器 (不需要立即数偏移) 作为访存地址, 这些指令就不再需要使用 ALU。这样的话, MEM 阶段和 EX 阶段就可以重叠, 流水级数变为四级。

1). 流水级数的减少会影响时钟周期吗?

不会, 最慢阶段的耗时没有改变

2). 这样的变化可能会提高流水线的性能吗?

可能会减少数据相关冒险使性能提升

3). 这样的变化可能会降低流水线的性能吗?

可能会因增加计算访存地址的指令使性能降低

4. (COD_{CH} , P252, 4.25)

考虑如下循环：

```

LOOP: ld    x10, 0(x13)
      ld    x11, 8(x13)
      add   x12, x10, x11
      subi  x13, x13, 16
      bnez  x12, LOOP

```

如果使用完美的分支预测（即没有控制冒险带来的流水线停顿），流水线中没有使用延迟槽，采用硬件前递解决数据冒险，分支指令在 EX 阶段判断是否跳转。

1). 给出该循环中前两次循环的流水线执行图。

```

LOOP: ld    x10, 0(x13)
      ld    x11, 8(x13)
      add   x12, x10, x11
      subi  x13, x13, 16
      bnez  x12, LOOP

LOOP: ld    x10, 0(x13)
      ld    x11, 8(x13)
      add   x12, x10, x11
      subi  x13, x13, 16
      bnez  x12, LOOP

```

```
IF ID EX MEM WB  
    IF ID EX MEM WB  
        IF ID      EX MEM WB  
            IF      ID EX MEM WB  
                IF ID EX MEM WB  
                    IF ID EX MEM WB  
                        IF ID      EX MEM WB  
                            IF      ID EX MEM WB  
                                IF ID EX MEM WB
```

2). 标注出没有进行有用操作的流水级。当流水线全负荷工作时，所有五个流水级都在进行有用的操作的情况多久会出现一次？（从 `subi` 指令进入 IF 阶段开始计算，到 `bnez` 指令进入 IF 阶段结束）

```

LOOP: ld    x10, 0(x13)
      ld    x11, 8(x13)
      add   x12, x10, x11
      subi  x13, x13, 16
      bnez  x12, LOOP

LOOP: ld    x10, 0(x13)
      ld    x11, 8(x13)
      add   x12, x10, x11
      subi  x13, x13, 16
      bnez  x12, LOOP

```

```
IF ID EX MEM WB  
    IF ID EX MEM WB  
        IF ID EX MEM WB  
            IF ID EX MEM WB  
                IF ID EX MEM WB  
                    IF ID EX MEM WB  
                        IF ID EX MEM WB  
                            IF ID EX MEM WB
```

表示未进行有用操作流水级

没有5个流水级都进行有用操作情况