

计算机组成原理实验报告

人工智能与计算机学院 计科 1803 班 学号：1033180311 姓名：何元梅
实验日期：2020 年 11 月 12 日 同组同学：毛萍兰 指导老师：刘登峰

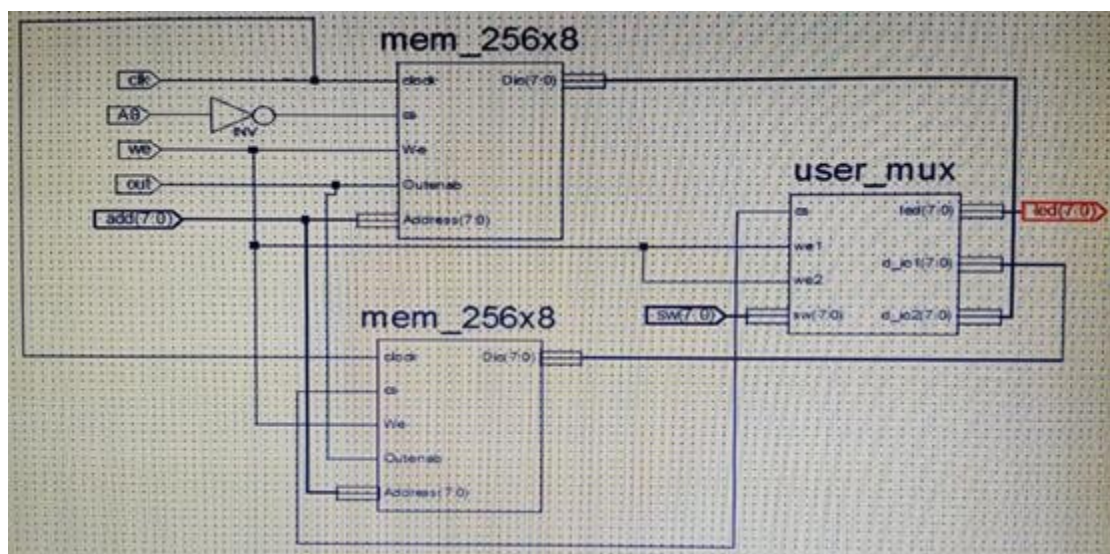
实验名称：存储器的字扩展实验

实验目的：

1. 掌握存储器字扩展的连线方式
2. 掌握存储器字扩展的工作原理

实验步骤

(一) 实验原理图



(二) 实验步骤

1. 建立工程文件，添加实验模块，完成原理图设计

(一) 建立工程文件

- (1) 点击桌面 Xilinx ISE 软件
- (2) 选择 File/New Project，输入工程名为 sample
- (3) 在 Hierarchy 框中，右击鼠标，选择 New Source，选择 Schematic，输入文件名 test

(二) 添加实验模块

- (1) 在桌面左下方选择 Design 栏，在 Hierarchy 框中，右击鼠标，选择 Add Copy of Source
- (2) 在 D : /jan_lab_source 中，选择所用模块的 .vhd 文件，点击打开
- (3) 在桌面左下方选择 Symbols 栏，在 Symbols 框中，选择所用实验模块，点击拖动到桌面右面的原理图编辑框中

(三) 原理图设计

- (1) 选择原理图编辑框左侧 Add I/O Marker，在实验模块的所用引脚端口建立端口符号
- (2) 右击所用端口符号，选择 Rename Port，选择 Rename the Branch，对端口符号进行命名
- (3) 选择原理图编辑框左侧 Add wire，可在实验模块间画线
- (4) 原理图设计完毕，点击保存

2. 修改用户约束文件，建立端口名与实验箱上拨动开关及 LED 灯对应联系，注意数据排列时的高低位顺序。

(四) 修改用户约束文件

(1) 在桌面左下方选择 Design 栏，在 Hierarchy 框中，点击鼠标，选择 Add Copy of Source

(2) 在 D : /jan_lab_source 中选择 Myucf 文件，点击打开

(3) 在 Hierarchy 框中，展开品字形符号栏，双击 Myucf

(4) 用所命名的端口名修改 Myucf 文件中的语句，修改后程序如下所示：

(5) 修改完毕，点击保存

3. 编译，下载

(五) 编译

(1) 在桌面左下方选择 Design 栏，在 Hierarchy 框中，选中所建立的 .Sch 文件

(2) 在 Processes 框中，双击 Generate Programing File，观察编译后的提示信息

(六) 下载

(1) 打开实验箱电源

(2) 在桌面上选择 开始 / 程序 / Digilent / Adept / Adept

(3) 点击 Browse，选择 C : / Documents and Settings / 工程名 / 文件名.bit，点击打开

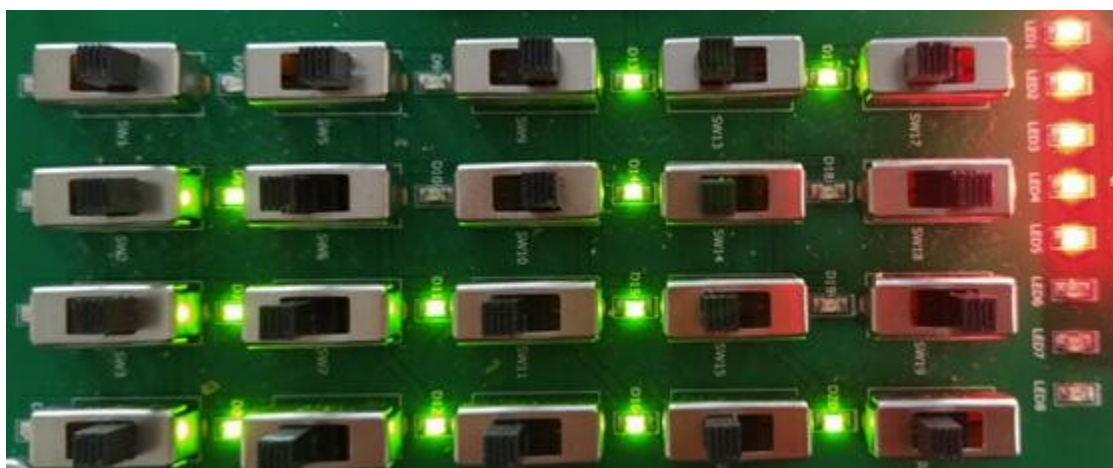
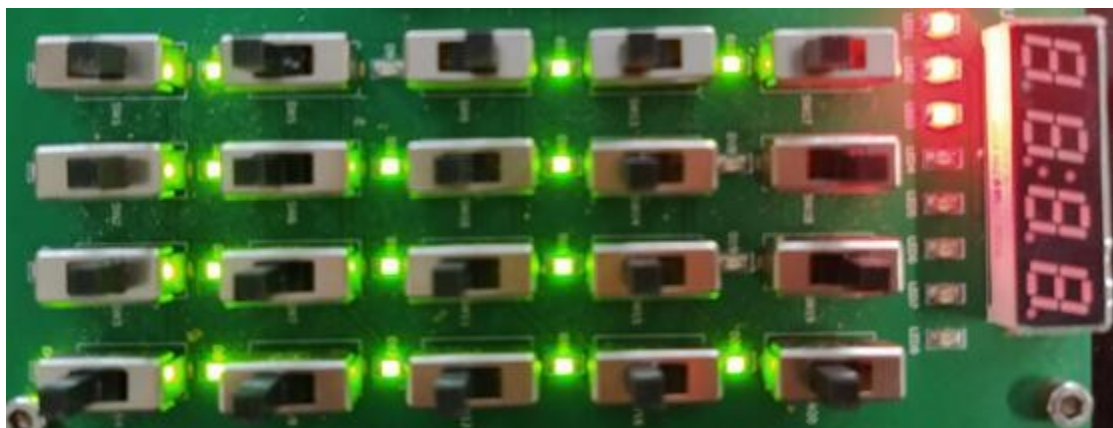
(4) 点击 Program，完成下载

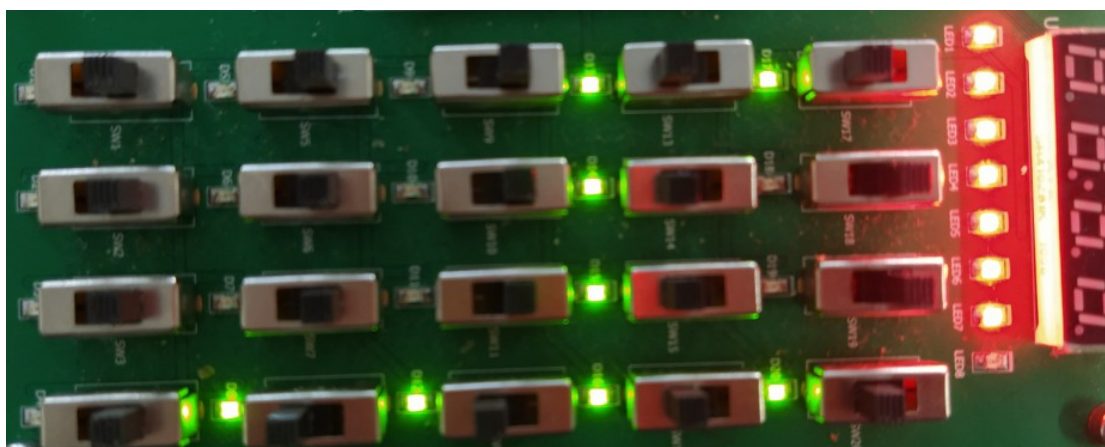
4.将多个数据分别写入二片存储器中，然后读出验证是否正确，注意地址里 A8 的作用。

(三) 实验结果

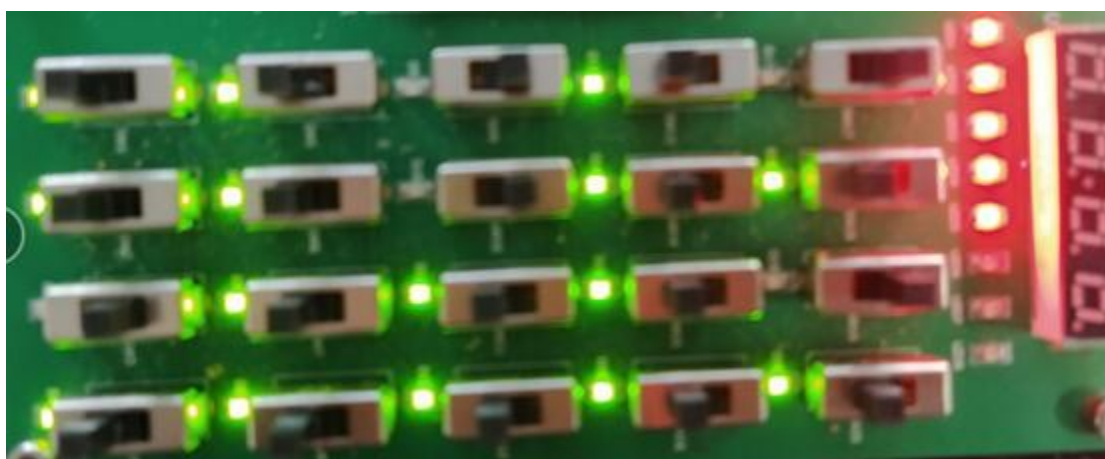
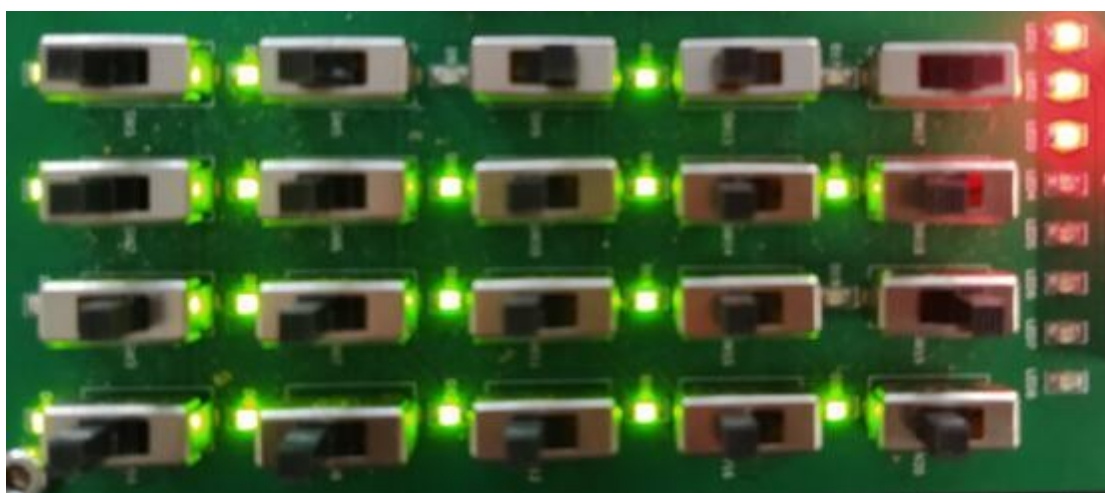
下载完成后实验箱照片如下所示：

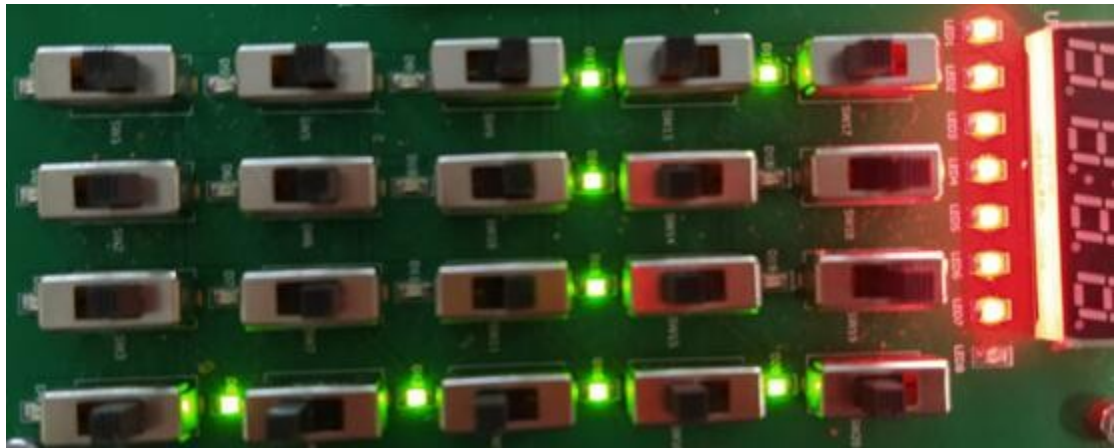
写入（由 sw18 控制）：





读出 (由 sw17 控制) :





实验感想

这次实验难度不大，是上次实验得扩展，规规矩矩添加模块，连接电路，加载文件，修改约束文件，建立端口名与试验箱相应的 LED 灯对应，运行程序、下载，做得还算顺利，最终也得到了自己想要的结果。