

표본속도변환러파기에 의한 실시간수자식빔형성체계 실현의 한가지 방법

리영광, 김려삼, 강성일

위대한 령도자 김정일 동지께서는 다음과 같이 교시하시였다.

《과학자, 기술자들은 인민경제를 주체화, 현대화, 과학화하는데서 나서는 과학기술적 문제를 성과적으로 풀어야 합니다.》(《김정일선집》 증보판 제13권 416페이지)

일반적으로 수자식빔형성체계는 빔지향각에 따르는 매 안테나요소의 시간지연량을 계산하고 고속수자신호처리기에서 입력신호에 대한 무게결수처리를 진행하는 방법으로 요구되는 방위의 지향선도를 합성하여 신호원의 위치와 방위를 확정하고있다.

그러나 위상배렬안테나에서의 많은 통로수와 수자신호처리기에서 신호에 대한 전처리를 진행하고 빔을 형성하는데 일정한 블록준위의 자료량이 요구되는것으로 하여 총체적인 알고리즘의 실행은 일정한 지연을 가진다.

우리는 FPGA(Field Programable Gate Array)에서 표본속도변환러파리론을 실현하여 표본속도를 제고함으로써 실시간적인 빔형성체계실현의 가능성을 확증하였다.

빔형성체계는 주목하는 방향에 대하여 신호세기를 강화하고 다른 방향에서의 신호를 억제하는 일종의 공간러파기이다.[1-3]

빔형성체계는 그 실현방식과 구조적측면에 따라 기계적인 빔형성체계와 전자적인 빔주사체계로 구별된다.

안테나의 기계적회전을 리용한 빔주사체계에 대한 연구가 심화되고있는데 이 체계에서는 다중빔을 생성할수 없는것으로 하여 단순빔응용에만 국한된다.[4]

한편 위상배렬안테나체계들에서 응용되고있는 전자적인 빔주사체계 즉 수자식빔형성체계는 적응배렬신호처리를 비롯한 현대신호처리리론들을 도입할수 있는 우점과 높은 공간주사속도, 정확도, 유연성으로 하여 이에 대한 연구가 광범히 진행되고있다.

수자식빔형성은 일반적으로 DSP와 FPGA를 비롯한 고속실시간처리기들을 리용하여 실현하는데 그것은 아주 좋은 유연성과 확장성을 가진다.

빔형성체계는 실천에서 방위각에 따르는 시간지연계를 구성하여 실현하는 방법과 복소연산에 의한 위상밀기를 하여 실현하는 방법이 있는데 이것들을 식으로 표현하면 다음과 같다.

$$y(t) = \sum_{i=1}^N W_i x_i(t - \tau_i) \quad (1)$$

$$y(t) = \sum_{i=1}^N W_i x_i(t) e^{-j\varphi_i} \quad (2)$$

여기서 $\varphi_i = \omega_0 \tau_i = 2\pi / (\lambda (id \sin \alpha))$ 이고 W_i 는 서로 다른 배열요소에 적용되는 무게결수, τ_i 는

서로 다른 배열요소출력신호의 시간지연, d 는 배열요소간격, i 는 배열요소번호, α 는 빔지향각이다.

식 (1)은 시간지연을 리용한 빔형성방법으로서 그것은 시간령역에서 빔을 형성하며 식 (2)는 복소연산에 의한 위상밀기빔형성방법이다.

시간지연빔형성방법에서 τ_i 에 해당되는 표본화주파수를 보장하기 위해서는 빔형성체계의 중심주파수 f 에 대하여 대역너비까지 고려한 표본화정리를 만족시키는 A/D변환기를 선정하여야 한다.

그러나 고속A/D변환기는 표본화속도에 따라 전력소비가 크고 보다 높은 원가를 요구한다. 실례를 들어 중심주파수 50kHz인 입력신호에 대하여 $-45^{\circ} \sim 45^{\circ}$ 사이의 다중빔체계를 구성한다고 할 때 표본화주파수를 1MHz까지 보장하여야 방위에 따르는 대 요소진동자에 가해지는 신호의 시간지연을 $1\mu s$ 단위로 보장할수 있다.

1. 표본속도변환러파기의 설계

표본속도변환은 표본화주파수를 변화시킬것을 요구하는 많은 응용부분들에서 리용되고 있는데 속음과 삽입인자(M, L : 옹근수)에 의하여 표본화속도를 제고함으로써 실시간적인 시간지연빔형성기를 실현할수 있다.(그림 1)

그림 1에서 요구되는 표본화주파수에 따라 삽입 혹은 속음러파기를 독자적으로 리용할수 있고 둘 다 결합하여 리용할수도 있다.

표본삽입과 속음을 진행한 후 전체적인 출력표본화주파수는 식 (3)과 같다.

$$f_{out} = \frac{L}{M} f_s \quad (3)$$

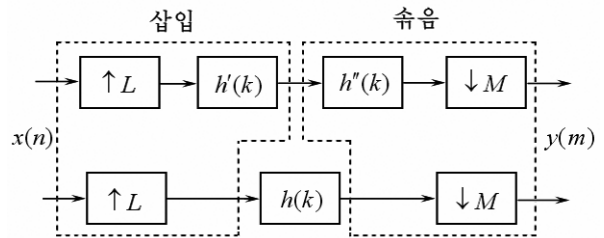


그림 1. 표본삽입 및 속음러파기의 설계

표본속도변환된 출력표본화주파수가 f_{out} 이므로 선형등간격배열안테나체계에 대하여 빔지향각과 신호의 중심주파수사이에는 다음과 같은 관계식이 성립한다.

$$\theta = \arcsin \frac{2f}{f_{out}} \cdot n \quad (4)$$

여기서 f 는 신호의 중심주파수, f_s 는 표본화주파수이다.

여기로부터 중심주파수가 50kHz, 표본화속도가 200KSPS인 경우 삽입인자 5를 리용하여 전체적인 표본화속도를 1MSPS로 제고시킬수 있다.

2. FPGA를 리용한 실시간빔형성체계의 구성

FPGA를 리용한 빔형성체계에서는 CYCLONE I계렬 EP1C20Q240C8과 A/D변환기 AD7657을 리용하였다.

AD7657은 최대표본화속도가 250KSPS, 쌍극성입구전압범위가 $\pm 5V$, 비트분해능이 14bit, 6통로 동시표본화기능을 가진 A/D변환기이다.

우리는 중심주파수가 50kHz인 입력신호에 대하여 A/D변환기 AD7657에서 200KSPS의

표본화속도로 표본화를 진행하고 표본속도변환러파기를 리용하여 $1\mu s$ 의 표본화속도를 제고하는 시간지연빔형성체계를 실현하였다.

FPGA를 리용한 표본속도변환실시간다중빔형성체계의 구성도를 그림 2에 제시하였다.

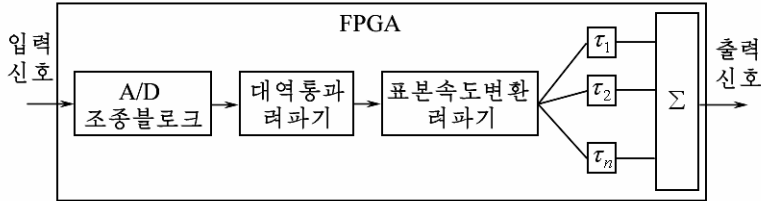


그림 2. FPGA를 리용한 표본속도변환빔형성체계구성도

표본속도변환러파이후 표본사이의 시간지연이 $1\mu s$ 이므로 빔지향각에 따르는 시간지연을 실현할수 있는 지연선출구를 가진 등록기렬을 구성하고 시간지연빔형성체계를 실현한다.

실례로 $f = 50kHz$, $N = 9$ 개의 요소진동자들로 구성된 선형배열등간격반파장안테나에서 빔지향각 $\alpha_0 = 30^\circ$ 에 대하여 매 안테나요소진동자에 가해지는 시간지연을 계산하면 다음과 같은 결과를 얻게 된다.(표)

표. $\alpha_0 = 30^\circ$ 일 때 매 요소진동자에 가해지는 시간지연량

N	1	2	3	4	5	6	7	8	9
$\tau_i / \mu s$	0	5	10	15	20	25	30	35	40

FPGA에서 표본삽입처리과정에 초기입력신호가 표본화주파수 f_s 에서 표본화되어있던 것이 표본삽입을 진행한 후 Lf_s 만큼 커지게 되므로 그것의 주파수특성으로부터 저역통과러파기를 통과시켜야 한다.

맺는 말

선형위상배열안테나를 리용한 빔공간주사에서 리용되고있는 고전적인 시간지연빔형성방법에 대하여 표본속도변환러파리론을 확장하여 입력신호에 대한 표본화속도를 제고하는 방법으로 요구되는 시간지연을 보장함으로써 다중빔체계실현의 가능성을 확증하고 FPGA를 기본구성요소로 하는 빔형성체계를 론의하였다.

참고 문헌

- [1] Andreas Austeng et al.; IEEE Journal of Oceanic Engineering, 37, 1, 2012.
- [2] Ahmed Elzooghby; IEEE Antennas and Propagation Magazine, 43, 5, 172, 2001.
- [3] Peng Chen; ICSP2008 Proceedings, 2542, 2008.
- [4] Reza Abdoole; MWSCAS'2009.52nd IEEE Int. Mid. Symp., 615, 2009.

A Method of Implementation of Real Time Digital Beamforming based on Multi-Rate Filter

Ri Yong Gwang, Kim Ryo Sam and Kang Song Il

In practice, the digital beamforming is completed by calculating time delays of each antenna element for all desired directions and implementing complex weight operation on high speed digital signal processors, therefore beam pattern is synthesized and direction of array signal source is determined.

In this paper, by implementing the multi-rate filter theory on FPGA and improving the sampling rate, the possibility of real-time digital beamformer was confirmed.

Key words: digital beam forming, array antenna, FPGA