

# PCB 设计工艺指导手册

## V1.0

深圳市兴森快捷电路科技股份有限公司

CAD 事业部

鲜海军

2011 年 1 月 5 日

# 目录

1 目的 .....	1
2 适用范围 .....	1
3 定义和缩略语 .....	1
4 引用/参考标准或资料 .....	4
5 规范内容 .....	4
5.1 元器件封装选择 .....	5
5.1.1 已有元器件封装的选用 .....	5
5.1.2 新器件的封装库建立 .....	5
5.2 焊接工艺选择 .....	5
5.2.1 组装工艺 .....	5
5.2.2 焊接温度 .....	6
5.3 基板材料选择 .....	6
5.3.1 常规基板板材性能参数 .....	6
5.3.1.1 Tg:玻璃化转变温度 .....	6
5.3.1.2 Td: 分解温度(裂解温度) .....	6
5.3.1.3 CTE:热膨胀系数 .....	6
5.3.1.4 CTI:漏电指数 .....	7
5.3.1.5 $\epsilon_r$ : 相对电容率(Dk 介质常数) .....	7
5.3.1.6 (Df) 散失因素 .....	7
5.3.2 铜箔 .....	10
5.3.2.1 铜箔厚度 .....	10
5.3.2.2 铜箔厚度与线宽、线距关系 .....	10
5.4 印制电路板设计 .....	11
5.4.1 PCB 制板常规需求 .....	11
5.4.1.1 PCB 厚度 .....	11
5.4.1.2 板厚公差 .....	11
5.4.1.3 阻抗、叠层设计 .....	11
5.4.1.4 表面工艺 .....	12
5.4.1.4.1 热风整平 .....	12
5.4.1.4.2 有机可焊性保护剂 (OSP) .....	12
5.4.1.4.3 全板镀镍金 .....	12
5.4.1.4.4 沉金 .....	12
5.4.1.4.5 化学镍钯金 .....	13
5.4.1.4.6 电镀硬金 .....	13
5.4.1.4.7 金手指 .....	13
5.4.1.4.8 沉锡 .....	14
5.4.1.4.9 沉银 .....	14
5.4.1.5 阻焊设计 .....	14
5.4.1.5.1 焊盘阻焊设计原则 .....	15
5.4.1.5.2 孔的阻焊设计 .....	15
5.4.1.5.3 BGA 的过孔阻焊设计 .....	15
5.4.1.5.4 阻焊油墨颜色 .....	15
5.4.1.5.5 阻焊油墨厚度 .....	15
5.4.1.5.6 阻焊桥 .....	15
5.4.1.6 碳油 .....	15

5.4.1.7 蓝胶 .....	15
5.4.1.8 丝印设计 .....	16
5.4.1.8.1 元器件丝印设计要求.....	16
5.4.1.8.1.1 丝印油墨颜色.....	16
5.4.1.8.1.2 丝印线宽与高度.....	16
5.4.1.8.1.2.1 字符阳字.....	16
5.4.1.8.1.2.2 字符阴字.....	16
5.4.1.8.1.3 丝印与焊盘\丝印间距 .....	16
5.4.1.8.1.4 丝印方向 .....	17
5.4.1.8.1.5 丝印位号 .....	17
5.4.1.8.1.6 丝印极性或“1”脚标示 .....	17
5.4.1.8.2 板名版本丝印 .....	17
5.4.1.8.3 条码 .....	17
5.4.1.8.4 其他丝印 .....	17
5.4.1.9 翘曲度 .....	18
5.4.1.10 检验标准 .....	18
5.4.2 外形要求 .....	18
5.4.2.1 传送方向的选择 .....	18
5.4.2.1.1 传送边 .....	18
5.4.2.1.2 传送边缺口 .....	18
5.4.2.1.3 定位孔 .....	19
5.4.2.1.4 挡条边 .....	19
5.4.2.2 板边倒角 .....	19
5.4.3 拼板设计 .....	20
5.4.3.1 PCB 尺寸 .....	20
5.4.3.2 V-CUT.....	21
5.4.3.3 桥连 .....	22
5.4.3.4 V-CUT+桥连 .....	23
5.4.3.5 插座伸出板边 .....	23
5.4.3.6 阴阳拼板 .....	23
5.4.4 基准点标记(Fiducial Marks) .....	24
5.4.4.1 基准点类型 .....	24
5.4.4.1.1 全局基准点(Global Fiducials) .....	24
5.4.4.1.2 局部基准点(Local Fiducials) .....	24
5.4.4.2 基准点规格 .....	26
5.4.4.2.1 基准点形状 .....	26
5.4.4.2.2 基准点尺寸 .....	27
5.4.4.2.3 基准点空旷度(clearance).....	27
5.4.4.2.4 基准点材料 .....	27
5.4.4.2.5 基准点平整度(flatness).....	27
5.4.4.2.6 基准点边缘距离 .....	27
5.4.4.2.7 基准点对比度 .....	27
5.4.4.2.8 公司推荐基准点形状.....	28
5.4.4.2.9 坏板标记(Mark).....	29
5.4.5 PCB 布局.....	29
5.4.5.1 元器件重量限制 .....	29
5.4.5.2 工序对器件高度的限制 .....	29

5.4.5.3 回流焊对布局要求 .....	30
5.4.5.3.1 元器件之间的距离.....	30
5.4.5.3.1.1 机器贴片元器件之间的距离.....	30
5.4.5.3.1.2 手工贴片元器件之间的距离.....	30
5.4.5.3.1.3 可维修性贴片元器件之间的距离.....	31
5.4.5.3.1.4 插件元器件与其它元器件之间的距离.....	31
5.4.5.4 波峰焊对布局要求 .....	33
5.4.5.4.1 波峰焊对器件封装要求.....	33
5.4.5.4.1.1 避免阴影效应加长焊盘.....	33
5.4.5.4.1.2 避免焊接时连锡，增加偷锡焊盘.....	33
5.4.5.4.1.3 波峰焊后焊接的元器件加走锡槽.....	34
5.4.5.4.1.4 金属外壳接插件设计.....	34
5.4.5.4.2 传送方向标示 .....	35
5.4.5.4.3 元器件之间距离要求.....	35
5.4.5.4.3.1 相同封装间距.....	35
5.4.5.4.3.2 不同封装间距.....	35
5.4.5.4.4 元器件方向要求 .....	36
5.4.5.4.4.1 SMD 元器件要求.....	36
5.4.5.4.4.2 THT 元器件要求.....	36
5.4.5.4.5 元器件种类要求 .....	37
5.4.5.4.6 元器件摆放规则 .....	37
5.4.6 布线 .....	37
5.4.6.1 禁止布线范围 .....	37
5.4.6.2 出线方式 .....	38
5.4.6.2.1 CHIP 器件的出线方式 .....	38
5.4.6.2.2 IC 器件的出线方式.....	38
5.4.6.2.3 焊盘与铜箔的连接.....	39
5.4.6.2.4 走线和过孔的连接.....	40
5.4.6.3 导通孔的设计 .....	40
5.4.6.3.1 导通孔种类 .....	40
5.4.6.3.2 导通孔到导体的距离.....	41
5.4.6.3.3 导通孔平面层花盘.....	41
5.4.6.3.4 导通孔平面层隔离盘（反焊盘） .....	41
5.4.6.3.5 导通孔位置 .....	41
5.4.6.3.6 导通孔阻焊 .....	42
5.4.6.3.7 导通孔与导通孔距离.....	43
5.4.7 PCB 的 DFT 设计要求 .....	43
5.4.7.1 PCB 的 ICT 设计要求 .....	43
5.4.7.2 功能和信号测试点的添加.....	45
5.4.8 螺钉/铆钉孔 .....	45
5.4.8.1 螺钉孔设计 .....	45
5.4.8.2 铆钉孔孔径及装配空间 .....	46

# 1 目的

规范产品的 PCB 工艺设计，规定 PCB 工艺设计的相关参数，使得 PCB 的设计满足可生产性、可测试性、安规、EMC、EMI 等的技术规范要求，在产品的设计过程中构建产品的工艺、技术、质量、成本优势。

# 2 适用范围

本规范适用于通用电子产品的刚性 PCB 板工艺设计（高密度手机板，射频板等除外），运用于但不限于 PCB 的设计、工艺审查等活动

# 3 定义和缩略语

**印制电路板** Printed Circuit Board (缩写为：PCB)

印制电路或印制线路成品板的通称，简称印制板。它包括刚性、挠性和刚-挠结合的单面、双面和多层印制板。

**覆铜箔层压板** Metal Clad Laminate

在一面或两面覆有铜箔的层压板，用于制造印制板，简称覆铜箔板。

**金属化孔** Plated Through Hole (缩写为：PTH)

孔壁沉积有金属层的孔。主要用于层间导电图形的电气连接。

**导通孔** Via Hole

用于导线连接的金属化孔，也叫中继孔、过孔。

**元件孔** Component Hole

用于把元件引线（包括导线、插针等）电气连接到 PCB 上的孔，连接方式有焊接和压接。

**表面组装技术** Surface Mounted Technology (缩写为：SMT)

**非金属化孔** non Plated Through Hole(缩写为：NPTH)

孔壁没有金属层的孔，主要用于安装、定位。

**通孔插装元器件** Through Hole Components (缩写为：THC)

指适合于插装的电子元器件。

**表面组装元件** Surface Mounted Device(缩写为 SMD)

**表面组装元器件或表面贴片元器件**

指焊接端子或引线制作在同一平面内，并适合于表面组装的电子元器件。

**表面组装技术**

是一种无需在印制板上钻插装孔，直接将表面组装元器件贴、焊到印制电路板表面规定位置上的电路装联技术。

解释：表面组装技术就是用一定的工具，将表面组装元器件引脚对准预先涂覆了粘剂接剂

和焊膏的焊盘图形上，把表面组装元器件贴装到 PCB 表面上，然后经过波峰焊或回流焊，使表面组装元器件和电路之间建立可靠的机械和电气连接。

#### A 面 A Side

安装有数量较多或较复杂器件的封装互联结构面（Packaging and Interconnecting Structure），在 IPC 标准中称为主面（Primary Side），在本文中为了方便，称为 A 面（对应 EDA 软件的 TOP 面）。对后背板而言，插入单板的那一面，称为 A 面；对插件板而言，元件面就是 A 面；对 SMT 板而言，贴有较多 IC 或较大元件的那一面，称为 A 面；

#### B 面 B Side

与 A 面相对的互联结构面。在 IPC 标准中称为辅面（Secondary Side），在本文中为了方便，称为 B 面（对应 EDA 软件的 BOTTOM 面）。对插件板而言，就是焊接面。

#### 波峰焊（wave soldering）

将溶化的焊料，经专用设备喷流成设计要求的焊料波峰，使预先装有电子元器件的 PCB 通过焊料波峰，实现元器与 PCB 焊盘这间的连接。

#### 回流焊（reflow soldering）

通过熔化预先分配到 PCB 焊盘上的焊膏，实现表面贴装元器件与 PCB 焊盘的连接。

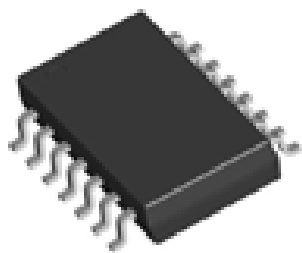
#### 小外形晶体管 Small Outline Transistor（缩写为：SOT）

指采用小外形封装结构的表面组装晶体管。

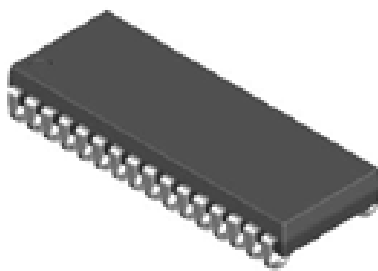


#### 小外形封装 Small Outline Package（缩写为：SOP）

指两侧具有翼形或 J 形引线的一种表面组装元器件的封装形式。在 96 版的 IPC 标准中细分为 SOIC、SSOIC、SOPIC、TSOP 和 SOJ。引线中心距有 0.3mm、0.4mm、0.5mm、0.63mm、0.8mm、1.27mm。



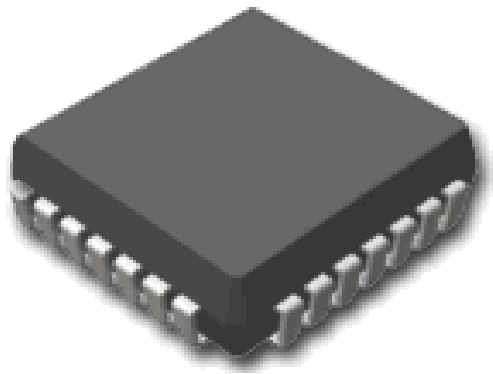
SOP 图片



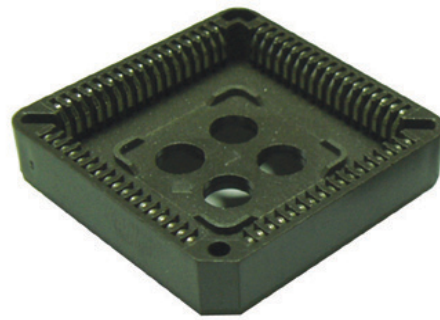
SOJ 图片

#### 塑封有引线芯片载体 Plastic Leaded Chip Carriers（缩写为：PLCC）

指四边具有 J 形引线，采用塑料封装的表面组装集成电路。外形有正方形和矩形两种形式，典型引线中心距为 1.27 mm。



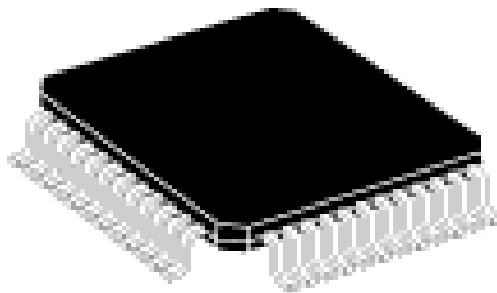
## PLCC 图片



PLCC Sockets 图片

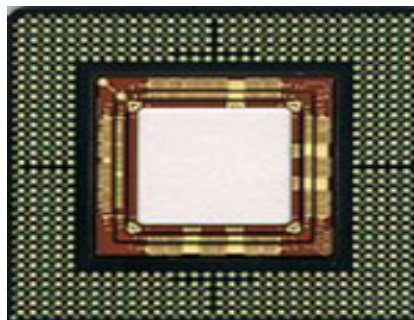
四边扁平封装器件 Quad Flat Package (缩写为: QFP)

指四边具有翼形短引线,采用塑料封装的薄形表面组装集成电路。IPC 标准中细分为 PQFP、SQFP、CQFP。引线中心距有 0.3 mm, 0.4 mm, 0.5 mm, 0.63 mm, 0.8 mm, 1.27 mm



## 球栅阵列封装器件 Ball Grid Array (缩写为: BGA)

指在元件底部以矩阵方式布置的焊锡球为引出端的面阵式封装集成电路。目前有塑封 BGA (P-BGA) 和陶瓷封装 BGA (C-BGA) 两种。焊锡球中心距有 1.5 mm, 1.27 mm, 1 mm, 0.8 mm, 0.65mm, 0.5mm, 0.4mm

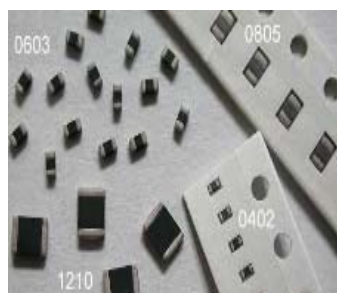


片式元件 Chip

指片式电阻器、片式电容器（不包括立式贴片电解电容）、片式电感器等两引脚的表面组装元件。



电阻图片



电容图片



## 电感图片

## 金属电极无引线表面 Metal Electrode Leadless Face (缩写为: MELF)

为使电容器、电阻器和二极管两端金属化而使用的一种圆柱形 SMT 封装形式



## 光学定位基准符号

PCB 上用于定位的图形识别符号。丝印机、贴片机、AOI 靠它进行定位, 又称 MARK 点  
细间距 (fine pitch)

BGA 封装: 引脚间距 $\leq 0.65\text{mm}$ ; 其它封装: 引脚间距 $\leq 0.5\text{mm}$

## 引脚共面性 (lead coplanarity)

指表面贴装元器件引脚垂直高度偏差, 即引脚的最高脚底与最低引脚底形成的平面间的垂直距离, 其值一般不大于  $0.1\text{mm}$ 。

# 4 引用/参考标准或资料

IPC-7351 (表面贴装设计和焊盘图形标准通用标准)

IPC-2221 (通用设计标准)

IPC-4100 (通用材料标准)

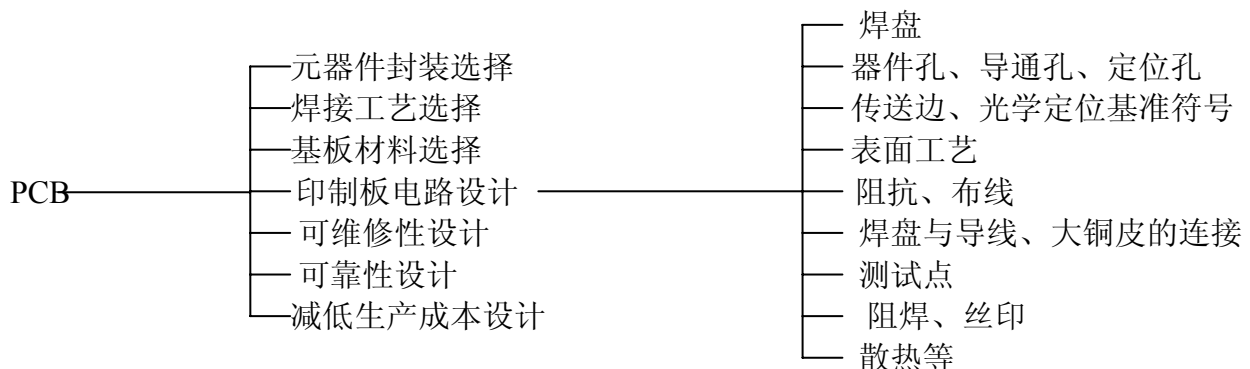
IPC-6012 (刚性印制板的鉴定及性能标准)

IPC-6013 (柔性印制板的鉴定及性能标准)

IPC-SM-782 (表面贴装设计与焊盘结构标准)

# 5 规范内容

PCB 工艺设计要考虑的基本问题, 见下图:





5.1 元器件封装选择

满足性能指标和结构安装的前提下，优选选择能降低生产成本的器件

5.1.1 已有元器件封装的选用

PCB 上已有元器件封装（客户提供）的选用应保证封装与元器件实物外形轮廓、引脚间距、通孔直径等相符合。

插装器件管脚应与通孔公差配合良好（通孔直径大于管脚直径 8—20mil），考虑公差可适当增加，确保透锡良好。

5.1.2 新器件的封装库建立

PCB 上新元器件封装（封装组建立），应根据器件手册建立元器件封装库，确保所建封装库与实物相符合，与客户提供的图纸相符合；新元器件的建立能够满足不同工艺（回流焊、波峰焊）的要求。详细规则请参考《封装库设计规则》。

5.2 焊接工艺选择

5.2.1 组装工艺

PCB 设计首先应该确定 SMD（贴装）与 THC（插装）在 PCB 正反两面上的布局。不同的组装形式对应不同的工艺流程，对生产线有不同的要求，必须慎重考虑。

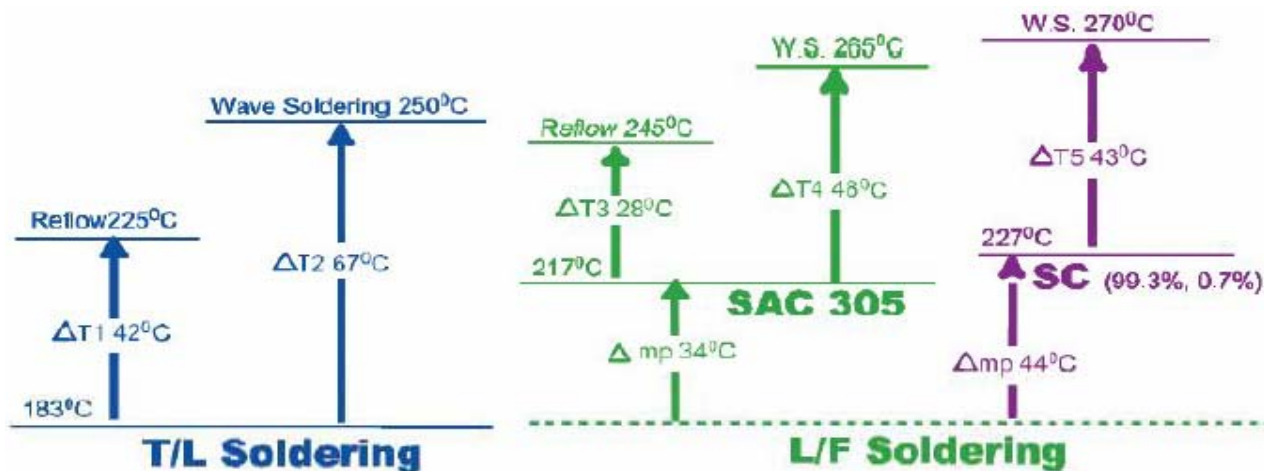
组装方式	示意图	焊接方式	特征
单面表面组装		单面回流焊	工艺简单，适用于小型、薄型简单电路
双面表面组装		双面回流焊	高密度组装、薄型化
SMD 和 THC 都在 A 面		先 A 面回流焊， 后 B 面波峰焊	一般采用先贴后插， 工艺简单
THC 在 A 面 SMD 在 B 面		B 面波峰焊	PCB 成本低，工艺简单， 贴后插。如果采用先插 贴，工艺复杂
THC 在 A 面 A、B 两面都有 SMD		先 A 面回流焊， 后 B 面波峰焊	适合高密度组装
A、B 两面 都有 SMD 和 THC		先 A 面回流焊， 后 B 面波峰焊， B 面插件后手工焊	工艺复杂，很少采用

**备注:**

1. 针对混装，目前先 A 面回流焊，再 B 面回流焊，后插件做夹具过波峰焊；
2. 针对一面回流，一面波峰焊的单板；下列 SMD 器件不能过波峰焊：BGA、0402、0201、QFN、PLCC 等器件，通常只能放 0603(含)以上 chip 器件。
3. 两面全 SMD，这类板采用两次回流焊工艺，在焊接第二面时，已焊好的第一面上的元件焊点同时再次熔化，仅靠焊料的表面张力附在 PCB 下面，较大较重的元件容易掉落。因此，元件布局时尽量将较重的元件集中布放在 A 面，较轻的布放在 B 面。
4. 混装板 B 面（即焊接面）采用波峰焊进行焊接，在此面所布元件种类、位向、间距一定要符合相关规定。

**5.2.2 焊接温度**

焊接温度主要由所选焊料决定，下图是回流焊和波峰焊焊接窗口：

**5.3 基板材料选择**

基板材料种类繁多，按是否可挠曲可分为刚性板材和挠性板材；按 Tg 值可分为高 Tg 板材和常规 Tg 板材；按材料特性等可分为 FR4、CEM、非 PTFE 高频材料、PTFE 高频材料等。

**5.3.1 常规基板板材性能参数****5.3.1.1 Tg: 玻璃化转变温度**

当温度升高到某一区域时，基板将由“玻璃态”转变为“橡胶态”，此时的温度称为该板的玻璃化温度(Tg)。也就是说，Tg 是基材保持刚性的最高温度(°C)。普通 PCB 基板材料在高温下，不但产生软化、变形、熔融等现象，同时还表现在机械、电气特性的急剧下降。

**5.3.1.2 Td: 分解温度(裂解温度)**

以「热重分析法」(Thermal Gravity Analysis)将树脂加热中失重 5%(Weight Loss)之温度点定义为 Td。Td 可判断板材之耐热性,作为是否可能产生爆板的间接指标。IPC 新规范建议因应无铅焊接,一般 Tg 之 Td > 310°C, Mid Tg 之 Td > 325°C, High Tg 之 Td > 340°C。在组装之波焊过程,无铅焊料因过於僵硬,容易产生局部龟裂或将铜环从板面拉起造成局部扯裂的状态。

**5.3.1.3 CTE: 热膨胀系数**

热胀冷缩是物质的共同本性，不同物质 CTE(Coefficient of thermal expansion)即热膨胀系数是不同的。印制板是树脂+增强材料（如玻纤）+铜箔的复合物。在板面 X-Y 轴方向，印制板的热膨胀系数（CTE）为 13~18 PPM/°C，在板厚 Z 轴方向为 80~90PPM/°C，而铜的 CTE 为 16.8PPM/°C。片状陶瓷芯片载体的 CTE 为 6PPM/°C，印制板的金属化孔壁和相连的绝缘壁在 Z 轴的 CTE 相差很大，产生的热不能及时排除，热胀冷缩使金属化孔开裂、断开，这样机器设备就不可靠了。SMT（表面贴装技术）使这一问题更为突出。因为表面贴装的互连是通过表面焊点的直接连接来实现的，陶瓷芯片载体 CTE 为 6，而 FR4 基材在 X-Y 向 CTE 为 13~18，因此，贴装连接焊点由于 CTE 不同，长时间经受应力会导致疲劳断裂。金属基印制板可有效地解决散热问题，从而使印制板上的元器件不同物质的热胀冷缩问题缓解，提高了整机和电子设备的耐用性和可靠性。

#### 5.3.1.4 CTI:漏电指数

电路板在使用环境中遭到污染，致使板面线路间距处出现漏电短路，且发热烧焦的情形。是比较各种板材能否耐得恶劣环境的侵犯，能否减少危险机率之试验，也就是在最坏的打算下，看看电路板之板材能否过关的试验。板材 CTI 的品质是指 50 滴仍未故障者，其所呈现的外加电压数值。若上述 300V 可顺利过关时，还可再增加电压为 400V，500V，或 600V 等，直到出现故障前之最高电压，即为该板材的 CTI 数据。一般规定 FR-4 及格标准是 200-400V，而 CEM-1 也是 200-400V，但日本业界有时会要求到 800V 之严格标准。

#### 5.3.1.5 $\epsilon_r$ : 相对电容率(Dk 介质常数)

“相对容电率”（即介质常数）太大时，所造成讯号传播（输）速率变慢的效果，可利用著名的 Maxwell Equation 加以说明： $V_p$ （传播速率）= $C$ （光速）/ $\sqrt{\epsilon_r}$ （周遭介质之相对容电率）此式若用在空气之场合时（ $\epsilon_r=1$ ），此即说明了空气中的电波速率等于光速。但当一般多层板面上讯号线中传输“方波讯号”时（可视为电磁波），须将 FR-4 板材与阻焊剂的  $\epsilon_r$ （Dk）代入上式，其速率自然会比在空气中慢了许多，且  $\epsilon_r$  愈高时其速率会愈慢。

#### 5.3.1.6 (Df) 散失因素

世界上并无完全绝缘的材料存在，再强的绝缘介质只要在不断提高测试电压下，终究会出现打穿崩溃的结局。即使在很低的工作电压下（如目前 CPU 的 2.5 V），讯号线中传输的能量也多少会漏往其所附着的介质材料中。正如同品质再好的耐火砖，也多少会散漏出一些热量出来。对高频(High Frequency)讯号欲从板面往空中飞出而言，板材 Df 要愈低愈好，例如 800MHz 时最好不要超过 0.01。否则将对射频（RF）的通讯（信）产品具有不良影响。且频率愈高时，板材的 Df 要愈小才行。正如同飞机要起飞时，其滑行的跑道一定要非常坚硬，才不致造成能量的无法发挥。当此词 Df 用于讯号之高速传输（指数位逻辑领域）与高频传播（指 RF 射频领域）等信息与通讯业中，尚另有三个常见的同义字，如损失因素（Loss Factor）、介质损失（Dielectric Loss），以及 损失正切 Loss Tangent（日文称为损失正接）等三种不同说法的出现，甚至 IC 业者更简称为 Loss 而已，其实内涵并无不同。

Test Item		Treatment Condition	Unit	Property Data	
				SPEC	Typical Value
Tg		DSC	℃	≥130	140
Flammability		C-48/23/50	Rating	V-0	V-0
		E-24/125			
Volume Resistivity		After moisture resistance	MΩ-cm	≥10 <sup>8</sup>	5.2×10 <sup>8</sup>
		E-24/125		≥10 <sup>3</sup>	5.2×10 <sup>8</sup>
Surface Resistivity		After moisture resistance	MΩ	≥10 <sup>4</sup>	5.4×10 <sup>7</sup>
		E-24/125		≥10 <sup>3</sup>	5.6×10 <sup>8</sup>
Arc Resistance		D-48/50+D-0.5/23	S	≥60	120
Dielectric Breakdown		D-48/50+D-0.5/23	KV	≥40	60
Dielectric Constant (1MHz)		C-24/23/50	-	≤5.4	4.6
Dissipation Factor (1MHz)		C-24/23/50	-	≤0.035	0.015
Thermal Stress	Unetched	288℃,solder dip	-	>10s	60s
	Etched			No delamination	No delamination
Peel Strength	1oz	288℃,10s	N/mm	≥1.05	1.8
	Cu. Foil	125℃		≥0.70	1.6
Flexural Strength	LW	A	MPa	≥415	600
	CW			≥345	500
Water Absorption		D-24/23	%	≤0.80	0.15
CTE Z-axis	Before Tg	TMA	μm/m℃	-	65
	After Tg	TMA	μm/m℃	-	300
	50~260℃	TMA	%	-	4.5
Td		10℃/min,N <sub>2</sub> ,5% Wt Loss	℃	-	310
T260		TMA	min	-	15
T288		TMA	min	-	2
CTI		IEC60112 Method	V	PLC 3(175V--249V)	PLC 3

生益 S1141 板材参数表

## FR-4 材料

厂家	类别	型号	厂家	类别	型号	厂家	类别	型号
生益	普通 Tg	S1141	ISOLA	高 Tg170	FR406	台耀	高 Tg 180	TU-752
	中 Tg150	S1000		高 Tg 180	FR408		中 Tg155	TU-742
	高 Tg170	S1141 170		高 Tg175	PCL-370HR		高 Tg 180	VT-47
	高 Tg170	S1170		高 Tg175	IS410	日立	普通 Tg	MCL-BE-67G (H)
	高 Tg170	S1000-2					高 Tg170	MCL-E-679 (W)
	普通 Tg 无卤素	S1155	GETEK	高 Tg 180	ML200		高 Tg170	MCL-E-679F (J)
	高 Tg170 无卤素	S1165		高 Tg 180	RG200	南亚	普通 Tg	FR-4-86
	RCC (Tg 150)	S6018	NELCO	高 Tg 175	N4000-6		高 Tg170	NP-170
联茂科技	中 Tg150	IT158		高 Tg 175	N4000-11		高 Tg180	NP-180
	高 Tg 180	IT180		高 Tg 190	N4000-12		高 Tg170	GA-170
	普通 Tg 无卤素	IT140G		高 Tg 210	N4000-13		中 Tg150	EM-825

	高 Tg170 无卤素	IT170G		高 Tg 210	N4000-13SI		高 Tg170	EM-827	
陶瓷粉添加的高频材料（非 PTFE）									
厂家	类别	型号	厂家	类别	型号	厂家	类别	型号	
ROGERS	RO4000 系列	RO4350、 RO4350B	ROGERS	TMM 系列	TMM3、TMM4、 TMM5	ARLO N		25FR	
		RO4003、 RO4003C			TMM6、TMM10i			25N	
PTFE 高频板材料									
厂家	类别	型号	厂家	类别	型号	厂家	类别	型号	
ROGERS	RT5000 系列	RT5880、RT5870	TACONIC	TLX 系列	TLX-0、TLX-6	ARLON	Diclad 系列	Diclad522	
	RT6000 系列	RT6002、RT6006			TLX-7、TLX-8			Diclad527	
		RT6010			TLX-9			Diclad870	
	RO3000 系列	RO3003、 RO3006		TLY 系列	TLY-3			Diclad880	
		RO3203、 RO3210			TLY-5、 TLY-5A		Cuclad 系列	Cuclad250GT	
		RO3010		TLC-27	Cuclad250GX				
NELCO	NX9000 系列	NX9240、 NX9245		TLC 系列	TLC-30、 TLC-32			Cuclad 系列	Cuclad233LX
		NX9250、 NX9255		RF 系列	RF-30、RF-60				Cuclad217LX
		NX9260、 NX9294			RF-35		Isoclad 系列		Isoclad933
		NX9300、 NX9320			RF-35P、 RF-35A			Isoclad917	
	NY9000 系列	NY9208、 NY9217		TLT 系列	TLT-0、TLT-6		AD 系列	AD250、 AD270	
		NY9220、 NY9233			TLT-7、TLT-8			AD350、 AD350A	
	NH9000 系列	NH9294、 NH9300			TLT-9			AD300、 AD320	
		NH9320、 NH9338		TL 系列	TL-32、TL-35			AD450、 AD600	
		NH9348、 NH9350		其他系列	CER10、 TSM-30			AD1000、 AD10	
	泰兴微波	F4B 系列							

公司常用板材列表

## 5.3.2 铜箔

板材的铜箔有三种，一种是压延铜箔（RA），另一种是电解铜箔（ED），皮铜；电解铜箔是采用电镀方式形成，其铜微粒结晶状态为垂直针状，易在蚀刻时形成垂直的线条边缘，有利于精细线路的制作，但在弯曲半径小于 5mm 或动态挠曲时，针状结构易发生断裂，因此常用于刚性板和一次挠曲产品上；而压延铜箔采用压力压延而成，铜微粒呈水平轴状结构，因此压延铜箔板材虽贵，但挠曲性能好。皮铜的挠曲性能最好，目前是客户提供材料。

### 5.3.2.1 铜箔厚度

铜箔厚度的选择主要取决于导体的载流量和允许的环境工作温度。常规下，电流要求越大，设计的线宽越宽，铜厚越厚。

PCB 铜箔厚度指成品厚度，图纸上应该明确标注为成品厚度（Finished Conductor Thickness）。

### 5.3.2.2 铜箔厚度与线宽、线距关系

基铜厚度		8 层及以下最小线宽/线间距（mil）				8 层以上最小线宽/线间距（mil）			
(oz/Ft <sup>2</sup> )	公制（μm）	内层		外层		内层		外层	
		推荐值	最小值	推荐值	最小值	推荐值	最小值	推荐值	最小值
4	140	9/14.5	8/13.5	8/20	7/19	9/13	7/11	11/17	9/15
3	105	7/9.5	6/8.5	8/12	7/11	6.5/8.5	5/7	9.5/13.5	8/12
2	70	6/6	5/5.5	5/8.5	4/8.5	5/6	4/5	7/9	6/8
1	35	4.5/5	4/4.5	5/5.7	4/5.7	4/4.5	3/4	5/6	4.5/5
0.5	18	4.5/4.5	4/4	4.5/5	4/4.5	3.5/3.5	3/3	4.5/4.5	4/4
备注:设计文件最小线宽及间距在允许的情况下尽量大于推荐值。									

铜厚和最小线宽/间距设计参数

基铜厚度		8 层及以下最小线宽/线间距（mil）				8 层以上最小线宽/线间距（mil）			
(oz/Ft <sup>2</sup> )	公制（μm）	内层		外层		内层		外层	
		推荐值	最小值	推荐值	最小值	推荐值	最小值	推荐值	最小值
2	70	8/8	7/7	8/10	7.5/9.5	7/7	6.5/6.5	8/10	7/9
1	35	6/6	5.5/5.5	6/7	5.5/6.5	5.5/5.5	5/5	5.5/6.5	5/6
0.5	18	5.5/5.5	5/5	5.5/6.5	5/6	5/5	4.5/4.5	5/5.5	4.5/5.2
备注:在设计文件最小线宽及间距在允许情况下尽量大于推荐值；等长线间距（边缘到边缘）推为设计线宽的 2 倍。									

蛇形线铜厚和最小线宽/线距设计参数

## 5.4 印制电路板设计

### 5.4.1 PCB 制板常规需求



加工说明模板.pdf

#### 5.4.1.1 PCB 厚度

1.PCB 厚度，指的是其标称厚度（即绝缘层加铜箔的厚度）；PCB 厚度的选取应依据结构、板尺寸大小和所安装元件的重量选取。一般贴装机允许的板厚：0.5~3mm（我司能力到 4.5mm）；

2.推荐采用的 PCB 厚度：0.5 mm, 0.7mm, 0.8 mm, 1 mm, 1.5 mm, 1.6 mm, 1.8 mm, 2 mm, 2.2mm, 2.3mm, 2.4 mm, 3.0mm, 对于板厚为 3.2 mm, 4.0mm, 4.5mm, 5.0mm, 6.0mm, 6.4 mm, 7.0mm 的单板采用层压的方式。

A、常规下双面金手指板厚为 1.5mm 板厚；多层金手指板厚为 1.0mm 和 1.6mm 板厚。

B、只装配集成电路、小功率晶体管、电阻、电容等小功率元器件，在没有较强的负荷振动条件下，使用厚度为 1.6mm 板的尺寸在 500mm×500mm 之内（根据实际设备决定）；

C、有负荷振动条件下，要根据振动条件采取缩小板的尺寸或加固和增加支撑点的办法，仍可使用 1.6mm 的板；

D、板面较大或无法支撑时，应选择 2~3mm 厚的板；

E、1mm 厚度的 PCB 最大拼板尺寸 200mm×150mm。

#### 5.4.1.2 板厚公差

板厚 $\leq 1.0\text{mm}$ : $\pm 0.1\text{mm}$

板厚 $> 1.0\text{mm}$ : $\pm 10\%$

板厚特殊公差要求（无层间结构要求）： $\leq 2.0\text{mm}$  $\pm 0.1\text{mm}$ ；2.1-3.0mm $\pm 0.15\text{mm}$

#### 5.4.1.3 阻抗、叠层设计

阻抗和叠层主要依据板厚，层数，阻抗值要求，电流大小，信号完整性等基本要求确定，基本原则如下：

1.叠层具有对称性

2.阻抗连续性

3.元件下面为地层（第二层或倒数第二层）

4.电源和地紧耦合

5.信号层靠近参考层

6.相邻信号层间拉大距离

7.信号层夹在电源层和地层之间时,信号层靠近地层

8.差分间距 $\leq 2$  倍线宽

9.线宽调整在 4-6mil 范围

10.板层间半固化片 $\leq 3$  张

11.次外层至少有一张 7628 或 2116 或 3313

12.半固化片使用顺序 7628 $\rightarrow$ 2116  $\rightarrow$ 3313  $\rightarrow$ 1080  $\rightarrow$ 106

#### 5.4.1.4 表面工艺

表面处理最基本的目的是保证良好的可焊性或电性能。由于自然界的铜在空气中倾向于以氧化物的形式存在，不大可能长期保持为原铜，因此需要对铜进行其他处理。虽然在后续的组装中，可以采用强助焊剂除去大多数铜的氧化物，但强助焊剂本身不易去除，因此业界一般不采用强助焊剂。随着人类对于居住环境要求的不断提高，目前 PCB 生产过程中涉及到的环境问题显得尤为突出。目前有关铅和溴的话题是最热门的；无铅化和无卤化将在很多方面影响着 PCB 的发展。

##### 5.4.1.4.1 热风整平

热风整平又名热风焊料整平(俗称喷锡)，它是在 PCB 表面涂覆熔融锡（铅）焊料并用加热压缩空气整（吹）平的工艺，使其形成一层既抗铜氧化，又可提供良好的可焊性的涂覆层。热风整平时焊料和铜在结合处形成铜锡金属间化合物。PCB 进行热风整平时要沉在熔融的焊料中；风刀在焊料凝固之前吹平液态的焊料；风刀能够将铜面上焊料的弯月状最小化和阻止焊料桥接。

喷锡厚度：2-40 $\mu\text{m}$  焊盘间最小距离 8mil,大铜皮中间焊盘喷锡距离 12mil；设计板厚范围 0.6-4.0mm;pitch $\leq 0.5\text{mm}$  的器件和 0201 封装器件不能采用；喷锡分为有铅和无铅两种。

##### 5.4.1.4.2 有机可焊性保护剂（OSP）

OSP 是防氧化及可焊性保护剂，用于裸铜经受储存和组装过程保持表面的可焊性。涂层的储存、组装前的烘烤及后续焊接过程对可焊性有影响。它是在铜和空气间充当阻隔层；OSP 工艺简单、成本低廉，这使得它能够在业界广泛使用。在后续的焊接过程中，如果铜面上只有一层的有机涂覆层是不行的，必须有很多层。这就是为什么化学槽中通常需要添加铜液。在涂覆第一层之后，涂覆层吸附铜；接着第二层的有机涂覆分子与铜结合，直至二十甚至上百次的有机涂覆分子集结在铜面，这样可以保证进行多次回流焊。试验表明：最新的有机涂覆工艺能够在多次无铅焊接过程中保持良好的性能。

OSP 厚度：0.2-0.3 $\mu\text{m}$  设计板厚范围 $\leq 6.5\text{mm}$

##### 5.4.1.4.3 全板镀镍金

全板镀镍金是在 PCB 表面导体先镀上一层镍后再镀上一层金，镀镍主要是防止金和铜间的扩散。现在的电镀镍金有两类：镀软金（纯金，金表面看起来不亮）和镀硬金（表面平滑和硬，耐磨，含有钴等其他元素，金表面看起来较光亮）。软金主要用于芯片封装时打金线；硬金主要用在非焊接处的电性互连。

镍厚：3-5 $\mu\text{m}$  金厚：0.025-0.1 $\mu\text{m}$  设计板厚范围 0.2-7.0mm；设计间距 3-4mil 时容易造成金丝短路

##### 5.4.1.4.4 沉金

沉金是在铜面上包裹一层厚厚的、电性良好的镍金合金，这可以长期保护 PCB；另外它也



具有其它表面处理工艺所不具备的对环境的忍耐性。镀镍的原因是由于金和铜间会相互扩散，而镍层能够阻止金和铜间的扩散；如果没有镍层，金将会在数小时内扩散到铜中去。沉金的另一个好处是镍的强度，仅仅 5 微米厚度的镍就可以限制高温下 Z 方向的膨胀。此外沉金也可以阻止铜的溶解，这将有益于无铅组装。

镍厚：3-5um 金厚：0.05-0.1um 焊盘间最小间距 4mil；设计板厚范围 0.2-7.0mm  
板上有裸芯片或按键（如：手机板）推荐采用

#### 5.4.1.4.5 化学镍钯金

化学镍钯金与沉金相比是在镍和金之间多了一层钯，钯可以防止出现置换反应导致的腐蚀现象，为沉金作好充分准备。金则紧密的覆盖在钯上面，提供良好的接触面。

焊接--镍厚：3-5um 钯厚：0.05-0.1um 金厚：0.03-0.05um

打线--镍厚：3-5um 钯厚：0.1-0.15um 金厚：0.07-0.15um

设计板厚范围 0.2-7.0mm,与沉金相比解决了黑焊盘效应，但成本较高

#### 5.4.1.4.6 电镀硬金

为了提高产品耐磨性能，增加插拔次数而电镀硬金。

镍厚：3-5um 金厚 $\leq 2.5\mu\text{m}$  公司采用金钴合金镀厚金，常用于金手指插头和接住焊盘开关；不能用于常规器件焊接（可焊性不好）；设计板厚范围 0.2-7.0mm

#### 5.4.1.4.7 金手指

为了提高产品耐磨性能，增加插拔次数而电镀硬金。

镍厚：3-5um 金厚:0.25-1.3um 金厚度根据插拔次数确定，一般  $0.5\mu\text{m}$  厚度可经受 500 次插拔， $1\mu\text{m}$  厚度可经受 1000 次插拔

金手指间最小距离 6mil

设计板厚范围 0.8-2.0mm

金手指最大高度 $\leq 2\text{inch}$

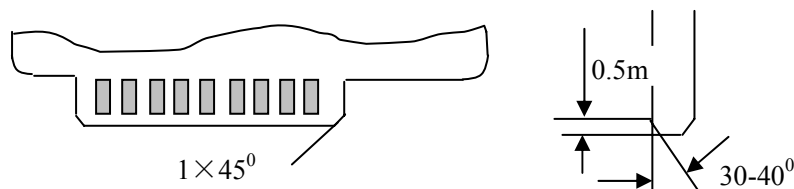
金手指倒角角度可以是： $20^\circ$ 、 $30^\circ$ 、 $45^\circ$ 、 $60^\circ$ 、 $90^\circ$

沉锡、沉银焊盘距离金手指顶端最小距离 14mil

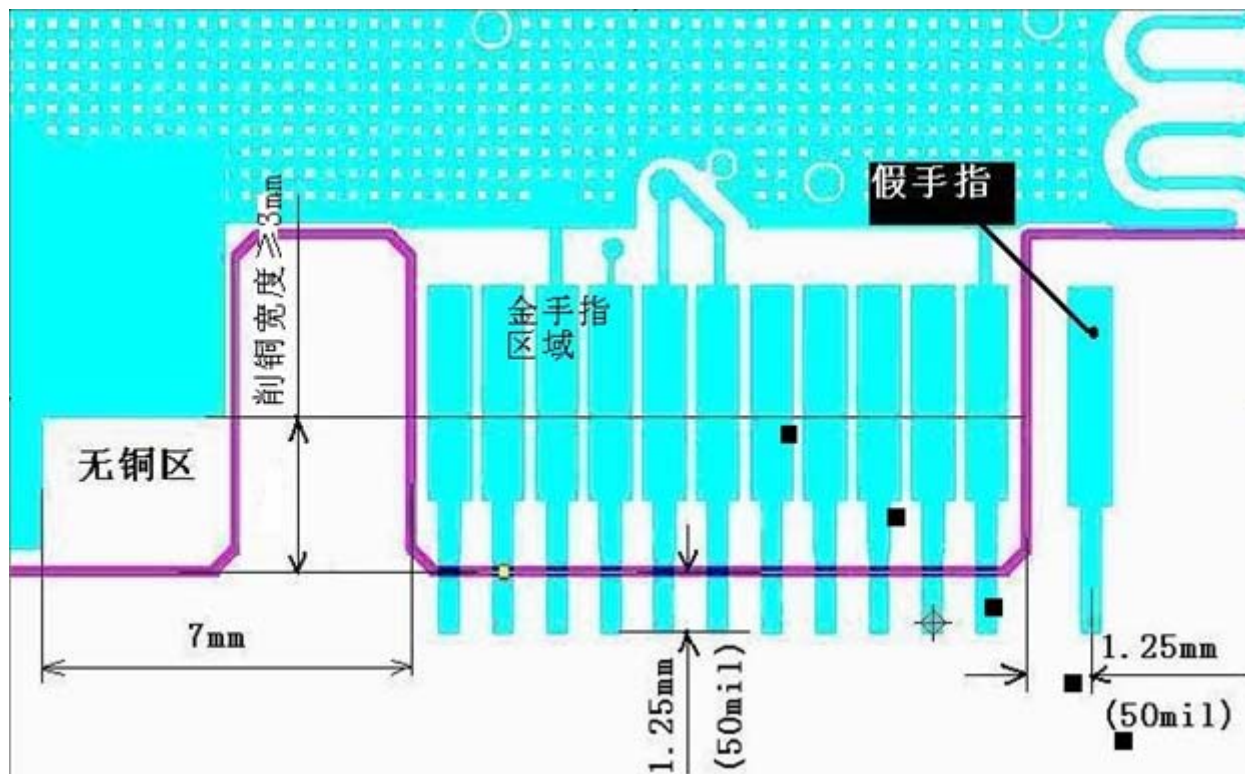
金手指倒角不伤附边的设计参数及铺铜参数见下图

金手指倒角

对于金手指的设计要求见下图，除了插入边按要求设计倒角外，插板两侧边也应该设计 $(1\sim 1.5)\times 45^\circ$  的倒角或 R1~R1.5 的圆角，以利于插入。



金手指倒角的设计



#### 5.4.1.4.8 沉锡

由于目前所有的焊料都是以锡为基础的，所以锡层能与任何类型的焊料相匹配。从这一点来看，沉锡工艺极具有发展前景。但是以前的 PCB 经沉锡工艺后出现锡须，在焊接过程中锡须和锡迁徙会带来可靠性问题，因此沉锡工艺的采用受到限制。后来在沉锡溶液中加入有机添加剂，可使得锡层结构呈颗粒状结构，克服了以前的问题，而且还具有好的热稳定性和可焊性。

沉锡工艺可以形成平坦的铜锡金属间化合物，这个特性使得沉锡具有和热风整平一样的好的可焊性而没有热风整平令人头痛的平坦性问题；沉锡也没有化学镀镍/沉金金属间的扩散问题——铜锡金属间化合物能够稳固的结合在一起。沉锡板不可存储太久，组装时必须根据沉锡的先后顺序进行。

锡厚：0.8-1.5um 设计板厚范围≤6.5mm

#### 5.4.1.4.9 沉银

沉银工艺介于有机涂覆和化学镀镍/沉金之间，工艺比较简单、快速；不像化学镀镍/沉金那样复杂，也不是给 PCB 穿上一层厚厚的盔甲，但是它仍然能够提供好的电性能。银是金的小兄弟，即使暴露在热、湿和污染的环境中，银仍然能够保持良好的可焊性，但会失去光泽。沉银不具备化学镀镍/沉金所具有的好的物理强度因为银层下面没有镍。

沉银是置换反应，它几乎是亚微米级的纯银涂覆。有时沉银过程中还包含一些有机物，主要是防止银腐蚀和消除银迁移问题；一般很难测量出来这一薄层有机物，分析表明有机体的重量少于 1%。

银厚：0.1-0.3um 设计板厚范围≤6.5mm

#### 5.4.1.5 阻焊设计

阻焊层主要目的是防止氧化、防止焊接时桥连现象的产生，并起绝缘的作用。阻焊膜的设计主要是确定开窗方式和焊盘余隙。

#### 5.4.1.5.1 焊盘阻焊设计原则

- 1.阻焊开窗应比焊盘尺寸大 5mil 以上（单边大 2.5mil）；
- 2.相邻 SMD 的焊盘、SMD 焊盘和 THD 孔、SMD 焊盘和过孔、过孔和过孔之间要保留阻焊桥，最小阻焊桥宽度为 4mil；
- 3.阻焊开窗边缘到附近的导体应留有 5mil 以上的间隔。（特别是走线拐角时需要注意）；
- 4.散热用途的铺铜应阻焊开窗；
- 5.金手指的阻焊开窗应开整窗，上面和金手指的上端平齐，下端要超出金手指下面的板边。金手指顶部开窗与附近焊盘距离须 $\geq 20\text{mil}$ ；
- 6.当表面组装元器件焊盘间隙 $\geq 7\text{mil}$  时，采用单焊盘式窗口设计；间隙 $< 7\text{mil}$  时，开整窗处理。

#### 5.4.1.5.2 孔的阻焊设计

- 1.一般过孔设计为塞孔不开窗；
- 2.测试孔的阻焊开窗正面为孔径+5mil，反面为焊盘直径+5mil；
- 3.安装孔正反面禁布区内应作阻焊开窗；
- 4.非金属定位孔正反面阻焊开窗比孔径大 10mil；
- 5.金属化孔可以背面的阻焊比正面大。

#### 5.4.1.5.3 BGA 的过孔阻焊设计

- 1.需要塞孔的孔在正反面都不作阻焊开窗；
- 2.PCB 如果要经过波峰焊，或者 BGA 的 Pitch $< 1.0\text{mm}$  时，BGA 过孔都采用绿油塞孔方法，要在 BGA 下加 ICT 测试点，测试焊盘直径 32mil,阻焊开窗 37mil；
- 3.如果没有波峰焊工序和 Pitch 在 1.0mm 以上（含）的 BGA,BGA 下过孔既可采用上一条的设计方法，也可采用以下设计方法：直接用 BGA 过孔做测试孔，不堵孔，T 面按比孔径大 5mil 阻焊开窗，B 面测试孔焊盘为 32mil,阻焊开窗为 37mil;非测试孔要塞孔。

#### 5.4.1.5.4 阻焊油墨颜色

阻焊油墨颜色：绿、黄、黑、蓝、红、白、绿色亚光。

#### 5.4.1.5.5 阻焊油墨厚度

阻焊油墨厚度 10-18um(铜面盖油),5-8um(过孔及线边缘盖油)。

#### 5.4.1.5.6 阻焊桥

阻焊桥宽度：4mil(绿色),5mil(其他颜色)(底铜 $\leq 1\text{OZ}$ )(底铜 2-4OZ，全部按 6mil)，要留意封装库设计。

#### 5.4.1.6 碳油

印碳油是指采用丝网印刷技术,在 PCB 板指定之位置印上碳油,经烤箱固化测试 OK 后形成合格的具有一定阻值的碳膜代替原有的电阻元件。制作与字符丝印差不多，区别仅是碳油具有良好的导电性能，而字符为半导体材料，仅起到标识和隔焊的作用。

碳油厚度：15-25um 碳油与碳油距离 14mil;碳油与焊盘距离 10mil;碳油比设计线宽大 5mil,常用于按键板。碳油阻值 15 欧/平方（25um 厚度时）。

#### 5.4.1.7 蓝胶

蓝胶（又名可剥胶）是一种丝印型保护油墨，是一层暂时性涂层，作为印刷电路板或电子零件装配时局部之抗焊锡用，在电镀和过锡操作时为线路板上的特定部位提供保护，当指定的电镀或过锡过程完成后便可轻易从板上完全剥掉，而不会在镀通孔或表面留迹痕污点。易剥离，无残渣。

蓝胶厚度：0.20--0.50mm，蓝胶距离焊盘边缘最小 12mil,盖住线或焊盘边缘最小 2mil,需要印蓝胶的地方最大孔径 4.5mm,超出此范围的就不能用蓝胶保护。

表面处理为沉银、沉锡的板不可印碳油。原因：沉银、沉锡表面处理易被氧化，为避免氧化和避免印碳油时擦花表面，必须印完碳油后再过沉银、沉锡工序，当过沉银或沉锡工序时，印碳油区域也会被沉上银或锡。

### 5.4.1.8 丝印设计

丝印设计包括元器件丝印；板名版本号；条码丝印；安装孔定位孔丝印；过板方向；扣板散热器；防静电标志；定位识别点和其他要求丝印。

#### 5.4.1.8.1 元器件丝印设计要求

##### 5.4.1.8.1.1 丝印油墨颜色

字符油墨颜色：白、黄、黑;通常字符颜色为白色。对全板喷锡板，建议采用黄色永久性绝缘油墨，以便看清字符；对于 RO4350 板材，无阻焊情况下，不建议丝印字符，如果客户坚持丝印字符推荐采用黑色字符油墨。

##### 5.4.1.8.1.2 丝印线宽与高度

###### 5.4.1.8.1.2.1 字符阳字

丝印的宽度与高度：1/30Z、1/20Z（基铜）：4/23mil（推荐设计成 4/25mil）；10Z（基铜）：5/30mil；20Z（基铜）：6/45mil；字高与字符线宽之比 $\geq 6:1$ 。厚铜板间距限制(如电源板)，无法满足丝印线宽与高度时，只要丝印不存在高度差，也可以使用以上基铜比例设计丝印;丝印不推荐使用在高密度 PCB 设计中，如手机板（最好保留器件框）。

###### 5.4.1.8.1.2.2 字符阴字

字符线宽 $\geq 8\text{mil}$ ,最小字符油墨宽度 $> 5\text{mil}$



##### 5.4.1.8.1.3 丝印与焊盘\丝印间距

丝印与需要焊接的地方如 SMD 焊盘、插装焊接孔、测试点、Mark 点至少距离 6mil(丝印不能上 Mark 点阻焊开窗)。丝印之间的距离至少为 6mil, 丝印之间的部分重合是可以接受的，任何丝印由于重叠导致无法识别必须调整。

#### 5.4.1.8.1.4 丝印方向

丝印字符串排列应遵循正视时位号的排序从左到右、从下往上的原则。

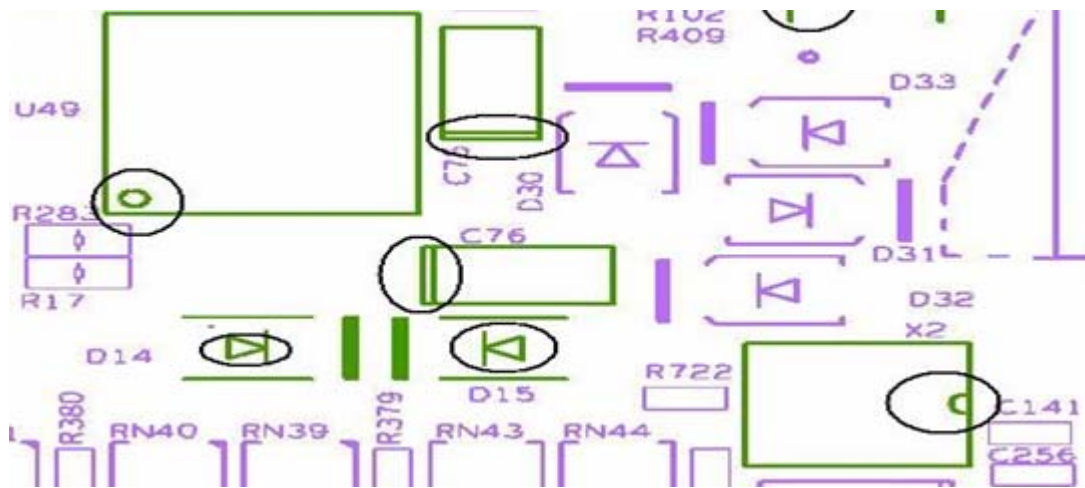
#### 5.4.1.8.1.5 丝印位号

丝印字符的位号要一一对应，不能颠倒、变换顺序。每个元器件上必须标出位号（代号）。对于高密度 SMT 板，如果空间不够，可以采用引出的标注方法或标号标注的方法，将位号标在 PCB 其他有空间的地方；如果实在无空间标注位号，在得到客户的许可后可以不标，但必须出装配图，以便指导安装和检查。

#### 5.4.1.8.1.6 丝印极性或“1”脚标示

1. 元器件丝印必须放到元器件本体的外边。丝印字符、极性与方向的丝印标志不能被元器件或拉手条等覆盖。

2. IC 器件一般要标示出 1 号脚位置，用“●”表示。对 BGA 器件用英语字母和阿拉伯数字构成的矩阵方式表示；极性元件要表示出正极，用“+”或其他方式标示；转接插座有时为了调试和连接方便，也需要标出针脚号。



#### 5.4.1.8.2 板名版本丝印

放置在 PCB 的元件面上，水平放置，比元件位号丝印大（常规丝印字符宽度 10mil, 高度 80mil）；扣板正反面都需要有板名丝印，方便识别。

#### 5.4.1.8.3 条码

1. 条码位置应尽量靠近 PCB 板名版本号，且长边必需与传送方向平行。区域内不能有焊盘直径大于 0.5mm 的导通孔，如有导通孔则必须用绿油覆盖。

2. 条码位置必须符合下述的要求，否则无法喷码或贴标签。

A、预留区域为涂满油墨的丝印区；

B、尺寸为 22.5mm X 6.5mm；

C、丝印区外 20mm 范围内不能有高度超过 25mm 的元器件；

#### 5.4.1.8.4 其他丝印

1. 所有射频 PCB 建议标注“RF”的丝印字样；

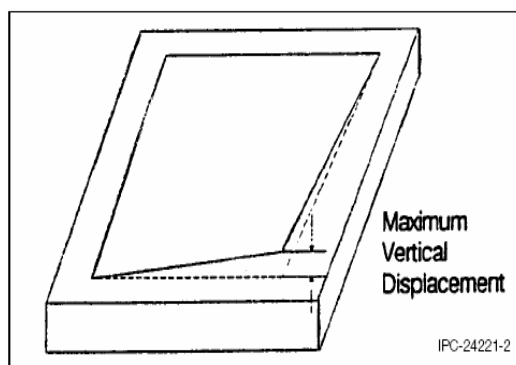
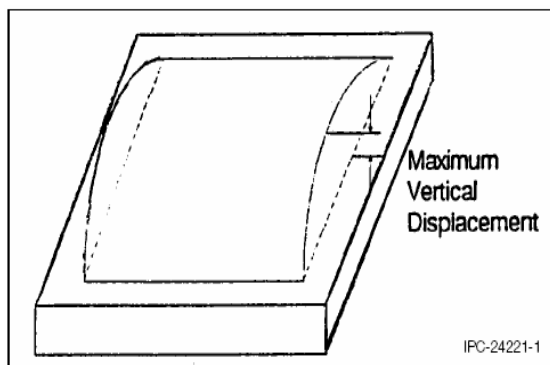
2. 有光纤盘绕的 PCB，需要在 PCB 标示出光纤的盘绕途径，特别注意防止丝印上焊盘的情况出现；

3. 对于过波峰焊的过板方向有明确规定的 PCB，如设计了偷锡焊盘、泪滴焊盘、或器件焊接方向，需要用丝印标示出过板方向；

- 4.如果有扣板散热器，要用丝印将扣板散热器的轮廓按真实大小标示出来；
- 5.防静电标记丝印的优先位置是 PCB 的元件面，采用标准的封装库；条形码也需要放置；
- 6.其他方便调试和观察的丝印将根据实际情况进行放置；
- 7.其它顾客要求（如加流水号及批次号，顾客需明确要求）。

### 5.4.1.9 翘曲度

翘曲是弓曲和扭曲的统称，弓曲是指板以圆柱形或球面曲线形状偏离平面，即如果板是长方形的，则它只有四个角在同一平面上（见下图）；扭曲是指平行于长方形对角线的板材变形，即一个角与其它三个角不在同一平面上（见下图）。



贴片：IPC 标准 $\leq 0.75\%$ ，板厚 $< 1.6\text{mm}$  最大翘曲度  $0.7\%$ ；板厚 $\geq 1.6\text{mm}$  最大翘曲度  $0.5\%$ ，同时最大弓曲变形量 $\leq 1.5\text{mm}$ 。

插件：IPC 标准 $\leq 1.5\%$ ，最大翘曲度  $0.7\%$ ；

背板：最大翘曲度  $1\%$ ，同时最大变形量 $\leq 4\text{mm}$ ；

翘曲度极限能力： $0.1\%$ ，常规推荐  $0.3\%$ 以上。

### 5.4.1.10 检验标准

检验标准依据客户要求而定，如果客户没有要求应依据产品特点，使用环境等确定。通常有如下 3 种 PCB 刚性板检验标准，IPCII 级、IPCIII 级和 Gjb362A-2009。

## 5.4.2 外形要求

### 5.4.2.1 传送方向的选择

为了减少焊接时 PCB 的变形，对不作拼版的 PCB，一般将其长边方向作为传送方向；对于拼板也应将长边方向作为传送方向。对于短边与长边之比大于  $80\%$  的 PCB，可以用短边传送。

#### 5.4.2.1.1 传送边

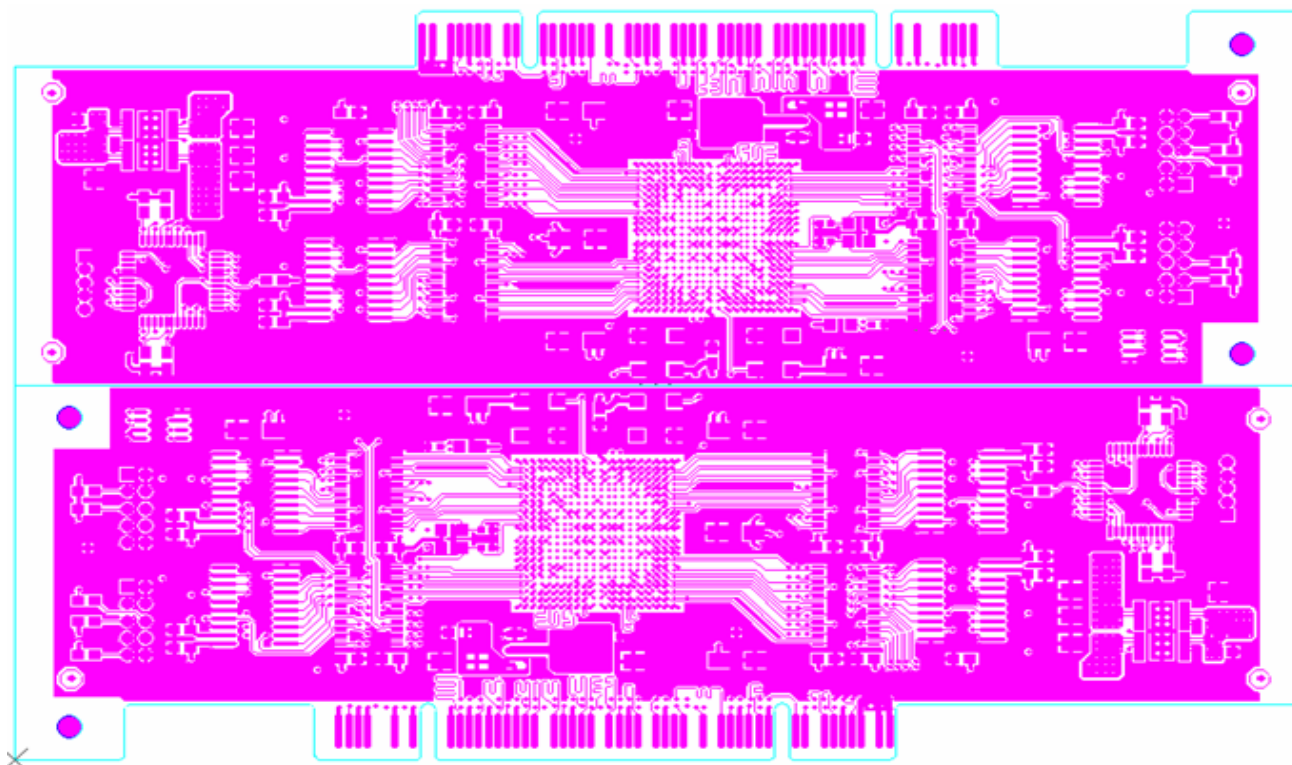
作为 PCB 的传送边的两边应分别留出 $\geq 5\text{mm}$  的宽度，传送边正反面在离边  $5\text{mm}$  的范围内不能有任何元器件或焊点；能否布线视 PCB 的安装方式而定，导槽安装的 PCB 一般经常插拔不要布线，其他方式安装的 PCB 可以布线。对双面回流，B 面传送边的两边应留出不少于  $5\text{mm}$  宽的传送边。

#### 5.4.2.1.2 传送边缺口

传送边通常是笔直的，对纯 SMT 板，允许有缺口，但缺口尺寸须小于所在边长度的  $1/3$ ，



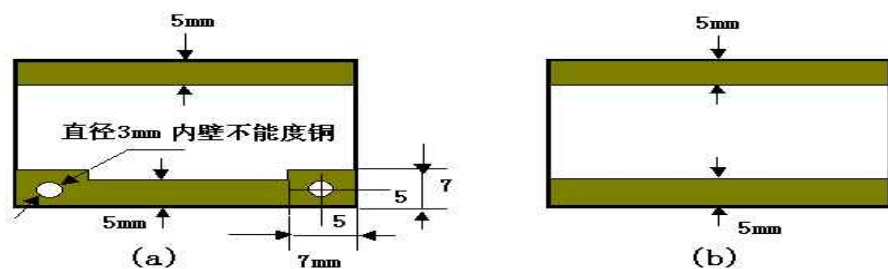
应该确保 PCB 在链条上传送平稳(旋转 180°拼板后采用另外一个方向做传送边)。



异型 PCB 推荐外形图

#### 5.4.2.1.3 定位孔

每一块 PCB 应在其角部位置设计至少两个定位孔，以便在线测试和 PCB 本身加工时进行定位。一般定位孔的尺寸是：2.8mm、3.0mm、3.2mm、3.5mm、4.0mm、4.5mm、6.0mm，其公差要求为-0/+0.08mm。定位孔、非接地安装孔，一般均应设计成非金属化孔。如果作拼板，可以把拼板也看作一块 PCB，整个拼板只要有三个定位孔即可。



此区域不能贴装元器件和布放 Mark  
针定位与边定位 PCB 设计要求示意图(单位: mm)

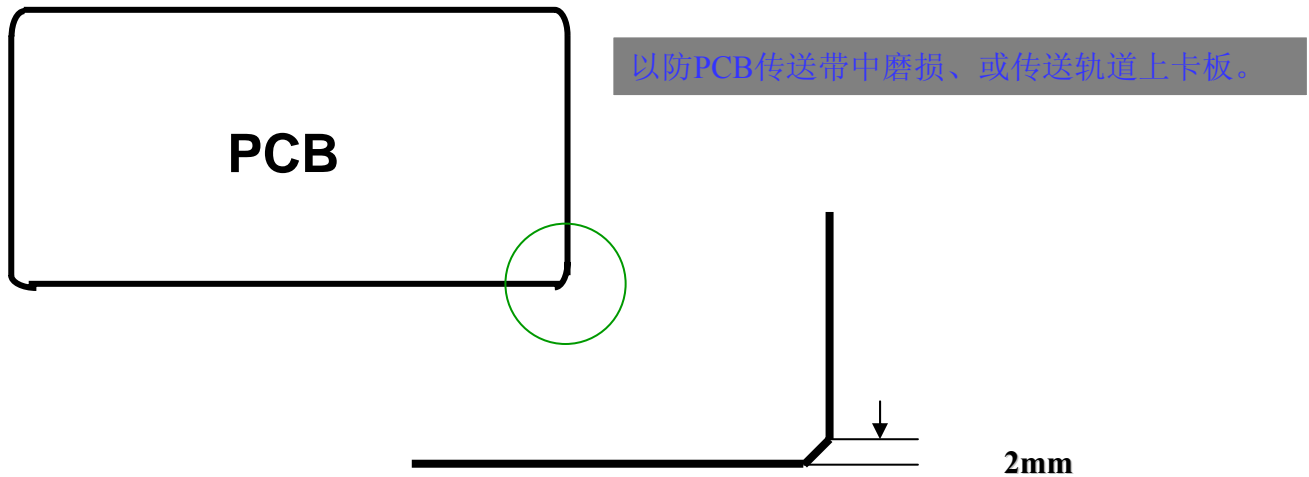
#### 5.4.2.1.4 挡条边

对需要进行波峰焊的宽度超过 200 mm 的板，一般非传送边也应该留出 $\geq 5\text{mm}$ 宽度的边；在 B 面（焊接面）上，距挡条边 8mm 范围内不能有元件或焊点，以便装挡条。如果元器件较多，安装面积不够，可以将元器件安装到边，但必须另加上工艺挡条边（通过拼板方式）。

#### 5.4.2.2 板边倒角

板子的外形为矩形，如果板子不需要拼板，要求板子 4 个角圆角或 45°斜角。如果板子需

要拼板, 要求拼板后的板子 4 个角为圆角或 45°斜角, 圆角或 45°斜角的最小尺寸半径为  $r=1\text{mm}$ 。



### 5.4.3 拼板设计

拼板的主要目的是: 满足设备生产能力, 提高生产效率。

常见的拼板方式有: V-CUT、桥连、桥连+V-CUT。

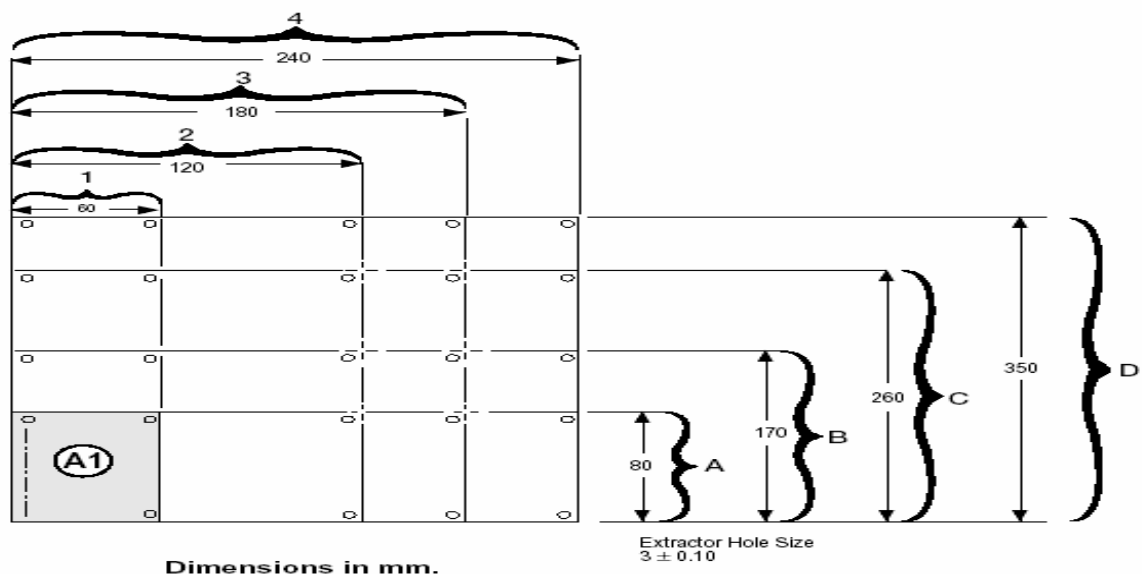
#### 5.4.3.1 PCB 尺寸

PCB 尺寸是由产品自身结构尺寸和 SMT 生产线设备加工范围决定的。

PCB 最大尺寸 = SMT 生产线设备最大贴装尺寸, 我司最大贴装尺寸 460mmX500mm。

PCB 最小尺寸 = SMT 生产产线设备最小贴装尺寸, 我司最小贴装尺寸: 60 × 60 mm。

印制板的外形应尽量简单, 一般为矩形, 长宽比为 3: 2 或 4: 3, 其尺寸应尽量靠标准系列的尺寸。当 PCB 尺寸小于最小贴装尺寸时, 必须采用拼板方式。

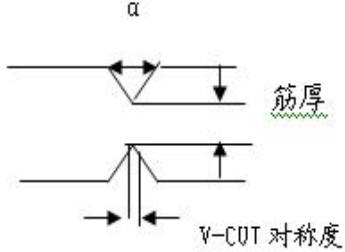


A1	60 x 80	B1	120 x 80	C1	180 x 80	D1	240 x 80
A2	60 x 170	B2	120 x 170	C2	180 x 170	D2	240 x 170
A3	60 x 260	B3	120 x 260	C3	180 x 260	D3	240 x 260
A4	60 x 350	B4	120 x 350	C4	180 x 350	D4	240 x 350



5.4.3.2 V-CUT

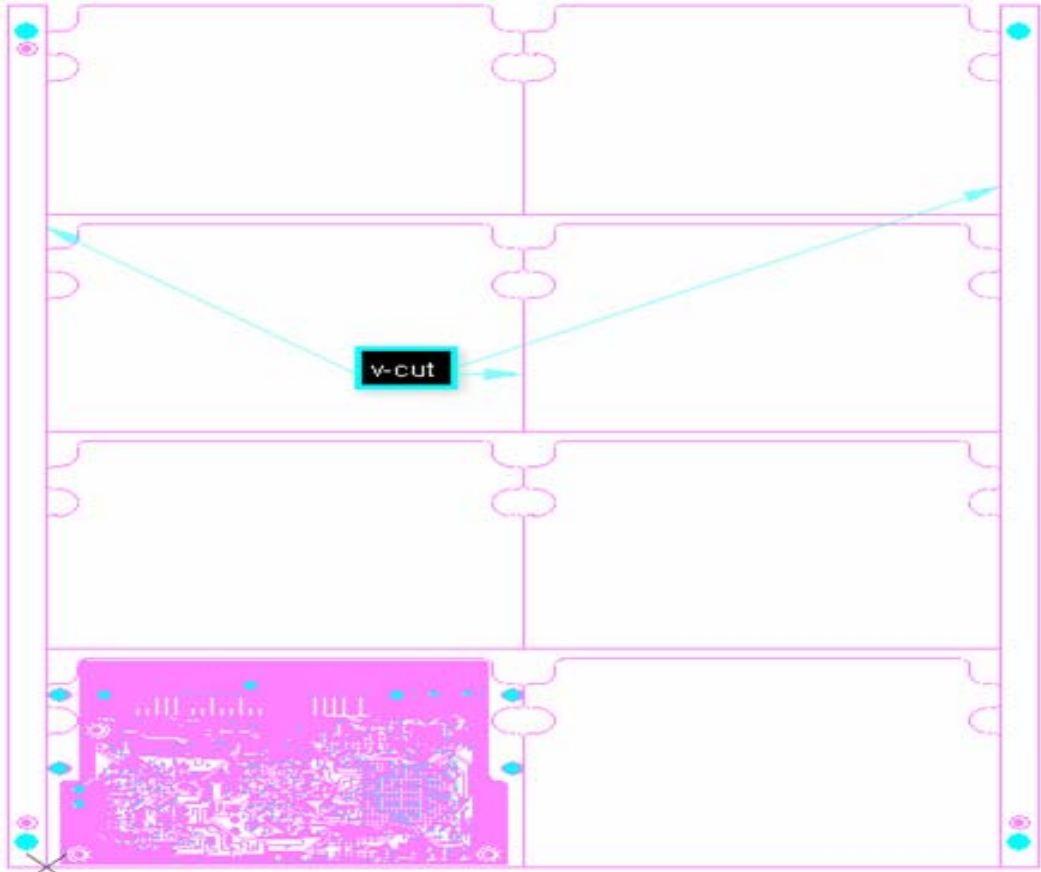
需要保持板的刚性和可分离性，板分离后需要保证单元板的完整性。

项目	设备能力	备注
V-CUT 最大最小尺寸	v-cut 线垂直边不超过 18inch	
V-CUT 板厚范围	0.4-----3.2mm(0.6mm 以下单 V-CUT)	
V-CUT 对称度公差	±4 mil	
V-CUT 线到 pin 钉距离	≥3mm	
V-CUT 定位精度	±10um	
V-CUT 角度规格	20°, 30°, 45°, 60°	
V-CUT 角度公差	+/-5 度	
V-CUT 筋厚精度	±0.1mm	
X/Y 方向 V-CUT 线数量	≤100	
单条 V-CUT 线跳刀次数	≤7	

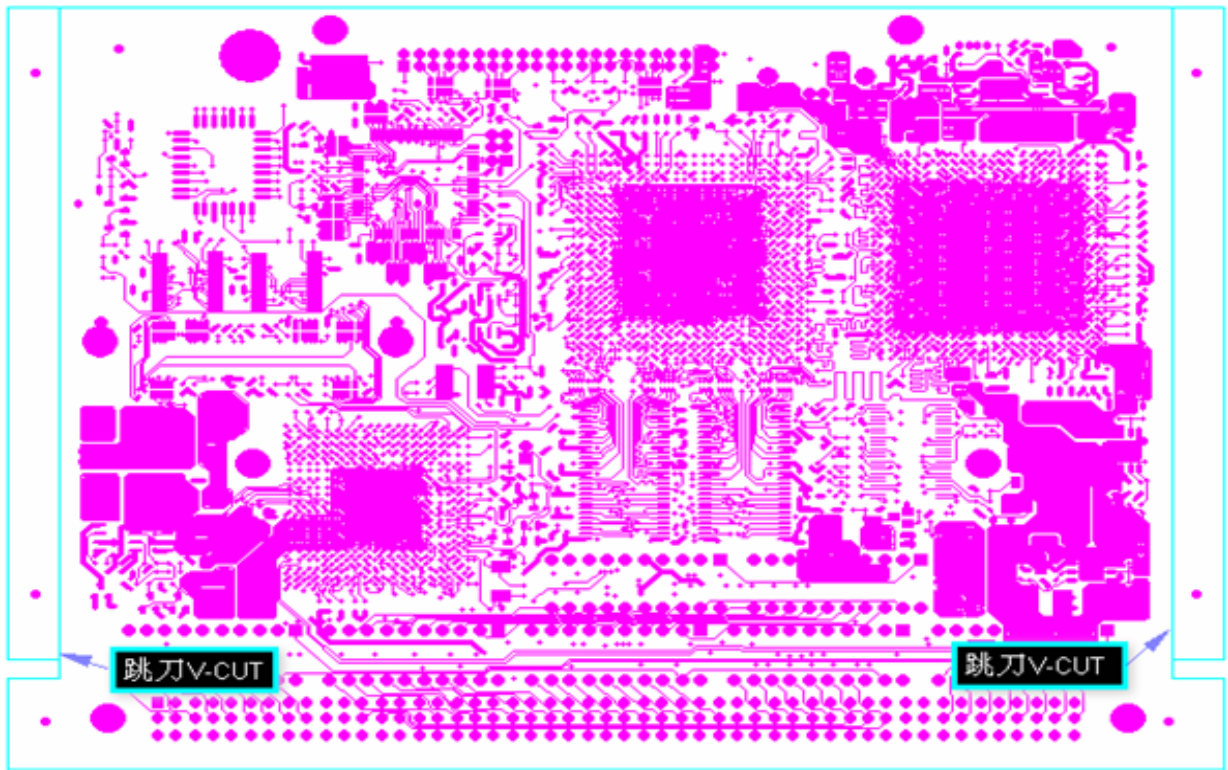
V-CUT 参数表

V-CUT 跳刀拼版间距参数				
板厚	板厚≤1.0mm	1.0mm<板厚≤1.6mm	1.6mm<板厚≤2.3mm	板厚>2.3mm
跳刀间距	间距≥7mm	间距≥8mm	间距≥9mm	间距≥10mm

跳刀 V-CUT 参数表



V-CUT 示意图



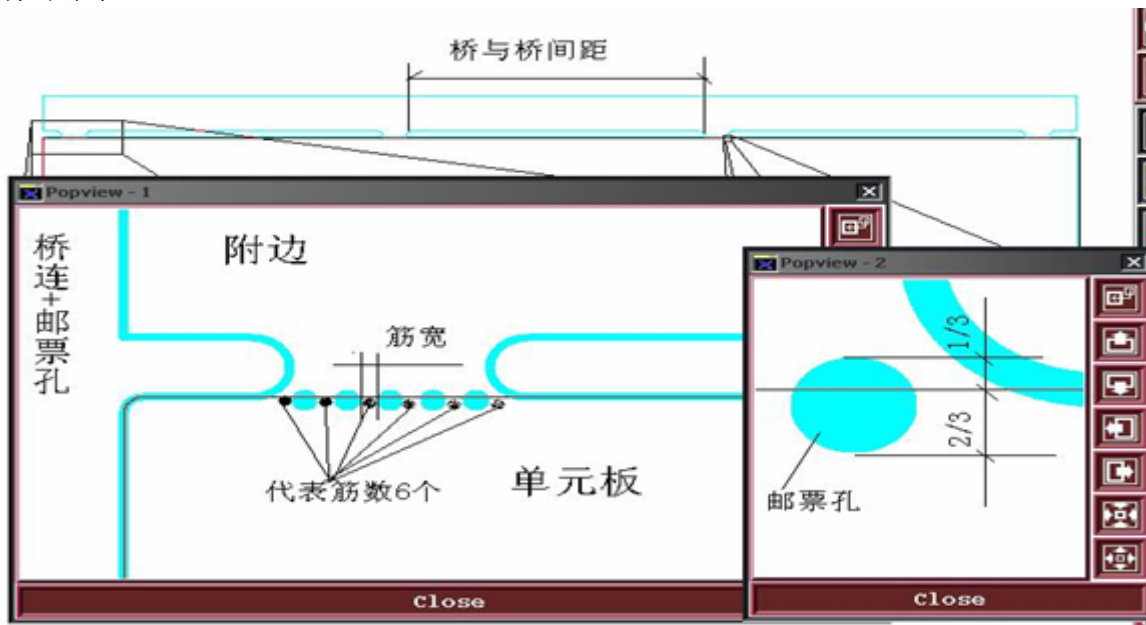
跳刀 V-CUT 示意图

### 5.4.3.3 桥连

#### 1. 无邮票孔

常规按宽度 1.60mm 进行制作，对于 $\geq 3"$ 的外形边，应每隔 3"设计一个桥连；薄板(板厚 $\leq 0.8\text{mm}$ )且单板尺寸短边 $\geq 100\text{mm}$  时，遵循板越薄桥连宽度越大，防止断板，桥连宽度 1.6--2.0mm；厚板（板厚 $> 2.0\text{mm}$ ）桥连宽度 0.8mm--1.0mm。

#### 2. 有邮票孔



邮票孔大小：0.6-1.00mm；

邮票孔间距： $0.25\text{mm} \leq \text{邮票孔孔壁间距} \leq 0.4\text{mm}$ , 常规按 0.25mm；

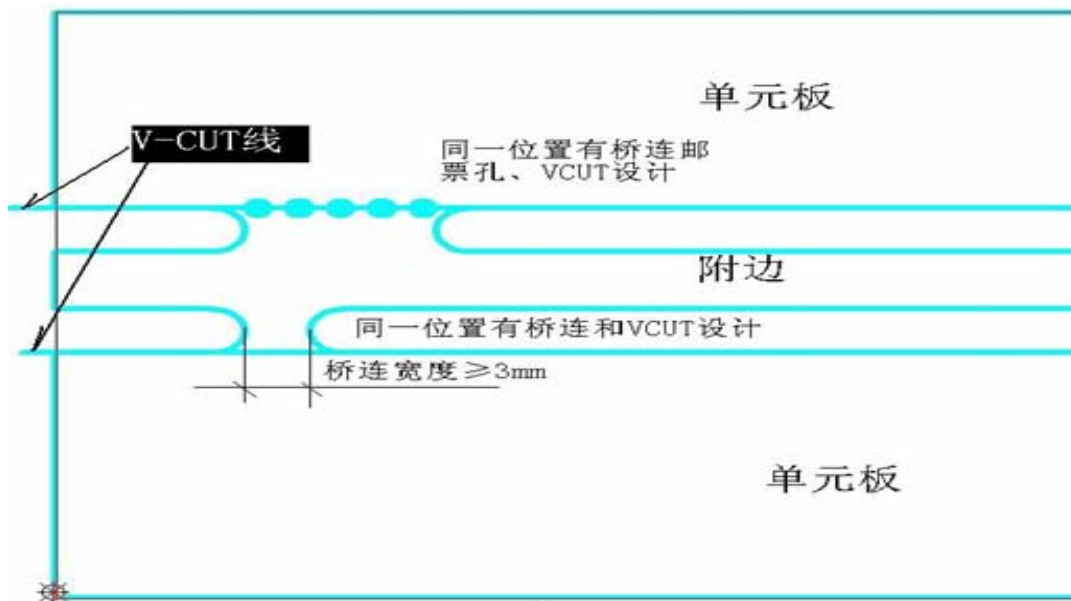
邮票孔个数：至少 5 个，并保留 6 个筋；

桥连间距离：每隔 3inch-4inch 必须有一个桥连；

邮票孔位置：采用凹陷型设计，即将邮票孔孔径的 2/3 位于成品板单元内。

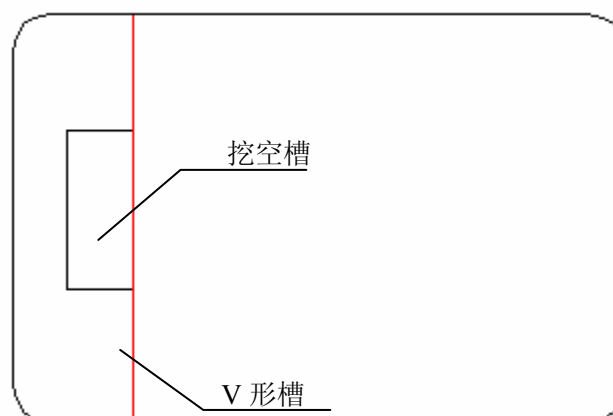
#### 5.4.3.4 V-CUT+桥连

不允许出现邮票孔+V-CUT 设计，可以用无邮票孔桥连+V-CUT 设计，桥连宽度 3mm 以上。



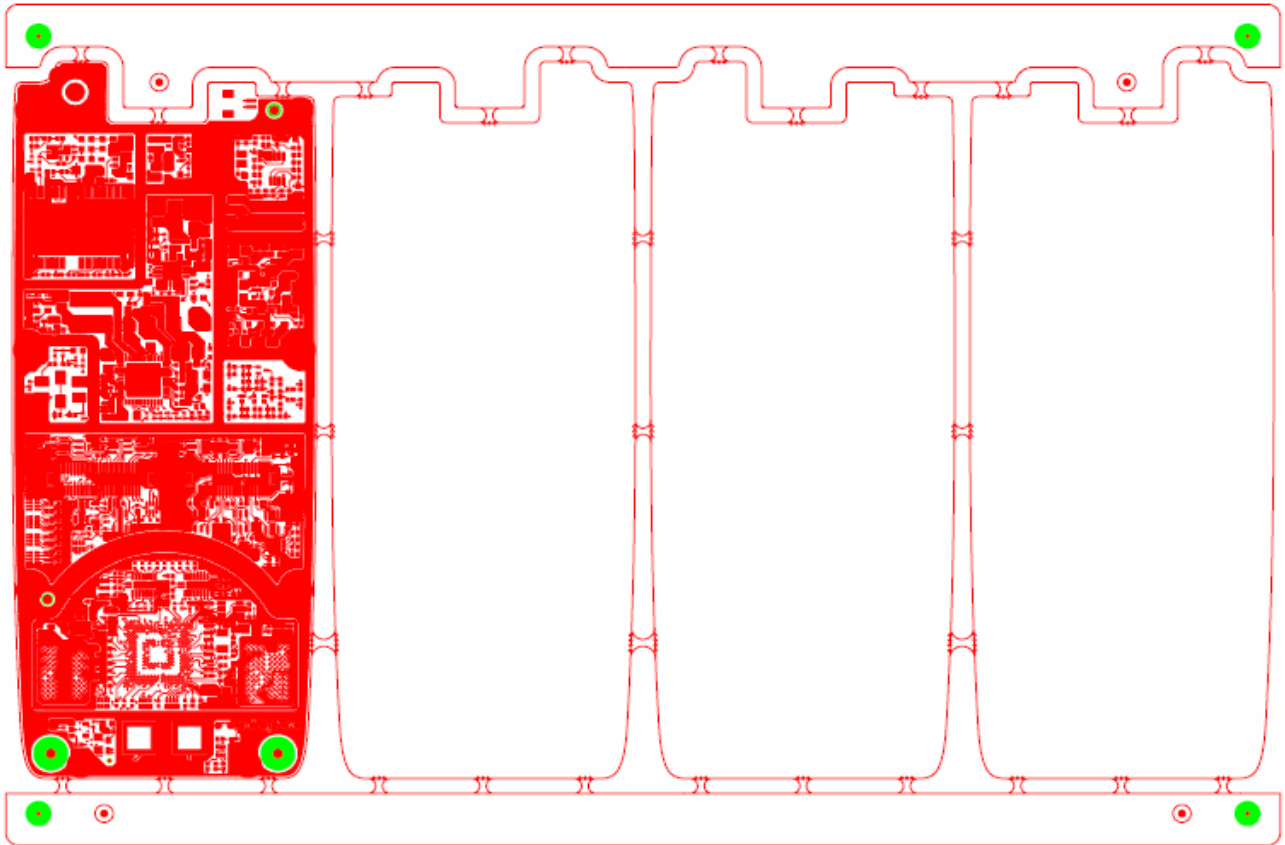
#### 5.4.3.5 插座伸出板边

对于插座伸出板边，且插座底部紧贴在板面上的 PCB，如果拼板会影响插座紧贴 PCB 及考虑到插座会影响工艺边的去除，可以在插座伸出板外的地方挖空。同样，对于只要在插座方加工工艺边的情况，也需注明工艺拼板的方向。如果插座伸出太多，客户不愿意接收增加附边带来的额外费用，可以手工焊接的考虑手工焊接。



#### 5.4.3.6 阴阳拼板

为提高生产效率，推荐拼板方式为阴阳拼板。



#### 5.4.4 基准点标记(Fiducial Marks)

基准点标记为装配工艺中的所有步骤提供共同的可测量点。这允许装配使用的每个设备精确地定位电路图案。

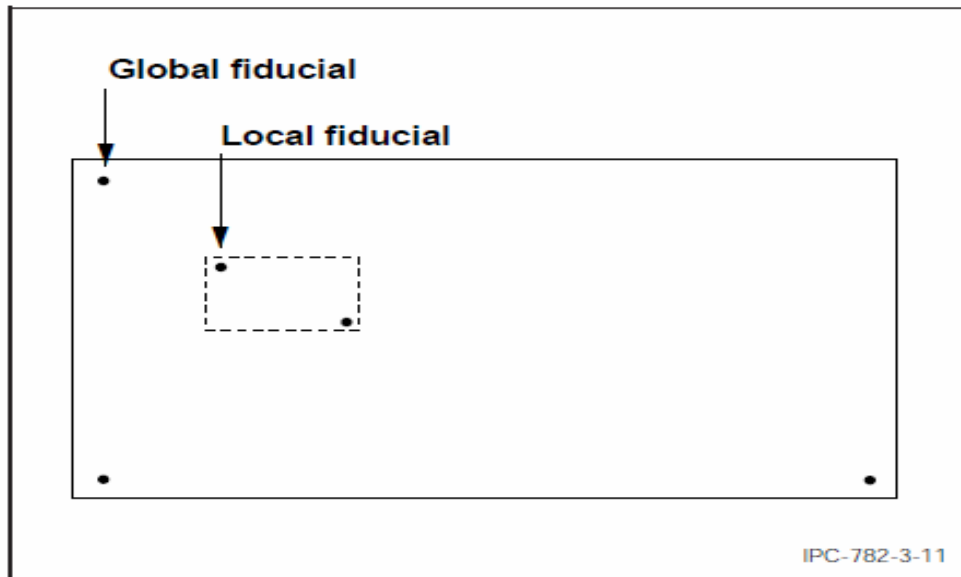
##### 5.4.4.1 基准点类型

###### 5.4.4.1.1 全局基准点(Global Fiducials)

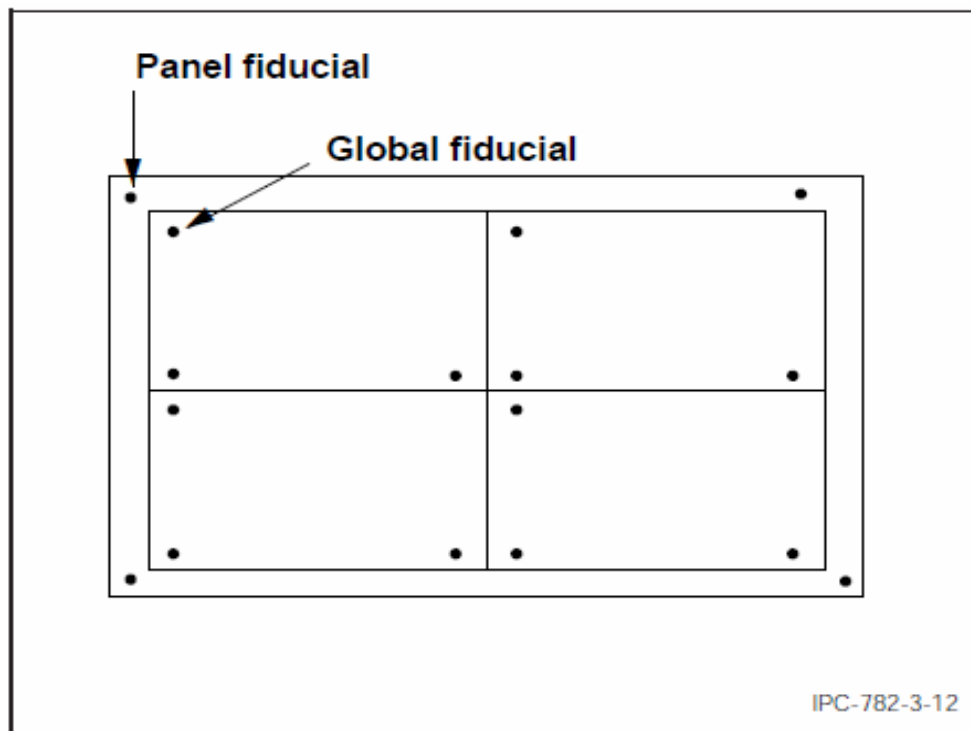
基准点标记用于在单块板上定位所有电路特征的位置。当一个多重图形电路以组合板(panel)的形式处理时，全局基准点叫做组合板基准点。

###### 5.4.4.1.2 局部基准点(Local Fiducials)

用于定位单个元件的基准点标记。



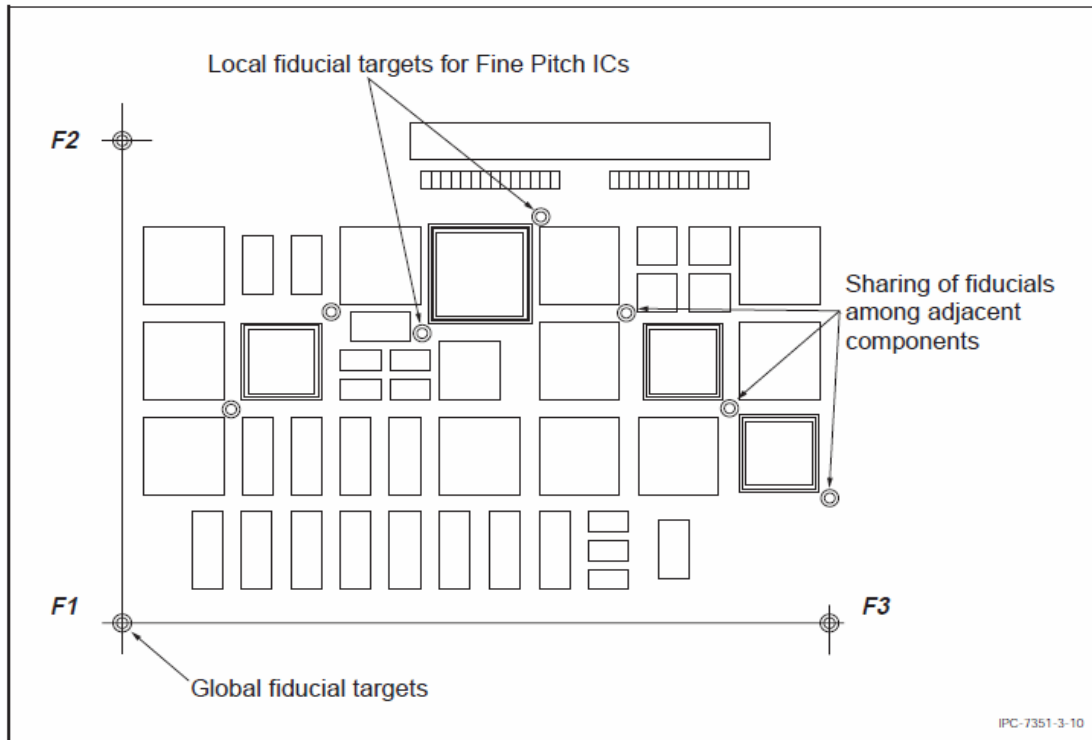
局部/全局基准点



组合板/全局基准点

要求至少两个全局基准点标记来纠正平移偏移（X 与 Y 位置）和旋转偏移（ $\theta$  位置）。这些点在电路板或组合板上应该位于对角线的相对位置。如果空间有限，则至少用一个基准点来纠正平移偏差（X 与 Y 位置）。单个基准点应该位于焊盘图案的范围内，作为中心参考点。

所有的密间距元件（pitch $\leq 0.65\text{mm}$  的 BGA 和 pitch $\leq 0.5\text{mm}$  的 QFP、QFN、SOP、排插等器件）都应该有两个局部基准点系统设计在该元件焊盘图案内，以保证每次当元件在板上贴装、取下和/或更换时有足够的基准点（局部基准点可以共用）。所有基准点都应该有一个足够大的阻焊(soldermask)开口，以保持光学目标绝对不受阻焊的干扰。如果阻焊在光学目标上，那么一些视觉对中系统可能造成由于目标点的对比度不够而不起作用。



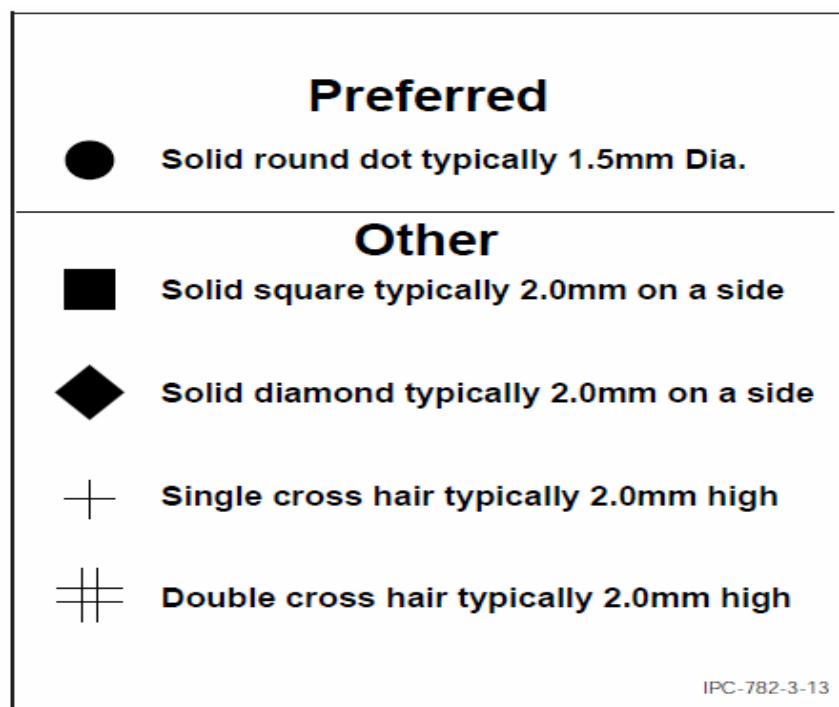
局部基准点共用要求

## 5.4.4.2 基准点规格

基准点标记设计规格 表面贴装设备制造商协会(SMEMA)已经将基准点的设计原则标准化。这些原则得到 IPC 的支持，由下列事项组成：

### 5.4.4.2.1 基准点形状

最佳的基准点标记是实心圆。



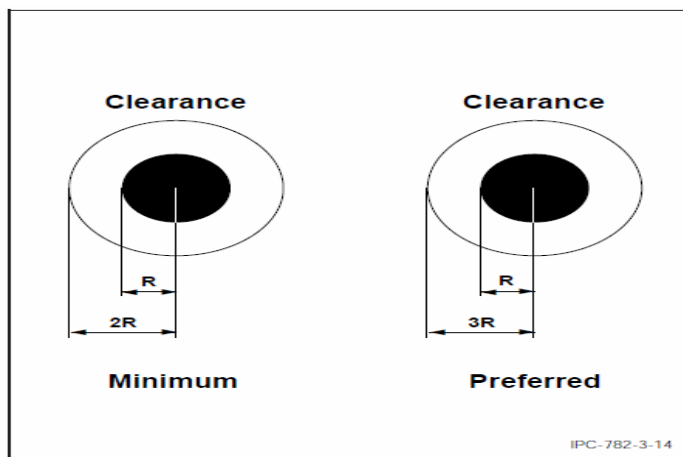
视觉系统的基准点类型

#### 5.4.4.2.2 基准点尺寸

基准点标记最小的直径为 1mm[0.040"]。最大直径是 3mm[0.120"]。基准点标记不应该在同一块印制板上尺寸变化超过 25 微米[0.001"]。

#### 5.4.4.2.3 基准点空旷度(clearance)

在基准点标记周围，应该有一块没有其它电路特征或标记的空旷面积。空旷区的尺寸要等于标记的半径。标记周围首选的空地等于标记的直径。



基准点空旷度要求

#### 5.4.4.2.4 基准点材料

基准点可以是裸铜、由清澈的防氧化涂层保护的裸铜、镀镍或镀锡、或焊锡涂层（热风均匀的）；电镀或焊锡涂层的首选厚度为 5~10 微米[0.0002~0.0004"]。焊锡涂层不应该超过 25 微米[0.001"]。如果使用阻焊(solder mask)，不应该覆盖基准点或其空旷区域。应该注意，基准点标记的表面氧化可能降低它的可读性。

#### 5.4.4.2.5 基准点平整度(flatness)

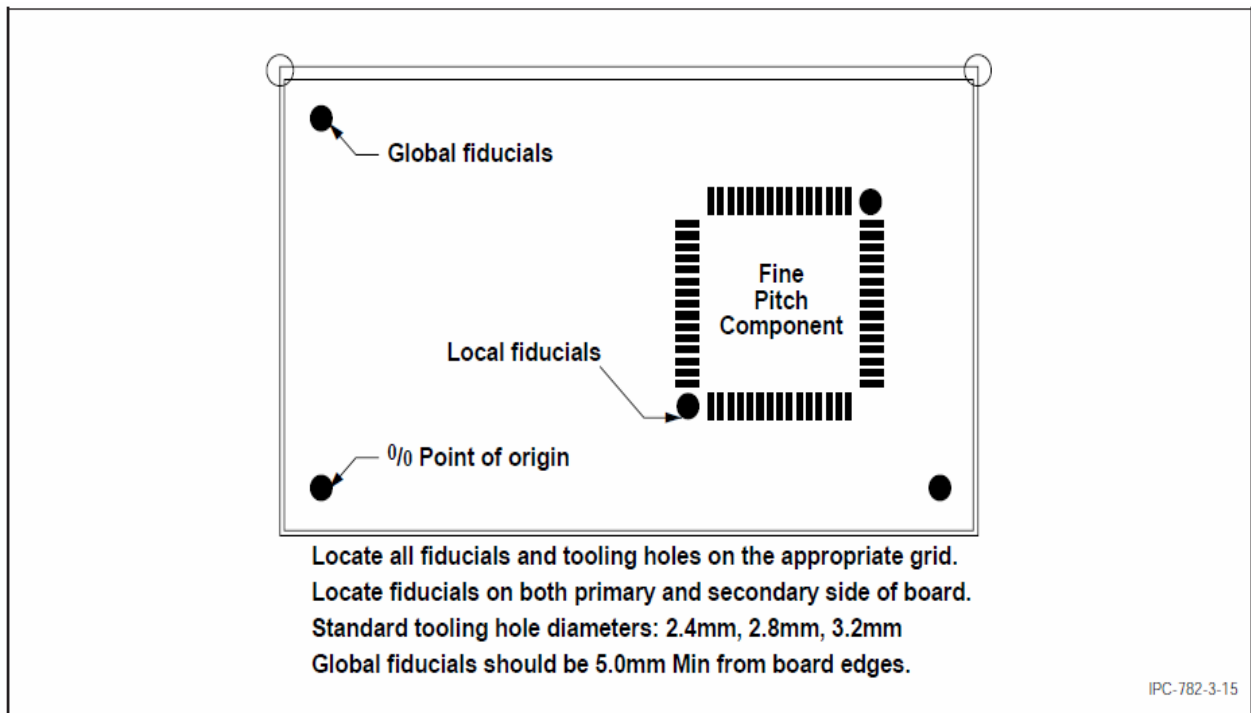
基准点标记的表面平整度应该在 15 微米[0.0006"]之内。

#### 5.4.4.2.6 基准点边缘距离

基准点要距离印制板边缘至少 5.0mm[0.200"](SMEMA 的标准传输空隙)，并满足最小的基准点空旷度要求。

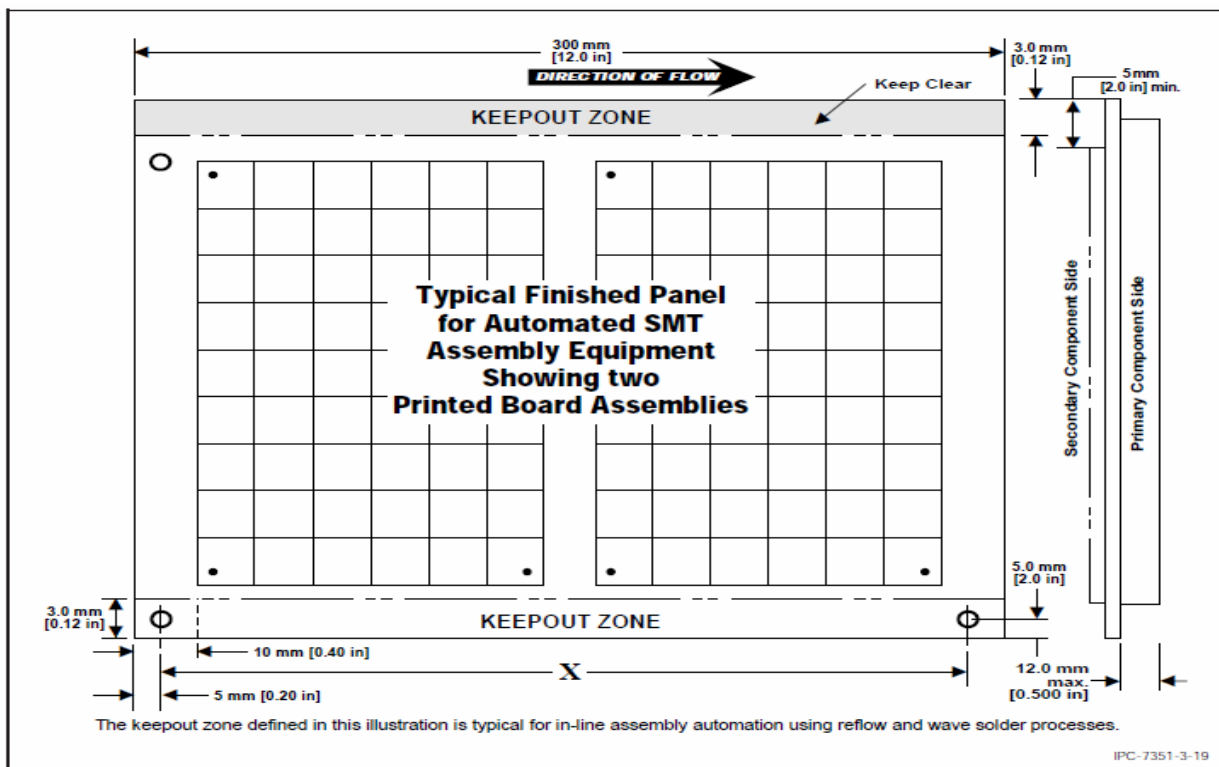
#### 5.4.4.2.7 基准点对比度

当基准点标记与印制板的基质材料之间出现高对比度时可达到最佳的性能。将全局或组合板的基准点位于一个三点基于格栅的数据系统中是一个很好的设计。第一个基准点位于 0,0 位置。第二和第三个基准点位于正象限中从 0,0 点出发的 X 与 Y 的方向上。全局基准点应该位于那些含有表面贴装以及通孔元件的所有印制板的顶层和底层，因为通孔装配系统也开始利用视觉对准系统。



### 印刷电路板上的基准点位置

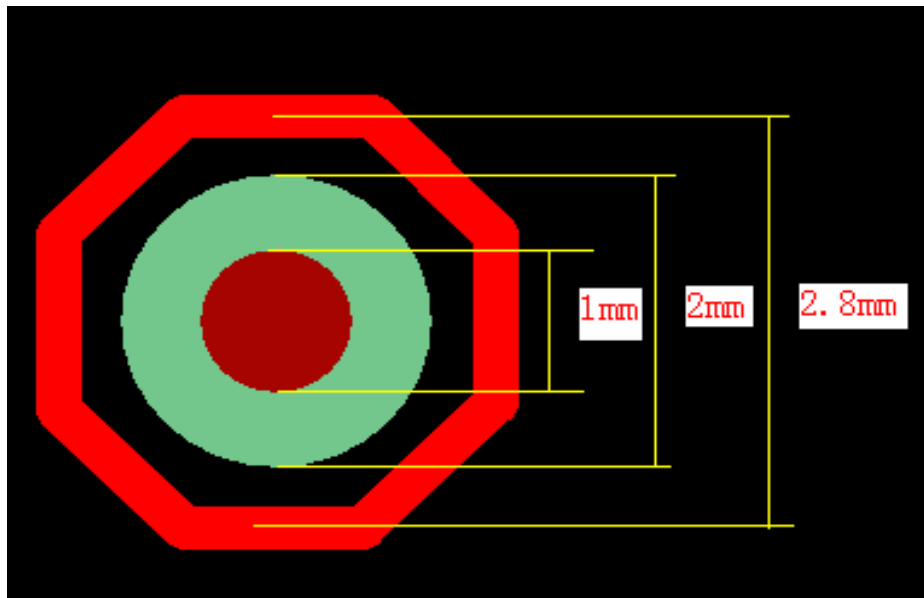
对于所有基准点的内层背景必须相同。即，如果实心铜板在基准点下面表层以下的层面上，所有基准点都必须也是这样。如果基准点下没有铜，那么所有基准点下面都没有铜。



#### 5.4.4.2.8 公司推荐基准点形状

为减少电镀或蚀刻不均匀对 mark 点造成的影响，推荐在 mark 点周围增加保护环。

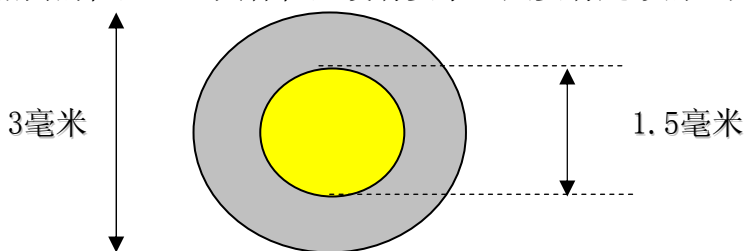




#### 5.4.4.2.9 坏板标记(Mark)

1.设计坏板标记的主要目的是为了在 SMT 生产拼板时,个别拼板有不良板出现,在生产时让贴片机自动识别,将坏板挑出来不用贴装元件。防止因拼板中出现一块不良板而报废整块板,或防止贴片机将好的器件贴到不良板上生产出不良品,造成器件报废。

2.坏板标记主要用在多拼板上,设计成 1.5 毫米的焊盘,直径 3 毫米范围无其他线路(如下图)。一般在每个拼板上相同的位置上,具体位置没有要求,只要有足够的空间即可。



### 5.4.5 PCB 布局

元器件尽可能有规则地、均匀地分布排列。有极性元器件的正极、集成电路的缺口等统一朝上、朝左放置,如果布线困难,可以有例外。有规则地排列方便检查、利于提高贴片/插件速度;均匀分布利于散热和焊接工艺的优化,考虑到焊接、检查、测试、安装的需要,元件之间的间隔不能太近。

#### 5.4.5.1 元器件重量限制

针对双面回流焊,第一次回流焊接面不能放太大、太重的元器件,元器件重量限制如下:

$A = \text{器件重量} / \text{引脚与焊盘接触面积}$

Chip 器件:  $A \leq 0.075\text{g/mm}^2$

翼形引脚器件:  $A \leq 0.300\text{g/mm}^2$

J 形引脚器件:  $A \leq 0.200\text{g/mm}^2$

面阵列器件:  $A \leq 0.100\text{g/mm}^2$

#### 5.4.5.2 工序对器件高度的限制

工序	TOP 面 (A 面)	Bottom 面 (B 面)
波峰焊接	120mm	15mm
贴片	20mm(含板厚)	
AOI	25mm	50mm
ICT	15mm(调节针床: 100mm)	3mm(调节针床: 50mm)
飞针	20mm	20mm

### 5.4.5.3 回流焊对布局要求

空间允许的情况下, 尽量拉开器件之间的距离。一般情况下 BGA 不允许放置在背面(两次过回流焊的单板的第一次过回流焊面, 这里主要针对比较大和厚的 BGA), 当背面有 BGA 器件时, 不能在正面 BGA5mm 禁布区的投影范围内布器件。

备注: 鉴于设计人员不好判断, 现规定 pitch 0.5mm 及以下, BGA 本体尺寸超过 20X20mm 不允许对贴; 以下所提及的距离是指焊盘边缘或器件本体最外围(即最大)之间的距离。

#### 5.4.5.3.1 元器件之间的距离

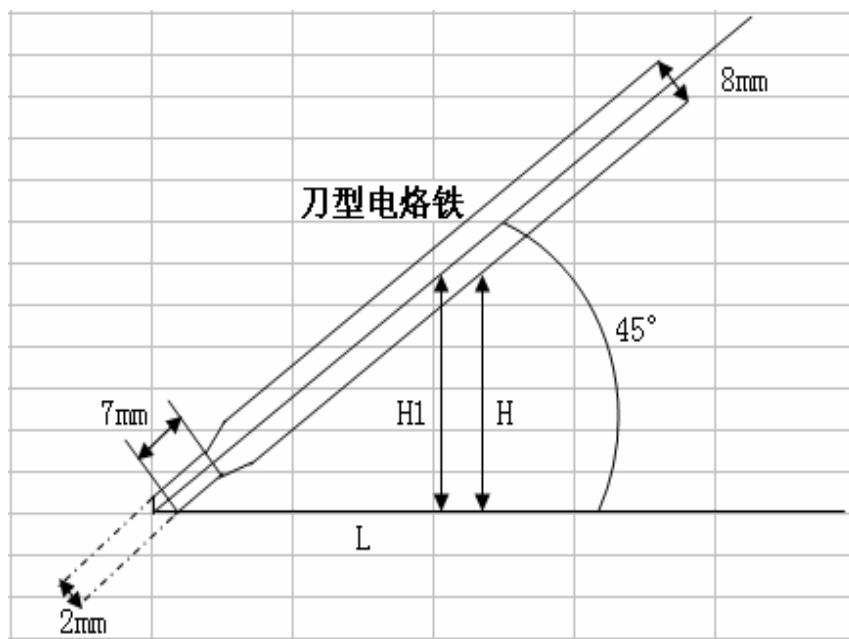
##### 5.4.5.3.1.1 机器贴片元器件之间的距离

同种器件:  $\geq 0.3\text{mm}$

异种器件:  $\geq 0.13 \cdot h + 0.3\text{mm}$  (h 为周围近邻元器件最大高度差)

备注: 距离是指器件本体或焊盘边缘最外围之间的距离

##### 5.4.5.3.1.2 手工贴片元器件之间的距离



已知: 烙铁嘴的宽度为 2mm, 发热管的直径为 8mm;

1. 设需要焊接零件的相邻零件的高度为 H, PCB 到烙铁头中心的距离为 H1, 需要焊接零件的焊盘边缘到相邻零件的距离为 L。

2. 焊接倾角为 45°, 使用  $H1=L$

3. 按倾角为 45°来计算:  $L=H1=H+R/\sin 45^\circ$

结论: (1) 当  $H \leq 7\text{mm} \cdot \sin 45^\circ \approx 5\text{mm}$  时,  $L=H+1/\sin 45^\circ \approx H+1.4$

(2) 当  $H \geq 5\text{mm}$  时,  $L=H+4/\sin 45^\circ \approx H+5.7$

#### 5.4.5.3.1.3 可维修性贴片元器件之间的距离

- 1.小（矮）器件不能放置在大（高）器件中间；(以 2.0mm 为依据判断)
- 2.PLCC、QFN、QFP、SOP 各自之间和相互之间间隙 $\geq 2.5\text{ mm}$ ；
- 3.QFP、SOP 与 Chip、SOT 之间间隙 $\geq 1\text{ mm}$ ；
- 4.PLCC、QFN 与 Chip、SOT 之间的距离 $\geq 2\text{mm}$ ；
- 5.BGA 外形与其他元器件的间隙 $\geq 3\text{mm}$ ,推荐 5 mm；
- 6.PLCC 表面贴脚座与其他元器件的间隙 $\geq 3\text{ mm}$ ；
- 7.表面贴片连接器与连接器之间应该确保能够检查和返修，一般连接器引线侧应该留有比连接器高度大的空间。

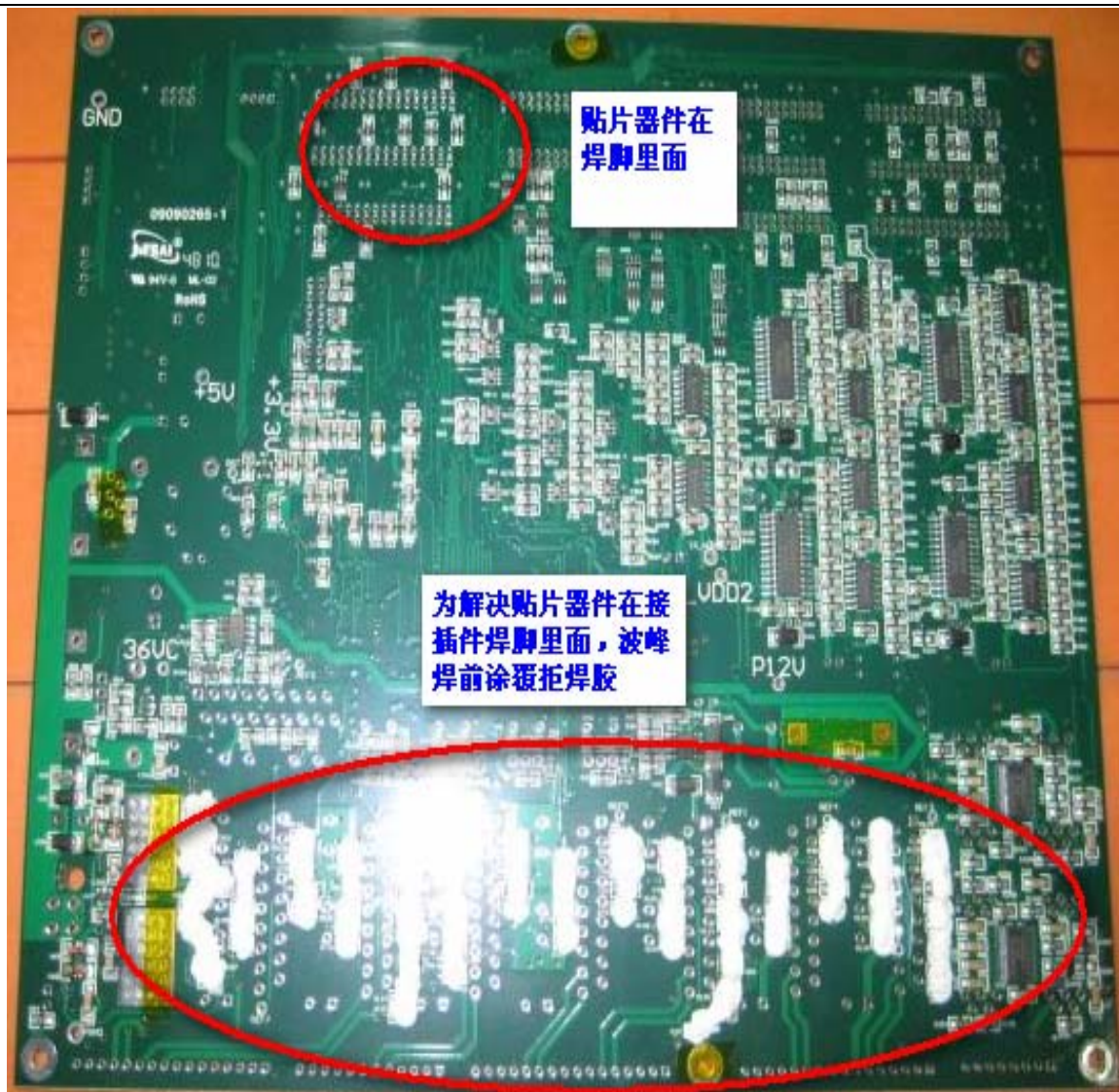
#### 5.4.5.3.1.4 插件元器件与其它元器件之间的距离

- 1.插件元件正面：器件本体距离其它元器件之间的距离为 1.5mm
2. 插件元器件背面（需要焊接的面）
  - A. 手工焊接：2mm
  - B.波峰焊接（用夹具）：极限 3mm,推荐 5mm,焊脚里面不能放贴片器件
  - C. 波峰焊接（不需要夹具）：4mm

举例：此板多达 100 个插件元器件，因布局不合理，SMT 工厂增加了 15 个工人解决焊接问题。







波峰夹具布局异常.  
pdf

#### 4.5.4 波峰焊对布局要求

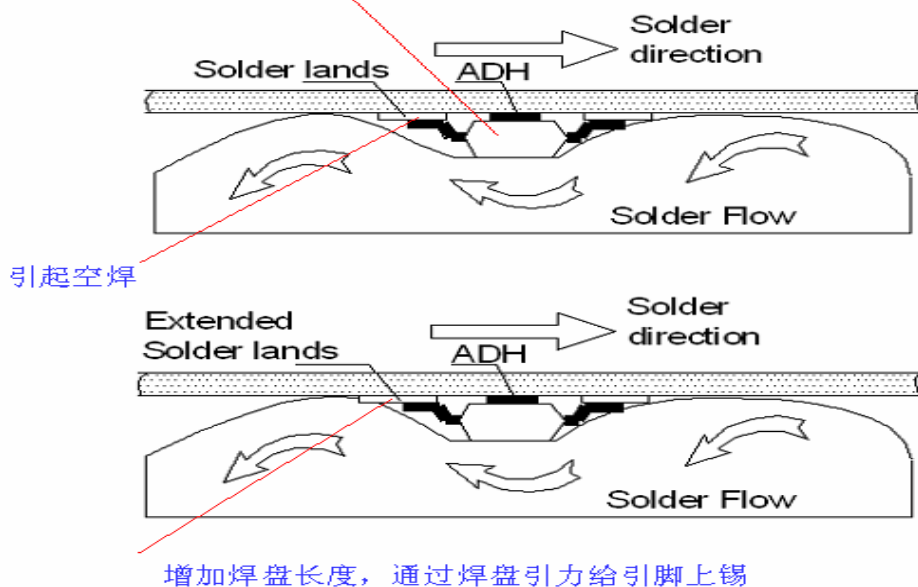
总体原则：均匀，方向尽量统一

##### 5.4.5.4.1 波峰焊对器件封装要求

###### 5.4.5.4.1.1 避免阴影效应加长焊盘

波峰面上的 SMD 元器件，其较大元件的焊盘(如三极管、插座等)要适当加长，如 SOT23 之焊盘可加长 0.8-1mm，这样可以避免因元件的“阴影效应”而产生的空焊。

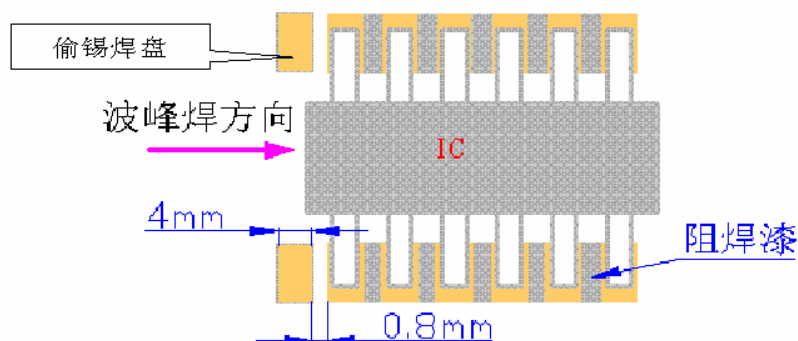
封装太高，影响焊锡流动



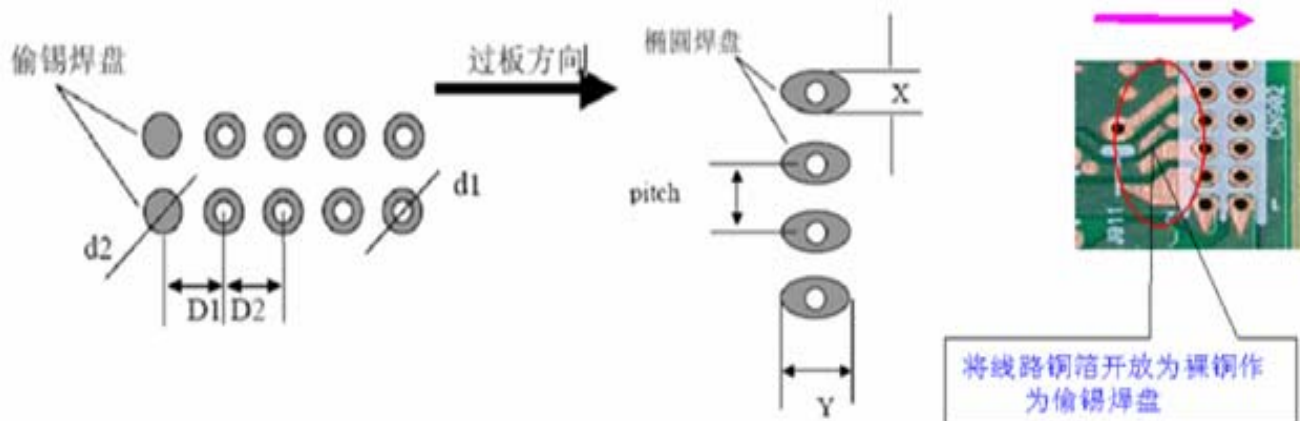
Chip 器件回流焊和波峰焊区别如下：

型号	回流焊(焊盘长 X 焊盘宽 X 跨距)(mm)	波峰焊(焊盘长 X 焊盘宽 X 跨距)(mm)
0603	0.76 x0.80 x1.52	1.20 x0.70 x2.00
0805	1.00 x1.00 x2.00	1.40 x1.00 x2.20
1206	1.20 x1.60 x3.00	1.80 x1.20 x3.00
1210	1.60 x2.70 x2.80	1.80 x1.90 x3.00
1812	1.90 x3.40 x3.90	2.10 x2.40 x4.10
钽电容 3216	1.60 x1.80 x2.80	2.20 x1.20 x3.00
钽电容 3528	2.00 x2.20 x3.00	2.40 x2.00 x3.20
钽电容 6032	2.60 x2.20 x5.00	2.80 x2.20 x5.20
钽电容 7343	2.60 x3.00 x6.40	2.80 x3.00 x6.60

###### 5.4.5.4.1.2 避免焊接时连锡，增加偷锡焊盘

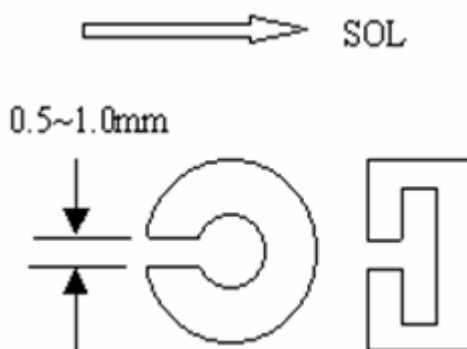


插件元件每排引脚较多时,以焊盘排列方向平行于进板方向布置元器件时,当相邻焊盘边缘距离为 0.6~1.0mm 时,推荐采用椭圆形焊盘或加偷锡焊盘,受 LAYOUT 限制无法设置偷锡焊盘时,应将 DIP 后方与焊盘临近或相连的线路开窗露铜,作偷锡焊盘用。



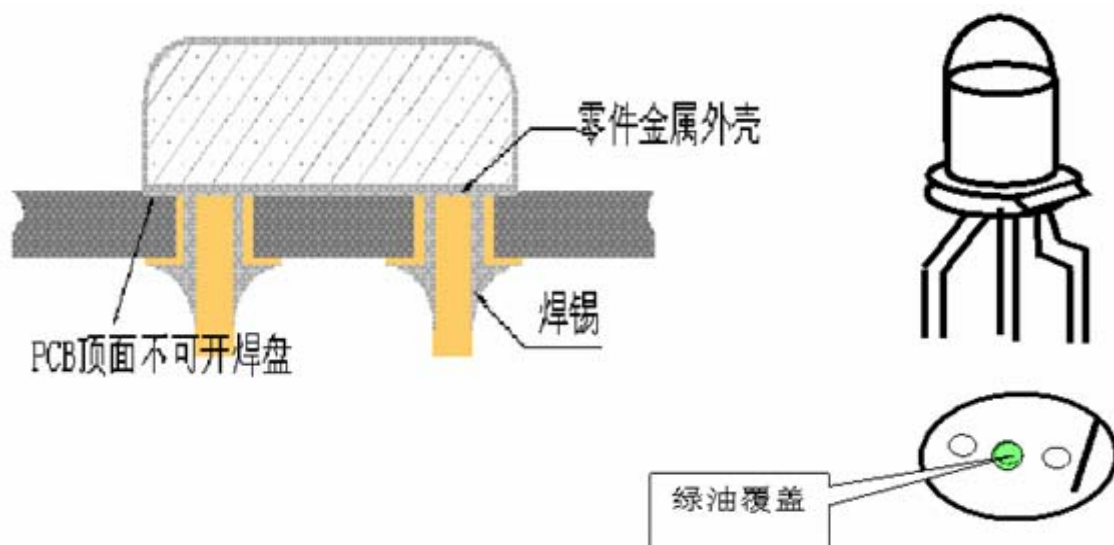
#### 5.4.5.4.1.3 波峰焊后焊接的元器件加走锡槽

需要过锡炉后才焊的元件,焊盘要开走锡位,方向与过锡方向相反,宽度视孔的大小为 0.5~1.0mm,以防止过波峰后堵孔。



#### 5.4.5.4.1.4 金属外壳接插件设计

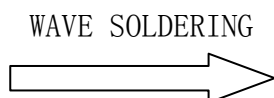
为防止过波峰焊时焊锡从通孔上溢到板上,导致元器件对地短路或元器件管脚之间短路;设计金属外壳的元器件,插件时外壳与印制板接触的,顶层的焊盘不可露铜,一定要用阻焊剂或丝印油盖住(例如两脚的晶振、3 只脚的 LED)。



备注：这类特殊元器件设计时，需要考虑实际生产因素；推荐按如下设计：顶层焊盘不加阻焊开窗，但需要加一个比孔大 5mil 的阻焊窗；同时在此类元器件封装体下增加丝印油墨，丝印油墨距离孔边缘 9mil。

#### 5.4.5.4.2 传送方向标示

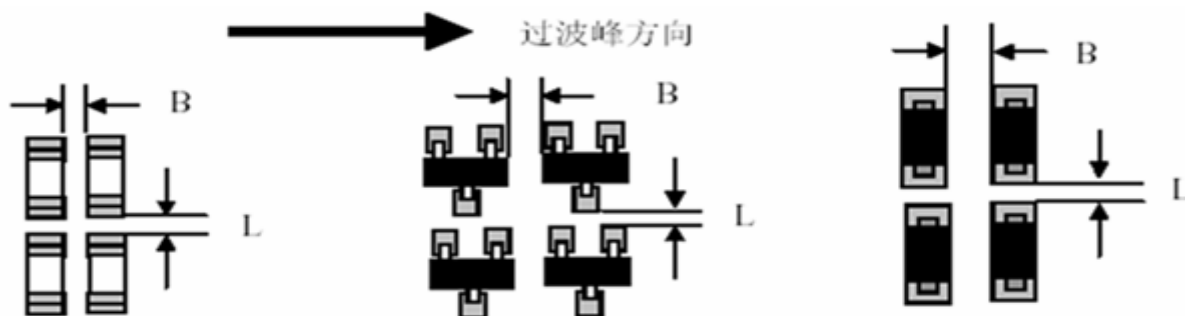
传送方向表明了单板在流水线上的行进方向，用涂满白色丝印油墨箭头在元件面标注。如此表示单板，箭头焊接面头部方向元件先上锡，尾部方向元件后上锡。原则上，箭头大小根据板面空白空间面积设计，美观、清晰即可；箭头放置在靠边空白处，数量为 1 个



#### 5.4.5.4.3 元器件之间距离要求

小、低元件不要埋在大、高元件群中，影响检查、修理；

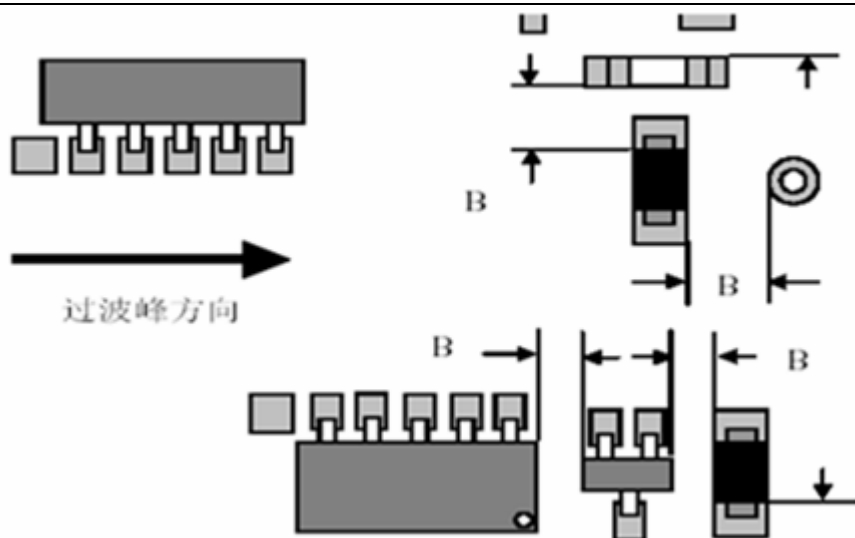
##### 5.4.5.4.3.1 相同封装间距



	焊盘间距 L(mm/mil)		器件本体间距 B(mm/mil)	
	最小间距	推荐间距	最小间距	推荐间距
0603	0.76/30	1.27/50	0.76/30	1.27/50
0805	0.89/35	1.27/50	0.89/35	1.27/50
1206	1.02/40	1.27/50	1.02/40	1.27/50
≥1206	1.02/40	1.27/50	1.02/40	1.27/50
SOT 封装	1.02/40	1.27/50	1.02/40	1.27/50
钽电容 3216、3528	1.02/40	1.27/50	1.02/40	1.27/50
钽电容 6032、7343	1.27/50	1.52/60	2.03/80	2.54/100
<b>SOIC</b>	1.27/50	1.52/60	2.03/80	2.54/100

##### 5.4.5.4.3.2 不同封装间距





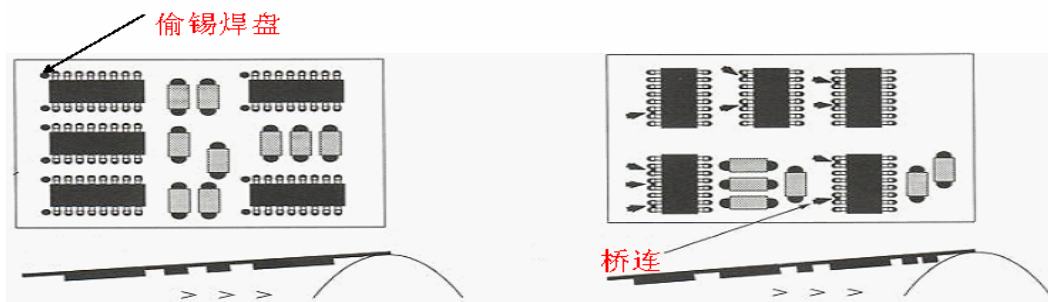
封装尺寸	0603	0805	1206	≥1206	SOT 封装	钽电容 3216、3528	钽电容 6032、7343	SOIC	通孔
0603		1.27	1.27	1.27	1.52	1.52	2.54	2.54	1.27
0805	1.27		1.27	1.27	1.52	1.52	2.54	2.54	1.27
1206	1.27	1.27		1.27	1.52	1.52	2.54	2.54	1.27
≥1206	1.27	1.27	1.27		1.52	1.52	2.54	2.54	1.27
SOT 封装	1.52	1.52	1.52	1.52		1.52	2.54	2.54	1.27
钽电容 3216、3528	1.52	1.52	1.52	1.52	1.52		2.54	2.54	1.27
钽电容 6032、7343	2.54	2.54	2.54	2.54	2.54	2.54		2.54	1.27
SOIC	2.54	2.54	2.54	2.54	2.54	2.54	2.54		1.27
通孔	1.27	1.27	1.27	1.27	1.27	1.27	1.27	1.27	

#### 5.4.5.4.4 元器件方向要求

##### 5.4.5.4.4.1 SMD 元器件要求

无源元件的长轴应垂直于工艺边方向，这样可以防止 PCB 受热产生变形时导致元件破裂，尤其片式陶瓷电容的抗拉能力比较差；SOIC、SOT 等器件的长轴应平行于传送方向，这样可以预防焊接时桥连。

#### ◆ IC 的合理排布方向与桥连



合理的元件排布方向

不合理的元件排布方向

##### 5.4.5.4.4.2 THT 元器件要求



较轻的 THT 器件如二级管和 1/4W 电阻等，布局时应使其轴线和波峰焊方向垂直，以防止过波峰焊时因一端先焊接凝固而使器件产生浮高现象；

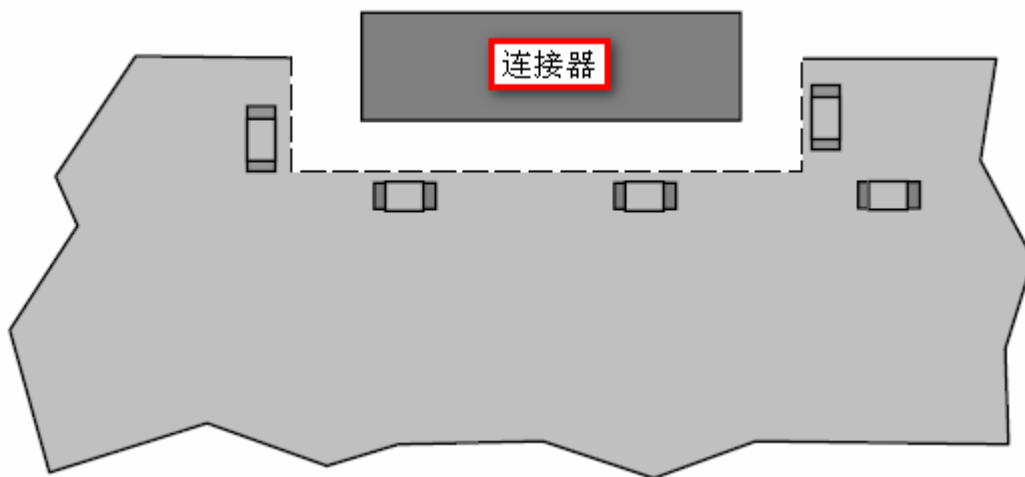
#### 5.4.5.4.5 元器件种类要求

0603 以下、SOJ、PLCC、QFN、BGA、1.0mm Pitch 以下的 **SOIC**、本体托起高度 (Standoff) >0.15mm 的器件不能放在波峰面；QFP 器件在波峰面要成 45° 布局；磁珠器件建议不要放在波峰焊一面，因为有拉尖的可能性较大，排阻不能放在波峰焊面；考虑波峰焊热冲击和 CTE 不匹配的问题会导致可靠性降低，对于大于 2125 的陶瓷电容封装建议最好不要放在波峰焊面，具体可参考器件厂家要求进行设计。

#### 5.4.5.4.6 元器件摆放规则

1.波峰焊接面上的大、小 SMT 元器件不能排成一条直线，要错开位置，较小的元件不应排在较大的元件之后，这样可以防止焊接时因焊料波峰的“阴影”效应造成的虚焊和漏焊；

2.经常插拔器件或板边连接器周围 3mm 范围内尽量不布置 SMD，以防止连接器插拔时产生的应力损坏器件；



3.可调器件周围留有足够的空间 (3mm 以上) 供调试和维修；

4.对 PCB 上轴向插装等较长、高的元件，应该考虑卧式安装，留出卧放空间；元器件的允许最大高度=结构允许尺寸-印制板厚度-4.5mm；

5.金属壳体的元器件，特别注意不要与别的元器件或印制导线相碰，要留有足够的空间位置；

6.较重的元器件，应该布放在靠近 PCB 支撑点或边的地方，以减少 PCB 的翘曲；

7.大功率的元器件周围、散热器周围，不应该布放热敏元件，要留有足够的距离；

8.拼板连接处，最好不要布放元件，以免分板时损伤元件；

9.对需要用胶加固的元件，如较大的电容器、较重的瓷环等，要留有注胶地方（根据注胶头的大小给出具体预留的位置和方向）；

### 5.4.6 布线

#### 5.4.6.1 禁止布线范围

板外形要素		内层线路及铜箔	外层线路及铜箔
距板边	一般边	≥0.508(20)	≥0.508(20)

最小尺寸	导槽边		$\geq 1(40)$	$\geq 1(40)$
	拼板分离边	V 槽中心	$\geq 1(40)$	$\geq 1(40)$
		邮票孔孔边	$\geq 1(40)$	$\geq 1(40)$
距非金属化孔壁最小尺寸	一般孔		0.5(20) (隔离圈)	0.3(12) (封孔圈)
	单板起拔扳手轴孔		2(80)	扳手活动区不能布线

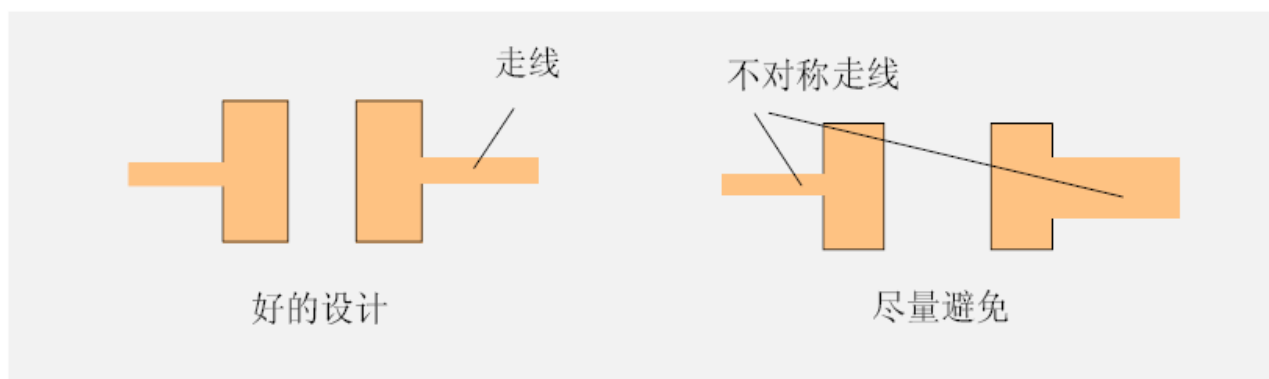
内外层线路及铜箔到板边、非金属化孔壁的尺寸要求 单位: mm(mil)

### 5.4.6.2 出线方式

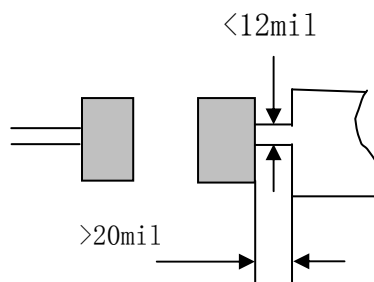
印制线从焊盘中心引出，印制线的宽度 $\leq$ 焊盘宽度。所有元器件焊盘走线除特殊要求外，均要满足热设计要求。

#### 5.4.6.2.1 CHIP 器件的出线方式

CHIP 器件走线和焊盘连接要避免不对称走线。特别是一端铺铜全连接的时候要注意。

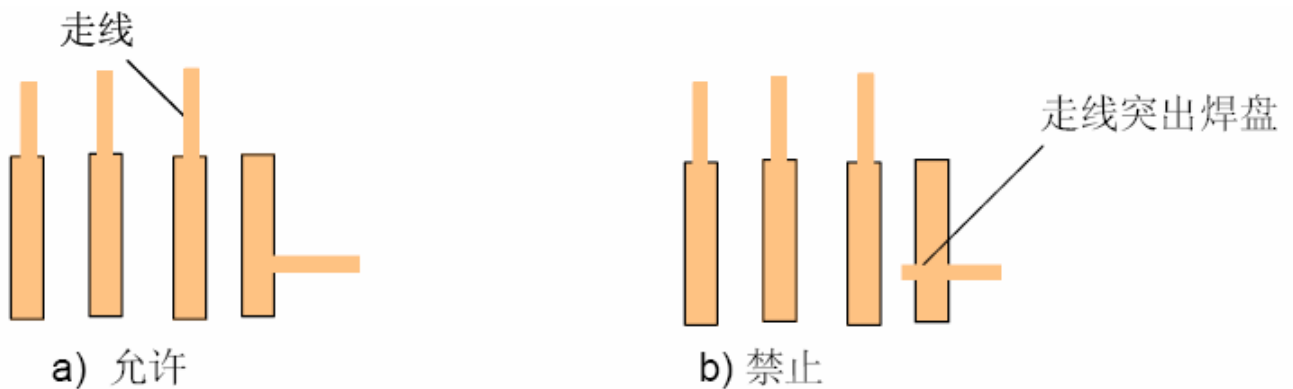
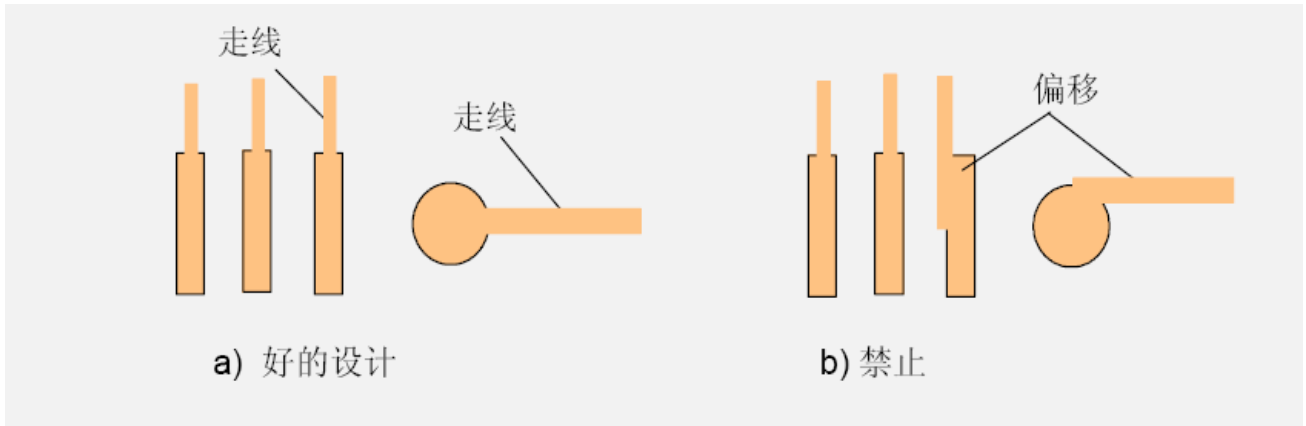


为避免 0805 及以下 CHIP 器件过回流焊后出现偏位、立碑等现象；这类器件两端焊盘应保证散热对称性，焊盘与印制导线的连接部宽度 $<12\text{mil}$  并有隔热路径

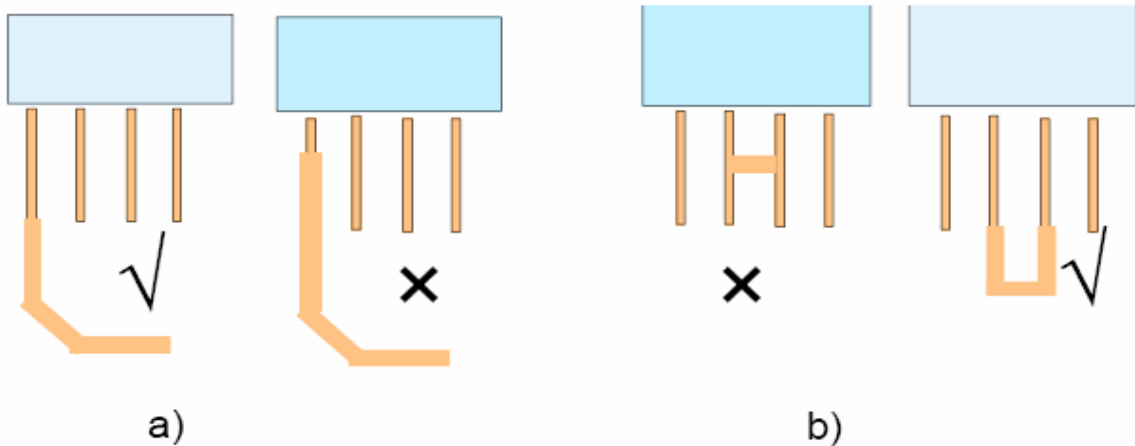


#### 5.4.6.2.2 IC 器件的出线方式

IC 类元器件走线应从焊盘端面中心位置连接。



当和焊盘连接的走线比焊盘宽时，走线不能覆盖焊盘，应从焊盘末端引线，如下图中的 a)；密间距的 SMD 焊盘引脚需要连接时，应从焊盘外部连接，不允许在焊脚中间直接连接，如下图中的 b)



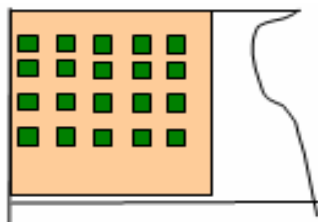
#### 5.4.6.2.3 焊盘与铜箔的连接

为了保证透锡良好，在大面积铜箔上的元件的焊盘要求用隔热带与焊盘相连，对于需过 5A 以上大电流的焊盘不能采用隔热焊盘。



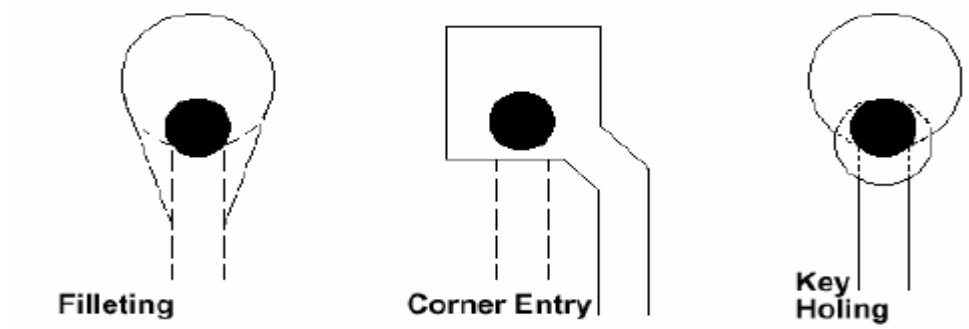
焊盘与铜箔间以“米”字或“十”字形连接

面积超过  $\phi 100\text{mm}^2$  范围电源区和接地区，一般都应该开设 20MIL 间距网状窗口或采用实铜加过孔矩阵的方式，以免其在焊接时间过长时，产生铜箔膨胀、脱落现象。



#### 5.4.6.2.4 走线和过孔的连接

为保证走线和过孔连接的可靠性，弥补钻孔偏差的影响，推荐所有走线和过孔的连接采用下述三种方法处理：Filleting(teardrop), Corner Entry, Key Holing.



#### 5.4.6.3 导通孔的设计

为提高后端生效率和减少出错的机率，同一单板上，导通孔的种类不超过两类；为满足电流要求，可多打几个导通孔代替。

##### 5.4.6.3.1 导通孔种类

导通孔主要用作多层板层间电路的连接，在 PCB 工艺可行条件下孔径和焊盘越小布线密度越高。对导通孔来讲，一般内外层焊盘最小环宽 $\geq 5\text{mil}$ 。一般推荐反焊盘的大小比导通孔直径大 24mil（具体示单板密度和局部密度定）。推荐导通孔孔径及焊盘尺寸见下表。如果用做测试焊盘，要求测试焊盘外径 $\geq 32\text{mil}$ 。

导通孔尺寸	层次	钻孔方法	最小焊盘尺寸		应用场合
			外层线路	内层线路	
4mil	盲埋层	激光	10mil	10mil	盲埋孔板
5mil		激光	11mil	11mil	

6mil		激光	12mil	12mil	
4mil	全部	机械钻孔	10mil	10mil	≤0.6mm 板
6mil	全部	机械钻孔	14mil	14mil	≤1.2mm 板
8mil	全部	机械钻孔	16/18mil	16/18mil	≤2.5mm 板
10mil	全部	机械钻孔	22mil	22mil	≤3.0mm 板
12mil	全部	机械钻孔	24mil	24mil	≤3.5mm 板
16mil	全部	机械钻孔	32mil	32mil	≤4.5mm 板
20mil	全部	机械钻孔	35mil	35mil	≤6.0mm 板

导通孔焊盘的设计

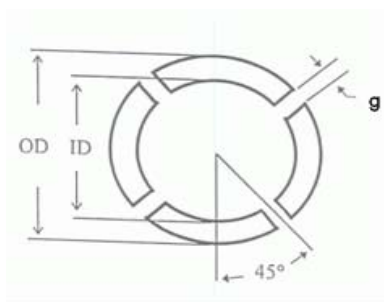
## 5.4.6.3.2 导通孔到导体的距离

类型	样板	批量
非埋盲孔板	6mil(≤8 层),8mil(≤14 层),9mil(≤28 层)	加 1mil
激光钻孔到导体最小距离(1、2 阶 HDI)	6mil	加 1mil
一次压合埋盲孔	7mil(≤6 层), 9mil(>6 层)	加 1mil
二、三次压合埋盲孔板	9mil(二次压合),10mil(三次压合)	加 1mil

## 5.4.6.3.3 导通孔平面层花盘

OD(mil)	≤30	30~40	40~50	50~100	100~250	>250
ID(mil)	20	20	OD-20	OD-20	OD-20	OD-40
g(mil)	6	8	10	15	20	20
break(个)	4	4	4	4	4	4

导通孔花盘设计



平面层花盘示意图

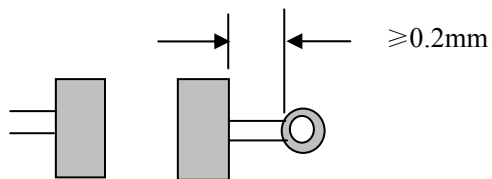
## 5.4.6.3.4 导通孔平面层隔离盘（反焊盘）

6 层以下（含）单边 8mil,6 层以上单边 10mil.空间允许的条件下，越大越好。

## 5.4.6.3.5 导通孔位置

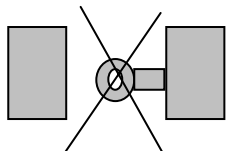
1.导通孔的位置主要与回流焊工艺有关，导通孔不能设计在焊盘上，应该通过一小段印制线连接，否则容易产生“立片”、“焊料不足”缺陷。如果导通孔焊盘涂敷有阻焊剂，导通孔边缘距离焊盘边缘可以小至 0.1mm。而对波峰焊一般希望导通孔与焊盘靠得近些，以利于排气，甚

至在极端情况下可以设计在焊盘上，只要不被元件压住。

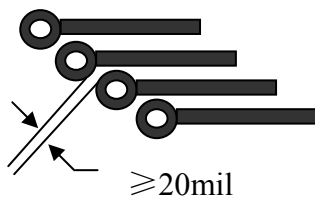


#### 无阻焊导通孔位置

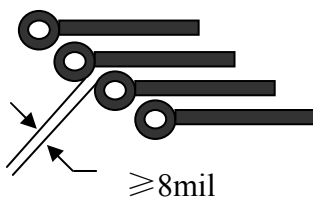
2.导通孔不能设计在焊接面上 CHIP 器件的两焊盘之间中心位置。



3.排成一列的无阻焊导通孔焊盘，波峰焊盘边缘的间隔 $\geq 20\text{ mil}$ 。

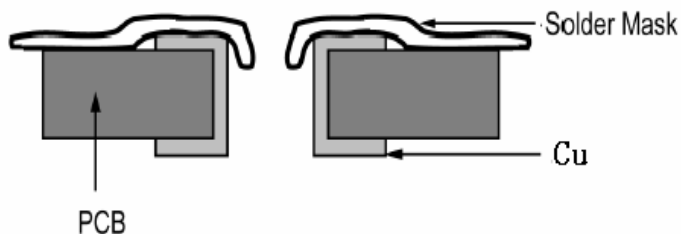


4.排成一列的无阻焊导通孔焊盘，回流焊焊盘的间隔 $\geq 8\text{ mil}$ 。

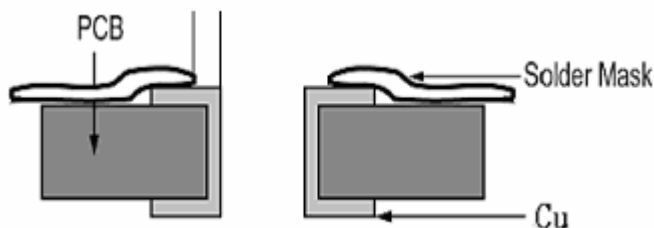


#### 5.4.6.3.6 导通孔阻焊

1.覆盖（单面入孔），由于 PCB 制造和焊接时会有气泡产生，影响可靠性，除非不得已情况下，尽量不要采用这种方式。

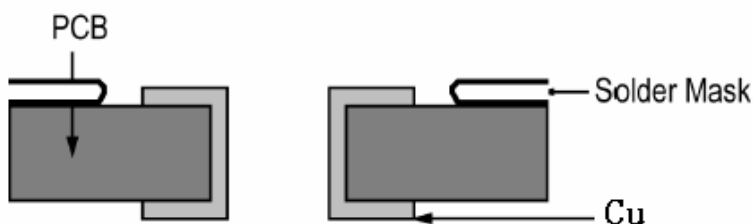


2.开小窗



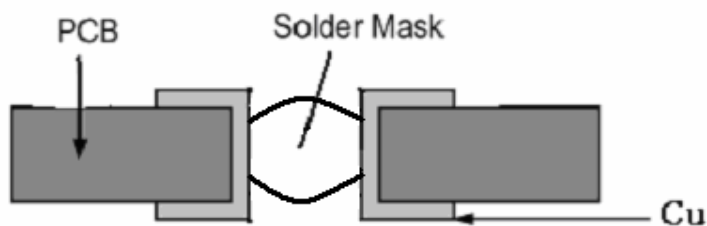
阻焊开窗比孔单边大 2.5mil

### 3.开满窗



阻焊开窗比焊盘单边大 2.5mil

### 4.塞孔



#### 5.4.6.3.7 导通孔与导通孔距离

- 1.不同网络钻孔孔壁之间的最小距离：10mil
- 2.相同网络钻孔孔壁之间的最小距离：6mil(通孔)
3. 相同网络钻孔孔壁之间的最小距离：6mil（激光埋盲孔）
4. 相同网络钻孔孔壁之间的最小距离：10mil（机械埋盲孔）

### 5.4.7 PCB 的 DFT 设计要求

在 PCB 设计所涉及的 DFT 设计中，主要有 ICT 测试点和功能信号测试点两个方面。常规可以按照客户的标准进行。如果客户没有提供标准，则按以下要求进行。

#### 5.4.7.1 PCB 的 ICT 设计要求

- 1.对有 ICT 设计的单板，PCB 工程师需考虑相关工作量，拟定相应的设计计划。
- 2.让客户先提供需要加 ICT 测试点的网络列表。

##### A.定位孔设计要求

1) 2 或 3 个非金属化 ( $D=125+3\text{MIL}/-0\text{MIL}$ ) 定位孔，应放置于单板对角线的两端，为非对称方式。

2) 定位孔在板的 Bottom 面(孔边缘)125mil 范围不能有器件及测试点; 不能被安装在板上的器件(如连接器、拉手条)挡住。

### B、测试点设计要求

1) 测试点的焊盘为 32mil 或 40mil. 优先选用焊盘为 40mil 的测试点库: TVIA10-40.....可  
选用标准库中的 TVIA10-32.....如果增加其他的 via 及盲孔做测试点, 其焊盘直径也必须为  
32mil 或 40mil.

2) 通孔器件的元件脚也可做测试点, 但以下类型不能当作测试点:

元器件脚露出 PCB 板面超过 2mm; 厚膜元器件管脚; 采用通孔回流焊或人工补焊器件的  
管脚; 经过加工及不规则的元器件管脚。

3) 测试点或定位孔不能被其他固定在单板上的固件如散热片、加固件、拉手条、接插件、  
压接件、条形码、标签等的外形轮廓挡住。

4) 背面丝印不可盖住测试点焊盘。

### C、测试点间距要求

两个测试点中心间隔 d: 最好 85mil, 接受 70mil; 避免 50mil。

测试点到过孔的间距 d: 最好 20mil; 最小 12mil。

测试点到底面元器件焊盘边间距 d: 最好 20mil; 最小 12mil。

测试点到底面元器件另侧边间距 d: 最好 50mil; 最小 30mil。

测试点到焊锡面走线的间距 d: 最好 20mil; 最小 12mil。

测试点到 PCB 板边的间距 d: 最小 125mil。

测试点到定位孔的间距 d: 最好 200mil; 最小 125mil. 便于定位柱安装。

### D、测试点密度

SMT 区的针密度一般不要超过 34 针/每平方英寸(每平方厘米 5~6 个点), 测试针平均分布,  
不要集中在一区域。

### E、电源和地的测试点(指总电源输入点)

电源的测试点至少 4 个以上, 而且与其他测试点间距 > 85mil, 避免 < 70mil. 超过 2A 电流的,  
每增加 1A, 应多提供一个测试点。测试点应提供在连接器及保险的前端。典型的探针每针可  
承受最大 2A 电流, 间距的要求是为了能使用 100mil 的测试针, 并避免电源与其它网络短路。

额外的地线点(指工作的数字地): 每板上最小 4 个地线点。每 5 个 IC 应多设计一个地线  
点, 地线点要求均匀分布在单板上。有利于减少测试干扰。

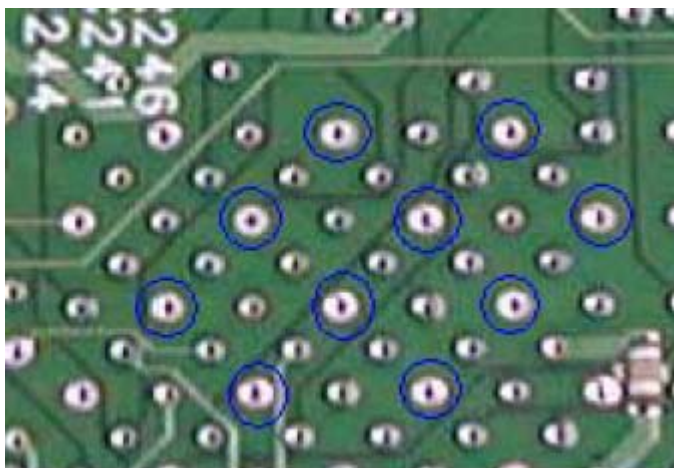
### F、BGA 下的测试点设计

单板若有波峰焊流程或 BGA 的 Pitch 为 1.0mm(不含)以下: BGA 过孔都采用绿油塞孔方法,  
过孔两面的焊盘均被绿油覆盖, BGA 下的 ICT 测试焊盘从过孔引出。便于厂家塞孔, 建议过  
孔孔径应 ≤ 12mil. ICT 测试盘选用请参照封装库: TP32-SMD TP40-SMD. 制板说明中的文字描述  
为: All vias under BGA should be filled with green oil. 即选用标准库 BGA-WAVE.

单板没有波峰焊流程且 BGA 的 Pitch 在 1.0mm 以上(含): BGA 下过孔既可采用上述设计  
方法, 也可采用以下方法: 测试孔不堵孔, T 面按比孔径大 5mil 阻焊开窗, B 面测试孔焊盘为  
32mil, 阻焊开窗为 37mil; 非测试孔需塞孔, T 面、B 面阻焊不开窗。测试孔优选较小的孔径; 非  
测试孔过孔孔径应 ≤ 12mil. 打孔图中的文字描述为: ALL vias under BGA should be filled with  
green-oil except test via, which is fabricated according to the PCB film. 即选用标准库 BGA-Reflow.

BGA 下面的测试点推荐使用隔一个过孔布一个测试点的方法。如下图所示, 蓝圈为测试点  
位置。可以避免测试点过密, 保证间距。特别是 PCB 的板厚度较小的情况, 避免密集的测试  
针局部对 BGA 部分施加力量。





BGA 下测试点示意图

**G、ICT 信号完整性考虑**

对 1.25G 以下数字信号，可根据测试需求增加一个测试过孔。

对 2.5G 以上信号一般不允许加额外的测试过孔。

过孔最好在线上，不要单独引出，需引出时，引出线应尽可能短。

对差分信号，设计过孔做测试点时，必须对称使用。

**H. 元器件高度限制**

1) Top 面元件高度  $h$  应避免超过 70mm。若超过此值，应把超高元件列表通知 ICT 开发工程师。

2) Bottom 面元件高度  $h$  应避免超过 3.8mm。若超过此值，应把超高元件列表通知 ICT 开发工程师。在此超高元件 200mil 范围内不要设计测试点。若夹具采用特殊探针导引机构，此距离可为 50mil。

**5.4.7.2 功能和信号测试点的添加**

1. 由客户根据功能测试的需要（主要用于单板调试及信号测试）确定要添加的功能测试点，并包含在原理图中。

2. 功能测试点的焊盘应完全开阻焊窗，以保证能进行焊接或与测试仪器探头有良好的接触。

3. 功能测试点放置的位置应能被方便地测试到。

4. 地网络可适当均匀地在单板上放置多个，以方便测试。

5. 可根据硬件人员的需要添加功能测试点的标注丝印，并保证丝印不被其他器件或结构所遮挡。

6. 需要焊测试针的焊盘，其孔径应当满足要求。

7. 高速信号网络的测试点应尽可能靠近传输线的末端。

**5.4.8 螺钉/铆钉孔****5.4.8.1 螺钉孔设计****1. 螺钉安装空间**

	M2.5	M3	M4	M5	M6
孔径 $\varphi(D1)$	3	3.5	4.5	6	7

焊盘(有接地要求) (D2)	7.5	8	10	11	13
安装空间	9.5	10	12	13	15

螺钉安装空间 单位: mm

2.接地螺钉安装孔(星月孔)的设计 (PCB 厚度要求 $\leq 3\text{mm}$ )

螺钉孔推荐采用星月孔进行设计, 这样设计, 在波峰焊接时, 可以减少贴胶纸工序, 提高了生产效率, 降低了生产成本。

#### 5.4.8.2 铆钉孔孔径及装配空间

铆钉规格	抽芯铆钉 GB12618-90		空芯铆钉 GB876-86		Avdel 连接器铆钉 1189-2510/2808	
	孔径 $\varphi$	安装空间 $\varphi$	孔径 $\varphi$	安装空间 $\varphi$	孔径 $\varphi$	安装空间 $\varphi$
2			2.2	4		
2.5			2.7	5	2.5-2.6	6
3	3.2	8	3.2	6		
4	4.2	10				
5	5.2	12				

铆钉孔孔径及装配空间 (铆枪头要求) 单位: mm