

3节/4节电池串联用电池保护IC

S-8204B系列

S-8204B 系列内置有高精度检测电路与延迟电路，单品可监视 3 节或 4 节串联锂离子可充电电池的状态。通过 SEL 端子，可以切换 3 节或 4 节串联电池。
将本产品并联连接，则可保护 5 节以上的串联锂离子电池组。

■ 特点

- (1) 针对各节电池的高精度电压检测功能
 - 过充电检测电压n (n = 1 ~ 4) 3.8 ~ 4.6 V (进阶单位为50 mV) 精度± 25 mV
 - 过充电解除电压n (n = 1 ~ 4) 3.6 ~ 4.6 V^{*1} 精度± 50 mV
 - 过放电检测电压n (n = 1 ~ 4) 2.0 ~ 3.0 V (进阶单位为100 mV) 精度± 80 mV
 - 过放电解除电压n (n = 1 ~ 4) 2.0 ~ 3.4 V^{*2} 精度± 100 mV
- (2) 3段过电流检测功能
 - 过电流检测电压1 0.05 ~ 0.30 V (进阶单位为50 mV) 精度± 15 mV
 - 过电流检测电压2 0.5 V (固定) 精度± 100 mV
 - 负荷短路检测电压 1.0 V (固定) 精度± 300 mV
- (3) 通过外接电容可设置过充电检测延迟时间、过放电检测延迟时间、放电过电流检测延迟时间1和放电过电流检测延迟时间2
(负荷短路检测延迟时间为内部固定)
- (4) 通过SEL端子可以切换3节串联用/4节串联用
- (5) 通过控制充电控制用端子和放电控制用端子可单独控制充放电。
- (6) 采用高耐压元件 绝对最大额定值 24 V
- (7) 宽工作电压范围 2 ~ 22 V
- (8) 宽工作温度范围 - 40 ~ + 85 °C
- (9) 低消耗电流
 - 工作时 33 µA 最大值 (+ 25 °C)
 - 休眠时 0.1 µA 最大值 (+ 25 °C)
- (10) 无铅产品

*1. 过充电滞后电压n (n = 1 ~ 4)为0 V或者在0.1 ~ 0.4 V的范围内以50 mV为进阶单位来选择
(过充电滞后电压=过充电检测电压-过充电解除电压)

*2. 过放电滞后电压n (n = 1 ~ 4)为0 V或者在0.2 ~ 0.7 V的范围内以100 mV为进阶单位来选择
(过放电滞后电压=过放电解除电压-过放电检测电压)

■ 用途

- 锂离子可充电电池组

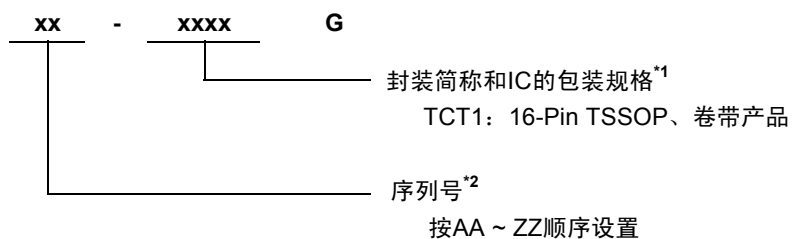
■ 封装

封装名	图面号码		
	封装图面	卷带图面	带卷图面
16-Pin TSSOP	FT016-A	FT016-A	FT016-A

■ 产品型号的构成

1. 产品名

S-8204 B



*1. 请参阅卷带图。

*2. 请参阅“2. 产品名目录”。

2. 产品名目录

表1

产品名 / 项目	过充电 检测电压 [V _{CU}]	过充电 解除电压 [V _{CL}]	过放电 检测电压 [V _{DL}]	过放电 解除电压 [V _{DU}]	放电过电流 检测电压1 [V _{DIOV1}]	向0 V电池 充电功能
S-8204BAB-TCT1G	4.350 ± 0.025 V	4.150 ± 0.050 V	2.00 ± 0.080 V	2.70 ± 0.100 V	0.25 ± 0.015 V	可能
S-8204BAC-TCT1G	4.225 ± 0.025 V	4.075 ± 0.050 V	2.30 ± 0.080 V	3.00 ± 0.100 V	0.10 ± 0.015 V	可能
S-8204BAD-TCT1G	3.800 ± 0.025 V	3.600 ± 0.050 V	2.00 ± 0.080 V	2.30 ± 0.100 V	0.30 ± 0.015 V	可能

备注 需要上述检测电压值以外的产品时，请向本公司的营业部门咨询。

■ 引脚排列图

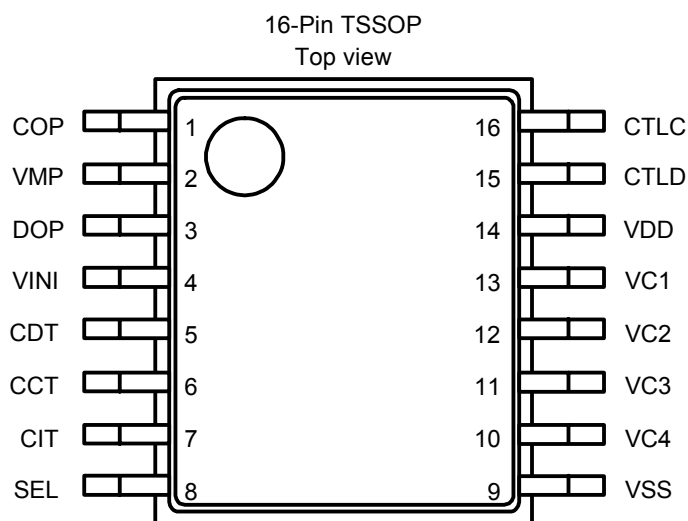


图2

表2

引脚号	符号	描述
1	COP	充电控制用FET门极连接端子 (P沟道开路漏极输出)
2	VMP	VDD - VMP间的电压检测端子
3	DOP	放电控制用FET门极连接端子 (CMOS输出)
4	VINI	VSS - VINI间的电压检测端子 放电过电流1, 2检测及负载短路检测端子
5	CDT	过放电检测延迟用的电容连接端子
6	CCT	过充电检测延迟用的电容连接端子
7	CIT	放电过电流检测延迟的电容连接端子
8	SEL	3节串联/4节串联的切换端子 • V _{SS} 电位: 3节串联 • V _{DD} 电位: 4节串联
9	VSS	负电源输入端子、电池4的负电压连接端子
10	VC4	电池3的负电压、电池4的正电压连接端子
11	VC3	电池2的负电压、电池3的正电压连接端子
12	VC2	电池1的负电压、电池2的正电压连接端子
13	VC1	电池1的正电压连接端子
14	VDD	正电源输入端子、电池1的正电压连接端子
15	CTLD	放电用FET的控制端子
16	CTLC	充电用FET的控制端子

■ 绝对最大额定值

表3

(除特殊注明以外: $T_a = 25\text{ }^{\circ}\text{C}$)

项目	记号	适用端子	绝对最大额定值	单位
VDD - VSS间输入电压	V_{DS}	—	$V_{SS} - 0.3 \sim V_{SS} + 24$	V
输入端子电压	V_{IN}	VC1, VC2, VC3, VC4, CTLG, CTLD, SEL, CCT, CDT, CIT, VINI	$V_{SS} - 0.3 \sim V_{DD} + 0.3$	V
VMP输入端子电压	V_{VMP}	VMP	$V_{SS} - 0.3 \sim V_{SS} + 24$	V
DOP输出端子电压	V_{DOP}	DOP	$V_{SS} - 0.3 \sim V_{DD} + 0.3$	V
COP输出端子电压	V_{COP}	COP	$V_{DD} - 24 \sim V_{DD} + 0.3$	V
容许功耗	P_D	—	1100 ^{*1}	mW
工作环境温度	T_{opr}	—	$-40 \sim +85$	$^{\circ}\text{C}$
保存温度	T_{stg}	—	$-40 \sim +125$	$^{\circ}\text{C}$

*1. 基板安装时

[安装基板]

(1) 基板尺寸: 114.3 mm×76.2 mm×t1.6 mm

(2) 名称: JEDEC STANDARD51-7

注意 绝对最大额定值是指无论在任何条件下都不能超过的额定值。万一超过此额定值, 有可能造成产品劣化等物理性损伤。

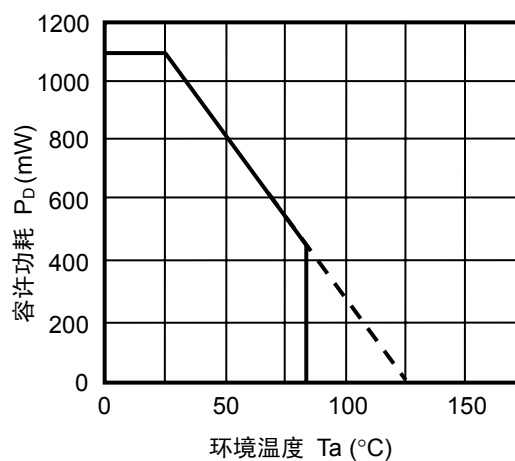


图3 封装容许功耗 (基板安装时)

■ 电气特性

表4 (1/2)

(除特殊注明以外: Ta = 25 °C)

项目	记号	条件	最小值	典型值	最大值	单位	测定电路
[检测电压]							
过充电检测电压n (n=1, 2, 3, 4)	V _{CU_n}	3.8 ~ 4.6 V, 可调整, 以50 mV为进阶单位	V _{CU_n} - 0.025	V _{CU_n}	V _{CU_n} + 0.025	V	2
过充电解除电压n (n=1, 2, 3, 4)	V _{CL_n}	3.6 ~ 4.6 V, 可调整, 以50 mV为进阶单位	V _{CL_n} ≠ V _{CU}	V _{CL_n}	V _{CL_n} + 0.05	V	2
			V _{CL} = V _{CU}	V _{CL_n}	V _{CL_n} + 0.025	V	2
过放电检测电压n (n=1, 2, 3, 4)	V _{DL_n}	2.0 ~ 3.0 V, 可调整, 以100 mV为进阶单位	V _{DL_n} - 0.08	V _{DL_n}	V _{DL_n} + 0.08	V	2
过放电解除电压n (n=1, 2, 3, 4)	V _{DU_n}	2.0 ~ 3.4 V, 可调整, 以100 mV为进阶单位	V _{DL} ≠ V _{DU}	V _{DU_n}	V _{DU_n} + 0.10	V	2
			V _{DL} = V _{DU}	V _{DU_n}	V _{DU_n} + 0.08	V	2
放电过电流检测电压1	V _{DIOV1}	0.05 ~ 0.30 V, 可调整	V _{DIOV1} - 0.015	V _{DIOV1}	V _{DIOV1} + 0.015	V	2
放电过电流检测电压2	V _{DIOV2}	—	0.4	0.5	0.6	V	2
负荷短路检测电压	V _{SHORT}	—	0.7	1.0	1.3	V	2
温度系数1 *1	T _{COE1}	Ta = 0 ~ 50°C *3	-1.0	0	1.0	mV/°C	2
温度系数2 *2	T _{COE2}	Ta = 0 ~ 50°C *3	-0.5	0	0.5	mV/°C	2
[延迟时间功能] *4							
CCT端子电阻	R _{CCT}	V1 = 4.7 V、V2 = V3 = V4 = 3.5 V	6.15	8.31	10.2	MΩ	3
CDT端子电阻	R _{CDT}	V1 = 1.5 V、V2 = V3 = V4 = 3.5 V	615	831	1020	kΩ	3
CIT端子电阻1	R _{CIT1}	V1 = V2 = V3 = V4 = 3.5 V	123	166	204	kΩ	3
CIT端子电阻2	R _{CIT2}	V1 = V2 = V3 = V4 = 3.5 V	12.3	16.6	20.4	kΩ	3
CCT端子检测电压	V _{CCT}	V _{DS} = 15.2 V、 V1 = 4.7 V、V2 = V3 = V4 = 3.5 V	V _{DS} × 0.68	V _{DS} × 0.70	V _{DS} × 0.72	V	3
CDT端子检测电压	V _{CDT}	V _{DS} = 12.0 V、 V1 = 1.5 V、V2 = V3 = V4 = 3.5 V	V _{DS} × 0.68	V _{DS} × 0.70	V _{DS} × 0.72	V	3
CIT端子检测电压	V _{CIT}	V _{DS} = 14.0 V、 V1 = V2 = V3 = V4 = 3.5 V	V _{DS} × 0.68	V _{DS} × 0.70	V _{DS} × 0.72	V	3
负荷短路检测 延迟时间	t _{SHORT}	FET门极电容 = 2000 pF	100	300	600	μs	3
[向0 V电池充电功能]							
开始向0 V电池充电电压	V _{OCHA}	向0 V电池充电功能「可能」	—	1.2	2.0	V	2
禁止向0 V电池充电电压	V _{OINH}	向0 V电池充电功能「禁止」	0	0.7	1.1	V	2
[内部电阻]							
VMP - VDD间电阻	R _{VMD}	—	0.5	1	1.5	MΩ	4
VMP - VSS间电阻	R _{VMS}	—	450	900	1800	kΩ	4

表4 (2/2)

(除特殊注明以外: $T_a = 25^\circ\text{C}$)

项目	记号	条件	最小值	典型值	最大值	单位	测定电路
【输入电压】							
VDD - VSS间工作电压	V_{DSOP}	DOP, COP输出电压确定	2	—	22	V	2
CTLC输入电压“H”	V_{CTLCH}	$V1 = V2 = V3 = V4 = 3.5\text{ V}$	—	—	13.2	V	2
CTLC输入电压“L”	V_{CTLCL}	$V1 = V2 = V3 = V4 = 3.5\text{ V}$	10.1	—	—	V	2
CTLD输入电压“H”	V_{CTLDH}	$V1 = V2 = V3 = V4 = 3.5\text{ V}$	—	—	13.2	V	2
CTLD输入电压“L”	V_{CTLDL}	$V1 = V2 = V3 = V4 = 3.5\text{ V}$	10.1	—	—	V	2
SEL输入电压“H”	V_{SELH}	$V_{DS} = 14.0\text{ V}$ 、 $V1 = V2 = V3 = V4 = 3.5\text{ V}$	$V_{DS} \times 0.8$	—	—	V	2
SEL输入电压“L”	V_{SELL}	$V_{DS} = 14.0\text{ V}$ 、 $V1 = V2 = V3 = V4 = 3.5\text{ V}$	—	—	$V_{DS} \times 0.2$	V	2
【输入电流】							
消耗电流	I_{OPE}	$V1 = V2 = V3 = V4 = 3.5\text{ V}$	—	15	33	μA	1
休眠时消耗电流	I_{PDN}	$V1 = V2 = V3 = V4 = 1.5\text{ V}$	—	—	0.1	μA	1
VC1端子电流	I_{VC1}	$V1 = V2 = V3 = V4 = 3.5\text{ V}$	0.5	1.5	3.0	μA	4
VC2端子电流	I_{VC2}	$V1 = V2 = V3 = V4 = 3.5\text{ V}$	-0.3	0	0.3	μA	4
VC3端子电流	I_{VC3}	$V1 = V2 = V3 = V4 = 3.5\text{ V}$	-0.3	0	0.3	μA	4
VC4端子电流	I_{VC4}	$V1 = V2 = V3 = V4 = 3.5\text{ V}$	-0.3	0	0.3	μA	4
CTLC端子电流“H”	I_{CTLCH}	$V1 = V2 = V3 = V4 = 3.5\text{ V}$ 、 $V_{CTLCH} = V_{DD}$	0.4	0.6	0.8	μA	4
CTLC端子电流“L”	I_{CTLCL}	$V1 = V2 = V3 = V4 = 3.5\text{ V}$ 、 CTLC端子的最大流出电流	-20.0	-10.0	-3.0	μA	4
CTLD端子电流“H”	I_{CTLDH}	$V1 = V2 = V3 = V4 = 3.5\text{ V}$ 、 $V_{CTLDH} = V_{DD}$	0.4	0.6	0.8	μA	4
CTLD端子电流“L”	I_{CTLDL}	$V1 = V2 = V3 = V4 = 3.5\text{ V}$ 、 CTLD端子的最大流出电流	-20.0	-10.0	-3.0	μA	4
SEL端子电流“H”	I_{SELH}	$V1 = V2 = V3 = V4 = 3.5\text{ V}$ 、 $V_{SELH} = V_{DD}$	—	—	0.1	μA	4
SEL端子电流“L”	I_{SELL}	$V1 = V2 = V3 = V4 = 3.5\text{ V}$ 、 $V_{SELL} = V_{SS}$	-0.1	—	—	μA	4
【输出电流】							
COP端子源极电流	I_{COH}	$V_{COP} = V_{DD} - 0.5\text{ V}$	10	—	—	μA	4
COP端子泄露电流	I_{COL}	$V_{COP} = 0\text{ V}$	—	—	0.1	μA	4
DOP端子源极电流	I_{DOH}	$V_{DOP} = V_{DD} - 0.5\text{ V}$	10	—	—	μA	4
DOP端子吸收电流	I_{DOL}	$V_{DOP} = V_{SS} + 0.5\text{ V}$	10	—	—	μA	4

- *1. 电压温度系数1表示为过充电检测电压。
 *2. 电压温度系数2表示为放电电流检测电压1。
 *3. 并没有在高温以及低温的条件下进行筛选, 因此只保证在此温度范围下的设计规格。
 *4. 在“■ 工作说明”中描述延迟时间功能的具体内容。

■ 测定电路

本章说明S-8204B系列的测定方法。选择4节电池时请设置为SEL = V_{DD}；选择3节电池时请设置为SEL = V_{SS}，并使VC4端子和VSS端子之间处于短路状态。

1. 工作时消耗电流、休眠时消耗电流 (测定电路1)

1.1 工作时消耗电流 (I_{OP})

在V₁ = V₂ = V₃ = V₄ = 3.5 V、V_{VMP} = V_{DD}时，VSS端子的电流即为工作时消耗电流 (I_{OP})。

1.2 休眠时消耗电流 (I_{PDN})

在V₁ = V₂ = V₃ = V₄ = 1.5 V、V_{VMP} = V_{SS}时，VSS端子的电流即为休眠时消耗电流 (I_{PDN})。

2. 过充电检测电压、过充电解除电压、过放电检测电压、过放电解除电压、放电过电流检测电压1、放电过电流检测电压2、负载短路检测电压、CTLC输入电压“H”、CTLC输入电压“L”、CTLD输入电压“H”、CTLD输入电压“L”、SEL输入电压“H”、SEL输入电压“L” (测定电路2)

在V_{VMP} = V_{SEL} = V_{CTLC} = V_{CTLD} = V_{DD}、V_{VINI} = V_{SS}、CCT端子=“开路”、CDT端子=“开路”、CIT端子=“开路”、V₁ = V₂ = V₃ = V₄ = 3.5 V的前提下，请确认COP端子以及DOP端子为“H” (V_{DS} × 0.9 V以上的电压) (以下记载为初始状态)。

2.1 过充电检测电压 (V_{CU1})、过充电解除电压 (V_{CL1})

从初始状态开始缓慢提升V₁的电压，COP端子的电压变为“L” (V_{DD} × 0.1 V以下的电压)时，V₁的电压即为过充电检测电压 (V_{CU1})。之后，缓慢降低V₁的电压，COP端子的电压变为“H”时，V₁的电压即为过充电解除电压 (V_{CL1})。

2.2 过放电检测电压 (V_{DL1})、过放电解除电压 (V_{DU1})

从初始状态开始缓慢降低V₁的电压，DOP端子的电压变为“L”时，V₁的电压即为过放电检测电压(V_{DL1})。之后，缓慢提升V₁的电压，DOP端子的电压变为“H”时，V₁的电压即为过放电解除电压 (V_{DU1})。

只要使V_n (n = 2 ~ 4)的电压产生变化，与n = 1时的情况相同，可以计算出过充电检测电压 (V_{CU_n})、过充电解除电压(V_{CL_n})、过放电检测电压 (V_{DL_n}) 以及过放电解除电压 (V_{DU_n})。

2.3 放电过电流检测电压1 (V_{DIOV1})

从初始状态开始缓慢提升VINI端子的电压，DOP端子的电压变为“L”时，VINI端子的电压即为放电过电流检测电压1 (V_{DIOV1})。

2.4 放电过电流检测电压2 (V_{DIOV2})

从初始状态开始缓慢提升VINI端子的电压，当从CIT端子流出的电流在500 μA以上时，VINI端子的电压即为放电过电流检测电压2 (V_{DIOV2})。

2.5 负载短路检测电压 (V_{SHORT})

从初始状态将CIT端子的电压设置为V_{SS}电位后，开始缓慢提升VINI端子的电压，DOP端子的电压变为“L”时，VINI端子的电压即为负载短路检测电压 (V_{SHORT})。

2.6 CTLC输入电压“H” (V_{CTLCH})、CTLC输入电压“L” (V_{CTLCL})

从初始状态开始缓慢降低CTLC端子的电压，COP端子的电压变为“L”时，CTLC端子的电压即为CTLC输入电压“L” (V_{CTLCL})。之后，缓慢提升CTLC端子的电压，COP端子的电压变为“H”时，CTLC端子的电压即为CTLC输入电压“H” (V_{CTLCH})。

2.7 CTLD输入电压“H” (V_{CTLDH})、CTLD输入电压“L” (V_{CTLDL})

从初始状态开始缓慢降低CTLD端子的电压，DOP端子的电压变为“L”时，CTLD端子的电压即为CTLD输入电压“L” (V_{CTLDL})。之后，缓慢提升CTLD端子的电压，DOP端子的电压变为“H”时，CTLD端子的电压即为CTLD输入电压“H” (V_{CTLDH})。

2.8 SEL输入电压“H” (V_{SELH})、SEL输入电压“L” (V_{SELL})

从初始状态开始设置 $V_4 = 0\text{ V}$ ，确认DOP端子为“L”。之后，缓慢降低SEL端子的电压，DOP端子的电压变为“H”时，SEL端子的电压即为SEL输入电压“L” (V_{SELL})。之后，缓慢提升SEL端子的电压，DOP端子的电压变为“L”时，SEL端子的电压即为SEL输入电压“H” (V_{SELH})。

3. CCT端子电阻、CDT端子电阻、CIT端子电阻1、CIT端子电阻2、CCT端子检测电压、CDT端子检测电压、CIT端子检测电压、负载短路检测延迟时间 (测定电路3)

在 $V_{VMP} = V_{SEL} = V_{CTLC} = V_{CTLD} = V_{DD}$ 、 $V_{VINI} = V_{CCT} = V_{CDT} = V_{CIT} = V_{SS}$ 、 $V_1 = V_2 = V_3 = V_4 = 3.5\text{ V}$ 的前提下，请确认COP端子以及DOP端子为“H” ($V_{DS} \times 0.9\text{ V}$ 以上的电压) (以下记载为初始状态)。

3.1 CCT端子电阻 (R_{CCT})

利用从初始状态变为 $V_1 = 4.7\text{ V}$ 时从CCT端子流出的电流 (I_{CCT})，通过 $R_{CCT} = V_{DS} / I_{CCT}$ 可以求出CCT端子电阻 (R_{CCT})。

3.2 CDT端子电阻 (R_{CDT})

利用从初始状态使电压变为 $V_1 = 1.5\text{ V}$ 时从CDT端子流出的电流 (I_{CDT})，通过 $R_{CDT} = V_{DS} / I_{CDT}$ 可以求出CDT端子电阻 (R_{CDT})。

3.3 CIT端子电阻1 (R_{CIT1})

利用从初始状态使电压变为 $V_{VINI} = V_{DIOV1\text{ max.}} + 0.05\text{ V}$ 时从CIT端子流出的电流 (I_{CIT1})，通过 $R_{CIT1} = V_{DS} / I_{CIT1}$ 可以求出CIT端子电阻1 (R_{CIT1})。

3.4 CIT端子电阻2 (R_{CIT2})

利用从初始状态使电压变为 $V_{VINI} = V_{DIOV2\text{ max.}} + 0.05\text{ V}$ 时从CIT端子流出的电流 (I_{CIT2})，通过 $R_{CIT2} = V_{DS} / I_{CIT2}$ 可以求出CIT端子电阻2 (R_{CIT2})。

3.5 CCT端子检测电压 (V_{CCT})

从初始状态使电压变为 $V_1 = 4.7\text{ V}$ 后，缓慢提升CCT端子电压，当COP端子的电压变为“L” ($V_{DS} \times 0.1\text{ V}$ 以下的电压)时，此时CCT端子的电压即为CCT端子检测电压 (V_{CCT})。

3.6 CDT端子检测电压 (V_{CDT})

从初始状态使电压变为 $V_1 = 1.5\text{ V}$ 后，缓慢提升CDT端子电压，当DOP端子的电压变为“L” ($V_{DS} \times 0.1\text{ V}$ 以下的电压)时，此时CDT端子的电压即为CDT端子检测电压 (V_{CDT})。

3.7 CIT端子检测电压 (V_{CIT})

从初始状态使电压变为 $V_{VINI} = V_{DIOV1 \max.} + 0.05 \text{ V}$ 后, 缓慢提升CIT端子电压, 当DOP端子的电压变为“L” ($V_{DS} \times 0.1 \text{ V}$ 以下的电压)时, 此时CIT端子的电压即为CIT端子检测电压 (V_{CIT})。

3.8 负载短路检测延迟时间 (t_{SHORT})

负载短路检测延迟时间 (t_{SHORT}) 是从初始状态开始, 使VINI端子的电压在瞬间变化为 $V_{SHORT \max.} + 0.05 \text{ V}$ 之后, DOP端子的电压从“H”变为“L”为止的时间。

4. 向0 V电池充电开始电压 (向0 V电池充电功能「可能」的产品)、向0 V电池充电禁止电压 (向0 V电池充电功能「禁止」的产品) (测定电路 2)

在 $V_{VMP} = V_{SEL} = V_{CTLC} = V_{CTLD} = V_{DD}$ 、 $V_{VINI} = V_{SS}$ 、CCT端子=“开路”、CDT端子=“开路”、CIT端子=“开路”、 $V_1 = V_2 = V_3 = V_4 = 3.5 \text{ V}$ 的前提下, 请确认COP端子以及DOP端子为“H” ($V_{DS} \times 0.9 \text{ V}$ 以上的电压) (以下记载为初始状态)。

通过选择0 V电池的充电功能, 0 V充电开始充电器电压或者0 V充电禁止电池电压中的一个适用于各类产品。

4.1 向0 V电池充电开始电压 (V_{0CHA}) (向0 V电池充电功能为「可能」的产品)

在0 V电池充电开始电压下, 从初始状态开始设置 $V_1 = V_2 = V_3 = V_4 = 0 \text{ V}$, 然后缓慢提升 V_1 的电压, 当COP端子的电压到“H”时, V_1 的电压就是0 V电池充电开始电压(V_{0CHA})。

4.2 向0 V电池充电禁止电压 (V_{0INH}) (向0 V电池充电功能为「禁止」的产品)

在0 V电池充电禁止电压下, 从初始状态开始缓慢降低 V_1 的电压, 当COP端子的电压到“L”时, V_1 的电压就是0 V电池充电禁止电压(V_{0INH})。

5. VMP-VDD间电阻、VMP-VSS间电阻、VC1端子电流、VC2端子电流、VC3端子电流、VC4端子电流、CTLC端子电流“H”、CTLC端子电流“L”、CTLD端子电流“H”、CTLD端子电流“L”、SEL端子电流“H”、SEL端子电流“L”、COP端子源极电流、COP端子泄露电流、DOP端子源极电流、DOP端子吸收电流 (测定电路 4)

在 $V_{CTLC} = V_{CTLD} = V_{VMP} = V_{SEL} = V_{DD}$ 、 $V_{VINI} = V_{SS}$ 、 $V_1 = V_2 = V_3 = V_4 = 3.5 \text{ V}$ 、其他为“开路”的前提下(以下记载为初始状态)。

5.1 VMP-VDD间电阻 (R_{VMD})

通过从初始状态到 $V_{VINI} = 1.5 \text{ V}$ 、 $V_{VMP} = V_{SS}$ 时的VMP端子的电流 (I_{VMD}), 可以从 $R_{VMD} = V_{DS} / I_{VMD}$ 计算出VMP-VDD间电阻 (R_{VMD})。

5.2 VMP-VSS间电阻 (R_{VMS})

通过从初始状态到 $V_1 = V_2 = V_3 = V_4 = 1.8 \text{ V}$ 时的VMP端子的电流(I_{VMS}), 可以从 $R_{VMS} = V_{DS} / I_{VMS}$ 计算出VMP-VSS间电阻 (R_{VMS})。

5.3 VC1端子电流 (I_{VC1})、VC2端子电流 (I_{VC2})、VC3端子电流 (I_{VC3})、VC4端子电流 (I_{VC4})

在初始状态下, 流经VC1端子的电流为VC1端子电流 (I_{VC1}), 流经VC2端子的电流为VC2端子电流 (I_{VC2}), 流经VC3端子的电流为VC3端子电流 (I_{VC3}), 流经VC4端子的电流为VC4端子电流 (I_{VC4})。

5.4 CTLC端子电流“H” (I_{CTLCH})、CTLC端子电流“L” (I_{CTLCL})

在初始状态下, 流经CTLC端子的电流为CTLC端子电流“H” (I_{CTLCH}), 然后缓慢降低CTLC端子的电压, 流经CTLC端子的最大电流为CTLC端子电流“L” (I_{CTLCL})。

5.5 CTLD端子电流“H” (I_{CTLDH})、CTLD端子电流“L” (I_{CTLDL})

在初始状态下，流经CTLD端子的电流为CTLD端子电流“H” (I_{CTLDH})，然后缓慢降低CTLD端子的电压，流经CTLD端子的最大电流为CTLD端子电流“L” (I_{CTLDL})。

5.6 SEL端子电流“H” (I_{SELH})、SEL端子电流“L” (I_{SELL})

在初始状态下，流经SEL端子的电流为SEL端子电流“H” (I_{SELH})，之后，在 $V_{SEL} = V_{SS}$ 时流经SEL端子的电流为SEL端子电流“L” (I_{SELL})。

5.7 COP端子源极电流 (I_{COH})、COP端子源极电流 (I_{COL})

从初始状态开始，在 $V_{COP} = V_{DD} - 0.5\text{ V}$ 时，流经COP端子的电流为COP端子吸收电流 (I_{COH})。之后，在 $V1 = V2 = V3 = V4 = 5.5\text{ V}$ 、 $V_{COP} = V_{SS}$ 时，流经COP端子的电流为COP端子泄漏电流 (I_{COL})。

5.8 DOP端子源极电流 (I_{DOH})、DOP端子吸收电流 (I_{DOL})

从初始状态开始，在 $V_{DOP} = V_{DD} - 0.5\text{ V}$ 时，流经DOP端子的电流为DOP端子源极电流 (I_{DOH})。之后，在 $V1 = V2 = V3 = V4 = 1.8\text{ V}$ 、 $V_{DOP} = V_{SS} + 0.5\text{ V}$ 时，流经DOP端子的电流为DOP端子吸收电流 (I_{DOL})。

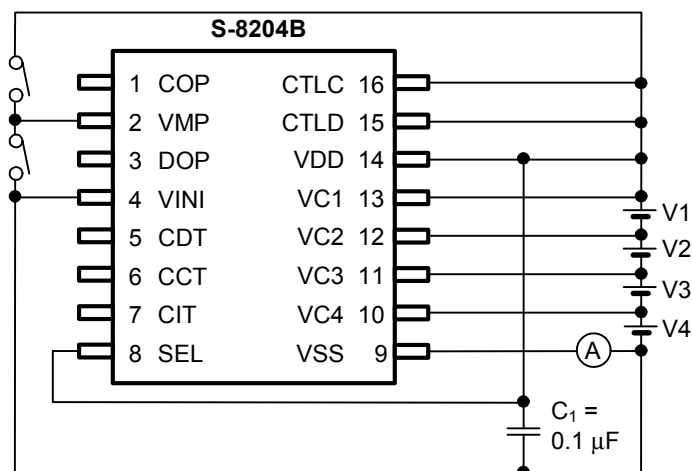


图4 测定电路1

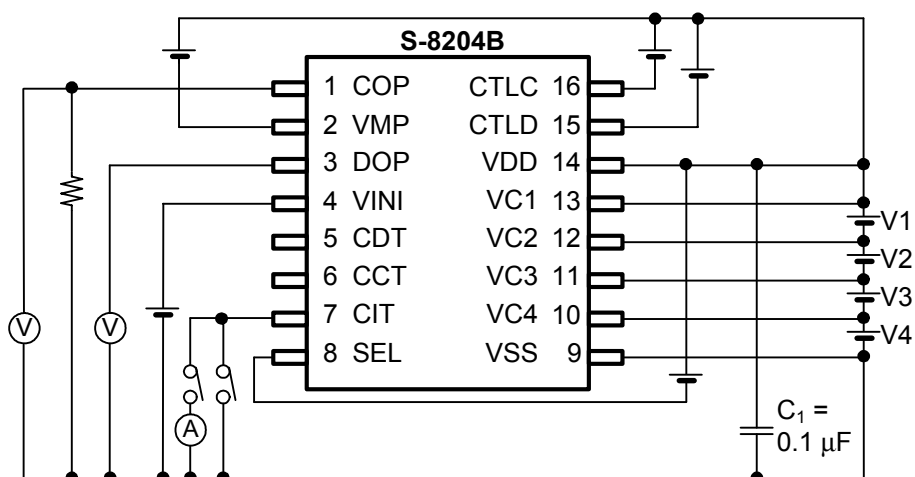


图5 测定电路2

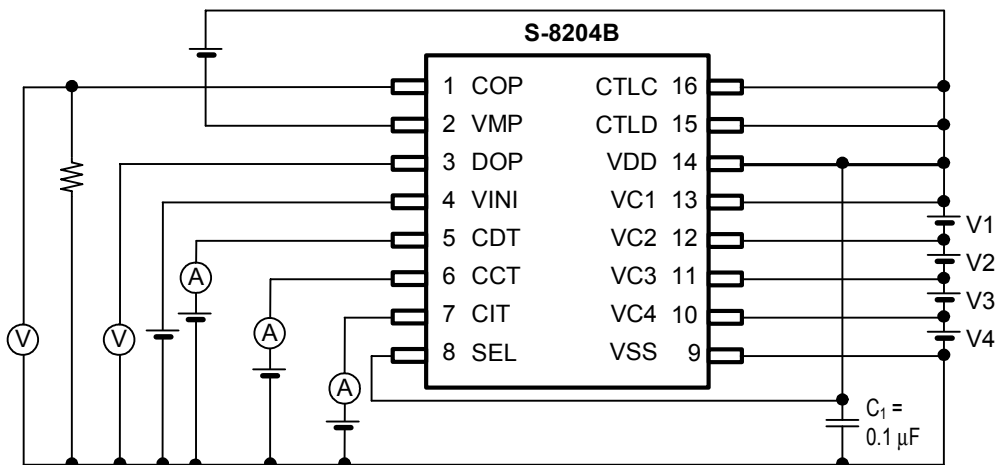


图6 测定电路3

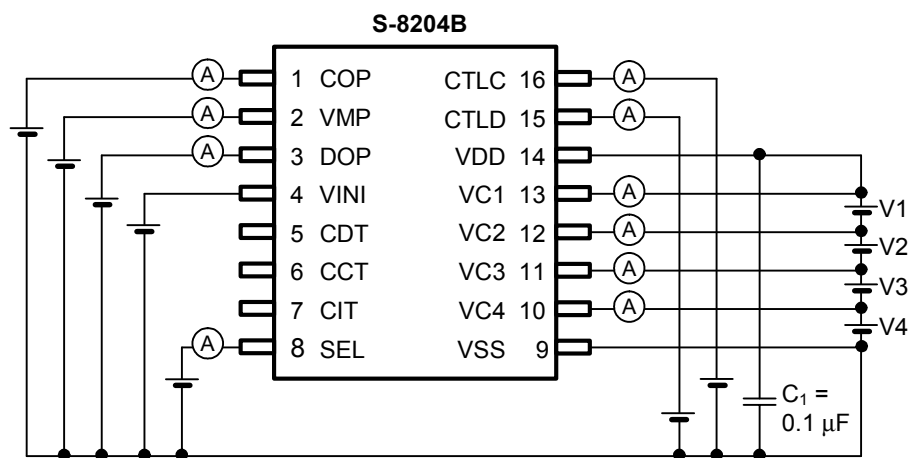


图7 测定电路4

■ 工作说明

备注 请参阅“■ 电池保护IC的连接示例（并联连接）”。

1. 通常状态

S-8204B系列的所有电池电压均在过放电检测电压 (V_{DLn})与过充电检测电压 (V_{CUn})之间,且因放电电流使VINI端子电压低于放电过电流检测电压 (V_{DIOV1})时, COP/DOP端子均变为 V_{DD} 电位。这种状态称为通常状态。此时,充电用FET以及放电用FET变为ON。

2. 过充电状态

S-8204B系列的任意一个电池电压高于 V_{CUn} 时, COP端子变为高阻抗。这种状态称为过充电状态。此时, COP端子通过外接电阻下拉为EB-, 因此充电用FET变为OFF, 并停止充电。

过充电状态在满足下述条件时会被解除。

- (1) VMP端子电压在 $39 / 40 \times V_{DS}$ 以上时, 则全部电池电压在过充电解除电压 (V_{CLn})以下, 解除过充电状态。
- (2) VMP端子电压在 $39 / 40 \times V_{DS}$ 以下时, 则全部电池电压在 V_{CUn} 以下, 解除过充电状态。

3. 过放电状态

S-8204B系列的任意一个电池电压低于 V_{DLn} 时, DOP端子的电压变为 V_{SS} 电位。这种状态称为过放电状态。此时, 放电用FET变为OFF, 并停止充电。

过放电状态在满足下述3个条件中的一个时将被解除或者维持。

- (1) VMP端子电压高于 V_{DD} 电位时, 则全部电池电压均在过放电检测电压 (V_{DLn})以上, 解除过放电状态。
- (2) VMP端子电压在 $V_{DS} / 2$ 以上且VMP端子电压低于 V_{DD} 电位时, 则全部电池电压在 V_{DUn} 以上, 解除过放电状态。
- (3) VMP端子电压在 $V_{DS} / 2$ 以下时, 则维持休眠状态。

4. 休眠状态

S-8204B系列变为过放电状态后, VMP端子被VMP-VSS端子电阻 (R_{VMS})下拉至 V_{SS} 电位。VMP端子电压变为 $V_{DS} / 2$ 以下时, 几乎所有的电路都停止工作, 消耗电流在变为休眠时消耗电流 (I_{PDN})以下。这种状态称为休眠状态。在休眠状态下, COP端子变为高阻抗。

休眠状态在满足下述的条件时被解除。

- (1) VMP端子电压变为 $V_{DS} / 2$ 以上。

5. 放电过电流状态

S-8204B系列的通常状态下的电池，当放电电流达到所定值以上，VINI端子电压等于或超过 V_{DIOV1} 时，DOP端子变为 V_{SS} 电位。这种状态称为放电过电流状态。此时，放电控制用FET变为OFF，并停止放电。

S-8204B系列备有3种放电过电流检测电位 (V_{DIOV1} 、 V_{DIOV2} 以及 V_{SHORT})。在放电过电流状态下，COP端子变为高阻抗。VMP端子被VMP-VDD间电阻 (R_{VMD})上拉至 V_{DD} 电位。对放电过电流检测电压2 (V_{DIOV2})以及负载短路检测电压 (V_{SHORT})的操作与对 V_{DIOV1} 的操作相同。

放电过电流状态在满足下述条件时被解除。

- (1) VMP端子电压在 $V_{DS} - 1.2 V_{(Typ.)}$ 以上。

6. 向0 V电池充电功能

关于自我放电电池 (0 V电池) 的充电，在S-8204B系列中可以从2个功能中选择一个。

- (1) 允许向0 V电池充电 (可以向0 V电池充电)。
 $V_{DD}-V_{SS}$ 间输入电压 (V_{DS})高于开始向0 V电池充电电压 (V_{0CHA})时，0 V电池被充电。
- (2) 禁止向0 V电池充电 (不可以向0 V电池充电)。
电池电压等于或低于禁止向0 V电池充电电压 (V_{0INH})时，不进行充电。

注意 V_{DD} 端子的电压低于 V_{DSOP} 的最小值的情况下，不保证S-8204B系列的工作。

7. 延迟时间的设置

S-8204B系列可以从检测到任意的电池电压或者VINI端子的电压变化开始到向COP端子/DOP端子进行输出之间，设置延迟时间。各种延迟时间由IC内部的电阻与外接电容决定。

在过充电检测状态下，当任意一个电池电压在 V_{CUH} 以上时，可以通过CCT端子电阻 (R_{CCT})向CCT端子电容 (C_{CCT})进行充电。经过一段时间，当CCT端子电压达到CCT端子检测电压 (V_{CCT})后，则COP端子变为高阻抗。经过的时间即为过充电检测延迟时间 (t_{CU})。

t_{CU} 可以通过下面的公式算出。($V_{DS} = V1 + V2 + V3 + V4$)

$$\begin{aligned} t_{CU} [s] &= -\ln (1 - V_{CCT} / V_{DS}) \times C_{CCT} [\mu F] \times R_{CCT} [M\Omega] \text{ (典型值)} \\ &= -\ln (1 - 0.7 \text{ (典型值)}) \times C_{CCT} [\mu F] \times 8.31 [M\Omega] \text{ (典型值)} \\ &= 10.0 [M\Omega] \text{ (典型值)} \times C_{CCT} [\mu F] \end{aligned}$$

同样，放电过检测延迟时间 (t_{DL})、放电过电流检测延迟时间1 (t_{DIOV1})、放电过电流检测延迟时间2 (t_{DIOV2})可以通过下面的公式算出。

$$\begin{aligned} t_{DL} [ms] &= -\ln (1 - V_{CDT} / V_{DS}) \times C_{CDT} [\mu F] \times R_{CDT} [k\Omega] \\ t_{DIOV1} [ms] &= -\ln (1 - V_{CIT} / V_{DS}) \times C_{CIT} [\mu F] \times R_{CIT1} [k\Omega] \\ t_{DIOV2} [ms] &= -\ln (1 - V_{CIT} / V_{DS}) \times C_{CIT} [\mu F] \times R_{CIT2} [k\Omega] \end{aligned}$$

当 $C_{CCT} = C_{CDT} = C_{CIT} = 0.1 [\mu F]$ 时，各延迟时间 t_{CU} 、 t_{DL} 、 t_{DIOV1} 、 t_{DIOV2} 可由下面的公式算出。

$$\begin{aligned} t_{CU} [s] &= 10.0 [M\Omega] \text{ (典型值)} \times 0.1 [\mu F] = 1.0 [s] \text{ (典型值)} \\ t_{DL} [ms] &= 1000 [k\Omega] \text{ (典型值)} \times 0.1 [\mu F] = 100 [ms] \text{ (典型值)} \\ t_{DIOV1} [ms] &= 200 [k\Omega] \text{ (典型值)} \times 0.1 [\mu F] = 20 [ms] \text{ (典型值)} \\ t_{DIOV2} [ms] &= 20 [k\Omega] \text{ (典型值)} \times 0.1 [\mu F] = 2.0 [ms] \text{ (典型值)} \end{aligned}$$

负载短路检测延迟时间 (t_{SHORT})在内部被固定。

8. 关于CTL端子以及CTLD端子

S-8204B系列备有2个控制端子。CTL端子用于控制COP端子的输出电压、CTLD端子用于控制DOP端子的输出电压。通过CTL端子以及CTLD端子可以单独控制COP端子与DOP端子的输出电压。并且，这些控制优先用于电池保护电路。

表5 通过CTL端子设置的状态

CTL端子	COP端子
High ^{*1}	通常状态 ^{*4}
Open ^{*2}	High-z
Low ^{*3}	High-z

*1. High表示 $CTL \geq V_{CTLCH}$ 。

*2. CTL端子为开路状态时，被 I_{CTLCH} 下拉。

*3. Low表示 $CTL \leq V_{CTLCL}$ 。

*4. 状态由电压检测电路来控制。

表6 通过CTLD端子设置的状态

CTLD端子	DOP端子
High ^{*1}	通常状态 ^{*4}
Open ^{*2}	V_{SS} 电位
Low ^{*3}	V_{SS} 电位

*1. High表示 $CTLD \geq V_{CTLDH}$ 。

*2. CTLD端子为开路状态时，被 I_{CTLDH} 下拉。

*3. Low表示 $CTLD \leq V_{CTLDL}$ 。

*4. 状态由电压检测电路来控制。

注意 当电源发生变化时，由于存在外接滤波器 R_{VDD1} 、 C_{VDD1} ，因此CTL端子以及CTLD端子的高输入电位与IC的 V_{DD} 电位之间会产生电位差，这有可能导致IC错误工作，务请注意。

9. 有关SEL端子

S-8204B系列备有3节或者4节保护的切换控制端子。

将SEL端子设置为Low的情况下，由于V4节的过放电检测被禁止，因此，即使使V4节短路，过放电检测功能也无效，可以用于3节保护。另外，SEL端子的控制优先用于电池保护电路。请务必在High电位或者是Low电位使用SEL端子。

表7 通过SEL端子设置的状态

SEL端子	状态
High ^{*1}	4节保护
Open	不确定
Low ^{*2}	3节保护

*1. High表示 $SEL \geq V_{SELH}$ 。

*2. Low表示 $SEL \leq V_{SELL}$ 。

级联连接时，通过组合SEL端子的电位设置，可以进行6节、7节或者8节保护。

表8 级联连接时通过SEL端子设置的状态

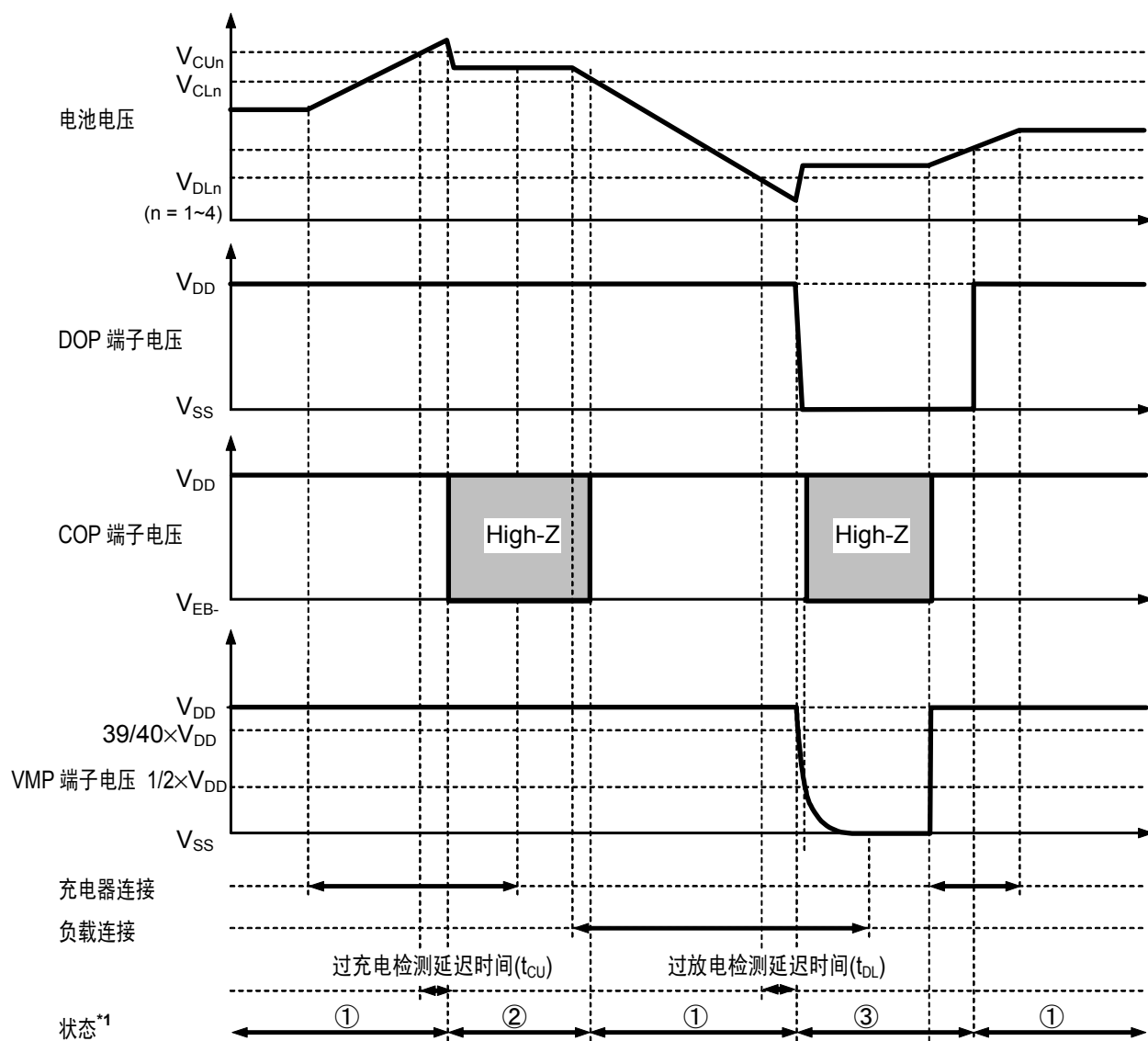
S-8204B (1)的SEL端子	S-8204B (2)的SEL端子	状态
Low ^{*1}	Low ^{*1}	6节保护
Low ^{*1}	High ^{*2}	7节保护
High ^{*2}	High ^{*2}	8节保护

*1. Low表示 $SEL \leq V_{SELL}$ 。

*2. High表示 $SEL \geq V_{SELH}$ 。

■ 时序图 (图10的电路)

1. 过充电检测、过放电检测

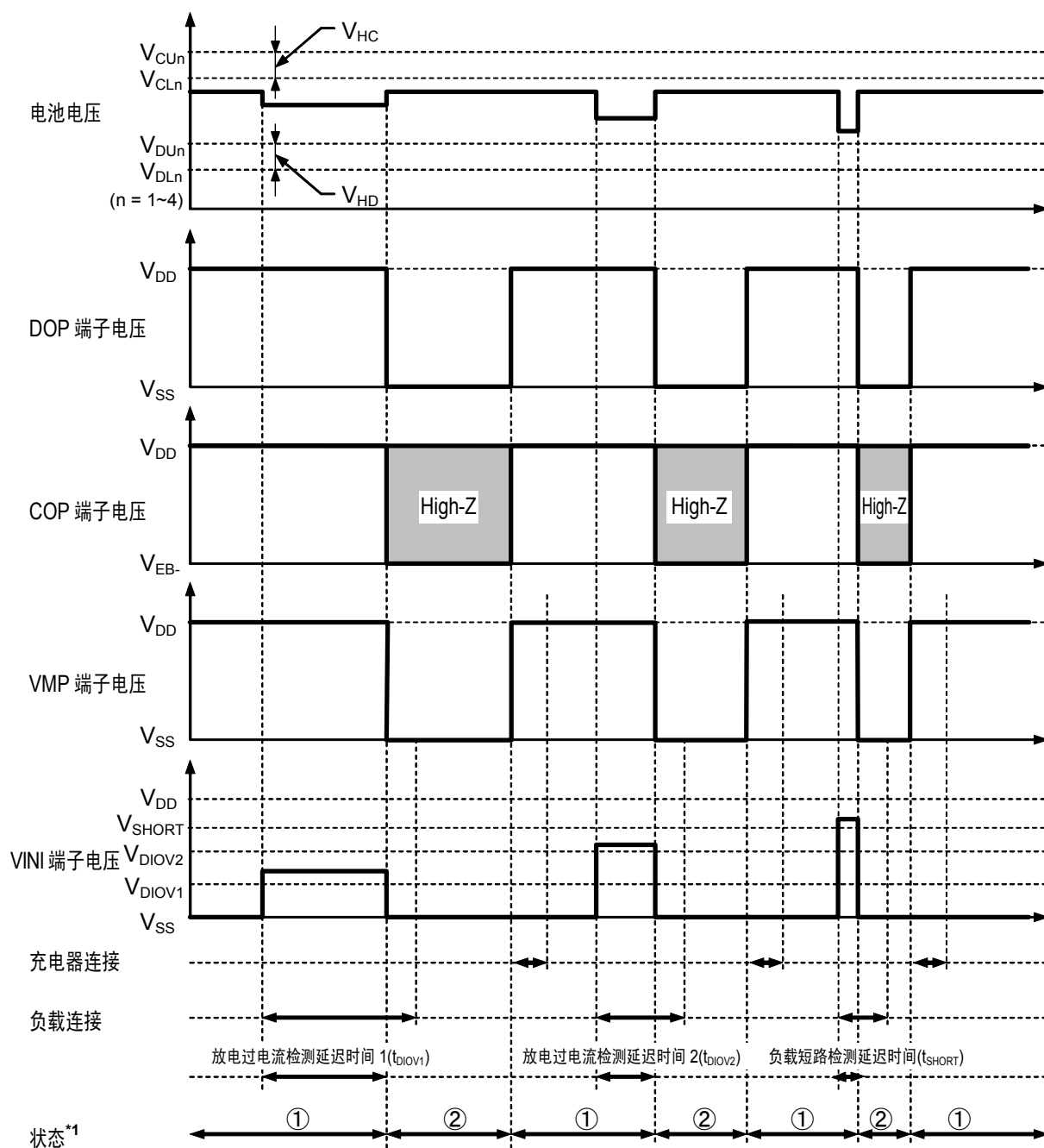


- *1. ①: 通常状态
②: 过充电状态
③: 过放电状态

备注 假设为恒定电流下的充电。 V_{EB-} 表示充电器的开路电压。

图8

2. 放电过电路检测



*1. ①: 通常状态
②: 放电过电流状态

备注 假设为恒定电流下的充电。 V_{EB-} 表示充电器的开路电压。

图9

■ 电池保护IC的连接示例

1. 4节串联 (备有过电流保护功能)

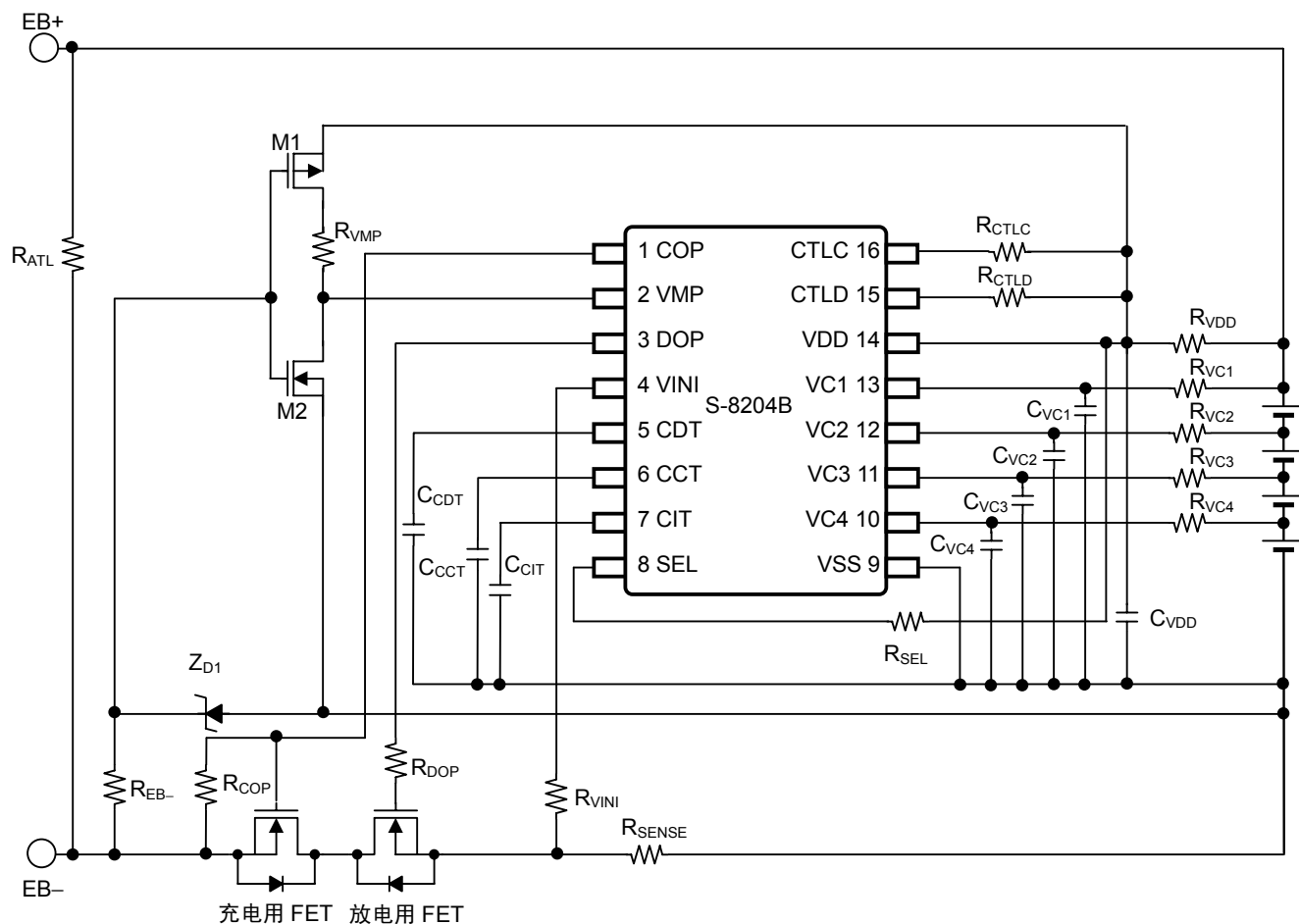


图10

The schematic diagram illustrates the internal circuitry of two S-8204B integrated circuits, labeled (1) and (2). Both chips are connected to an external battery system between EB+ and EB- terminals.

- S-8204B(1) Pin Connections:**
 - Pins 1 (COP), 2 (VMP), 3 (DOP), 4 (VINI), 5 (CDT), 6 (CCT), 7 (CIT), and 8 (SEL) are connected to various resistors and capacitors.
 - Pin 9 (VSS) is connected to ground.
 - Pin 10 (VC4) is connected to a capacitor C_{VCC4}.
 - Pin 11 (VC3) is connected to a capacitor C_{VCC3}.
 - Pin 12 (VC2) is connected to a capacitor C_{VCC2}.
 - Pin 13 (VC1) is connected to a capacitor C_{VCC1}.
 - Pin 14 (VDD) is connected to a resistor R_{VDD1} and a capacitor C_{VDD1}.
 - Pin 15 (CTLN) is connected to a resistor R_{CTLN}.
 - Pin 16 (CTLC) is connected to a resistor R_{CTLC}.
- S-8204B(2) Pin Connections:**
 - Pins 1 (COP), 2 (VMP), 3 (DOP), 4 (VINI), 5 (CDT), 6 (CCT), 7 (CIT), and 8 (SEL) are connected to various resistors and capacitors.
 - Pin 9 (VSS) is connected to ground.
 - Pin 10 (VC4) is connected to a capacitor C_{VCC4}.
 - Pin 11 (VC3) is connected to a capacitor C_{VCC3}.
 - Pin 12 (VC2) is connected to a capacitor C_{VCC2}.
 - Pin 13 (VC1) is connected to a capacitor C_{VCC1}.
 - Pin 14 (VDD) is connected to a resistor R_{VDD2} and a capacitor C_{VDD2}.
 - Pin 15 (CTLN) is connected to a resistor R_{CTLN}.
 - Pin 16 (CTLC) is connected to a resistor R_{CTLC}.
- External Components:**
 - A diode D_{COP} is connected between EB+ and EB-.
 - A resistor R_{DOP} is connected between EB+ and EB-.
 - A resistor R_{COP} is connected between EB+ and EB-.
 - A charging FET (充电用 FET) and a discharging FET (放电用 FET) are connected between EB+ and EB-.

图11

3. 8节串联 (并联连接 备有过电流保护功能)

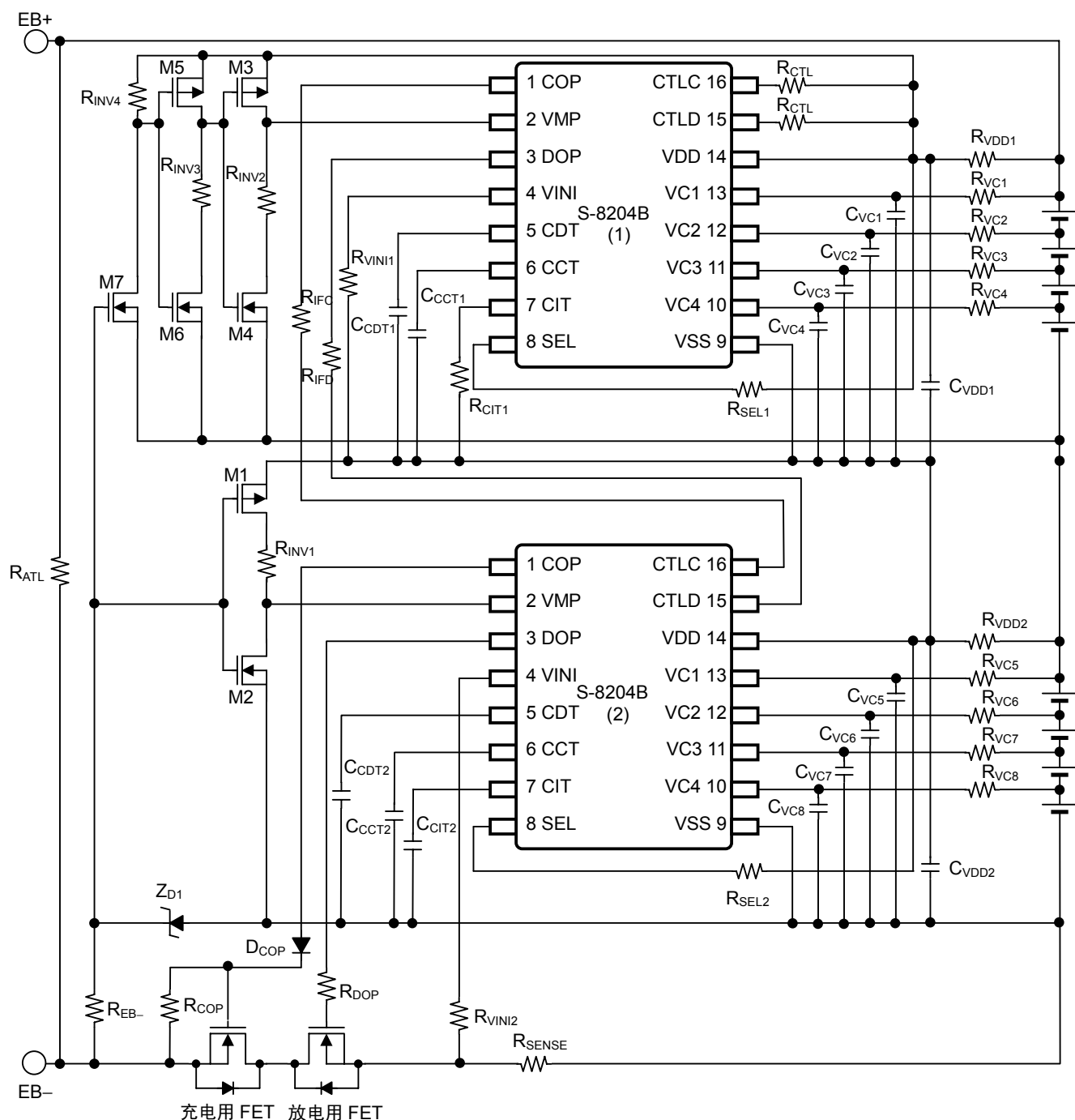


表 9 外接元器件的参数 (图 11 的电路)

No.	记号	参数	范围	单位
1	R _{VC1} , R _{VC5}	1	0.51 ~ 1 ^{*1}	kΩ
2	R _{VC2} , R _{VC6}	1	0.51 ~ 1 ^{*1}	kΩ
3	R _{VC3} , R _{VC7}	1	0.51 ~ 1 ^{*1}	kΩ
4	R _{VC4} , R _{VC8}	1	0.51 ~ 1 ^{*1}	kΩ
5	R _{DOP}	51	20 ~ 68	kΩ
6	R _{COP}	1	0.1 ~ 1	MΩ
7	R _{VMP1} , R _{VMP2}	5.1	1 ~ 10	kΩ
8	R _{CTL1} , R _{CTL2}	1	1 ~ 10	kΩ
9	R _{CTLD}	1	1 ~ 10	kΩ
10	R _{VINI}	1	1 ~ 10	kΩ
11	R _{SEL1} , R _{SEL2}	1	1 ~ 100	kΩ
12	R _{IFC}	5.1	5.1 ~ 6.8	MΩ
13	R _{IFD}	5.1	5.1 ~ 6.8	MΩ
14	R _{CIT1} , R _{CIT2}	1	0 ~ 100	kΩ
15	R _{VDD1} , R _{VDD2}	47	22 ~ 100 ^{*1}	Ω
16	C _{VC1} , C _{VC5}	47	0 ~ 100 ^{*1}	nF
17	C _{VC2} , C _{VC6}	47	0 ~ 100 ^{*1}	nF
18	C _{VC3} , C _{VC7}	47	0 ~ 100 ^{*1}	nF
19	C _{VC4} , C _{VC8}	47	0 ~ 100 ^{*1}	nF
20	C _{CCT1} , C _{CCT2}	0.1	0.01 ~	μF
21	C _{CDT1} , C _{CDT2}	0.1	0.01 ~	μF
22	C _{VDD1}	1	0 ~ 2.2	μF
23	C _{VDD2}	1.5	0 ~ 3.3	μF

*1. 请将过滤器参数设为 $R_{VDD1} \times C_{VDD1} = R_{VDD2} \times C_{VDD2} \times 2/3 = 47 \mu F \cdot \Omega$ 以上, 并且 $R_{VC1} \times C_{VC1} = R_{VC2} \times C_{VC2} = R_{VC3} \times C_{VC3} = R_{VC4} \times C_{VC4} = R_{VDD1} \times C_{VDD1}$, $R_{VC5} \times C_{VC5} = R_{VC6} \times C_{VC6} = R_{VC7} \times C_{VC7} = R_{VC8} \times C_{VC8} = R_{VDD2} \times C_{VDD2} \times 2/3$ 。

注意1. 上述连接例的参数有可能不经预告而作更改。

2. VDD-VSS间的滤波器参数推荐为 $47 \mu F \cdot \Omega$ 左右。

例 $C_{VDD} \times R_{VDD} = 1.0 \mu F \times 47 \Omega = 47 \mu F \cdot \Omega$

在设定VDD-VSS间的滤波器参数时, 请通过实际的应用电路对瞬态电源变动以及过电流保护功能予以充分实测。

如需要将VDD-VSS间的滤波器参数设定在 $47 \mu F \cdot \Omega$ 范围以外时, 请向本公司的营业部门咨询。

3. 上述连接示例以及参数并不作为保证电路工作的依据。

请在实际的应用电路上进行充分的实测后再设定参数。

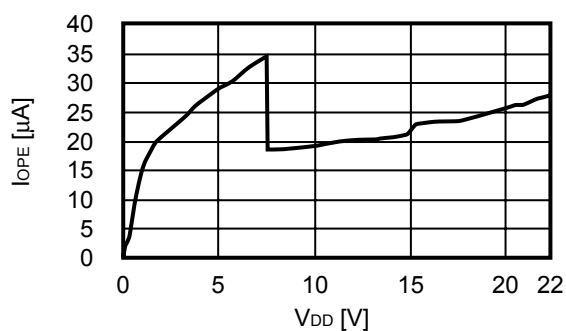
■ 注意事项

- 请注意输入输出电压、负载电流的使用条件，使IC内的功耗不超过封装的容许功耗。
- 电池的连接顺序并无特别要求，连接电池时有可能出现不能放电的情况。在这种情况下，把VMP端子与VDD端子进行短路连接，就可以恢复到通常状态。
- 过充电电池和过放电电池同时存在时，变为过充电状态与过放电状态，充电和放电都无法进行。
- 本IC虽内置防静电保护电路，但请不要对IC施加超过保护电路性能的过大静电。
- 使用本公司的IC生产产品时，如因其产品中对该IC的使用方法或产品的规格、或因进口国等原因使包括本IC产品在内的制品发生专利纠纷时，本公司概不承担相应责任。

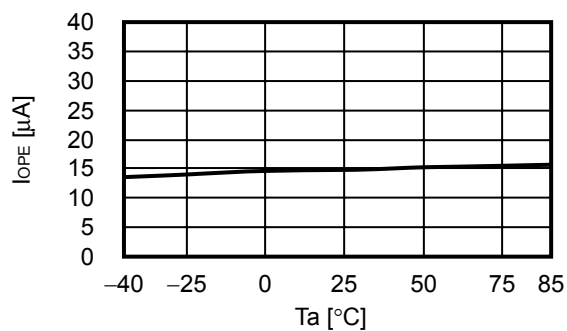
■ 各种特性数据 (典型数据)

1. 消耗电流

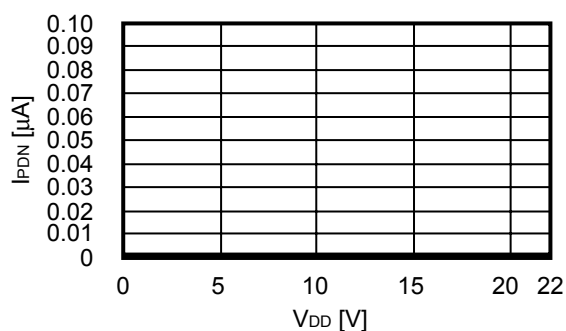
1.1 $I_{OPE} - V_{DS}$



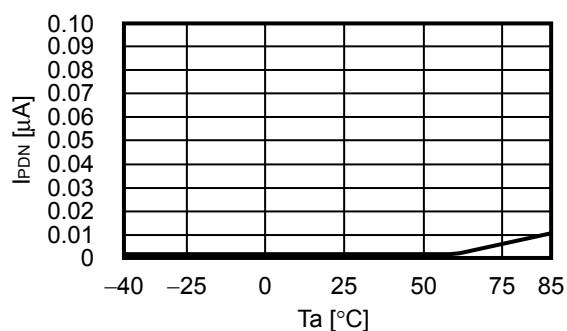
1.2 $I_{OPE} - T_a$



1.3 $I_{PDN} - V_{DS}$

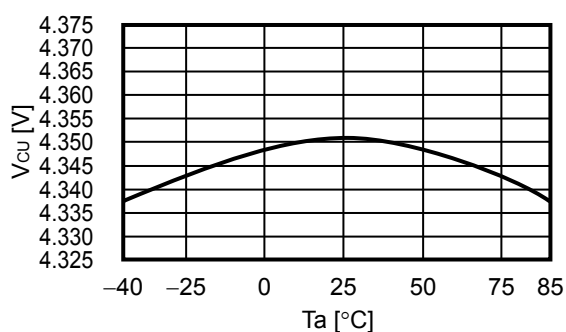


1.4 $I_{PDN} - T_a$

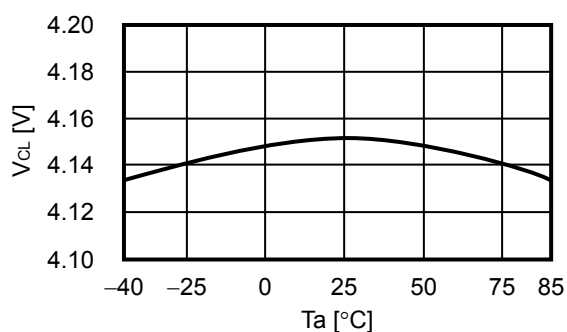


2. 过充电检测/解除电压、过放电检测/解除电压、过电流检测电压

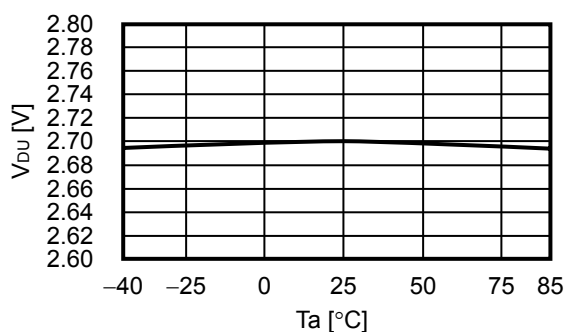
2.1 $V_{CU} - T_a$



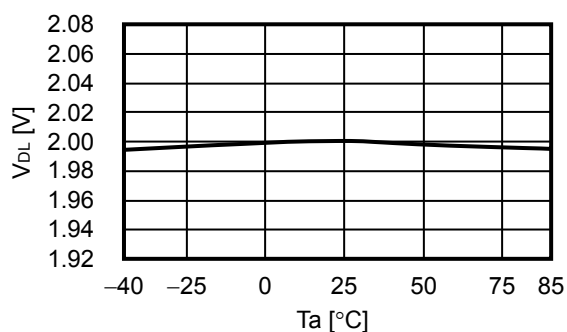
2.2 $V_{CL} - T_a$

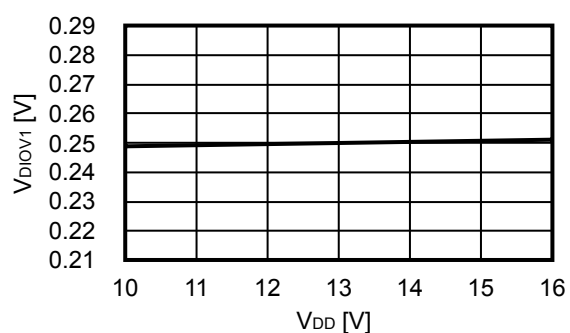
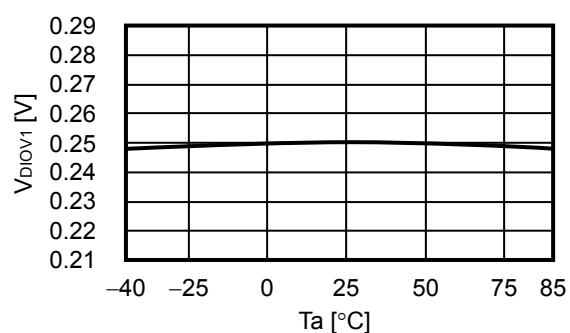
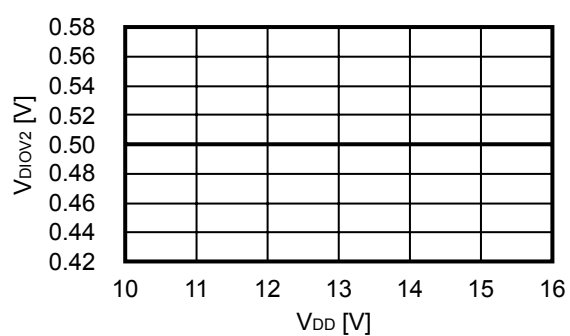
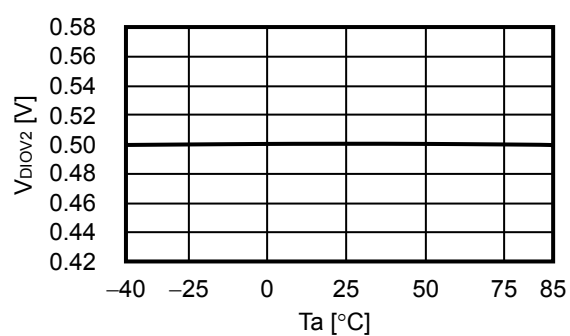
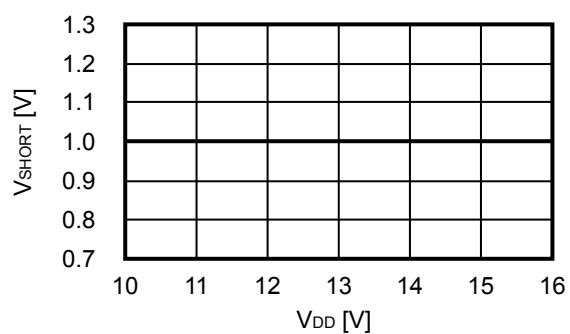
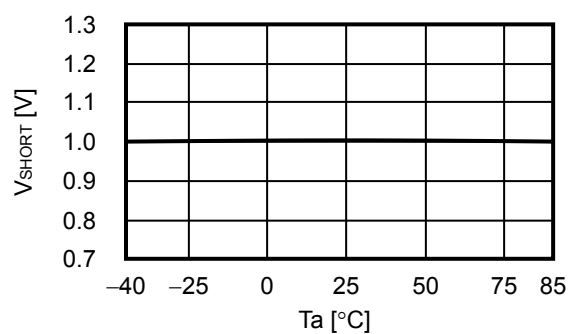


2.3 $V_{DU} - T_a$



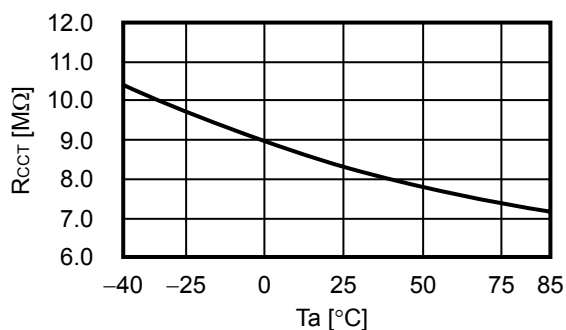
2.4 $V_{DL} - T_a$



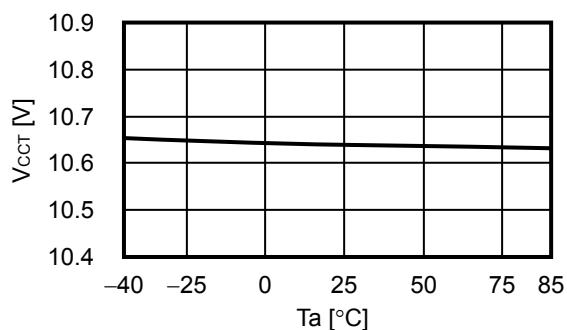
2.5 $V_{DIOV1} - V_{DS}$ 2.6 $V_{DIOV1} - T_a$ 2.7 $V_{DIOV2} - V_{DS}$ 2.8 $V_{DIOV2} - T_a$ 2.9 $V_{SHORT} - V_{DS}$ 2.10 $V_{SHORT} - T_a$ 

3. CCT 端子电阻/检测电压、CDT 端子电阻/检测电压、CIT 端子电阻/检测电压以及负载短路检测延迟时间

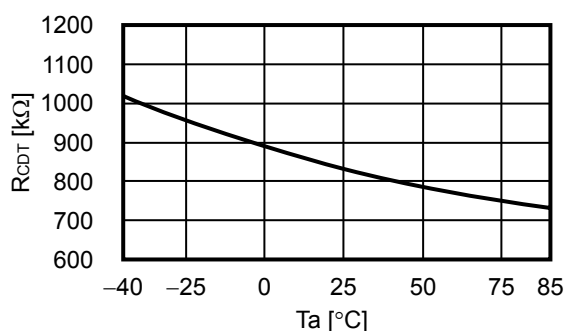
3.1 $R_{CCT} - Ta$



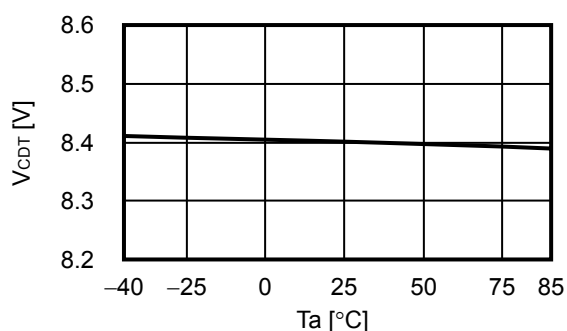
3.2 $V_{CCT} - Ta$ ($V_{DS} = 15.2$ V)



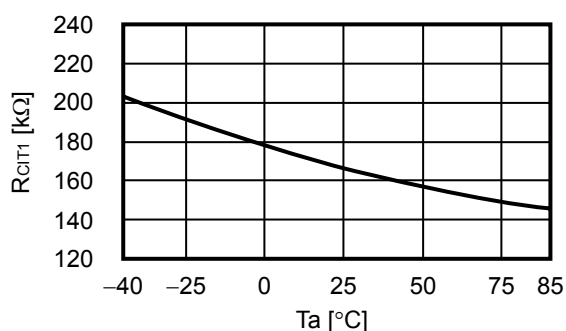
3.3 $R_{CDT} - Ta$



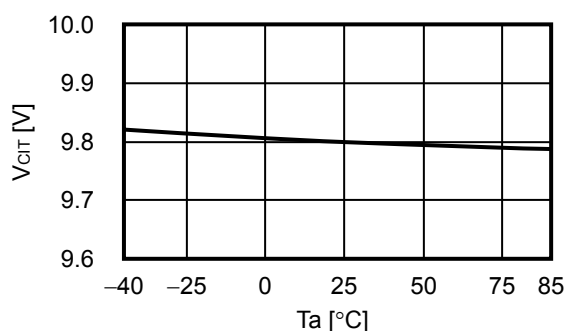
3.4 $V_{CDT} - Ta$ ($V_{DS} = 12.0$ V)



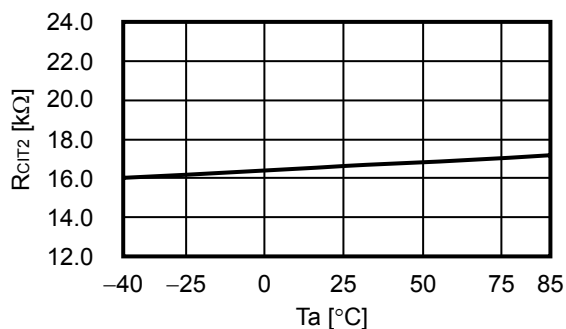
3.5 $R_{CIT1} - Ta$



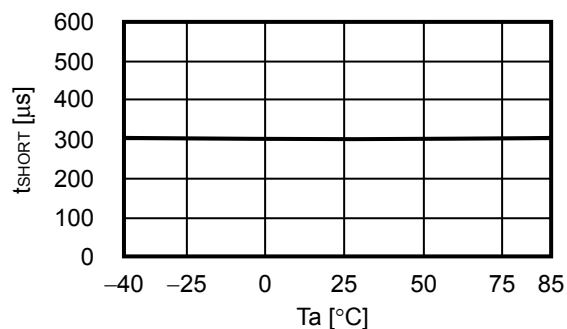
3.6 $V_{CIT} - Ta$ ($V_{DS} = 14.0$ V)



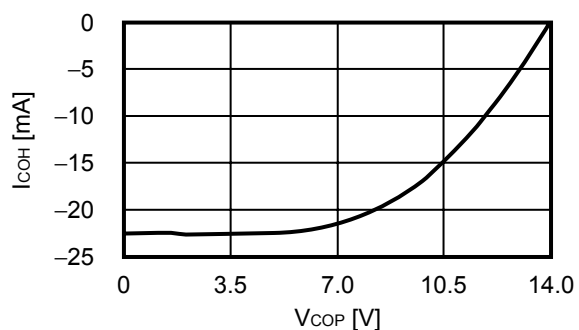
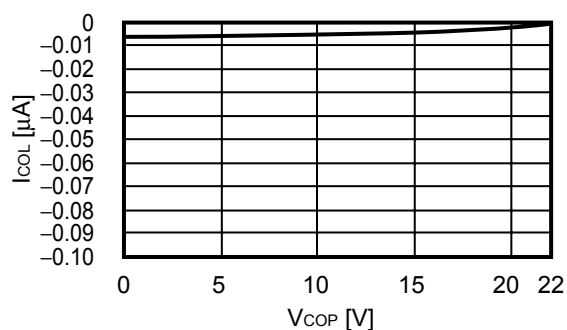
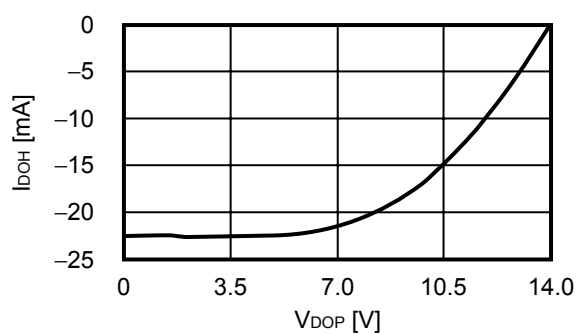
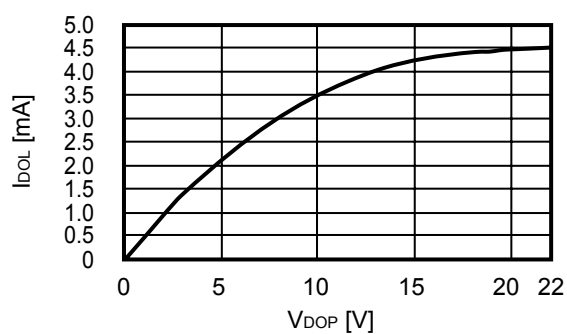
3.7 $R_{CIT2} - Ta$

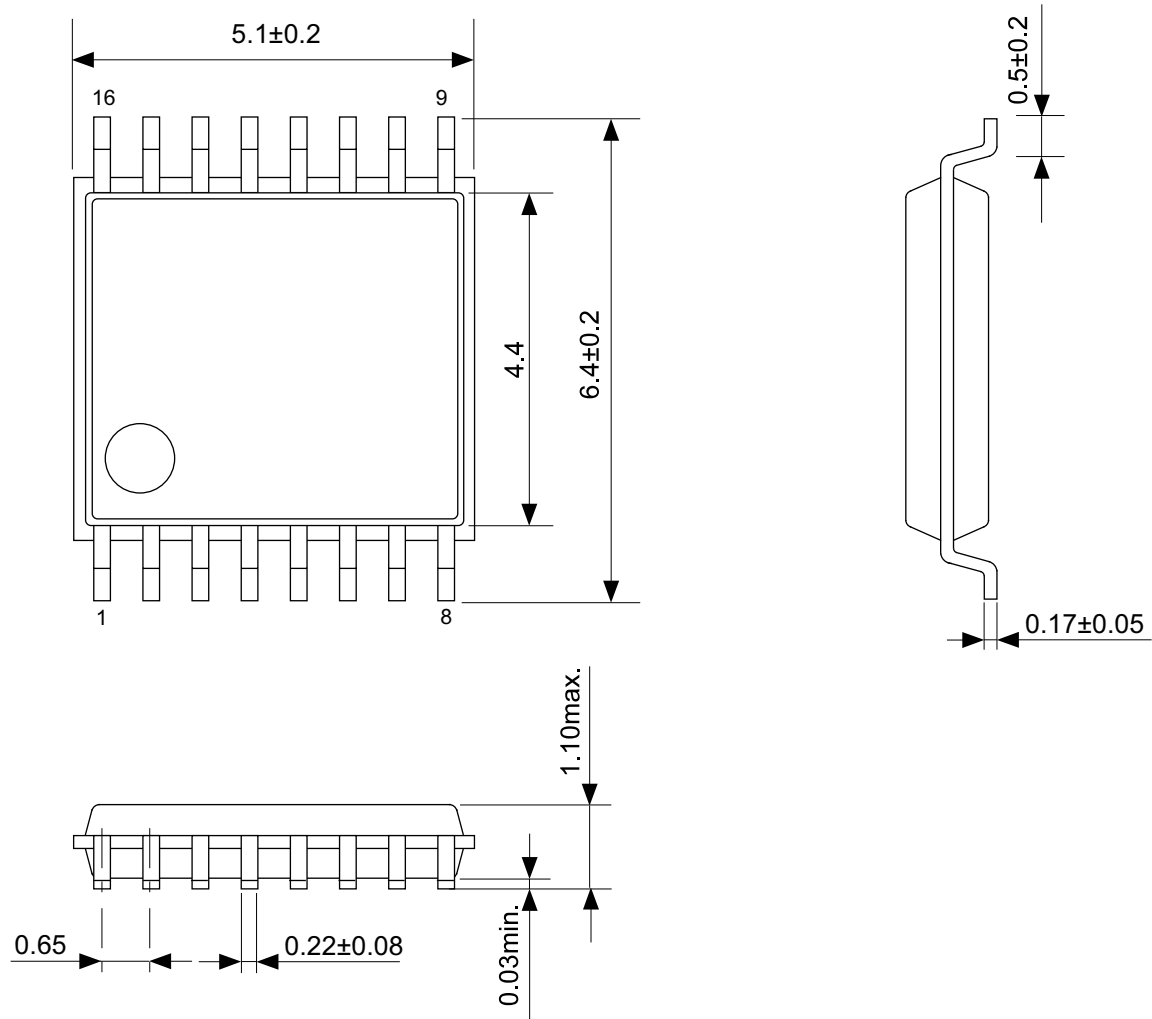


3.8 $t_{SHORT} - Ta$



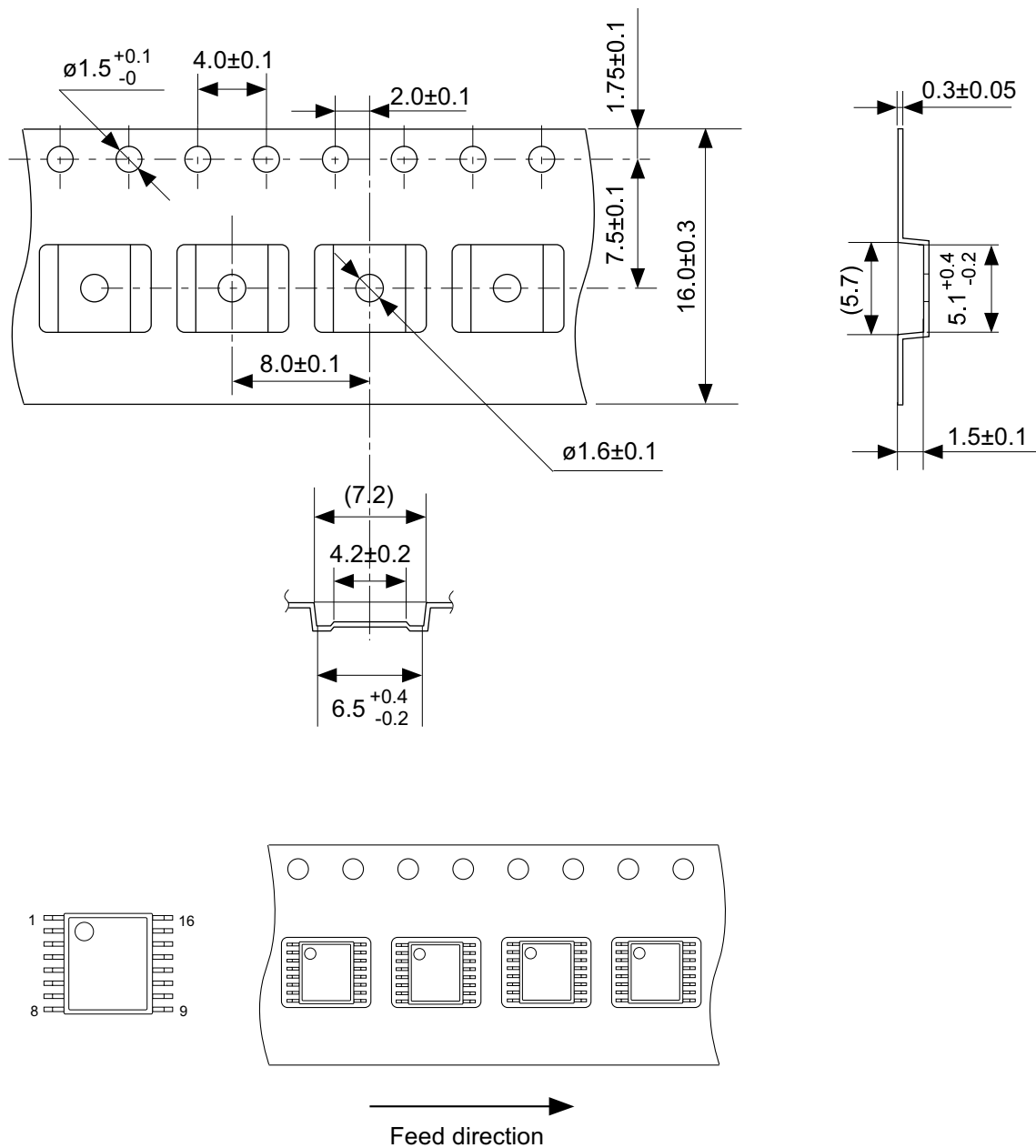
4. COP/DOP端子

4.1 $I_{COH} - V_{COP}$ 4.2 $I_{COL} - V_{COP}$ 4.3 $I_{DOH} - V_{DOP}$ 4.4 $I_{DOL} - V_{DOP}$ 



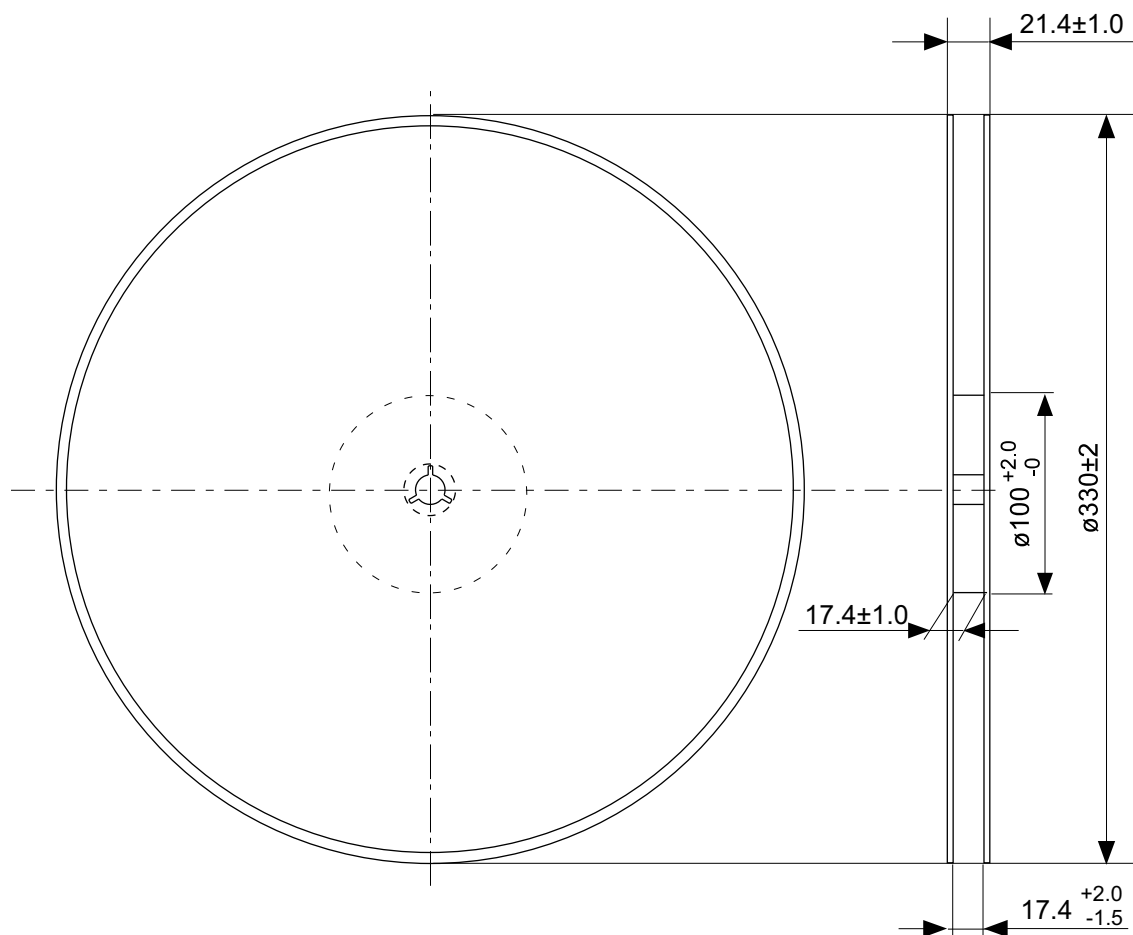
No. FT016-A-P-SD-1.1

TITLE	TSSOP16-A-PKG Dimensions
No.	FT016-A-P-SD-1.1
SCALE	
UNIT	mm
Seiko Instruments Inc.	

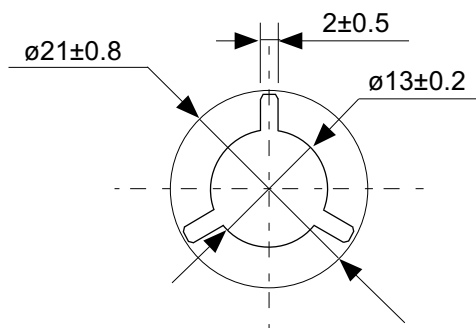


No. FT016-A-C-SD-1.1

TITLE	TSSOP16-A-Carrier Tape
No.	FT016-A-C-SD-1.1
SCALE	
UNIT	mm
Seiko Instruments Inc.	



Enlarged drawing in the central part



No. FT016-A-R-SD-2.0

TITLE	TSSOP16-A- Reel		
No.	FT016-A-R-SD-2.0		
SCALE		QTY.	2,000
UNIT	mm		
Seiko Instruments Inc.			

- 本资料内容，随产品的改进，可能会有未经预告之更改。
- 本资料所记载设计图等因第三者的工业所有权而引发之诸问题，本公司不承担其责任。另外，应用电路示例为产品之代表性应用说明，非保证批量生产之设计。
- 本资料所记载产品，如属国外汇兑及外国贸易法中规定的限制货物（或劳务）时，基于该法律，需得到日本国政府之出口许可。
- 本资料内容未经本公司许可，严禁以其他目的加以转载或复制等。
- 本资料所记载之产品，未经本公司书面许可，不得作为健康器械、医疗器械、防灾器械、瓦斯关联器械、车辆器械、航空器械及车载器械等对人体产生影响的器械或装置部件使用。
- 尽管本公司一向致力于提高质量与可靠性，但是半导体产品有可能按照某种概率发生故障或错误工作。为防止因故障或错误动作而产生人身事故、火灾事故、社会性损害等，请充分留心冗余设计、火势蔓延对策设计、防止错误动作设计等安全设计。