



## SH79F329A

### 带模拟前端的增强型8051微处理器

#### 1. 特性

- 基于8051兼容流水指令的8位单片机
- Flash ROM: 32K字节
- RAM: 内部256字节, 外部1024字节
- 工作电压:  
 $V_{VPACK}/V_{BAT} = 4.5V - 25V$
- 振荡器:
  - 内部RC振荡器: 8.388MHz
  - 分频到32.768kHz、1.048M、2.097M、4.194M
- 13个CMOS双向I/O引脚
- I/O内建上拉电阻
- 2个开漏结构I/O引脚
- 2个8位定时器T0, T1
- 中断源:
  - 定时器0, 定时器1
  - 外部中断INT1-2
  - CADC, VADC, SMBUS, SCI, AFE
- SMBUS接口 (主/从模式)
- 2个16位  $\Sigma$ - $\Delta$  模数转换器 (ADC)
  - CADC: 1路差分输入
  - VADC: 2路单端输入
- 内建低电压复位功能  
LVR电压: 2.3V ( $V_{DD}$ )
- CPU机器周期:  
1个振荡周期
- 看门狗定时器 (WDT) (代码选项)
- 内建振荡器预热计数器
- 高压模拟前端
  - 内建3V, 25mA电源稳压器 (LDO)
  - 3个高压输出端口
  - 可设置阈值和延迟时间的模拟比较器
  - VC1-VC5之间最大40mA的导通电路
- 低功耗工作模式:
  - 空闲模式
  - 掉电模式
- Flash型
- 封装: TQFP48, TSSOP38

#### 2. 概述

SH79F329A是一种高速高效率8051兼容单片机。在同样振荡频率下, 较之传统的8051芯片它具有运行更快速, 性能更优越的特性。

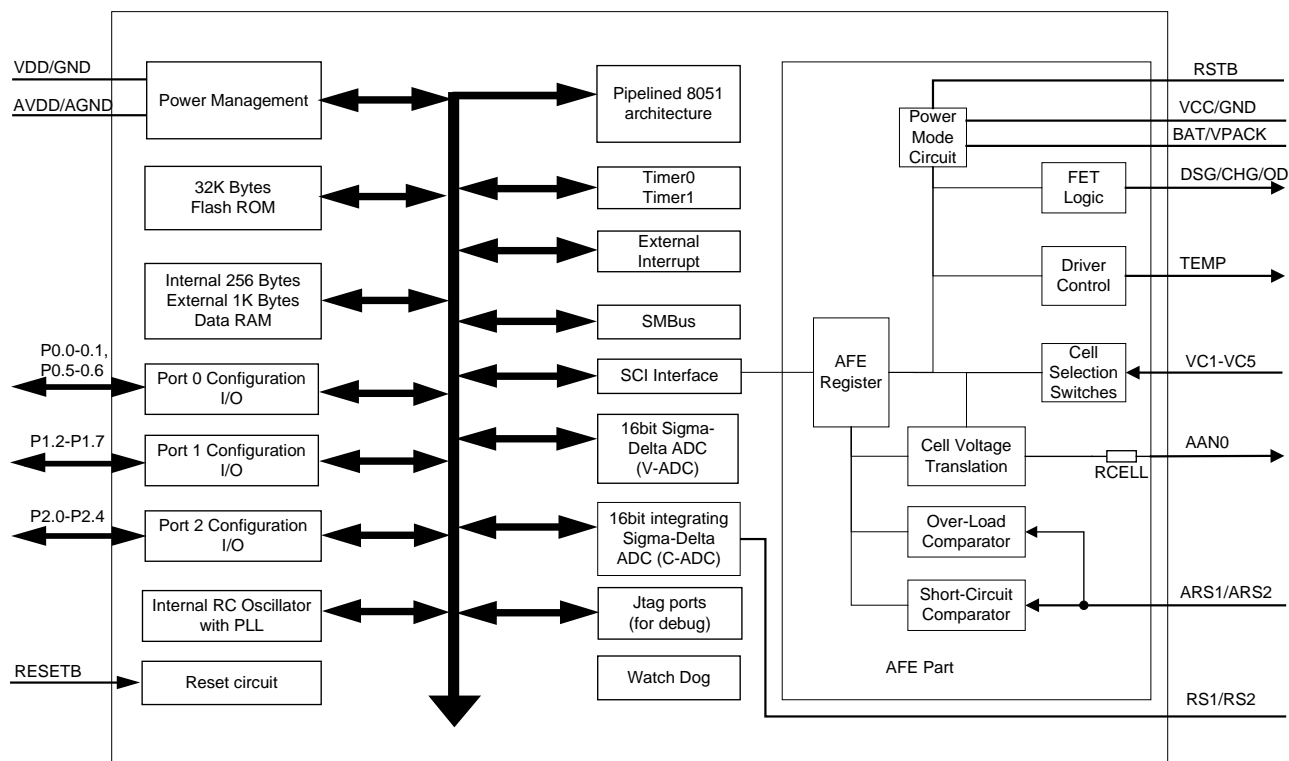
SH79F329A保留了标准8051芯片的大部分特性, 包括内置256字节RAM和2个8位定时器和外置中断INT1、INT2。此外, SH79F329A还集成了1024字节RAM。SH79F329A单片机还包括适合于程序和数据的32K字节Flash。

SH79F329A不仅集成SMBUS标准通讯模块, 还集成了2个16位  $\Sigma$ - $\Delta$  模数转换器模块 (ADC) 和内部通讯模块 (SCI)。为了达到高可靠性和低功耗, SH79F329A集成了看门狗定时器, 具有低电压复位功能, 提供了2种低功耗省电模式。

SH79F329A集成了高压模拟前端 (AFE), 包括1个AFE中断, 1个电源稳压器, 3个可用于MOSFET控制的高压输出端口, 3个模拟比较器, 4路电压差分输入转换和4路内部导通电路。



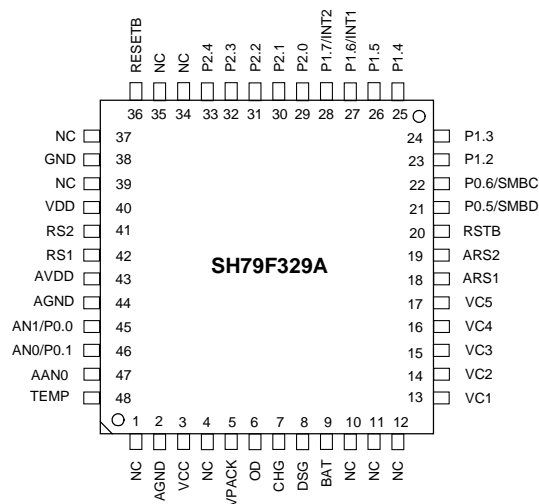
## 3. 方框图





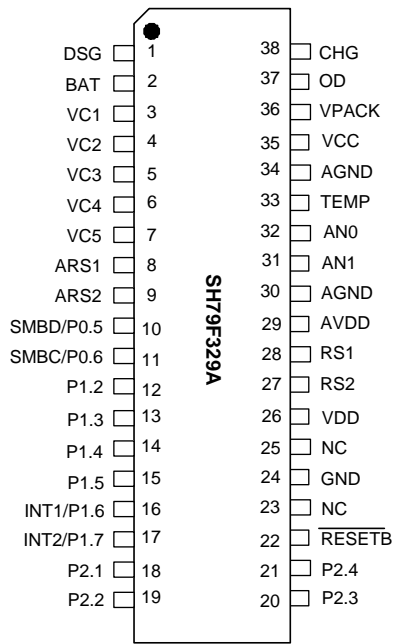
#### 4. 引脚配置

TQFP48 (总计：48引脚)



TQFP48引脚配置图

TSSOP38 (总计：38引脚)



TSSOP38引脚配置图

**注意:**

引脚命名中，写在最外侧的功能具有最高优先级，最内侧的功能具有最低优先级。当一个引脚被高优先级的功能占用时，即使低优先级功能被允许，也不能作为低优先级功能的引脚。只有当软件禁止引脚的高优先级功能，相应引脚才能被释放作为低优先级端口使用。



Table 4.1 TQFP48引脚功能

引脚序号	引脚名称	默认功能	引脚序号	引脚名称	默认功能
2	AGND	AGND	26	P1.5	P1.5
3	VCC	VCC	27	P1.6/INT1	P1.6
5	VPACK	VPACK	28	P1.7/INT2	P1.7
6	OD	OD	29	P2.0	P2.0
7	CHG	CHG	30	P2.1	P2.1
8	DSG	DSG	31	P2.2	P2.2
9	BAT	BAT	32	P2.3	P2.3
13	VC1	VC1	33	P2.4	P2.4
14	VC2	VC2	36	RESETB	RESETB
15	VC3	VC3	38	GND	GND
16	VC4	VC4	40	V <sub>DD</sub>	V <sub>DD</sub>
17	VC5	VC5	41	RS2	RS1
18	ARS1	ARS1	42	RS1	RS1
19	ARS2	ARS2	43	AVDD	AVDD
20	RSTB	RSTB	44	AGND	AGND
21	P0.5/SMBD	P0.5	45	P0.0/AN1	P0.0
22	P0.6/SMBC	P0.6	46	P0.1/AN0	P0.1
23	P1.2	P1.2	47	AAN0	AAN0
24	P1.3	P1.3	48	TEMP	TEMP
25	P1.4	P1.4	1,4,10-12, 34-35, 37,39	NC	NC

Table 4.2 TSSOP38 引脚功能

引脚序号	引脚名称	默认功能	引脚序号	引脚名称	默认功能
1	DSG	DSG	20	P2.2	P2.3
2	BAT	BAT	21	P2.3	P2.4
3	VC1	VC1	22	RESETB	RESETB
4	VC2	VC2	23	NC	NC
5	VC3	VC3	24	GND	GND
6	VC4	VC4	25	NC	NC
7	VC5	VC5	26	V <sub>DD</sub>	V <sub>DD</sub>
8	ARS1	ARS1	27	RS2	RS1
9	ARS2	ARS2	28	RS1	RS1
10	P0.5/SMBD	P0.5	29	AVDD	AVDD
11	P0.6/SMBC	P0.6	30	AGND	AGND
12	P1.2	P1.2	31	P0.0/AN1	P0.0
13	P1.3	P1.3	32	P0.1/AN0	P0.1
14	P1.4	P1.4	33	TEMP	TEMP
15	P1.5	P1.5	34	AGND	AGND
16	P1.6/INT1	P1.6	35	VCC	VCC
17	P1.7/INT2	P1.7	36	VPACK	VPACK
18	P2.1	P2.0	37	OD	OD
19	P2.2	P2.1	38	CHG	CHG



## 5. 引脚描述

引脚编号	类型	说明
<b>I/O端口</b>		
P0.0-P0.1, P0.5-P0.6	I/O	4位双向I/O端口
P1.2 - P1.7	I/O	6位双向I/O端口
P2.0 - P2.4	I/O	5位双向I/O端口
<b>SMBUS端口</b>		
SMBD	I/O	SMBUS通讯数据线
SMBC	I/O	SMBUS通讯时钟线
<b>ADC</b>		
AN0	I	VADC单端输入0引脚
AN1	I	VADC单端输入1引脚
RS1	I	CADC差分输入正向引脚
RS2	I	CADC差分输入负向引脚
<b>中断/复位/电源端口</b>		
INT1	I	外部中断1输入引脚
INT2	I	外部中断2输入引脚
RESETB	I	复位引脚
V <sub>DD</sub>	P	数字电源引脚
GND	P	数字地引脚
AV <sub>DD</sub>	P	模拟电源引脚
AGND	P	模拟地引脚
<b>AFE端口</b>		
VPACK	P	AFE电源输入引脚
BAT	P	AFE电源输入引脚
VCC	P	AFE电源稳压器输出引脚
AGND	P	AFE模拟地引脚
CHG	O	AFE高压输出引脚
DSG	O	AFE高压输出引脚
OD	O	AFE高压开漏输出引脚
RSTB	O	AFE复位输出端，建议链接到RESETB
VC1	I	AFE电压转换最高输入引脚
VC2	I	AFE电压转换次高输入引脚
VC3	I	AFE电压转换第三高输入引脚
VC4	I	AFE电压转换第四高输入引脚
VC5	I	AFE电压转换最低输入引脚
AAN0	O	AFE电压转换输出引脚
TEMP	O	AFE输出引脚
ARS1	I	AFE比较器输入引脚
ARS2	I	AFE比较器输入引脚



续上表

引脚编号	类型	说明
<b>编程器</b>		
TDO (P1.2)	O	调试接口：测试数据输出
TMS (P1.3)	I	调试接口：测试模式选择
TDI (P1.4)	I	调试接口：测试数据输入
TCK (P1.5)	I	调试接口：测试时钟输入
<b>注意：</b> 当P1.2-1.5作为调试接口时，P1.2-1.5的原有功能被禁止		



## 6. SFR映像

SH79F329A内置256字节的直接寻址寄存器，包括通用数据存储器 and 特殊功能寄存器（SFR），SH79F329A的SFR有以下几种：

<b>CPU内核寄存器：</b>	ACC, B, PSW, SP, DPL, DPH
<b>CPU内核增强寄存器：</b>	AUXC, DPL1, DPH1, INSCON, XPAGE
<b>电源时钟控制寄存器：</b>	PCON, SUSLO
<b>Flash寄存器：</b>	IB_CLK0, IB_CLK1, IB_OFFSET, IB_DATA, IB_CON1, IB_CON2, IB_CON3, IB_CON4, IB_CON5
<b>数据页面控制寄存器：</b>	XPAGE
<b>看门狗定时器寄存器：</b>	RSTSTAT
<b>系统时钟控制寄存器：</b>	CLKCON
<b>中断寄存器：</b>	IEN0, IEN1, IPH0, IPL0, IPH1, IPL1
<b>I/O口寄存器：</b>	P0, P1, P2, P0CR, P1CR, P2CR, P0PCR, P1PCR, P2PCR, P2SEL, P0OS
<b>Timer寄存器：</b>	TCON, BTCON, BT0, BT1
<b>SMBUS寄存器：</b>	SMBCON, SMBSTA, SMBDAT, SMBADR
<b>SCI寄存器：</b>	SCICON, SCIDAT, SCIADR
<b>ADC寄存器：</b>	ADCP, OPDY, VADCON, VADC1, VADD0, CADCON, CADC1, CADC0, V0OR1, V0OR0, V0FSR1, V0FSR0, COR1, COR0, CFSR1, CFSR0



## SH79F329A

**Table 6.1** C51核SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ACC	E0H	累加器	00000000	ACC.7	ACC.6	ACC.5	ACC.4	ACC.3	ACC.2	ACC.1	ACC.0
B	F0H	B寄存器	00000000	B.7	B.6	B.5	B.4	B.3	B.2	B.1	B.0
AUXC	F1H	C寄存器	00000000	C.7	C.6	C.5	C.4	C.3	C.2	C.1	C.0
PSW	D0H	程序状态字	00000000	CY	AC	F0	RS1	RS0	OV	F1	P
SP	81H	堆栈指针	00001111	SP.7	SP.6	SP.5	SP.4	SP.3	SP.2	SP.1	SP.0
DPL	82H	数据指针低位字节	00000000	DPL0.7	DPL0.6	DPL0.5	DPL0.4	DPL0.3	DPL0.2	DPL0.1	DPL0.0
DPH	83H	数据指针高位字节	00000000	DPH0.7	DPH0.6	DPH0.5	DPH0.4	DPH0.3	DPH0.2	DPH0.1	DPH0.0
DPL1	84H	数据指针1低位字节	00000000	DPL1.7	DPL1.6	DPL1.5	DPL1.4	DPL1.3	DPL1.2	DPL1.1	DPL1.0
DPH1	85H	数据指针1高位字节	00000000	DPH1.7	DPH1.6	DPH1.5	DPH1.4	DPH1.3	DPH1.2	DPH1.1	DPH1.0
INSCON	86H	数据指针选择	----00-0	-	-	-	-	DIV	MUL	-	DPS

**Table 6.2** 电源时钟控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	87H	电源控制	----0000	-	-	-	-	GF1	GF0	PD	IDL
SUSLO	8EH	电源控制保护字	00000000	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0

**Table 6.3** Flash控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CLK0	F9H	Flash编程时钟寄存器0	00000000	IB_CLK0.7	IB_CLK0.6	IB_CLK0.5	IB_CLK0.4	IB_CLK0.3	IB_CLK0.2	IB_CLK0.1	IB_CLK0.0
IB_CLK1	FAH	Flash编程时钟寄存器1	00000000	IB_CLK1.7	IB_CLK1.6	IB_CLK1.5	IB_CLK1.4	IB_CLK1.3	IB_CLK1.2	IB_CLK1.1	IB_CLK1.0
IB_OFF SET	FBH	可编程flash低位字节偏移	00000000	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
IB_DATA	FCH	可编程flash数据寄存器	00000000	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
IB_CON1	F2H	flash控制寄存器1	00000000	IB_CON1.7	IB_CON1.6	IB_CON1.5	IB_CON1.4	IB_CON1.3	IB_CON1.2	IB_CON1.1	IB_CON1.0
IB_CON2	F3H	flash控制寄存器2	---00000	-	-	-	IB_CON2.4	IB_CON2.3	IB_CON2.2	IB_CON2.1	IB_CON2.0
IB_CON3	F4H	flash控制寄存器3	----0000	-	-	-	-	IB_CON3.3	IB_CON3.2	IB_CON3.1	IB_CON3.0
IB_CON4	F5H	flash控制寄存器4	----0000	-	-	-	-	IB_CON4.3	IB_CON4.2	IB_CON4.1	IB_CON4.0
IB_CON5	F6H	flash控制寄存器5	----0000	-	-	-	-	IB_CON5.3	IB_CON5.2	IB_CON5.1	IB_CON5.0
XPAGE	F7H	flash页寄存器	00000000	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0





## SH79F329A

**Table 6.4** WDT SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RSTSTAT	B1H	看门狗定时器控制寄存器	*-***000	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0

**注意：**\*表示不同情况的复位决定RSTSTAT寄存器中的复位值，详见WDT章节

**Table 6.5** 时钟控制SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	B2H	系统时钟选择	----0000	-	-	-	-	PLLCON	FS2	FS1	FS0

**Table 6.6** 中断 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN0	A8H	中断允许控制0	00000000	EA	EVADC	ECADC	ESMB	ET1	EX1	ET0	EAFE
IEN1	A9H	中断允许控制1	-----00	-	-	-	-	-	-	ESCI	EX2
IPH0	B4H	中断优先权控制高位0	-0000000	-	PVADCH	PCADCH	PSMBH	PT1H	PX1H	PT0H	PAFEH
IPL0	B8H	中断优先权控制低位0	-0000000	-	PVADCL	PCADCH	PSMBL	PT1L	PX1L	PT0L	PAFEL
IPH1	B5H	中断优先权控制高位1	-----00	-	-	-	-	-	-	PSCIH	PX2H
IPL1	B9H	中断优先权控制低位1	-----00	-	-	-	-	-	-	PSCIL	PX2L

**Table 6.7** 端口SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0	80H	8位端口0	-00---00	-	P0.6	P0.5	-	-	-	P0.1	P0.0
P1	90H	8位端口1	000000--	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	-	-
P2	A0H	8位端口2	---00000	-	-	-	P2.4	P2.3	P2.2	P2.1	P2.0
P0CR	E1H	端口0输入/输出方向控制	-00---00	-	P0CR.6	P0CR.5	-	-	-	P0CR.1	P0CR.0
P1CR	E2H	端口1输入/输出方向控制	000000--	P1CR.7	P1CR.6	P1CR.5	P1CR.4	P1CR.3	P1CR.2	-	-
P2CR	E3H	端口2输入/输出方向控制	---00000	-	-	-	P2CR.4	P2CR.3	P2CR.2	P2CR.1	P2CR.0
P0PCR	E9H	端口0内部上拉允许	-----00	-	-	-	-	-	-	P0PCR.1	P0PCR.0
P1PCR	EAH	端口1内部上拉允许	000000--	P1PCR.7	P1PCR.6	P1PCR.5	P1PCR.4	P1PCR.3	P1PCR.2	-	-
P2PCR	EBH	端口2内部上拉允许	---00000	-	-	-	P2PCR.4	P2PCR.3	P2PCR.2	P2PCR.1	P2PCR.0
P2SEL	EEH	端口2输出功能选择	---00000	-	-	-	P2SEL.4	P2SEL.3	P2SEL.2	P2SEL.1	P2SEL.0
P0OS	EFH	端口0输出功能选择	----0000	-	-	-	-	SDAP	CLKP	SMBDP	SMBCP



## SH79F329A

**Table 6.8** 定时器 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TCON	88H	定时器中断控制寄存器	00000000	IBT1	IBT0	IE2	IT2	IE1	IT1	AFEIF	AFEM
BTCON	A2H	定时器模式寄存器	00000000	ENBT1	BT1M.2	BT1M.1	BT1M.0	ENBT0	BT0M.2	BT0M.1	BT0M.0
BT1	A3H	定时器1控制寄存器	00000000	BT1.7	BT1.6	BT1.5	BT1.4	BT1.3	BT1.2	BT1.1	BT1.0
BT0	A4H	定时器0控制寄存器	00000000	BT0.7	BT0.6	BT0.5	BT0.4	BT0.3	BT0.2	BT0.1	BT0.0

**Table 6.9** SMBUS SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SMBCON	C1H	SMBUS控制寄存器	00000000	TOUT	ENSMB	STA	STO	SI	AA	TFREE	EFREE
SMBSTA	C2H	SMBUS状态寄存器	11111000	SMBSTA.7	SMBSTA.6	SMBSTA.5	SMBSTA.4	SMBSTA.3	CR.1	CR.0	ETOT
SMBADR	C3H	SMBUS数据寄存器	00000000	SLVA.6	SLVA.5	SLVA.4	SLVA.3	SLVA.2	SLVA.1	SLVA.0	GC
SMRDAT	C4H	SMBUS地址寄存器	00000000	SMBDAT.7	SMBDAT.6	SMBDAT.5	SMBDAT.4	SMBDAT.3	SMBDAT.2	SMBDAT.1	SMBDAT.0

**Table 6.10** SCI SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCICON	C5H	SCI控制寄存器	00--0000	SCIEN	SCIF	-	-	SCIRW	SCISTA.2	SCISTA.1	SCISTA.0
SCIADR	C6H	SCI地址寄存器	00000000	SCIA.6	SCIA.5	SCIA.4	SCIA.3	SCIA.2	SCIA.1	SCIA.0	Read/Write
SCIDAT	C7H	SCI数据寄存器	00000000	SCID.7	SCID.6	SCID.5	SCID.4	SCID.3	SCID.2	SCID.1	SCID.0



## SH79F329A

**Table 6.11 ADC SFRs**

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCP	E7H	VADC通道配置寄存器	-----00	-	-	-	-	-	-	AN0P	AN1P
OPDY	E6H	ADC时钟延迟控制寄存器	----0000	-	-	-	-	OPDY.3	OPDY.2	OPDY.1	OPDY.0
VADCON	D9H	VADC控制寄存器	00000000	VADCEN	VADCIF	SCH	VOF	VCE	VCR1	VCR0	NCH
VADC1	DAH	VADC高字节寄存器	00000000	VADC.15	VADC.14	VADC.13	VADC.12	VADC.11	VADC.10	VADC.9	VADC.8
VADC0	DBH	VADC低字节寄存器	00000000	VADC.7	VADC.6	VADC.5	VADC.4	VADC.3	VADC.2	VADC.1	VADC.0
CADCON	DCH	CADC控制寄存器	000-0000	CADCEN	CADCIF	MODE	-	COF	CCE	CCR1	CCR0
CADC1	DDH	CADC高字节寄存器	00000000	CADC.15	CADC.14	CADC.13	CADC.12	CADC.11	CADC.10	CADC.9	CADC.8
CADC0	DEH	CADC低字节寄存器	00000000	CADC.7	CADC.6	CADC.5	CADC.4	CADC.3	CADC.2	CADC.1	CADC.0
V0OR1	CDH	VADC偏移寄存器高字节	00000000	V0OR.15	V0OR.14	V0OR.13	V0OR.12	V0OR.11	V0OR.10	V0OR.9	V0OR.8
V0OR0	CEH	VADC偏移寄存器低字节	00000000	V0OR.7	V0OR.6	V0OR.5	V0OR.4	V0OR.3	V0OR.2	V0OR.1	V0OR.0
V0FSR1	CFH	VADC满幅校准寄存器高字节	00000000	V0FSR.15	V0FSR.14	V0FSR.13	V0FSR.12	V0FSR.11	V0FSR.10	V0FSR.9	V0FSR.8
V0FSR0	D7H	VADC满幅校准寄存器低字节	00000000	V0FSR.7	V0FSR.6	V0FSR.5	V0FSR.4	V0FSR.3	V0FSR.2	V0FSR.1	V0FSR.0
COR1	BCH	CADC偏移寄存器高字节	00000000	COR.15	COR.14	COR.13	COR.12	COR.11	COR.10	COR.9	COR.8
COR0	BDH	CADC偏移寄存器低字节	00000000	COR.7	COR.6	COR.5	COR.4	COR.3	COR.2	COR.1	COR.0
CFSR1	BEH	CADC满幅校准寄存器高字节	00000000	CFSR.15	CFSR.14	CFSR.13	CFSR.12	CFSR.11	CFSR.10	CFSR.9	CFSR.8
CFSR0	BFH	CADC满幅校准寄存器低字节	00000000	CFSR.7	CFSR.6	CFSR.5	CFSR.4	CFSR.3	CFSR.2	CFSR.1	CFSR.0

**Table 6.12 AFE Regs**

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ASTATUS	00H	AFE状态寄存器	----0000	-	-	-	-	WDF	OL	SCCHG	SCDSG
AOUTPUT CTL	01H	AFE输出控制寄存器	-0000000	-	WDDIS	APD	AIDL	OD	CHG	DSG	LTCLR
AFUNCCTL	02H	AFE功能控制寄存器	--000000	-	-	TEMP	XSCD	XSCC	XOL	PACKOUT	VMEN
ACELL_SEL	03H	AFE转换和平衡导通寄存器	00000000	CB3	CB2	CB1	CB0	CAL1	CAL0	CELL1	CELL0
AOLV	04H	AFE反向比较器2电压寄存器	---00000	-	-	-	OLV4	OLV3	OLV2	OLV1	OLV0
AOLT	05H	AFE反向比较器2时间寄存器	----0000	-	-	-	-	OLT3	OLT2	OLT1	OLT0
ASCC	06H	AFE正向比较器1电压和时间寄存器	00000000	SCCT3	SCCT2	SCCT1	SCCT0	SCCV3	SCCV2	SCCV1	SCCV0
ASCD	07H	AFE反向比较器1电压和时间寄存器	00000000	SCDT3	SCDT2	SCDT1	SCDT0	SCDV3	SCDV2	SCDV1	SCDV0



## SFR映像

	可位寻址	不可位寻址							
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	
F8H		IB_CLK0	IB_CLK1	IB_OFFSET	IB_DATA				FFH
F0H	B	AUXC	IB_CON1	IB_CON2	IB_CON3	IB_CON4	IB_CON5	XPAGE	F7H
E8H		P0PCR	P1PCR	P2PCR			P2SEL	P0OS	EFH
E0H	ACC	P0CR	P1CR	P2CR			OPDY	ADCP	E7H
D8H		VADCON	VADC1	VADC0	CADCON	CADC1	CAD0		DFH
D0H	PSW							V0FSR0	D7H
C8H						V0OR1	V0OR0	V0FSR1	CFH
C0H		SMBCON	SMBSTA	SMBADR	SMBDAT	SCICON	SCIADR	SCIDAT	C7H
B8H	IPL0	IPL1			COR1	COR0	CFSR1	CFSR0	BFH
B0H		RSTSTAT	CLKCON		IPH0	IPH1			B7H
A8H	IEN0	IEN1							AFH
A0H	P2		BTCON	BT1	BT0				A7H
98H									9FH
90H	P1								97H
88H	TCON						SUSLO		8FH
80H	P0	SP	DPL	DPH	DPL1	DPH1	INSCON	PCON	87H
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	

**注意:** 未使用的SFR地址禁止读写。



## 7. 标准功能

### 7.1 CPU

#### 7.1.1 CPU内核特殊功能寄存器

##### 特性

- CPU内核寄存器：ACC, B, PSW, SP, DPL, DPH

##### 累加器

累加器ACC是一个常用的专用寄存器，指令系统中采用A作为累加器的助记符。

##### B寄存器

在乘法除法指令中，会用到B寄存器。在其它指令中，B寄存器可作为暂存器来使用。

##### 栈指针（SP）

栈指针SP是一个8位专用寄存器，在执行PUSH、各种子程序调用、中断响应等指令时，SP先加1，再将数据压栈；执行POP、RET、RETI等指令时，数据退出堆栈后SP再减1。堆栈栈顶可以是片上内部RAM（00H-FFH）的任意地址，系统复位后，SP初始化为07H，使得堆栈事实上由08H地址开始。

##### 程序状态字（PSW）寄存器

程序状态字（PSW）寄存器包含了程序状态信息。

Table 7.1 PSW寄存器

D0H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PSW	C	AC	F0	RS1	RS0	OV	F1	P
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	C	进位标志位 0: 算术或逻辑运算中，没有进位或借位发生 1: 算术或逻辑运算中，有进位或借位发生
6	AC	辅助进位标志位 0: 算数逻辑运算中，没有辅助进位或借位发生 1: 算数逻辑运算中，有辅助进位或借位发生
5	F0	F0标志位 用户自定义标志位
4-3	RS[1:0]	R0-R7寄存器页选择位 00: 页0（映像到00H-07H） 01: 页1（映像到08H-0FH） 10: 页2（映像到10H-17H） 11: 页3（映像到18H-1FH）
2	OV	溢出标志位 0: 没有溢出发生 1: 有溢出发生
1	F1	F1标志位 用户自定义标志位
0	P	奇偶校验位 0: 累加器A中值为1的位数为偶数 1: 累加器A中值为1的位数为奇数

##### 数据指针（DPTR）

数据指针DPTR是一个16位专用寄存器，其高位字节寄存器用DPH表示，低位字节寄存器用DPL表示。它们既可以作为一个16位寄存器DPTR来处理，也可以作为2个独立的8位寄存器DPH和DPL来处理。



### 7.1.2 CPU增强内核特殊功能寄存器

- 扩展的'MUL'和'DIV'指令：16位\*8位，16位/8位
- 双数据指针
- CPU增强内核寄存器：AUXC，DPL1，DPH1，INSCON

SH79F329A扩展了'MUL'和'DIV'的指令，使用一个新寄存器-AUXC寄存器保存运算数据的高8位，以实现16位运算。在16位乘除法指令中，会用到AUXC寄存器。在其它指令中，AUXC寄存器可作为暂存器来使用。

CPU在复位后进入标准模式，'MUL'和'DIV'的指令操作和标准8051指令操作一致。当INSCON寄存器的相应位置1后，'MUL'和'DIV'指令的16位操作功能被打开。

	操作		结果		
			A	B	AUXC
MUL	INSCON.2 = 0; 8位模式	(A)*(B)	低位字节	高位字节	---
	INSCON.2 = 1; 16位模式	(AUXC A)*(B)	低位字节	中位字节	高位字节
DIV	INSCON.3 = 0; 8位模式	(A)/(B)	商低位字节	余数	---
	INSCON.3 = 1; 16位模式	(AUXC A)/(B)	商低位字节	余数	商高位字节

#### 双数据指针

使用双数据指针能加速数据存储移动。标准数据指针被命名为DPTR而新型数据指针命名为DPTR1。

数据指针DPTR1与DPTR类似，是一个16位专用寄存器，其高位字节寄存器用DPH1表示，低位字节寄存器用DPL1表示。它们既可以作为一个16位寄存器DPTR1来处理，也可以作为2个独立的8位寄存器DPH1和DPL1来处理。

通过对INSCON寄存器中的DPS位置1或清0选择两个数据指针中的一个。所有读取或操作DPTR的相关指令将会选择最近一次选择的数据指针。

### 7.1.3 寄存器

Table 7.2 数据指针选择寄存器

86H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
INSCON	-	-	-	-	DIV	MUL	-	DPS
读/写	-	-	-	-	读/写	读/写	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	-	0

位编号	位符号	说明
3	DIV	16位/8位除法选择位 0: 8位除法 1: 16位除法
2	MUL	16位/8位乘法选择位 0: 8位乘法 1: 16位乘法
0	DPS	数据指针选择位 0: 数据指针 1: 数据指针1



7.2 RAM

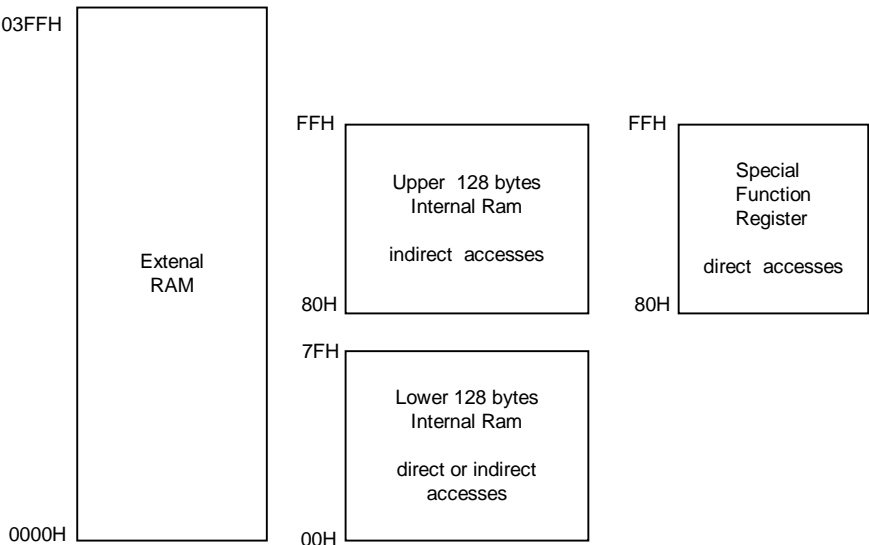
7.2.1 特性

SH79F329A为数据存储提供了内部RAM和外部RAM。下列为存储器空间分配：

- 低位128字节的RAM（地址从00H到7FH）可直接或间接寻址
- 高位128字节的RAM（地址从80H到FFH）只能间接寻址
- 特殊功能寄存器（SFR，地址从80H到FFH）只能直接寻址
- 外部RAM字节可通过MOVX指令间接寻址

高位128字节的RAM占用的地址空间和SFR相同，但在物理上与SFR的空间是分离的。当一个指令访问高于地址7FH的内部位置时，CPU可以根据访问的指令类型来区分是访问高位128字节数据RAM还是访问SFR。

**注意：**未使用的SFR地址禁止读写。



内部配置

SH79F329A支持传统的访问外部RAM方法。使用MOVXA，@Ri或MOVX@Ri，A来访问外部低位256字节RAM；用MOVX A，@DPTR或MOVX@DPTR，A来访问外部1024字节RAM。

用户也能用XPAGE寄存器来访问外部RAM，使用MOVX A，@Ri或MOVX@Ri，A指令即可，此时用XPAGE来表示高于256字节的RAM地址。

在Flash SSP模式下，XPAGE也能用作分段选择器（详见SSP章节）。

7.2.2 寄存器

Table 7.3 数据存储页寄存器

F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	XPAGE[7:0]	RAM页选择控制位 执行MOVX A，@Ri或MOVX@Ri，A时，超过0-3FFH范围的访问无效



### 7.3 Flash存储器

SH79F329A为存储程序代码内置32K可编程Flash。并且提供自编程功能。

**注意：**最后64字节（\$7FC0-\$7FFF）将被保留，不能作为可编程存储器。

在ICP（在线编程）模式中，程序能操作所有Flash，例如擦除或写入。Flash的读取或写入操作以字节为单位，但擦除只能以扇区（2k）为单位，或者整体擦除。

在ICP模式中，扇区擦除操作能擦除除了扇区15以外任何区块。在自编程模式（SSP）中，除了扇区15不能擦除以外，包含擦除代码的扇区也不能擦除。

在ICP模式下，还可以整体擦除，这个操作会擦除整个Flash存储器（包括扇区15）。

#### 7.3.1 特性

- 可编程存储器包括 16 X 2KB 区块，总共 32KB
- 在工作电压范围内都能进行编程和擦除操作
- ICP 操作支持写入，读取和擦除操作
- 快速整体/扇区擦除和编程
- 最小编程/擦除次数：10000 次
- 数据保存最小年限：10 年
- 低功耗

#### 7.3.2 ICP模式下的Flash操作

ICP模式即线上编程模式，即可以在CPU焊在用户板上以后编程。ICP模式下，用户系统必须关机后编程器才能通过ICP编程接口刷新Flash存储器。ICP编程接口包括6条导线（V<sub>DD</sub>，GND，TDO，TDI，TCK，TMS）。

先用4个JTAG引脚（TDO，TDI，TCK，TMS）进入编程模式。只有当这4个引脚指定波形输入后，CPU才能进入编程模式。ICP模式支持以下操作：

##### (1) 代码保护控制模式编程

SH79F329A的代码保护功能为用户代码提供了高性能的安全保护措施。每个分区有两种模式可用：

代码保护模式0：允许/禁止任何编程器的写入/读取操作（不包括整体擦除）。

代码保护模式1：允许/禁止在其它分区中通过MOVC指令进行读取操作，或通过SSP功能进行擦除/写入操作。

用户必须使用Flash编程器设置相应的保护位，以进入所需的保护模式。

##### (2) 整体擦除

无论代码保护控制模式的状态如何，整体擦除操作都会擦除所有编程代码，代码选项，代码保护位和自定义ID码的内容。（Flash编程器为用户提供自定义ID码设置功能以区别他们的产品）。

整体擦除只能由Flash编程器操作。

##### (3) 扇区擦除

除了扇区15外，扇区擦除操作将会擦除所选扇区中内容。用户程序和Flash编程都能执行该操作。

若需用户程序执行该操作，必须禁止所选扇区的代码保护控制模式1。

若需编程器执行该操作，必须禁止所选扇区的代码保护控制模式0。

**注意：**最后一个扇区（扇区15）无法执行扇区擦除功能。

##### (4) 写/读代码

读/写代码操作可以将客户数据写入Flash编程存储器或从Flash存储器中读取数据。编程器或用户程序都能执行该操作。

若需用户程序执行该操作，必须禁止所选扇区的代码保护控制模式1。不管安全位设置与否，用户程序都能读/写程序自身所在扇区。

若需编程器执行该操作，必须禁止所选扇区的代码保护控制模式0。

#### 编程用时钟控制寄存器

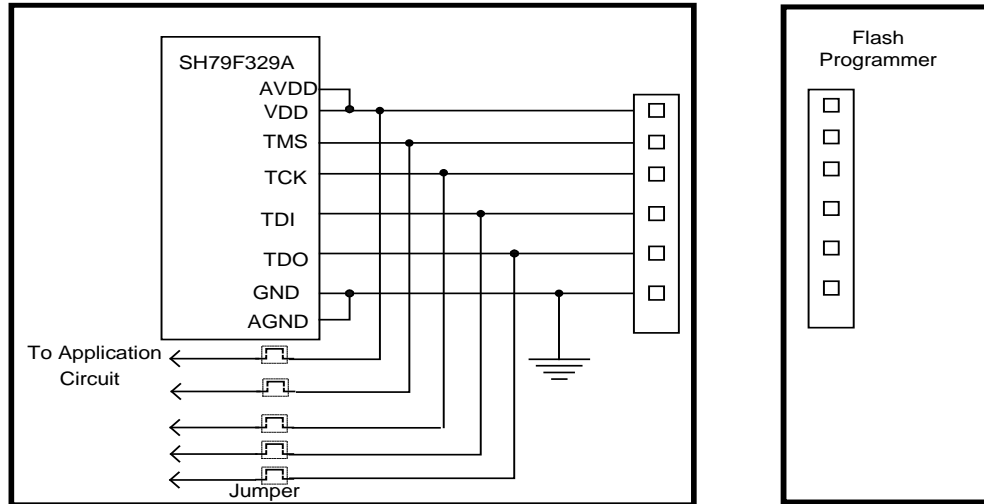
操作	ICP	SSP
代码保护	支持	不支持
扇区擦除	支持（无安全位）	支持（无安全位）
整体擦除	支持	不支持
写/读	支持（无安全位）	支持（无安全位或自身扇区）





## SH79F329A

在ICP模式中，通过6线接口编程器能完成所有Flash操作。因为编程信号非常敏感，用户需要用5个跳线将编程引脚（V<sub>DD</sub>，TDO，TDI，TCK，TMS）从应用电路中分离出。如下图所示。



建议按照如下步骤进行操作：

- (1) 在程序接口连通前，必须断开跳线，从应用电路中分离编程引脚才能开始编程；
- (2) 编程器连接编程接口后，开始编程；
- (3) 在编程完成后断开编程器连线并连接跳线。



## 7.4 扇区自编程（SSP）功能

SH79F329A提供SSP（扇区自编程）功能，如果所选的扇区未保护，用户代码可以擦除除扇区15外的所有扇区或对任何扇区执行烧写操作。一旦该扇区被烧写，在扇区擦除之前不能再烧写。

SH79F329A内建一个复杂控制流程以避免代码被误修改。如果不符合指定条件（IB\_CON2-5），SSP将被终止。

### 7.4.1 寄存器

Table 7.4 编程用定时控制寄存器

F9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CLK0	IB_CLK0.7	IB_CLK0.6	IB_CLK0.5	IB_CLK0.4	IB_CLK0.3	IB_CLK0.2	IB_CLK0.1	IB_CLK0.0
FAH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CLK1	IB_CLK1.7	IB_CLK1.6	IB_CLK1.5	IB_CLK1.4	IB_CLK1.3	IB_CLK1.2	IB_CLK1.1	IB_CLK1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_CLKx[7-0] x = 0, 1	Flash烧写时钟选择 注意：设置任何值不影响Flash擦除和烧写

Table 7.5 编程用偏位寄存器

F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-3	XPAGE[7:3]	被编程的存储单元扇区号，00000代表扇区0
2-0	XPAGE[2:0]	被编程的存储单元高3位地址

Table 7.6 编程用flash存储器偏移寄存器

FBH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_OFFSET	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_OFFSET[7:0]	被编程的存储单元低8位地址



Table 7.7 编程用数据寄存器

FCH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_DATA	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_DATA[7:0]	编程数据

Table 7.8 SSP型选择寄存器

F2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON1	IB_CON1.7	IB_CON1.6	IB_CON1.5	IB_CON1.4	IB_CON1.3	IB_CON1.2	IB_CON1.1	IB_CON1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_CON1[7:0]	SSP操作选择 0xE6: 扇区擦除 0x6E: 烧写存储单元

Table 7.9 SSP流程控制寄存器1

F3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON2	-	-	-	IB_CON2.4	IB_CON2.3	IB_CON2.2	IB_CON2.1	IB_CON2.0
读/写	-	-	-	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	0	0	0	0	0

位编号	位符号	说明
4	IB_CON2.4	系统时钟选择 0: $f_{sys} > 1\text{MHz}$ 1: $f_{sys} < 1\text{MHz}$
3-0	IB_CON2[3:0]	必须为05H, 否则Flash编程将会终止

Table 7.10 SSP流程控制寄存器2

F4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON3	-	-	-	-	IB_CON3.3	IB_CON3.2	IB_CON3.1	IB_CON3.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON3[3:0]	必须为0AH, 否则Flash编程将会终止

**Table 7.11** SSP流程控制寄存器3

F5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON4	-	-	-	-	IB_CON4.3	IB_CON4.2	IB_CON4.1	IB_CON4.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON4[3:0]	必须为09H，否则Flash编程将会终止

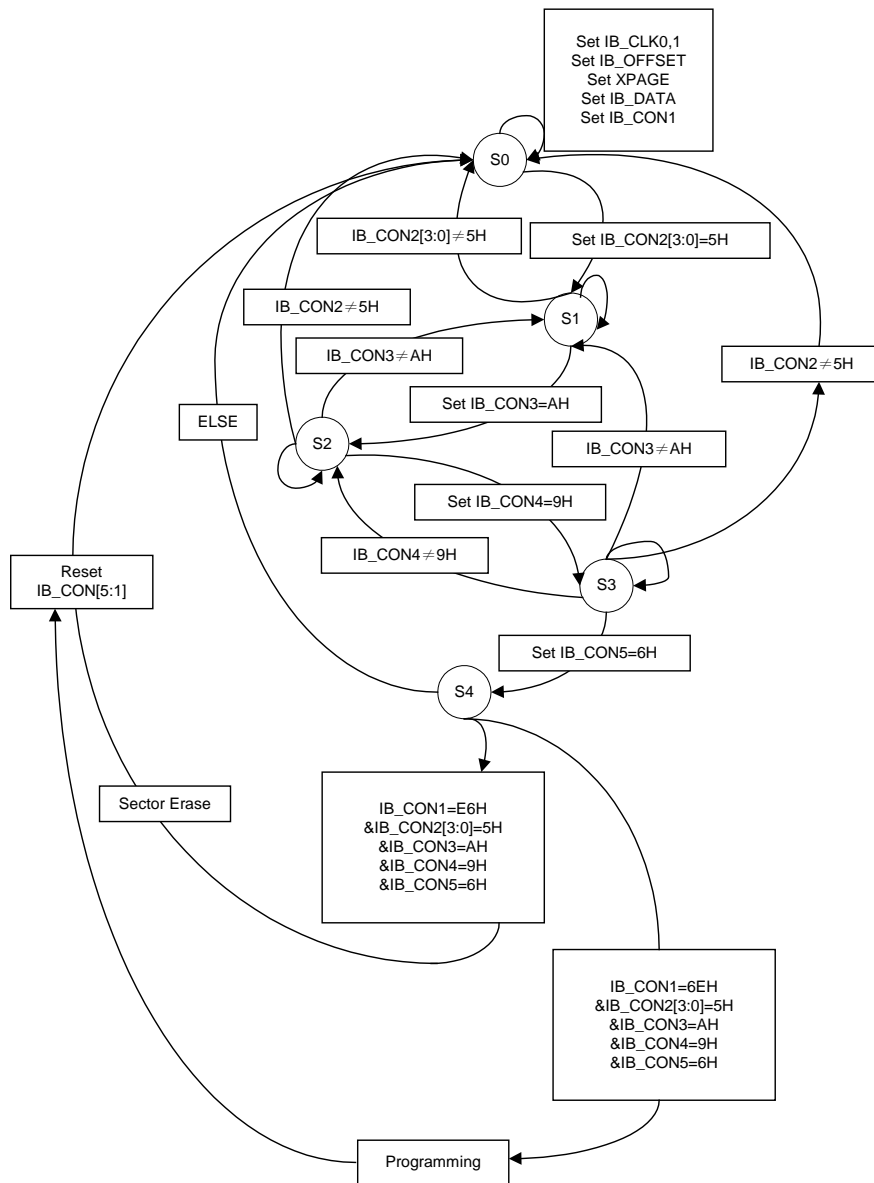
**Table 7.12** SSP流程控制寄存器4

F6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON5	-	-	-	-	IB_CON5.3	IB_CON5.2	IB_CON5.1	IB_CON5.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON5[3:0]	必须为06H，否则Flash编程将会终止



7.4.2 Flash控制流程图





### 7.4.3 SSP编程注意事项

为确保顺利完成SSP编程，用户软件必须按以下步骤设置：

#### (1) 烧写：

1. 关闭中断；
2. 跳过本步骤或设置IB\_CLK1，IB\_CLK0任何值；
3. 按相应的待编程扇区号设置XPAGE，IB\_OFFSET；
4. 按编程需要，设置IB\_DATA；
5. 按照顺序设置IB\_CON1-5
6. 添加4个NOP指令；
7. 开始烧写，CPU将进入IDLE模式；烧写完成后自动退出IDLE模式；
8. 如果需要继续写入数据，跳转至第3步；
9. 将XPAGE清零；
10. 恢复中断和系统分频设置。

#### (2) 擦除：

1. 关闭中断；
2. 跳过本步骤或设置IB\_CLK1，IB\_CLK0任何值；
3. 按相应的扇区设置XPAGE；
4. 按照顺序设置IB\_CON1-5；
5. 添加4个NOP指令；
6. 开始擦除，CPU将进入IDLE模式；擦除完成后自动退出IDLE模式；
7. 如果需要更多擦除扇区，跳转至第3步继续操作；
8. 将XPAGE清零；
9. 恢复中断和系统分频设置。

#### (3) 读取：

使用“MOVC A, @A+DPTR”或者“MOVC A, @A+PC”读取。



7.5 系统时钟和振荡器

7.5.1 特性

- 内建8.388MHz RC振荡器
- 内建系统时钟分频器

7.5.2 概述

SH79F329A采用内部8MHz RC振荡器，提供1/1、1/2、1/4、1/8、1/256分频器。共有32.768kHz、1048kHz、2097kHz、4194kHz、8388kHz 五个频率作为系统时钟选项。

7.5.3 寄存器

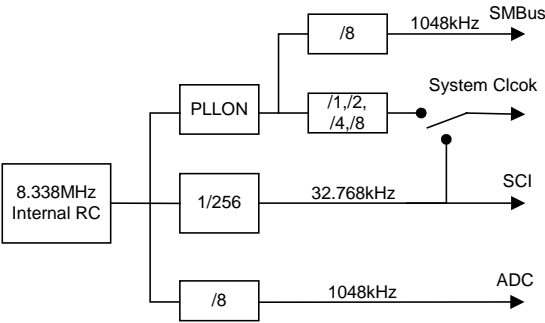
Table 7.13 系统时钟控制寄存器

B2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	-	-	-	-	PLLCON	FS2	FS1	FS0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3	PLLCON	系统时钟频率倍频器 0: 关闭内部时钟倍频器 1: 开启内部时钟倍频器
2-0	FS[2:0]	系统时钟控制寄存器 0xx: 选用32.768kHz作为系统时钟 100: 选用1048kHz作为系统时钟 101: 选用2097kHz作为系统时钟 110: 选用4194kHz作为系统时钟 111: 选用8388kHz作为系统时钟

7.5.4 振荡器类型

内部RC振荡器和系统分频电路



7.5.5 系统时钟选择

选用倍频时钟时需按照如下步骤设置

1. 设置FS[1:0]到所需频率
2. 置位PLLCON
3. 置位FS2

7.5.6 AFE通讯时钟

当寄存器P0OS中CLKP置1时内部提供32.768kHz时钟给AFE，不受内部系统时钟影响。



## 7.6 I/O端口

### 7.6.1 特性

- 13个双向I/O端口
- 2个双向开漏I/O端口
- I/O端口可与其它功能共享

SH79F329A提供15位可编程双向I/O端口。端口数据在寄存器Px中。端口控制寄存器（PxCRy）控制端口是作为输入或者输出。当端口作为输入时，每个I/O端口带有由PxPCRY控制的内部上拉电阻（x = 0-2, y = 0-7）。

SH79F329A的有些I/O引脚能与选择功能共享。当所有功能都允许时，在CPU中存在优先权以避免功能冲突。（详见端口共享章节）。

### 7.6.2 寄存器

Table 7.14 端口控制寄存器

E1H - E3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0CR (E1H)	-	P0CR.6	P0CR.5	-	-	-	P0CR.1	P0CR.0
P1CR (E2H)	P1CR.7	P1CR.6	P1CR.5	P1CR.4	P1CR.3	P1CR.2	-	-
P2CR (E3H)	-	-	-	P2CR.4	P2CR.3	P2CR.2	P2CR.1	P2CR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PxCRy x = 0-2, y = 0-7	端口输入/输出控制寄存器 0: 输入模式 1: 输出模式

**特别提示：** 未使用位必须保持为0

Table 7.15 端口上拉电阻控制寄存器

E9H - EBH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0PCR (E9H)	-	-	-	-	-	-	P0PCR.1	P0PCR.0
P1PCR (EAH)	P1PCR.7	P1PCR.6	P1PCR.5	P1PCR.4	P1PCR.3	P1PCR.2	-	-
P2PCR (EBH)	-	-	-	P2PCR.4	P2PCR.3	P2PCR.2	P2PCR.1	P2PCR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PxPCRY x = 0-2, y = 0-7	输入端口内部上拉电阻控制 0: 内部上拉电阻关闭 1: 内部上拉电阻开启

**特别提示：** 未使用位必须保持为1





Table 7.16 端口数据寄存器

80H, 90H, A0H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0 (80H)	-	P0.6	P0.5	-	-	-	P0.1	P0.0
P1 (90H)	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	-	-
P2 (A0H)	-	-	-	P2.4	P2.3	P2.2	P2.1	P2.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	Px.y x = 0-2, y = 0-7	端口数据寄存器

特别提示：未使用位必须保持为0

Table 7.17 端口复用选择寄存器

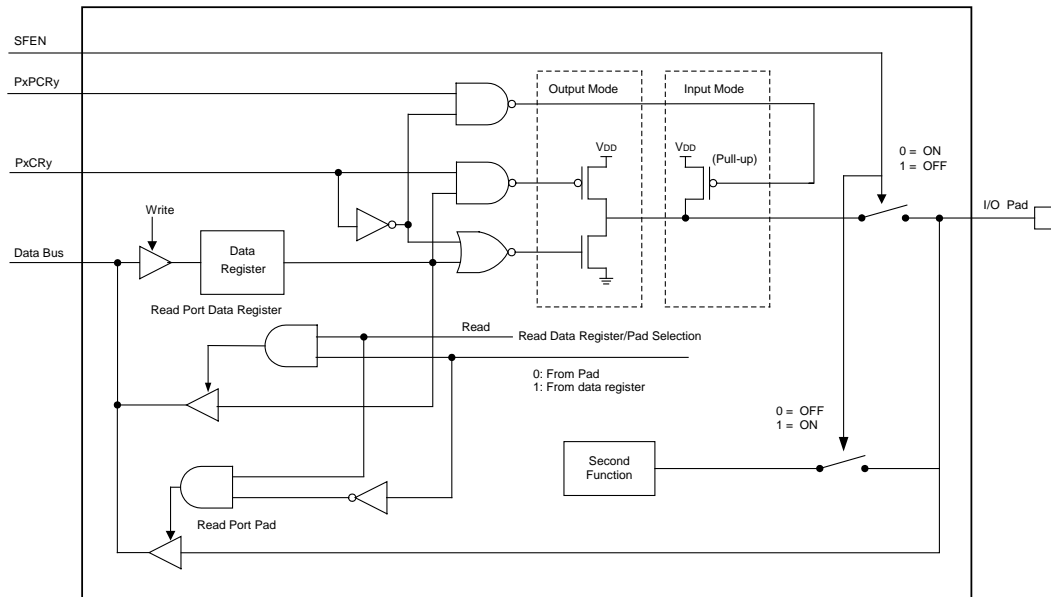
B2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0OS	-	-	-	-	SDAP	CLKP	SMBDP	SMBCP
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3	SDAP	AFE通讯数据线复用控制位 0: 关闭AFE通讯数据线 1: 开启AFE通讯数据线
2	CLKP	AFE通讯时钟线复用控制位 0: 关闭AFE通讯时钟线 1: 开启AFE通讯时钟线
1	SMBDP	P0.5复用控制位 0: P0.5作为普通开漏结构IO使用 1: P0.5作为SMBUS通讯数据线使用
0	SMBCP	P0.6复用控制位 0: P0.6作为普通开漏结构IO使用 1: P0.6作为SMBUS通讯时钟线使用

Table 7.18 端口2驱动增强寄存器

B2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P2SEL	-	-	-	P2SEL.4	P2SEL.3	P2SEL.2	P2SEL.1	P2SEL.0
读/写	-	-	-	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	0	0	0	0	0

位编号	位符号	说明
4-0	P2SEL[4:0]	端口2驱动增强寄存器 0: 作为普通IO使用 1: 内部串接250欧姆电阻, 并提供最大4mA的下拉能力

**7.6.3 端口模块图****注意:**

- (1) 输入端口读操作直接读引脚电平。
- (2) 输出端口读操作的输入源有两种，一种是从端口数据寄存器读取，另一种是直接读引脚电平。用读取指令来区分：读-改-写指令是读寄存器，而其它指令读引脚电平。
- (3) 不管端口是否共享为其它功能，对端口写操作都是针对端口数据寄存器。



#### 7.6.4 端口共享

6个双向I/O端口也能共享作为第二种特殊功能。共享优先级按照外部最高内部最低的规则：

在**引脚配置图**中引脚最外边标注功能享有最高优先级，最里边标注功能享有最低优先级。这意味着一个引脚已经使用较高优先级功能（如果被允许的话），就不能用作较低优先级功能，即使较低优先级功能被允许。只有较高优先级功能由硬件或软件关闭后，相应的引脚才能用作较低优先级功能。上拉电阻也由相同规则控制。

当允许端口复用为其它功能时，用户可以修改PxCR、PxPCR（x = 0-2），但在复用的其它功能被禁止前，这些操作不会影响端口状态。

当允许端口复用为其它功能时，任何对端口的读写操作只会影响到数据寄存器的值，端口引脚值保持不变，直到复用的其它功能关闭。

##### PORT0:

- AN1（P0.0）：VADC 通道1输入
- AN0（P0.1）：VADC 通道0输入
- SMBD（P0.5）：SMBUS 通讯数据线
- SMBC（P0.6）：SMBUS 通讯时钟线

**Table 7.19** PORT0共享功能列表

引脚编号	优先级	功能	允许位
45	1	AN1	VADC通道1输入
	2	P0.0	无上述情况
46	1	AN0	VADC通道0输入
	2	P0.1	无上述情况
21	1	SMBD	SMBUS通讯数据线
	2	P0.5	无上述情况
22	1	SMBC	SMBUS通讯时钟线
	2	P0.6	无上述情况

##### PORT1:

- INT1（P1.6）：外部中断1输入
- INT2（P1.7）：外部中断2输入

**Table 7.20** PORT1共享功能列表

引脚编号	优先级	功能	允许位
27	1	INT1	IEN0寄存器中的EX1位置1，P1.6设置为输入模式
	2	P1.6	无上述情况
28	1	INT2	IEN0寄存器中的EX2位置1，P1.7设置为输入模式
	2	P1.7	无上述情况



## 7.7 中断

### 7.7.1 特性

- 9个中断源
- 4层中断优先级

SH79F329A有9个中断源：2个外部中断（INT1，INT2），2个定时器中断（定时器0，1），1个SMBUS中断，2个ADC中断，1个SCI中断，1个AFE中断。

### 7.7.2 中断允许

任何一个中断源均可通过对寄存器IEN0和IEN1中相应的位置1或清0，实现单独使能或禁止。IEN0寄存器中还包含了一个全局使能位EA，它是所有中断的总开关。一般在复位后，所有中断允许位设置为0，所有中断被禁止。

### 7.7.3 寄存器

Table 7.21 初级中断允许寄存器

A8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN0	EA	EVADC	ECADC	ESMB	ET1	EX1	ET0	EAFE
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	EA	所有中断允许位 0: 禁止所有中断 1: 允许所有中断
6	EVADC	VADC中断允许位 0: 禁止VADC中断 1: 允许VADC中断
5	ECADC	CADC中断允许位 0: 禁止CADC中断 1: 允许CADC中断
4	ESMB	SMB中断允许位 0: 禁止SMB中断 1: 允许SMB中断
3	ET1	定时器1溢出中断允许位 0: 禁止定时器1溢出中断 1: 允许定时器1溢出中断
2	EX1	外部中断1允许位 0: 禁止外部中断1 1: 允许外部中断1
1	ET0	定时器0溢出中断允许位 0: 禁止定时器0溢出中断 1: 允许定时器0溢出中断
0	EAFE	AFE中断允许位 0: 禁止AFE中断 1: 允许AFE中断

**Table 7.22** 次级中断允许寄存器

A9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN1	-	-	-	-	-	-	ESCI	EX2
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0

位编号	位符号	说明
1	ESCI	<b>SCI中断允许位</b> 0: 禁止SCI中断 1: 允许SCI中断
0	EX2	<b>外部中断2允许位</b> 0: 禁止外部中断2 1: 允许外部中断2



### 7.7.4 中断标志

每个中断源都有自己的中断标志，当产生中断时，硬件会置起相应的标志位，在中断汇总表中会列出中断标志位。

外部中断源产生外部中断INT<sub>x</sub> ( $x = 1/2$ ) 时，如果中断为边沿触发，CPU在响应中断后，各中断标志位 (TCON寄存器的IE<sub>1/2</sub> 位) 被硬件清0；如果中断是低电平触发，外部中断源引脚电平直接控制中断标志，而不是由片上硬件控制。

**注意：**当禁止外部中断，引脚又没有复用为其它功能时，外部中断标志将随中断引脚状态的变化而变化。

定时器0/1的计数器溢出时，TCON寄存器的TF<sub>x</sub> ( $x = 0, 1$ ) 中断标志位置1，产生定时器0/1中断，CPU在响应中断后，标志被硬件自动清0。

TCON寄存器的AFEIF中断可设为边沿触发或电平触发。如果为边沿触发，CPU相应中断后，AFEIF被硬件清除；如果为电平触发，在AFE状态恢复正常前，中断无法清除。

SMBCON寄存器的SI，TFREE和TOUT被置1时，产生SMB中断。中断标志必须由软件清除。

VADCON寄存器的VADCIF被置1时，产生VADC中断，如果中断产生，VADC1/VADC0中的结果是有效的。VADCIF中断标志必须由软件清除。

CADCON寄存器的CADCIF被置1时，产生CADC中断，如果中断产生，CADC1/CADC0，UAD2/UAD1/UAD0，DAD2/DAD1/DAD0的结果是有效的。CADCIF中断标志必须由软件清除。

SCICON寄存器的SCIF被置1时，产生SCI中断。中断标志必须由软件清除。

**Table 7.23** 定时器控制寄存器 ( $x = 0, 1$ )

88H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TCON	IBT1	IBT0	IE2	IT2	IE1	IT1	AFEIF	AFEM
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7, 6	IBT <sub>x</sub> ( $x = 0, 1$ )	定时器x溢出标志位 0: 定时器x无溢出，可由软件清0 1: 定时器x溢出，由硬件置1
5, 3	IE <sub>x</sub> ( $x = 1, 2$ )	外部中断x请求标志位 0: 无中断挂起 1: 外部中断挂起
4, 2	IT <sub>x</sub> ( $x = 1, 2$ )	外部中断x触发模式位 0: 低电平触发 1: 下降沿触发
1	AFEIF	AFE中断触发标志位 0: 无AFE中断 1: 触发AFE中断
0	AFEM	AFE触发模式位 0: 持续触发模式 1: 单次触发模式



### 7.7.5 中断向量

当一个中断产生时，程序计数器内容被压栈，相应的中断向量地址被载入程序计数器。中断向量的地址在**中断汇总表**中详细列出。

### 7.7.6 中断优先级

每个中断源都可被单独设置为4个中断优先级之一，分别通过清0或置1 IPL0, IPH0, IPL1, IPH1中相应位来实现。中断优先级服务程序描述如下：

响应一个中断服务程序时，可响应更高优先级的中断，但不能响应同优先级或低优先级的另一个中断。

响应最高级中断服务程序时，不响应其它任何中断。如果不同中断优先级的中断源同时申请中断时，响应较高优先级的中断申请。

如果同优先级的中断源在指令周期开始时同时申请中断，那么内部查询序列确定中断请求响应顺序。

中断优先级		
优先位		中断优先级
IPHx	IPLx	
0	0	等级0（最低优先级）
0	1	等级1
1	0	等级2
1	1	等级3（最高优先级）

Table 7.24 中断优先级控制寄存器

B8H, B4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IPL0	-	PVADCL	PCADCL	PSMBL	PT1L	PX1L	PT0L	PAFEL
IPH0	-	PVADCH	PCADCH	PSMBH	PT1H	PX1H	PT0H	PAFEH
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	0	0	0
B9H, B5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IPL1	-	-	-	-	-	-	PSCIL	PX2L
IPH1	-	-	-	-	-	-	PSCIH	PX2H
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-			-	-	0	0
位编号	位符号	说明						
7-0	PxxxL/H	相应中断源xxx优先级选择						



### 7.7.7 中断处理

中断标志在每个机器周期都会被采样获取。所有中断都在时钟的上升沿被采样。如果一个标志被置起，那么CPU捕获到后中断系统调用一个长转移指令（LCALL）调用其中断服务程序，但由硬件产生的LCALL会被下列任何条件阻止：

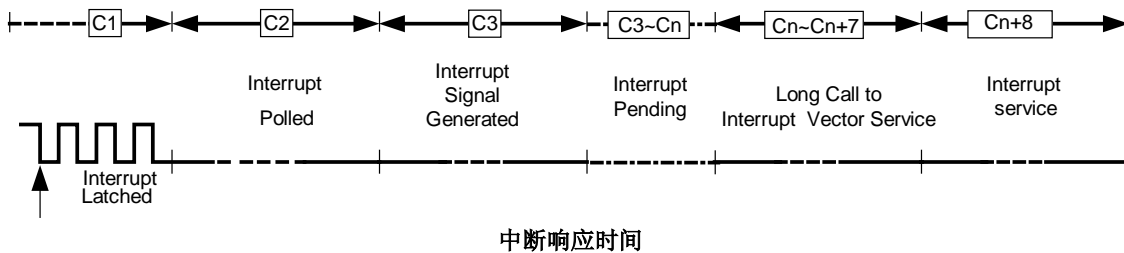
同级或更高级的优先级中断在运行中。

当前的周期不是执行中指令的最后一个周期。换言之，正在执行的指令完成前，任何中断请求都得不到响应。

正在执行的是一条RET<sub>I</sub>或者访问专用寄存器IEN0\1或是IPL\H的指令。换言之，在RET<sub>I</sub>或者读写IEN0\1或是IPL\H之后，不会马上响应中断请求，而至少在执行一条其它指令之后才会响应。

**注意：**因为更改优先级通常需要2条指令，在此期间，建议关闭相应的中断以避免在修改优先级过程中产生中断。如果当模块状态改变而中断标志不再有效时，将不会响应此中断。每一个轮询周期只查询有效的中断请求。

轮询周期/LCALL次序如下图所示：



由硬件产生的LCALL把程序计数器中的内容压入堆栈（但不保存PSW），然后将相应中断源的向量地址（参照中断向量表）存入程序计数器。

中断服务程序从指定地址开始，到RET<sub>I</sub>指令结束。RET<sub>I</sub>指令通知处理器中断服务程序结束，然后把堆栈顶部两字节弹出，重载入程序计数器中，执行完中断服务程序后程序回到原来停止的地方。RET指令也可以返回到原来地址继续执行，但是中断优先级控制系统仍然认为一个同一优先级的中断被响应，这种情况下，当同一优先级或低优先级中断将不会被响应。

#### 7.7.8 中断响应时间

如果检测出一个中断，这个中断的请求标志位就会在被检测后的每个机器周期被置起。内部电路会保持这个值直到下一个机器周期，CPU会在第3个机器周期产生中断。如果响应有效且条件允许，在下一个指令执行的时候硬件LCALL指令将调用请求中断的服务程序，否则中断被挂起。LCALL指令调用程序需要7个机器周期。因而，从外部中断请求到开始执行中断程序至少需要3+7个完整的机器周期。

当请求因前述的三个情况受阻时，中断响应时间会加长。如果同级或更高优先级的中断正在执行，额外的等待时间取决于正执行的中断服务程序的长度。

如果正在执行的指令还没有进行到最后一个周期，假如正在执行RET<sub>I</sub>指令，则完成正在执行的RET<sub>I</sub>指令，需要8个周期，加上为完成下一条指令所需的最长时间20个机器周期（如果该指令是16位操作数的DIV，MUL指令），若系统中只有一个中断源，再加上LCALL调用指令7个机器周期，则最长的响应时间是2+8+20+7个机器周期。

所以，中断响应时间一般大于10个机器周期小于37个机器周期。





7.7.9 外部中断输入

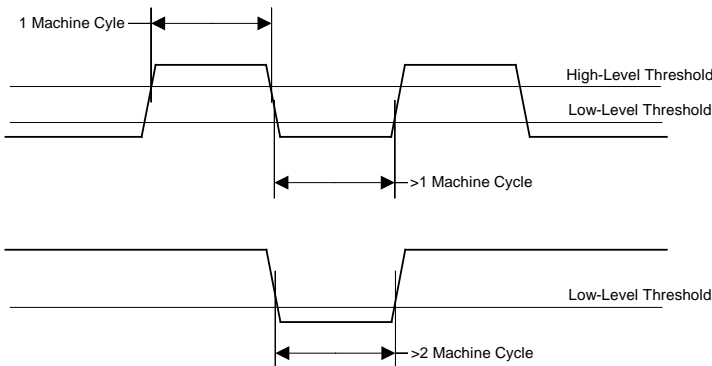
SH79F329A有2个外部中断输入。外部中断1-2分别有一个独立的中断源。外部中断1/2可以通过设置TCON寄存器的IT2, IT1位来选择是电平触发或是边沿触发。当ITx = 0 (x = 1, 2) 时, 外部中断INTx (x = 1, 2) 引脚为低电平触发; 当ITx (x = 1, 2) = 1, 外部中断INTx (x = 1, 2) 为沿触发, 在这个模式中, 一个周期内INTx (x = 1, 2) 引脚上连续采样为高电平而下个周期为低电平, TCON寄存器的中断请求标志位置1, 发出一个中断请求。由于外部中断引脚每个机器周期采样一次, 输入高或低电平应当保持至少1个机器周期以确保能够被正确采样到。

如果外部中断为下降沿触发, 外部中断源应当将中断脚至少保持1个机器周期高电平, 然后至少保持1个机器周期低电平。这样就确保了边沿能够被检测到以使IEx置1。当调用中断服务程序后, CPU自动将IEx清0。

如果外部中断为低电平触发, 外部中断源必须一直保持请求有效, 直到产生所请求的中断为止, 此过程需要2个系统时钟周期。如果中断服务完成后而外部中断仍旧维持, 则会产生下一次中断。当中断为电平触发时不必清除中断标志IEx (x = 1, 2), 因为中断只与输入口电平有关。

当SH79F329A进入空闲或是掉电模式, 中断会唤醒处理器继续工作, 详见电源管理章节。

**注意:** 外部中断1-2的中断标志位在执行中断服务程序时被自动硬件清0。



外部中断检测

7.7.10 中断汇总

中断源	向量地址	允许位	标志位	轮询优先级
Reset	0000H	-	-	0 (最高级)
AFE	0003H	EAFE	AFEIF	2
Timer0	000BH	ET0	IBT0	3
INT1	0013H	EX1	IE1	4
Timer1	001BH	ET1	IBT1	5
SMB	0023H	ESMB	SI, TOUT, TFREE	6
C-ADC	002BH	ECADC	CADCIF	7
V-ADC	0033H	EVADC	VADCIF	8
INT2	003BH	EX2	IE2	9
SCI	0043H	ESCI	SCIF	10

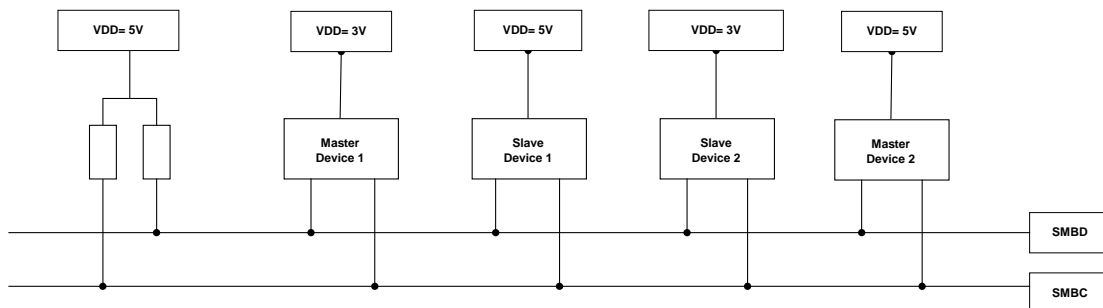


## 8. 增强功能

### 8.1 SMBUS串行通讯接口

SMBUS串行总线采用两根线（SMBD和SMBC）在总线和装置之间传递信息。SH79F329A完全符合SMBUS总线规范，自动对字节传输进行处理，并对串行通讯进行跟踪。

典型SMBUS通讯如下图所示，最高支持128个不同的器件进行通讯。



#### 8.1.1 特性

- 两线模式，简单快捷
- 通讯电平不受  $V_{DD}$  限制，且不会影响到  $V_{DD}$
- 支持主机模式（Master）和从机模式（Slave）
- 允许发送数据（Transmitter）和接收数据（Receiver）
- 支持多主机通讯的仲裁功能
- 具有低电平总线超时判断（Timeout）
- 空闲模式下可唤醒系统
- 地址可编程

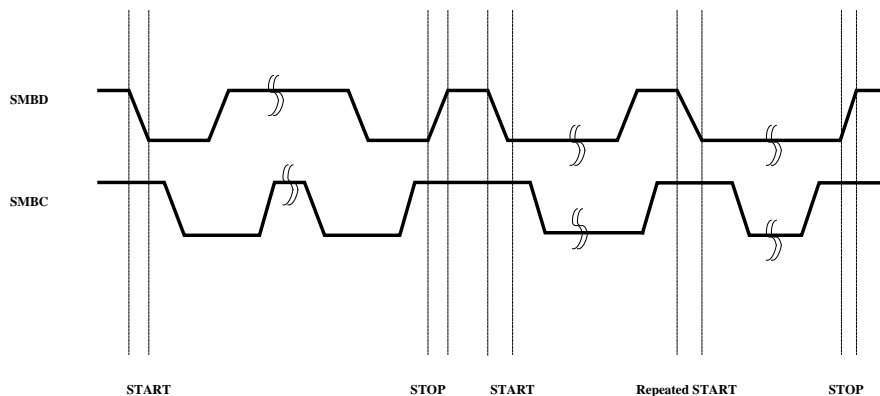
#### 8.1.2 数据传输格式

##### 数据传输格式

数据传输中数据线上每一位的传输均需要时钟线上一个脉冲。在时钟高电平时数据线应保持恒定。但发送起始条件和终止条件时不需要遵守此规则。

和I2C通讯协议相似，SMBUS定义了两个特殊的波形：起始条件和终止条件。在时钟线为高电平时数据线的下降沿定义为起始条件；在时钟线为高电平时数据线的上升沿定义为终止条件。起始条件和终止条件均由主机发出。在发送起始条件后，定义总线为“忙碌”状态。在终止条件或数据线和时钟线维持为高电平超过50us以后总线恢复为“空闲”。

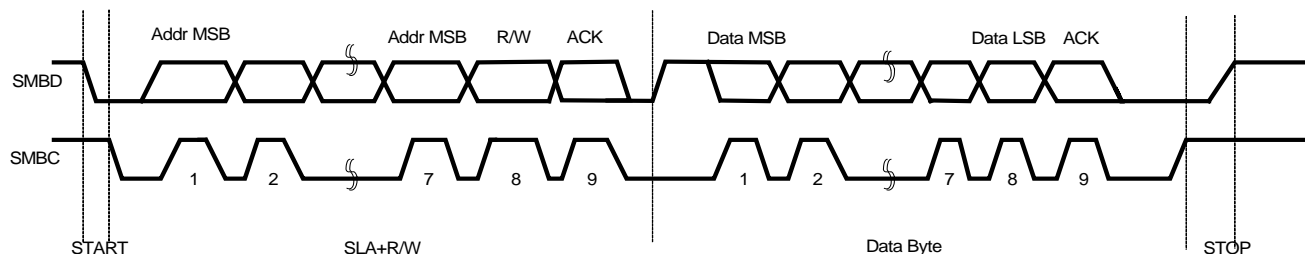
主机可以发起和终结一次传输。当主机发送一个起始条件时开始一次传输，发送一个终止条件时结束当前传输。在起始条件和终止条件之间，总线定义为“忙碌”状态。其它主机不应该去试图发起传输。在“忙碌”状态下，如果主机再次发送起始条件，则定义为“重复起始条件”，表示主机希望不放弃总线的情况下开始一次新的传输。发送重复起始条件后，总线仍处于“忙碌”状态，一直到总线出现终止条件。鉴于重复起始条件和起始条件性质完全一致，除非特别声明，本文中采用起始条件来代替两者。





所有数据包（包括地址包）均有9位组成，包括1个字节和一个应答位。主机负责发出时钟和起始及终止条件，接收者负责给予应答信号。接收者通过在第九个时钟脉冲处将数据线拉低发出“应答”信号；或维持第九个脉冲处维持高电平表示“不应答”信号。当接收方接收到最后一个字节，或因某种原因无法继续接收数据时，应回应“不应答”信号。SMBUS采用从高到低逐位进行传输。

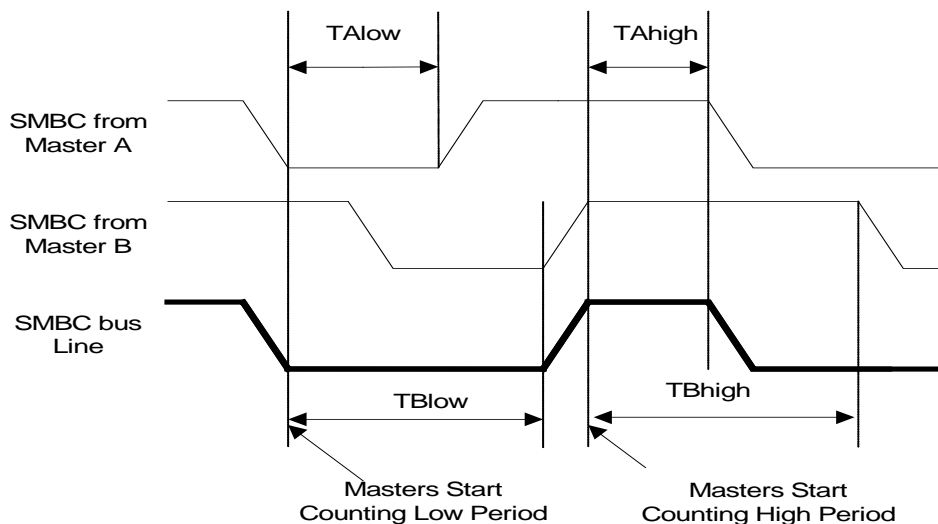
一次传输通常包括一个起始条件，地址+读/写，一个或多个数据包和一个终止条件。仅包含起始条件和终止条件的数据格式是不合通讯规则的。值得注意的是“线与”结构给主机和从机之间的握手信号提供了方便。当主机相对太快或从机需要处理其它事务时，从机可以通过拉低时钟线来拉长时钟线的低电平时间，从而降低通讯频率。从机可以拉长时钟线低电平周期但不会影响到时钟线高电平的周期。



### 时钟同步

当多个主机同时希望控制总线时，总线将依据“线与”原则决定时钟线高低电平。对于所有参与传输的主机来说，定义清楚每一个时钟脉冲的起始是相当重要的。

时钟线电平的由高到低跳变将导致所有参与传输的器件开始低电平计时。每一个器件计时达到自己低电平要求时释放时钟线，在时钟线变为高电平之前进入高电平等待期；当所有器件均计满低电平周期时，时钟线才变为高电平。之后所有器件开始对高电平进行计时，第一个计满高电平周期的器件将拉低时钟线，进入下一个时钟周期。





### 数据仲裁

主机只有在总线处于“空闲”状态时才能开始一次传输。两个或多个主机可能在最小保持时间 ( $t_{HOLD:STA}$ ) 内同时发送起始条件，从而在总线上只看到一个起始条件。

由于发送起始条件的主机无法知道是否有其它主机在竞争总线，只能靠时钟高电平时对数据线的仲裁判断哪个主机占用总线。当有主机传输低电平时，传输高电平的主机将失去仲裁，必须放弃总线。

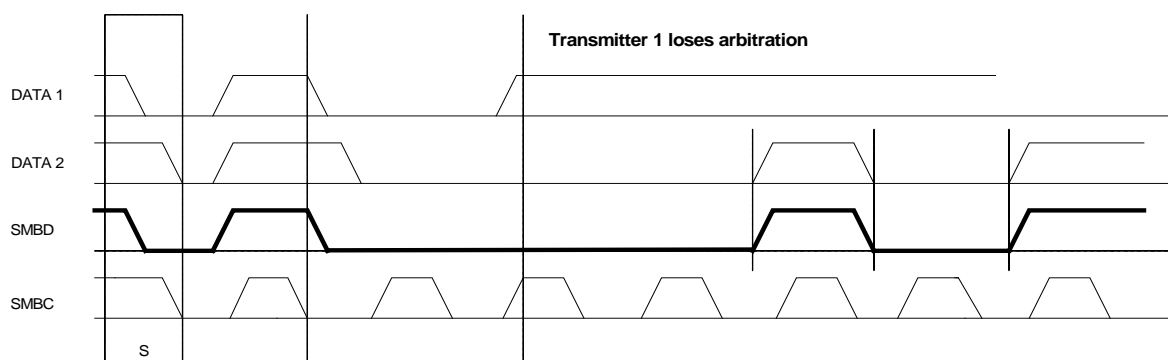
失去仲裁的主机将继续发送时钟，直到当前传输字节发送完毕。当两个主机同时访问一个从机时，可能会顺利通过地址阶段，在传输数据时将继续进行仲裁。这种机制要求所有SMBUS器件在进行数据传输时可以检测数据线上的真实状态。

如果该主机同时开启了从机模式，在发送地址阶段失去仲裁后应检测线上的地址是否与自己相匹配；如果是对自己的访问，应立即切换到从机模式，接收信息。

每次传输中，仍要检测线上的“重复起始条件”，当检测到并非自己发出的“重复起始条件”时，应立即退出当前传输。

仲裁不会发生在如下情况：

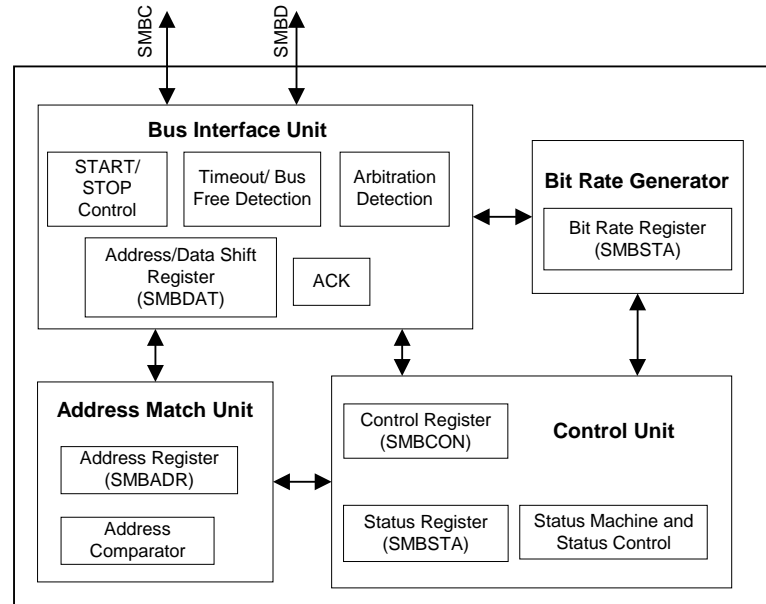
1. 重复起始条件和数据
2. 终止条件和数据
3. 重复起始条件和终止条件





### 8.1.3 功能描述

下图描述了SMBUS通讯模块的详细结构。



#### 总线接口单元

总线接口单元包括数据和地址移位寄存器（SMBDAT），开始/终止条件控制器，仲裁和总线超时检测单元。

寄存器SMBDAT存储了即将发送的数据或地址和接收到的数据和地址。

开始/终止条件控制器负责发送和检测总线上的开始条件，重复开始条件和终止条件。

如果SH79F329A已经作为主机开始一次传输，仲裁单元将始终检测是否有仲裁发生。当失去仲裁时，控制单元可以进行合适的动作，并产生相应的状态码。

SH79F329A规定总线维持为高电平超过50us时为“空闲”状态。寄存器SMBCON中的TFREE会被置位（如果控制位EFREE已置位）。

如果时钟线被从机拉低时，通讯会暂时中止；而主机也没有办法将时钟线拉高。为解决此问题，SMBUS协议规定参与传输的所有器件将时钟线低电平超过25ms时定义为“总线超时”，软件应在10ms内将SMBUS模块复位，释放总线。

#### 频率生成单元

在主机模式下，可通过寄存器SMBCON的CR[1:0]来设定通讯频率。通讯频率共有三个：16KHz，32KHz，64KHz。

#### 地址匹配单元

地址匹配单元检验所收到的地址是否与寄存器SMBADR中的7位地址相匹配。如果通用地址使能位GC被置位，也将检测是否与通用地址00H是否相匹配。当地址匹配时，控制单元将产生合适的动作，产生相应的状态码。

#### 控制单元

控制单元监视SMBUS总线，并依据控制寄存器SMBCON的设置进行相应的回应。当SMBUS总线有需要应用层注意的事件时，SMBUS中断标志被置起。标明当前事件的状态码会被写入状态寄存器SMBSTA。状态寄存器SMBSTA只表示SMBUS通讯中断产生时的通讯状态信息；其它情况下状态寄存器内是一个用于表示没有有效状态码的状态码。在中断清除之前，时钟线将维持低电平。应用软件可在处理完任务后才允许SMBUS通讯继续。



#### 8.1.4 传输模式

SMBUS通讯是以字节为基础和中断驱动的通讯总线。诸如接收到一个字节或发送一个开始条件的所有总线事件均会产生一个中断。所以在字节传输期间，应用软件可以进行其它的操作。需注意的是，控制寄存器SMBCON中的SMBUS使能位ENSMB和中断控制寄存器IE0中的所有中断控制位EA和SMBUS中断控制位ESMB，将共同决定SMBUS中断标志SI被置位时是否会产生中断。如果ESMB或EA未置位，应用软件必须对SI标志进行枚举检测才能知道是否有SMBUS事件发生。

当SI位置起时，表示一次SMBUS传输已完成，在等待应用软件的回应。状态寄存器SMBSTA包含了当前的状态。应用软件可通过寄存器SMBCON和SMBSTA决定SMBUS进行哪种通讯。

下面将分别介绍SMBUS通讯的四种主要模式，并对所有可能的状态码进行了描述。下图中有如下缩写：

S : 开始条件  
Rs : 重复开始条件  
R : 读控制位  
W : 写控制位  
A : 应答位  
 $\bar{A}$  : 无应答位  
DATA : 8位数据  
P : 终止条件  
SLA : 从机地址

圆形用于表示中断标志已被置起。其中的数字表示当前状态寄存器SMBSTA中被掩去低三位的状态码。在SI被清除之前，SMBUS通讯会暂停，应用软件必须决定是继续通讯还是终止当前传输。对每一个状态码，所需要的软件动作和随后的传输细节均有描述。

##### 主机发送模式

主机发送模式中，一系列数据发送到从机。为进入主机发送模式，一个开始条件，随后一个从机地址+写控制字（SLA+W）地址包表示进入主机发送模式（MT）。

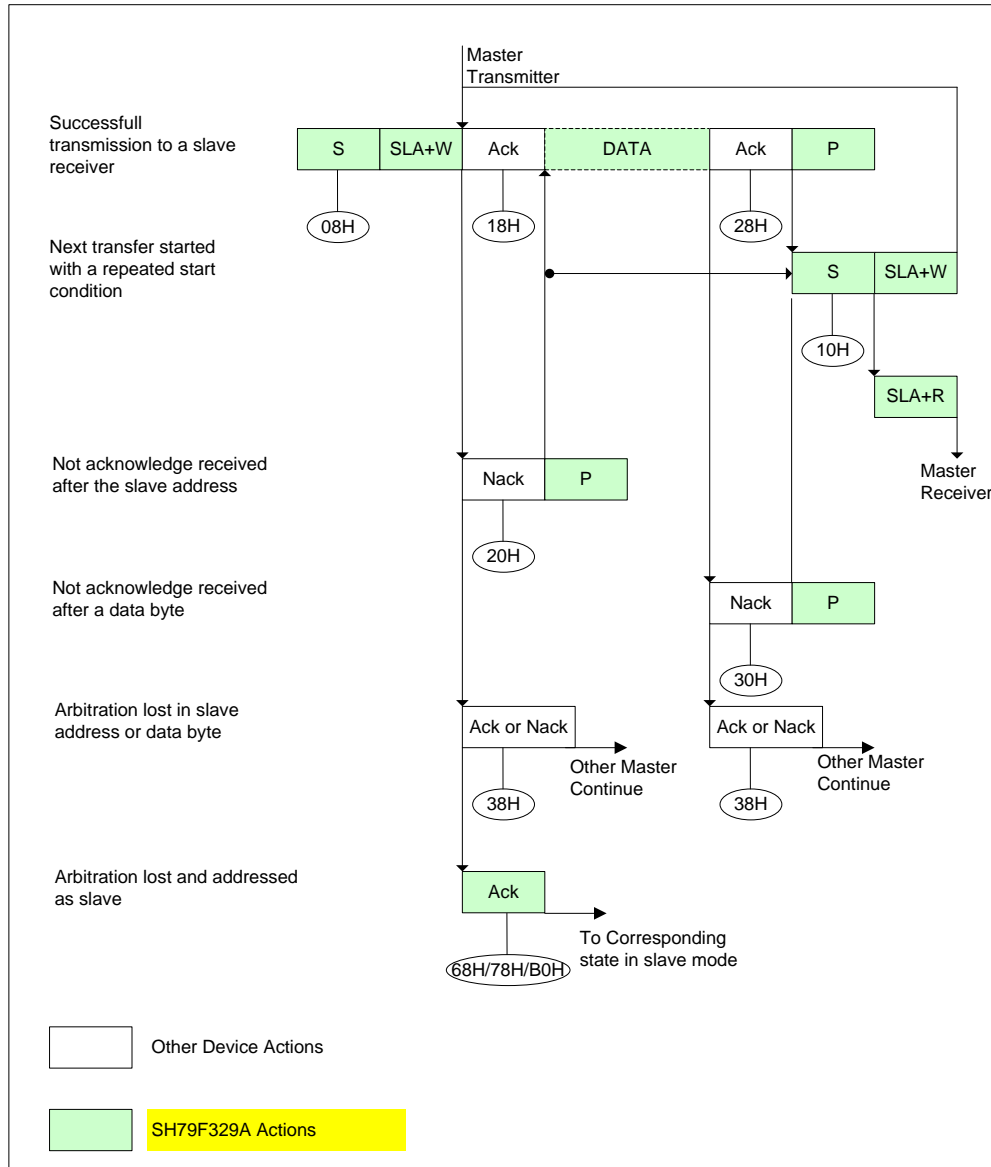
通过设置控制寄存器SMBCON中的ENSMB和STA，清除STO和SI，SMBUS逻辑将检测SMBUS总线并在允许时发出一个开始条件（STA）。当开始条件（STA）传输完毕，通讯中断（SI）被置起，状态寄存器（SMBSTA）为08H，中断服务程序应将从机地址和写控制字（SLA+W）写入数据寄存器SMBDAT。在开启下一个传输前清除SI标志。

当从机地址和写控制字传输完毕并收到一个“应答”位时，中断（SI）被置起，状态寄存器SMBSTA中有几个可能的状态：对主机模式有18H，20H和38H，对从机模式有68H，78H和B0H。



主机发送模式状态码

状态码	SMBUS 总线和 硬件接口状态	应用软件响应					SMBUS 执行的下一个动作
		读/写数据寄存器 SMBDAT	STA	STO	SI	AA	
08H	已发送开始条件	写入 SLA+W	X	0	0	X	发送 SLA+W，接收 ACK
10H	已发送重复开始条件	写入 SLA+W or	X	0	0	X	同上
		写入 SLA+R	X	0	0	X	发送 SLA+R，SMBUS 将切换到主机接收模式
18H	已发送 SLA+W； 已接收 ACK	写入数据字节 or	0	0	0	X	发送数据，接收 ACK
		无 SMBDAT 动作 or	1	0	0	X	发送重复开始条件
		无 SMBDAT 动作 or	0	1	0	X	发送终止条件；清除 STO 标志
		无 SMBDAT 动作	1	1	0	X	发送终止条件，之后发送起始条件；STO 被清除
20H	已发送 SLA+W； 已接收非 ACK	写入数据字节 or	0	0	0	X	发送数据，接收 ACK
		无 SMBDAT 动作 or	1	0	0	X	发送重复开始条件
		无 SMBDAT 动作 or	0	1	0	X	发送终止条件；清除 STO 标志
		无 SMBDAT 动作	1	1	0	X	发送终止条件，之后发送起始条件；STO 被清除
28H	已发送 SMBDAT 中数据； 已接收 ACK	写入数据字节 or	0	0	0	X	发送数据，接收 ACK
		无 SMBDAT 动作 or	1	0	0	X	发送重复开始条件
		无 SMBDAT 动作 or	0	1	0	X	发送终止条件；清除 STO 标志
		无 SMBDAT 动作	1	1	0	X	发送终止条件，之后发送起始条件；STO 被清除
30H	已发送 SMBDAT 中数据； 已接收非 ACK	写入数据字节 or	0	0	0	X	发送数据，接收 ACK
		无 SMBDAT 动作 or	1	0	0	X	发送重复开始条件
		无 SMBDAT 动作 or	0	1	0	X	发送终止条件；清除 STO 标志
		无 SMBDAT 动作	1	1	0	X	发送终止条件，之后发送起始条件；STO 被清除
38H	在 SLA+W 或数据传输中 丢失仲裁位	无 SMBDAT 动作 or	0	0	0	X	SMBUS 总线被释放；进入非寻址从机模式
		无 SMBDAT 动作	1	0	0	X	在总线空闲时发送开始条件



### 主机接收模式

主机接收模式中，从从机接收一系列数据。为进入主机接收模式，一个开始条件，随后一个从机地址+读控制字（SLA+R）地址包表示进入主机发送模式（MR）。

通过设置控制寄存器SMBCON中的ENSMB和STA，清除STO和SI，SMBUS逻辑将检测SMBUS总线并在允许时发出一个开始条件（STA）。当开始条件（STA）传输完毕，通讯中断（SI）被置起，状态寄存器（SMBSTA）为08H，中断服务程序应将主机地址和读控制字（SLA+R）写入数据寄存器SMBDAT。在开启下一个传输前清除SI标志。

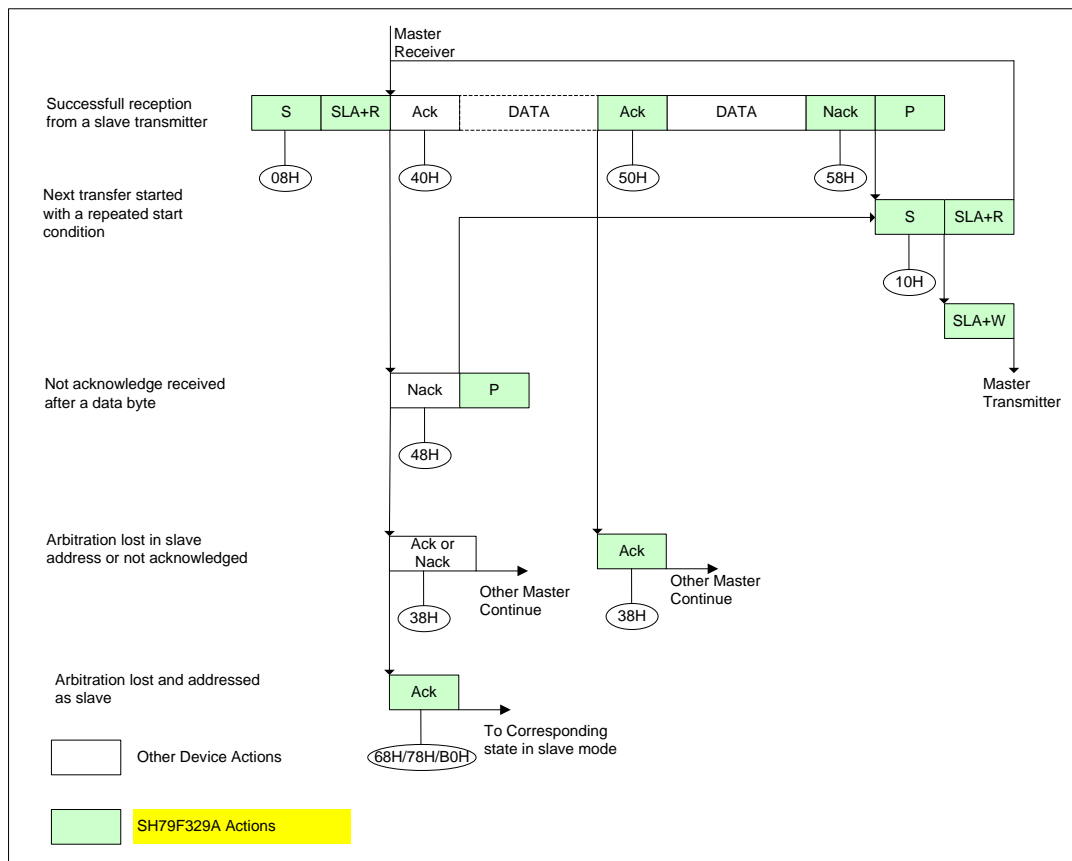
当从机地址和写控制字传输完毕并收到一个“应答”位时，中断（SI）被置起，状态寄存器SMBSTA中有几个可能的状态：对主机模式有40H，48H和38H，对从机模式有68H，78H和B0H。





主机接收模式状态码

状态码	SMBUS 总线和 硬件接口状态	应用软件响应					SMBUS 执行的下一个动作
		读/写数据寄存器 SMBDAT					
			STA	STO	SI	AA	
08H	已发送开始条件	写入 SLA+R	X	0	0	X	发送 SLA+R, 接收 ACK
10H	已发送重复开始条件	写入 SLA+R or	X	0	0	X	同上
		写入 SLA+W	X	0	0	X	发送 SLA+W, SMBUS 将切换到主机发送模式
38H	发送 SLA+R 或非 ACK 时失去仲裁	无 SMBDAT 动作 or	0	0	0	X	SMBUS 总线被释放; 进入非寻址从机模式 在总线空闲时发送开始条件
		无 SMBDAT 动作	1	0	0	X	
40H	已发送 SLA+R; 已接收 ACK	无 SMBDAT 动作 or	0	0	0	0	接收数据, 返回非 ACK
		无 SMBDAT 动作	0	0	0	1	接收数据, 返回 ACK
48H	已发送 SLA+R; 已接收非 ACK	无 SMBDAT 动作 or	1	0	0	X	发送重复开始条件
		无 SMBDAT 动作 or	0	1	0	X	发送终止条件; 清除 STO 标志
		无 SMBDAT 动作	1	1	0	X	发送终止条件, 之后发送起始条件; STO 被清除
50H	数据已接收; 已回应 ACK	读取数据 or	0	0	0	0	接收数据, 返回非 ACK
		读取数据	0	0	0	1	接收数据, 返回 ACK
58H	数据已接收; 已回应非 ACK	读取数据 or	1	0	0	X	发送重复开始条件
		读取数据 or	0	1	0	X	发送终止条件; 清除 STO 标志
		读取数据	1	1	0	X	发送终止条件, 之后发送起始条件; STO 被清除





### 从机发送模式

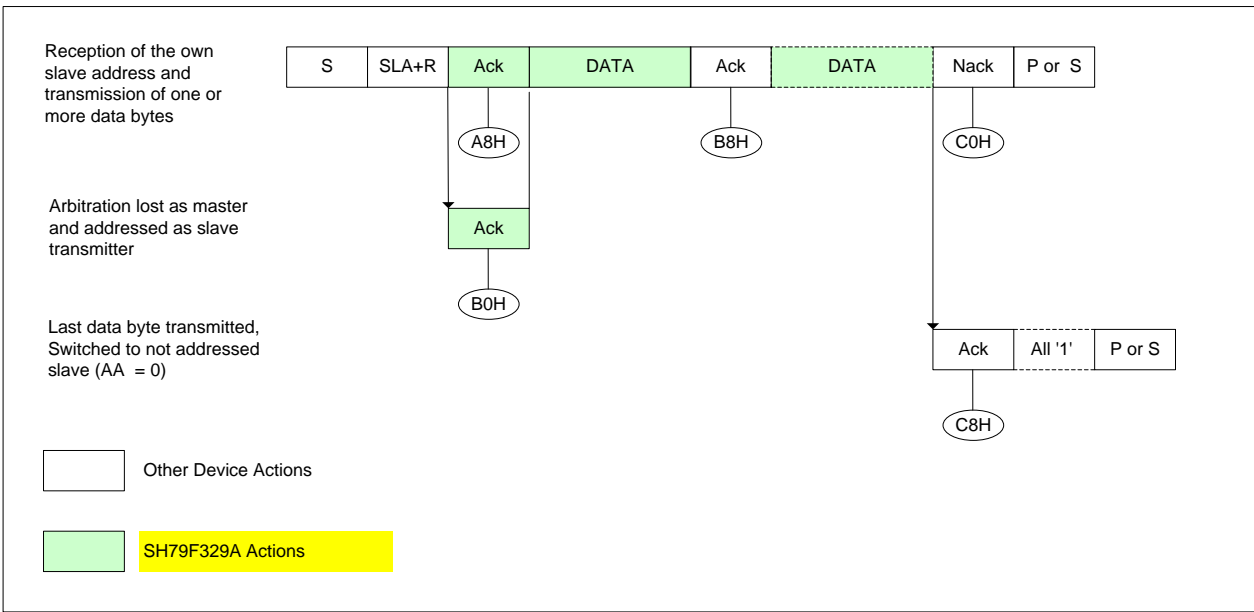
从机发送模式中，发送一系列数据到主机。为初始化从机发送模式，必须对控制寄存器SMBCON和地址寄存器SMBADR进行初始化：置位控制寄存器SMBCON中的ENSMB、AA，清除STA、STO和SI；地址寄存器SMBADR中高7位为SH79F329A准备相应的地址。如果GC置位，SH79F329A也将响应通用地址（00H）；否则将不响应通用地址。

在SMBADR和SMBCON初始化后，SH79F329A将等待总线对自己地址或通用地址（如果GC被置位）的响应。如果方向标志位是‘读’，则SMBUS进入从机发送模式，否则将进入从机接收模式。在地址和读标志位接收完毕后，中断标志（SI）置位，状态寄存器SMBSTA有效。

在传输中，如果将应答使能位‘AA’清零，SMBUS将传送最后一个字节，并依据主机接收方发送的应答或非应答位进入C0H或C8H状态。总线将切换到非地址从机模式，不再响应主机传输。从而主机接收方将接收到一串‘1’。最后一个字节发送完毕后，如果主机仍需额外的数据（传输‘应答’信号），则进入C8H状态。

### 从机发送模式状态码

状态码	SMBUS 总线和 硬件接口状态	应用软件响应					SMBUS 执行的下一个动作
		读/写数据寄存器 SMBDAT	STA	STO	SI	AA	
A8H	已收到自己 SLA+R; 已回应 ACK	写入数据 or	X	0	0	0	发送最后数据; 等待 ACK 回应
		写入数据	X	0	0	1	发送数据; 等待 ACK 回应
B0H	作为主机发送 SLA+R/W 时失去仲裁, 收到主机 SLA+R; 已回应 ACK	写入数据 or	X	0	0	0	发送最后数据; 等待 ACK 回应
		写入数据	X	0	0	1	发送数据; 等待 ACK 回应
B8H	已发送 SMBDAT 数据; 收到 ACK 回应	写入数据 or	X	0	0	0	发送最后数据; 等待 ACK 回应
		写入数据	X	0	0	1	发送数据; 等待 ACK 回应
C0H	已发送 SMBDAT 数据; 收到 NACK 回应	无 SMBDAT 动作 or	0	0	0	0	切换至非寻址从机模式; 不响应自己地址和通用地址
		无 SMBDAT 动作 or	0	0	0	1	切换至非寻址从机模式; 响应自己地址, 是否响应通用地址依赖于寄存器 SMBADR 中 GC 的设置
		无 SMBDAT 动作 or	1	0	0	0	切换至非寻址从机模式; 不响应自己地址和通用地址; 总线空闲时发送 ‘开始条件’
		无 SMBDAT 动作	1	0	0	1	切换至非寻址从机模式; 响应自己地址, 是否响应通用地址依赖于寄存器 SMBADR 中 GC 的设置; 总线空闲时发送 ‘开始条件’
C8H	已发送最后一个 SMBDAT 数据(AA = 0); 收到 ACK 回应	无 SMBDAT 动作 or	0	0	0	0	切换至非寻址从机模式; 不响应自己地址和通用地址
		无 SMBDAT 动作 or	0	0	0	1	切换至非寻址从机模式; 响应自己地址, 是否响应通用地址依赖于寄存器 SMBADR 中 GC 的设置
		无 SMBDAT 动作 or	1	0	0	0	切换至非寻址从机模式; 不响应自己地址和通用地址; 总线空闲时发送 ‘开始条件’
		无 SMBDAT 动作	1	0	0	1	切换至非寻址从机模式; 响应自己地址, 是否响应通用地址依赖于寄存器 SMBADR 中 GC 的设置; 总线空闲时发送 ‘开始条件’



从机接收模式

从机接收模式中，从主机接收一系列数据。为初始化从机接收模式，必须对控制寄存器SMBCON和地址寄存器SMBADR进行初始化：置位控制寄存器SMBCON中的ENSMB、AA，清除STA、STO和SI；地址寄存器SMBADR中高7位为SH79F329A准备相应的地址。如果GC置位，SH79F329A也将响应通用地址（00H）；否则将不响应通用地址。

在SMBADR和SMBCON初始化后，SH79F329A将等待总线对自己地址或通用地址（如果GC被置位）的响应。如果方向标志位是‘写’，则SMBUS进入从机接收模式，否则将进入从机发送模式。在地址和写标志位接收完毕后，中断标志（SI）置位，状态寄存器SMBSTA有效。

在传输中，如果将应答使能位‘AA’清零，SMBUS将接收最后一个字节并回应非‘应答’。回应非‘应答’可以表示当前从机无法接收更多字节。当‘AA = 0’时，SH79F329A无法回应对自己地址的访问；但仍然监视总线状态，并可以通过AA = 1恢复对自己地址的响应。可以通过AA = 0暂时将SH79F329A从总线隔离。

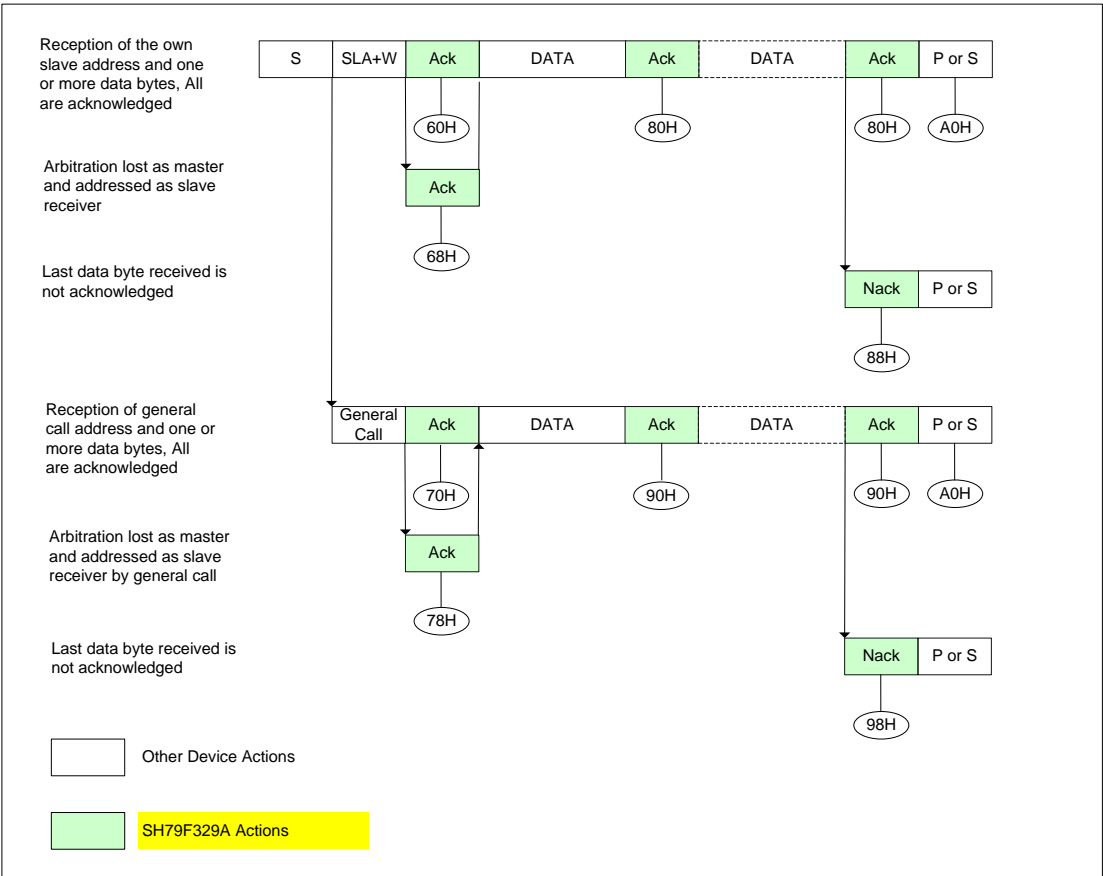
从机接收模式状态码

状态码	SMBUS 总线和 硬件接口状态	应用软件响应					SMBUS 执行的下一个动作
		读/写数据寄存器 SMBDAT					
			STA	STO	SI	AA	
60H	已收到自己 SLA+W；	无 SMBDAT 动作 or	X	0	0	0	接收数据；发送 NACK 回应
	已回应 ACK	无 SMBDAT 动作	X	0	0	1	接收数据；发送 ACK 回应
68H	作为主机发送 SLA+R/W 时失去仲裁，收到主机 SLA+W；	无 SMBDAT 动作 or	X	0	0	0	接收数据；发送 NACK 回应
	已回应 ACK	无 SMBDAT 动作	X	0	0	1	接收数据；发送 ACK 回应
70H	收到主机发送通用地址；	无 SMBDAT 动作 or	X	0	0	0	接收数据；发送 NACK 回应
	已回应 ACK	无 SMBDAT 动作	X	0	0	1	接收数据；发送 ACK 回应
78H	作为主机发送 SLA+R/W 时失去仲裁，收到主机发 送通用地址；	无 SMBDAT 动作 or	X	0	0	0	接收数据；发送 NACK 回应
	已回应 ACK	无 SMBDAT 动作	X	0	0	1	接收数据；发送 ACK 回应



续上表

80H	处于已寻址状态； 已收到数据； 已回应 ACK	读取数据 or	X	0	0	0	接收数据；发送 NACK 回应
		读取数据	X	0	0	1	接收数据；发送 ACK 回应
88H	处于已寻址状态； 已收到数据； 已回应 NACK	读取数据 or	0	0	0	0	切换至非寻址从机模式；不响应自己地址和通用地址
		读取数据 or	0	0	0	1	切换至非寻址从机模式；响应自己地址，是否响应通用地址依赖于寄存器 SMBADR 中 GC 的设置
		读取数据 or	1	0	0	0	切换至非寻址从机模式；不响应自己地址和通用地址；总线空闲时发送‘开始条件’
		读取数据	1	0	0	1	切换至非寻址从机模式；响应自己地址，是否响应通用地址依赖于寄存器 SMBADR 中 GC 的设置；总线空闲时发送‘开始条件’
90H	处于通用地址已寻址状态； 已收到数据； 已回应 ACK	读取数据 or	X	0	0	0	接收数据；发送 NACK 回应
		读取数据	X	0	0	1	接收数据；发送 ACK 回应
98H	处于通用地址已寻址状态； 已收到数据； 已回应 NACK	读取数据 or	0	0	0	0	切换至非寻址从机模式；不响应自己地址和通用地址
		读取数据 or	0	0	0	1	切换至非寻址从机模式；响应自己地址，是否响应通用地址依赖于寄存器 SMBADR 中 GC 的设置
		读取数据 or	1	0	0	0	切换至非寻址从机模式；不响应自己地址和通用地址；总线空闲时发送‘开始条件’
		读取数据	1	0	0	1	切换至非寻址从机模式；响应自己地址，是否响应通用地址依赖于寄存器 SMBADR 中 GC 的设置；总线空闲时发送‘开始条件’
A0H	作为从机时收到终止条件 或重复开始条件	无 SMBDAT 动作 or	0	0	0	0	切换至非寻址从机模式；不响应自己地址和通用地址
		无 SMBDAT 动作 or	0	0	0	1	切换至非寻址从机模式；响应自己地址，是否响应通用地址依赖于寄存器 SMBADR 中 GC 的设置
		无 SMBDAT 动作 or	1	0	0	0	切换至非寻址从机模式；不响应自己地址和通用地址；总线空闲时发送‘开始条件’
		无 SMBDAT 动作	1	0	0	1	切换至非寻址从机模式；响应自己地址，是否响应通用地址依赖于寄存器 SMBADR 中 GC 的设置；总线空闲时发送‘开始条件’



其它模式

除上述状态码外，有两个状态码没有明确的SMBUS状态。状态0F8H表示由于中断标志SI未置起，没有相应的状态信息。当中断SI未置起，即在清除一个状态后到一个新状态建立前均由0F8H进行填充。

状态00H表示在SMBUS总线通讯中有错误发生，即传输中有非法的开始条件或终止条件发生。例如在传输地址，数据或回应ACK应答时有起始条件或终止条件发生。当总线扰乱了内部逻辑时也会产生00H状态。当非法状态出现时，会置起中断标志位SI。可通过置起STO并清除SI标志恢复到正常通讯，SH79F329A将进入非寻址从机模式，并自动清除STO标志。数据线和时钟线将被释放，线上无终止条件传送。

其它模式

状态码	SMBUS 总线和 硬件接口状态	应用软件响应					SMBUS 执行的下一个动作
		读/写数据寄存器 SMBDAT	STA	STO	SI	AA	
F8H	没有有效状态码；SI=0	No SMBDAT action	No SMBCON Action				等待或处理当前传输
00H	在主机或寻址从机模式 下有非法开始条件或终 止条件发送； 接口导致 SMBUS 内部 逻辑混乱	No SMBDAT action	0	1	0	X	只有内部硬件受影响；释放总线；切换到非寻 址从机模式；清除 STO



## 8.1.5 寄存器

Table 8.1 SMBUS控制寄存器

C1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>SMBCON</b>	TOUT	ENSMB	STA	STO	SI	AA	TFREE	EFREE
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	TOUT	总线超时标志位 0: 无超时发生 1: 当SMBUS总线低电平超过25ms时置位。必须由软件清除
6	ENSMB	SMBUS使能位 0: 关闭SMBUS功能 1: 开启SMBUS功能
5	STA	起始位 0: 不会发送起始条件 1: 当总线空闲时发送起始条件
4	STO	终止位 0: 不会发送终止条件 1: 作为主机时发送终止条件；作为从机时不向总线发送终止条件，但状态恢复到非寻址从机状态。硬件将自动清除该标志位
3	SI	SMBUS串行中断标志位 0: 没有SMBUS串行中断发生 1: 产生SMBUS通讯状态中除0xF8之外的状态时置位，必须由软件清除
2	AA	声明应答标志 0: 回复非‘应答’信号（SMBD高电平） 1: 回复‘应答’信号（SMBD低电平）
1	TFREE	总线高电平超时标志位 0: 无超时发生 1: 参与总线传输时如时钟线超过50us高电平时置位。必须由硬件清除
0	EFREE	总线高电平超时使能位 0: 禁止总线高电平超时判断 1: 允许总线高电平超时判断

**特别提示：** TOUT, SI, TFREE 均将触发SMBUS中断，三者共享一个中断向量



Table 8.2 SMBUS状态寄存器

C2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SMBSTA	SMBSTA.7	SMBSTA.6	SMBSTA.5	SMBSTA.4	SMBSTA.3	CR.1	CR.0	ETOT
读/写	读	读	读	读	读	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-3	SMBSTA[7:3]	SMBUS串行通讯状态位 参见相应的状态描述
2-1	CR[1:0]	SMBUS发送频率 00: 16KHz 01: 32KHz 10: 64KHz 11: 64KHz
0	ETOT	总线超时使能位 0: 禁止总线超时判断 1: 使能总线超时判断

Table 8.3 SMBUS地址寄存器

C3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SMBADR	SLVA.6	SLVA.5	SLVA.4	SLVA.3	SLVA.2	SLVA.1	SLVA.0	GC
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-1	SLVA[6:0]	SMBUS地址配置位 配置SH79F329A作为从机时的地址
0	GC	通用地址使能位 0: 禁止响应通用地址 1: 允许响应通用地址

Table 8.4 SMBUS数据寄存器

C4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SMBDAT	SMBDAT.7	SMBDAT.6	SMBDAT.5	SMBDAT.4	SMBDAT.3	SMBDAT.2	SMBDAT.1	SMBDAT.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SMBDAT	SMBUS通讯数据寄存器



## 8.2 模/数转换器（ADC）

### 8.2.1 特性

- SH79F329A有2个16位高精度Σ-Δ模数转换器（CADC，VADC）
- CADC为1路双端差分输入
- VADC为2路单端输入
- 提供零幅输入和满幅输入校准
- 空闲模式下ADC中断可唤醒系统（如果中断被允许）
- 在掉电模式下ADC处于禁用状态

### 8.2.2 VADC

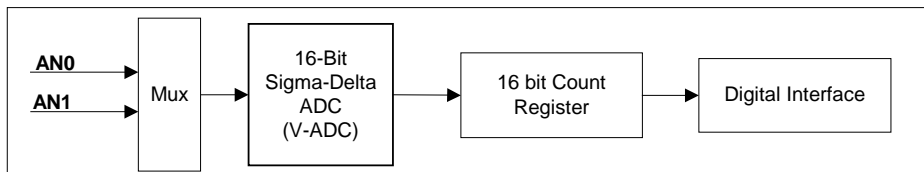
VADC为16位Σ-Δ模数转换器，基准电压 $V_{REF}$ 由AVDD产生，2个ADC通道共享1个ADC模块，但每次只能使用一个通道。VADCEN信号控制开始转换，VADCIF提示转换结束。当转换完成后，更新VADC数据寄存器，并产生一个中断（如果VADC中断被允许）。如果VADCEN未被清除，则自动开始下一次转换。

VADC提供了零幅和满幅输入校准。 $VCE = 1$ ， $VOF = 0$ 则进行零幅输入校准； $VCE = 1$ ， $VOF = 1$ 则进行满幅输入校准。

VADC提供了通道切换控制位NCH。当切换到一个新通道或预期输入信号有大的变动时，设置此位，则VADC使用更长建立时间，保证转换结果的有效性。

VADC提供了3个转换频率可选项32Hz，64Hz，128Hz。

VADC使用前，需设置寄存器ADCP中相应控制位。



#### VADC设置顺序

1. 通过寄存器ADCP将相应IO口设为ADC应用端口
2. 选择通道0或通道1
3. 设置NCH/VCE/VOF
4. 置位VADCEN
5. 等待VADCIF置位或中断，查询转换结果

对VADC， $VADC\ Data = (V_{AN0}(V_{AN1}) - AGND) / (V_{REF+} - V_{REF-}) \times 32768$ 。零输入转换结果为0x0000，正满幅输入转换结果为0x7FFF。正常情况无大于0x7FFF出现。

VADC data	8000H	C000H	FFFFH	0000H	0001H	4000H	7FFFH
Decimal Value	-	-	-1	0	1	16384	32767

### 8.2.3 VADC寄存器

Table 8.5 ADC时钟延迟控制寄存器

E6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
OPDY	-	-	-	-	OPDY.3	OPDY.2	OPDY.1	OPDY.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	OPDY[3:0]	内部保存位，必须设置为0





Table 8.6 VADC引脚复用选择寄存器

E7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCP	-	-	-	-	-	-	AN0P	AN1P
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0

位编号	位符号	说明
1	AN1P	<b>P0.0功能选择控制位</b> 0: P0.0作为普通IO应用 1: P0.0作为VADC通道1应用
0	AN0P	<b>P0.1功能选择控制位</b> 0: P0.1作为普通IO应用 1: P0.1作为VADC通道0应用

Table 8.7 VADC控制寄存器

D9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
VADCON	VADCEN	VADCIF	SCH	VOF	VCE	VCR1	VCR0	NCH
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	VADCEN	<b>VADC控制位</b> 0: 关闭ADC模块 1: 打开ADC模块
6	VADCIF	<b>VADC中断标志</b> 0: 无ADC中断, 由软件清除 1: 由硬件置1, 表示已完成AD转换
5	SCH	<b>通道选择位</b> 0: 对通道0转换 1: 对通道1转换
4	VOF	<b>校准功能选择位</b> 0: 零幅输入校准 1: 满幅输入校准
3	VCE	<b>校准功能使能位</b> 0: 关闭校准功能 1: 开启校准功能
2-1	VCR[1:0]	<b>VADC转换频率选择</b> 00: 32Hz 01: 64Hz 10: 128Hz 11: 128Hz
0	NCH	<b>通道切换控制位</b> 0: 无通道切换 1: 有通道切换动作, VADC需4个转换周期完成转换



Table 8.8 VADC转换结果寄存器

DAH, DBH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
VADC1 (DAH)	VADC.15	VADC.14	VADC.13	VADC.12	VADC.11	VADC.10	VADC.9	VADC.8
VADC0 (DBH)	VADC.7	VADC.6	VADC.5	VADC.4	VADC.3	VADC.2	VADC.1	VADC.0
读/写	读	读	读	读	读	读	读	读
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0 7-0	VADC[15:0]	当转换完成后，数据更新为模拟电压对应的数字值

Table 8.9 VADC零幅校准结果寄存器

CDH, CEH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
V0OR1 (CDH)	V0OR.15	V0OR.14	V0OR.13	V0OR.12	V0OR.11	V0OR.10	V0OR.9	V0OR.8
V0OR0 (CEH)	V0OR.7	V0OR.6	V0OR.5	V0OR.4	V0OR.3	V0OR.2	V0OR.1	V0OR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0 7-0	V0OR[15:0]	当转换完成后，数据更新为模拟电压对应的数字值

Table 8.10 VADC满幅校准寄存器

CFH, D7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
V0FSR1 (CFH)	V0FSR.15	V0FSR.14	V0FSR.13	V0FSR.12	V0FSR.11	V0FSR.10	V0FSR.9	V0FSR.8
V0FSR0 (D7H)	V0FSR.7	V0FSR.6	V0FSR.5	V0FSR.4	V0FSR.3	V0FSR.2	V0FSR.1	V0FSR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0 7-0	V0FSR[15:0]	当转换完成后，数据更新为模拟电压对应的数字值

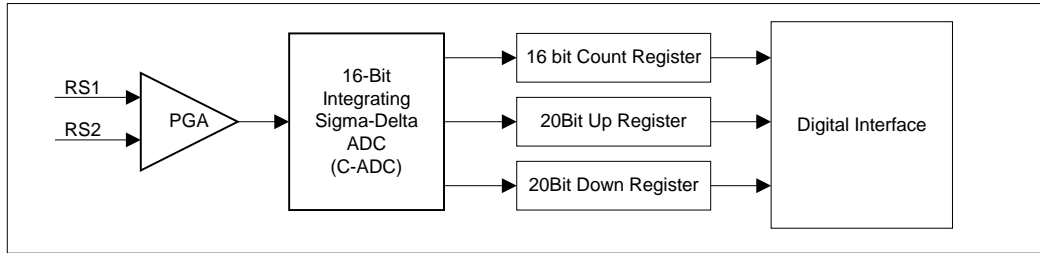


### 8.2.4 CADC

CADC为16位 $\Sigma$ - $\Delta$ 模数转换器，基准电压 $V_{REF}$ 时VADC的1/4，采用差分输入。CADCEN信号控制开始转换，CADCIF提示转换结束。当转换完成后，更新VADC数据寄存器，并产生一个中断（如果CADC中断被允许）。如果MODE被置位，则CADCEN不会被清除，自动开始下一次转换；如果MODE被清零，则CADCEN被清除，不会开始下一次转换。

CADC提供了零幅和满幅输入校准。CCE = 1，COF = 0则进行零幅输入校准；CCE = 1，COF = 1则进行满幅输入校准。

CADC提供了3个转换频率可选项4Hz，8Hz，16Hz，32Hz。



#### CADC设置顺序

1. 设置MODE/CCE/COF
2. 置位CADCEN
3. 等待CADCIF置位或中断，查询转换结果

对CADC， $CADC\ Data = (V_{RS1} - V_{RS2}) / (V_{REF+} - V_{REF-}) \times 32768$ 。零输入转换结果为0x0000，正满幅输入转换结果为0x7FFF，负满幅输入转换结果为0x8000。

CADC data	8000H	C000H	FFFFH	0000H	0001H	4000H	7FFFH
Decimal Value	-32768	-16384	-1	0	1	16384	32767



## 8.2.5 CADC寄存器

Table 8.11 CADC控制寄存器

DCH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CADCON	CADCEN	CADCIF	MODE	-	COF	CCE	CCR1	CCR0
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	0	0	0	0

位编号	位符号	说明
7	CADCEN	<b>CADC控制位</b> 0: 关闭CADC模块 1: 打开CADC模块
6	CADCIF	<b>CADC中断标志</b> 0: 无CADC中断, 由软件清除 1: 由硬件置1, 表示已完成AD转换
5	MODE	<b>转换模式选择位</b> 0: 进行单次转换, 转换结束后清零CADCEN 1: 进行多次转换, 转换结束后不清零CADCEN, 开始下次转换
3	COF	<b>校准功能选择位</b> 0: 零幅输入校准 1: 满幅输入校准
2	CCE	<b>校准功能使能位</b> 0: 关闭校准功能 1: 开启校准功能
1-0	CCR[1:0]	<b>CADC转换频率选择</b> 00: 4Hz 01: 8Hz 10: 16Hz 11: 32Hz

Table 8.12 CADC转换结果寄存器

DDH, DEH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CADC1 (DDH)	CADC.15	CADC.14	CADC.13	CADC.12	CADC.11	CADC.10	CADC.9	CADC.8
CADC0 (DEH)	CADC.7	CADC.6	CADC.5	CADC.4	CADC.3	CADC.2	CADC.1	CADC.0
读/写	读	读	读	读	读	读	读	读
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0 7-0	CADC[15:0]	当转换完成后, 数据更新为模拟电压对应的数字值

**Table 8.13** CADC零幅校准结果寄存器

BCH, BDH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
COR1 (BCH)	COR.15	COR.14	COR.13	COR.12	COR.11	COR.10	COR.9	COR.8
COR0 (BDH)	COR.7	COR.6	COR.5	COR.4	COR.3	COR.2	COR.1	COR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0 7-0	COR[15:0]	当转换完成后，数据更新为模拟电压对应的数字值

**Table 8.14** CADC满幅校准寄存器

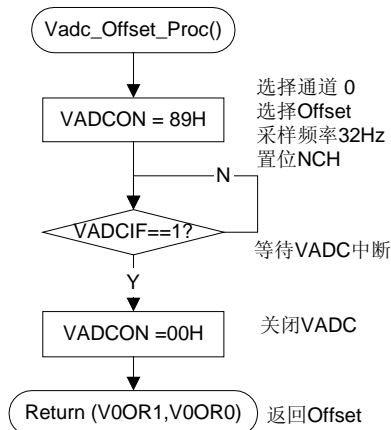
BEH, BFH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CFSR1 (BEH)	CFSR.15	CFSR.14	CFSR.13	CFSR.12	CFSR.11	CFSR.10	CFSR.9	CFSR.8
CFSR0 (BFH)	CFSR.7	CFSR.6	CFSR.5	CFSR.4	CFSR.3	CFSR.2	CFSR.1	CFSR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0 7-0	CFSR[15:0]	当转换完成后，数据更新为模拟电压对应的数字值

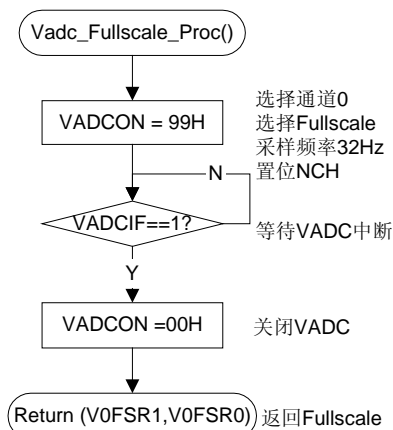


## 8.2.6 程序示例

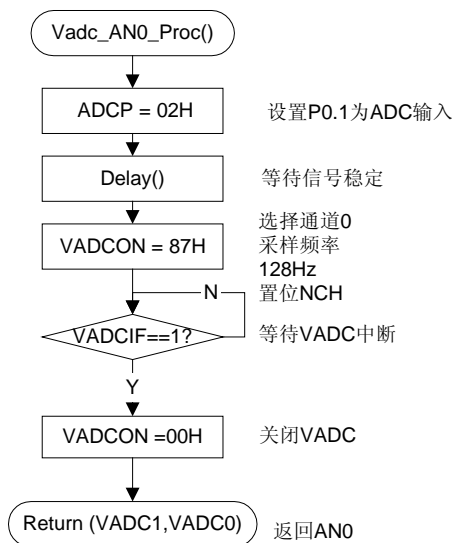
VADC测量Offset



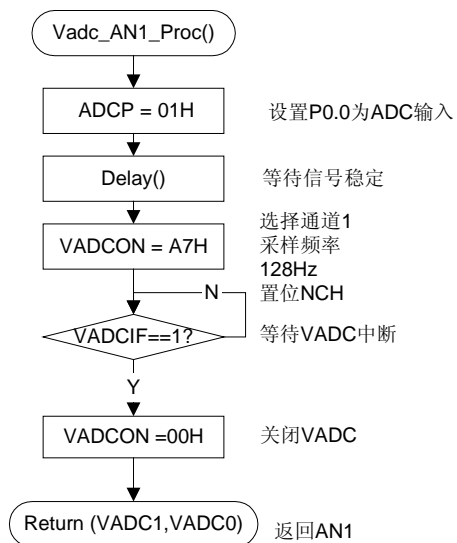
VADC测量Fullscale



VADC测量AN0输入电压

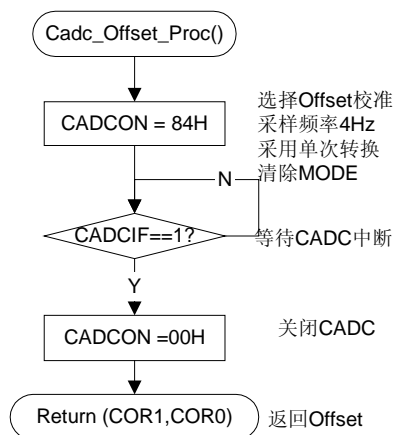


VADC测量AN1输入电压

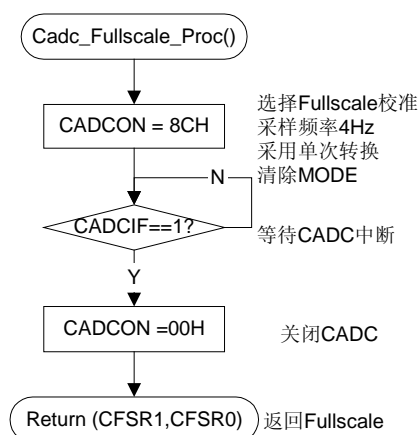




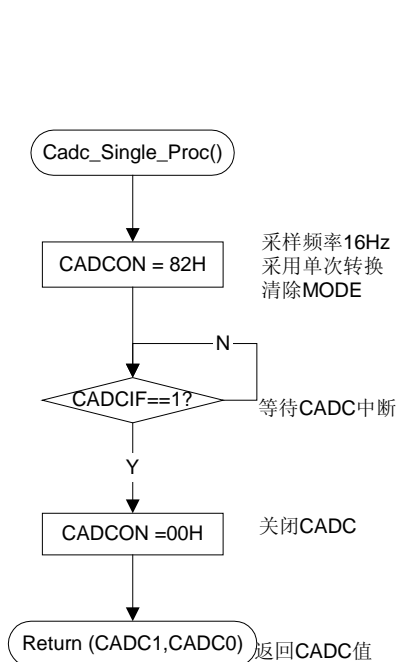
## CADC测量Offset



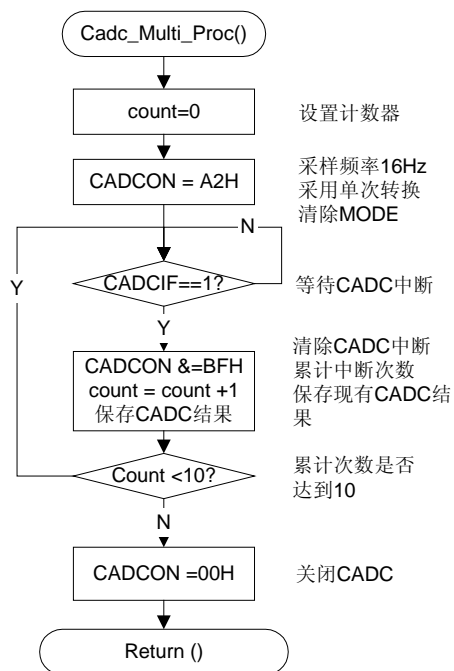
## CADC测量Fullscale



## CADC测量单次输入电压



## CADC测量10次输入电压





### 8.3 AFE通讯 (SCI)

#### 8.3.1 特性

- 提供和模拟前端 (AFE) 通讯接口
- 可检测AFE工作状态

#### 8.3.2 AFE通讯 (SCI) 协议

SCI接口控制并监控与模拟前端的通讯，SCI通讯由地址，数据，应答三部分组成。SCIADR设置需要通讯的AFE子地址和读写类型，SCIEN开始传输，SCIF提示传输结束。SCISTA保存通讯的状态。

与AFE的通讯必须依照如下步骤进行：

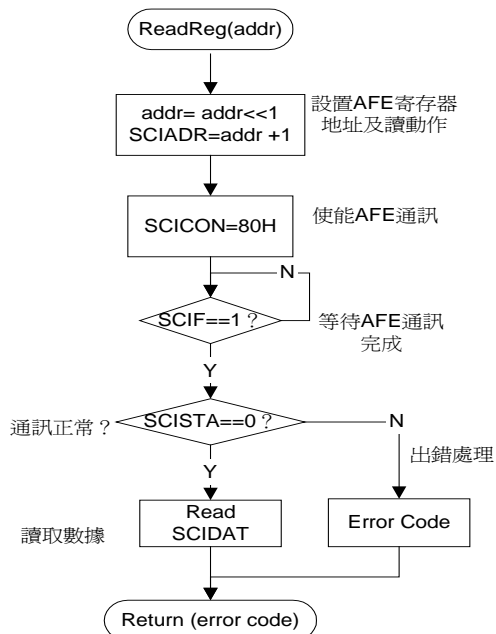
1. 对寄存器P0OS中SDAP和CLKP进行置位
2. 对SCIADR设置AFE子地址及读/写操作
3. 如是写动作，则填入相应内容到SCIDAT
4. 如是写动作，则设置是否进行自动读
5. 使能SCI功能，开始传输
6. 等待SCIF置位
7. 查看SCISTA状态是否为0，如是则传输正确，否则传输错误
8. 如是读动作，读取SCIDAT内容

#### 注意：

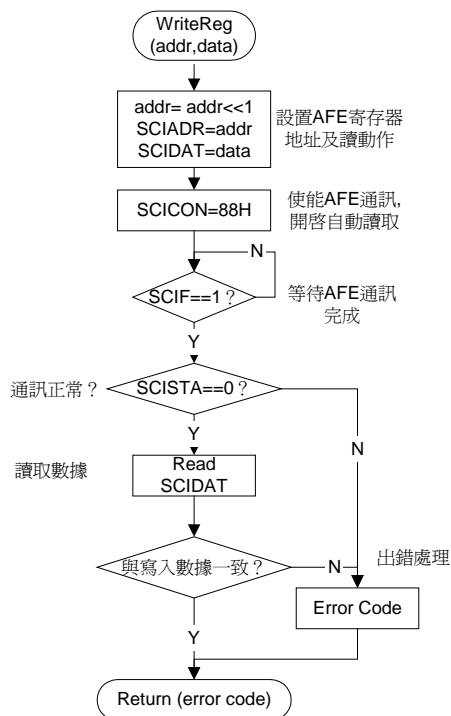
1. 写操作时请确认读取结果与原写入数据一致，否则请重新写入
2. 读操作时建议连续读取三次，采用三选二的方式确定读取值
3. 请在SCIF置位32us以内读取SCIDAT内容
4. 在执行读取-修改-写入动作时，请在读取SCIDAT后保存在RAM中，对RAM内容做修改后再写入SCIDAT，不要用SCIDAT寄存器做读取-修改-写入的动作。

#### 8.3.3 AFE通讯示例

读取AFE状态寄存器（子寄存器00H）



写AFE功能控制寄存器（子寄存器02H）







## 8.3.4 SCI寄存器

Table 8.15 SCI控制寄存器

C5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCICON	SCIEN	SCIF	-	-	SCIRW	SCISTA.2	SCISTA.1	SCISTA.0
读/写	读/写	读/写	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	0	0

位编号	位符号	说明
7	SCIEN	<b>SCI控制位</b> 0: 关闭SCI模块 1: 打开SCI模块
6	SCIF	<b>SCI中断标志</b> 0: 无SCI中断, 由软件清除 1: 由硬件置1, 表示已完成传输
3	SCIRW	<b>自动读控制位</b> 0: 正常的读/写操作 1: 写动作完成后自动执行读动作, 之后产生中断
2-0	SCISTA[2:0]	<b>传输状态位</b> 000: 传输正确 Else: 传输失败

Table 8.16 SCI地址寄存器

C6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCIADR	-	-	-	-	SCIA.2	SCIA.1	SCIA.0	Read/Write
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-1	SCIA[2:0]	<b>AFE子地址</b>
0	Read/Write	<b>读写控制位</b> 0: 执行写操作 1: 执行读操作

Table 8.17 SCI数据寄存器

C7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCIDAT	SCID7	SCID6	SCID5	SCID4	SCID3	SCID2	SCID1	SCID0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SCID[7:0]	<b>AFE数据寄存器</b>



## 8.4 定时器

### 8.4.1 特性

- SH79F329A 有 2 个定时器（定时器 0，1）
- 8 种时钟分频方式
- 8 位累加定时器
- 从 0FFH 到 00H 时溢出，产生中断
- 具有自动重载功能

### 8.4.2 定时器操作

缺省情况下，定时器处于复位状态。通过对寄存器 BTCON 中的 ENBTx 写 ‘1’ 开启定时器。计数过程中如果 BTx 有更新，则计数器重新读取 BTx，并从此数开始计数。当 BT0/BT1 计数到达 00H 时产生中断（如果定时器中断被允许）。定时器 BT0/BT1 将自动重载，重新从 BT0/BT1 开始计数。IEN0 寄存器的 ET0 和 ET1 位置 1 能允许定时器 0 和定时器 1 中断。（详见中断章节）。

定时器 0 和定时器 1 应该按照如下顺序进行操作：

1. 通过 BT0/BT1 设置起始计数值
2. 选择分频系数 BTxM[2:0]
3. 使能 ENBTx

### 8.4.3 定时器寄存器

Table 8.18 定时器x控制寄存器 (x = 0,1)

A2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
BTCON	ENBT1	BT1M.2	BT1M.1	BT1M.0	ENBT0	BT0M.2	BT0M.1	BT0M.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7, 3	ENBTx x = 0, 1	定时器x启动，停止控制位 0: 停止定时器x 1: 启动定时器x
6-4, 2-0	BTxM x = 0, 1	定时器x分频系数控制位 000: $f_{SYS}/2^0$ 001: $f_{SYS}/2^1$ 010: $f_{SYS}/2^2$ 011: $f_{SYS}/2^3$ 100: $f_{SYS}/2^4$ 101: $f_{SYS}/2^6$ 110: $f_{SYS}/2^8$ 111: $f_{SYS}/2^{10}$

Table 8.19 定时器/计数器x方式寄存器 (x = 0,1)

A4H, A3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
BT0	BT0.7	BT0.6	BT0.5	BT0.4	BT0.3	BT0.2	BT0.1	BT0.0
BT1	BT1.7	BT1.6	BT1.5	BT1.4	BT1.3	BT1.2	BT1.1	BT1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	BTx[7:0] x = 0, 1	定时器初始值



## 8.5 低电压复位 (LVR)

### 8.5.1 特性

- LVR 电压  $V_{LVR}$  为 2.3V
- LVR 去抖动时间  $T_{LVR}$  为 30-60 $\mu$ s
- 当供电电压低于设定电压  $V_{LVR}$  时, 将产生内部复位

低电压复位 (LVR) 功能是为了监测供电电压, 当供电电压低于设定电压  $V_{LVR}$  时, MCU 将产生内部复位。LVR 去抖动时间  $T_{LVR}$  大约为 30 $\mu$ s-60 $\mu$ s。

LVR 功能打开后, 具有以下特性 ( $t$  表示电压低于设定电压  $V_{LVR}$  的时间):

当  $V_{DD} \leq V_{LVR}$  且  $t \geq T_{LVR}$  时产生系统复位。

当  $V_{DD} > V_{LVR}$  或  $V_{DD} < V_{LVR}$ , 但  $t < T_{LVR}$  时不会产生系统复位。

通过代码选项, 可以选择 LVR 功能的打开与关闭。

在交流电或大容量电池应用中, 接通大负载后容易导致 MCU 供电暂时低于定义的工作电压。低电压复位可以应用于此, 保护系统在低于设定电压下产生有效复位。



## 8.6 看门狗定时器（WDT）及复位状态

### 8.6.1 特性

- 看门狗可以工作在掉电模式下（通过代码选项设置）
- 看门狗溢出频率可选

看门狗定时器是一个递减计数器，32KHz内部振荡器作为其时钟源，通过代码选项，可以设置WDT在掉电模式下仍会持续运行。当定时器溢出时，将芯片复位。通过代码选项可以打开或关闭WDT功能。

WDT控制位（第2 - 0位）用来选择不同的溢出时间。定时器溢出后，WDT溢出标志（WDOF）将由硬件自动置1。通过读写RSTSTAT寄存器，看门狗定时器在溢出前重新开始计数。

其它一些复位标志列举如下：

### 8.6.2 寄存器

Table 8.20 RSTSTAT控制寄存器

B1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RSTSTAT	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0
读/写	读/写	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR)	0	-	1	0	0	0	0	0
复位值 (WDT)	1	-	u	u	u	0	0	0
复位值 (LVR)	u	-	u	1	u	0	0	0
复位值 (PIN)	u	-	u	u	1	0	0	0

位编号	位符号	说明
7	WDOF	看门狗溢出标志位 溢出时由硬件置1，可由软件或上电复位清0 0：未发生WDT溢出 1：发生WDT溢出
5	PORF	上电复位标志位 上电复位后硬件置1，只能由软件清0 0：没有发生上电复位 1：发生过上电复位
4	LVRF	低压复位标志位 低压复位后置1，可由软件或上电复位清0 0：没有发生低压复位 1：发生过低压复位
3	CLRF	Reset引脚复位标志位 引脚复位后置1，由软件或上电复位清0 0：没有发生引脚复位 1：发生过引脚复位
2-0	WDT[2:0]	WDT溢出周期控制位 000: WDT RC Clock/2 <sup>17</sup> (典型值 = 4096ms) 001: WDT RC Clock/2 <sup>15</sup> (典型值 = 1024ms) 010: WDT RC Clock/2 <sup>13</sup> (典型值 = 256ms) 011: WDT RC Clock/2 <sup>12</sup> (典型值 = 128ms) 100: WDT RC Clock/2 <sup>11</sup> (典型值 = 64ms) 101: WDT RC Clock/2 <sup>9</sup> (典型值 = 16ms) 110: WDT RC Clock/2 <sup>7</sup> (典型值 = 4ms) 111: WDT RC Clock/2 <sup>5</sup> (典型值 = 1ms)



## 8.7 电源管理

### 8.7.1 特性

- 空闲模式和掉电模式两种省电模式
- 发生中断和复位可退出空闲（Idle）、掉电（Power-Down）模式

为减少功耗，SH79F329A提供两种低功耗省电模式：空闲（Idle）模式和掉电（Power-Down）模式，这两种模式都由PCON和SUSLO两个寄存器控制。

### 8.7.2 空闲模式（Idle）

空闲模式能够降低系统功耗，在此模式下，程序中止运行，CPU时钟停止，但外部设备时钟继续运行。空闲模式下，CPU在确定的状态下停止，并在进入空闲模式前所有CPU的状态都被保存，如PC，PSW，SFR，RAM等。

两条连续指令：先设置SUSLO寄存器为55H，随即将PCON寄存器中的IDL位置1，使SH79F329A进入空闲模式。如果不满足上述的两条连续指令，CPU在下一个机器周期清除SUSLO寄存器或IDL位，CPU也不会进入空闲模式。

IDL位置1是CPU进入空闲模式之前执行的最后一条指令。

两种方式可以退出空闲模式：

(1) 中断产生。在预热定时结束后，恢复CPU时钟，硬件清除SUSLO寄存器和PCON寄存器的IDL位。然后执行中断服务程序，随后跳转到进入空闲模式指令之后的指令。

(2) 复位信号产生后（复位引脚上出现低电平，WDT复位，LVR复位）。在预热定时结束后，CPU恢复时钟，SUSLO寄存器和在PCON寄存器中的IDL位被硬件清除，最后SH79F329A复位，程序从地址位0000H开始执行。此时，RAM保持不变而SFR的值根据不同功能模块改变。

### 8.7.3 掉电模式（Power-Down）

掉电模式可以使SH79F329A进入功耗非常低的状态。掉电模式将停止CPU和外围设备的所有时钟信号。如果WDT使能，WDT模块将继续工作。在进入掉电模式前所有CPU的状态都被保存，如PC，PSW，SFR，RAM等。

两条连续指令：先设置SUSLO寄存器为55H，随即将PCON寄存器中的PD位置1，使SH79F329A进入掉电模式。如果不满足上述的两条连续指令CPU在下一个机器周期清除SUSLO寄存器或PD位，CPU也不会进入掉电模式。

PD位置1是CPU进入掉电模式之前执行的最后一条指令。

**注意：**如果同时设置IDL位和PD位，SH79F329A进入掉电模式。退出掉电模式后，CPU也不会进入空闲模式，从掉电模式退出后硬件清0 IDL及PD位。

有两种方式可以退出掉电模式：

(1) 有效外部中断（如INT1、INT2）使SH79F329A退出掉电模式。在中断发生后振荡器启动，在预热计时结束之后CPU时钟和外部设备时钟恢复，SUSLO寄存器和PCON寄存器中的PD位会被硬件清除，然后程序运行中断服务程序。在完成中断服务程序之后，跳转到进入掉电模式之后的指令继续运行。

(2) 复位信号（复位引脚上出现低电平，WDT复位如果被允许，LVR复位如果被允许）。在预热计时之后会恢复CPU时钟，SUSLO寄存器和PCON寄存器中的PD位会被硬件清除，最后SH79F329A会被复位，程序会从0000H地址位开始运行。RAM将保持不变，而根据不同功能模块SFR的值可能改变。

**注意：**如要进入这两种低功耗模式，必须在置位PCON中的IDL/PD位后增加3个空操作指令（NOP）。



8.7.4 寄存器

Table 8.21 电源控制寄存器

87H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	-	-	-	-	GF1	GF0	PD	IDL
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-2	GF[1:0]	用于软件的通用标志
1	PD	掉电模式控制位 0: 当一个中断或复位产生时由硬件清0 1: 由软件设置进入掉电模式
0	IDL	空闲模式控制位 0: 当一个中断或复位产生时由硬件清0 1: 由软件设置进入空闲模式

Table 8.22 省电模式控制寄存器

8EH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SUSLO	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SUSLO[7:0]	此寄存器用来控制CPU进入省电模式（空闲或掉电）。只有像下面的连续指令才能使CPU进入省电模式，否则在下个周期中SUSLO，IDL或PD位将被硬件清0。

程序举例:

IDLE_MODE:	
MOV	SUSLO, #55H
ORL	PCON, #01H
NOP	
NOP	
NOP	

POWERDOWN_MODE:	
MOV	SUSLO, #55H
ORL	PCON, #02H
NOP	
NOP	
NOP	



8.8 预热计数器

8.8.1 特性

- 内建电源预热计数器消除电源的上电的不稳定状态
- 内建振荡器预热计数器消除振荡器起振时的不稳定状态

SH79F329A内建有电源上电预热计数器，主要是用来消除上电电压建立时的不稳定态，同时完成内部一些初始化序列，如读取内部客户代码选项等。

SH79F329A内建振荡器预热计数器，它能消除振荡器在下列情况下起振时的不稳定状态：上电复位，引脚复位，从低功耗模式中唤醒，看门狗复位和LVR复位。

上电后，SH79F329A会先经过电源上电预热计数过程，等待溢出后再进行振荡器的预热计数过程过程，溢出后开始运行程序。

电源上电预热计数时间

上电复位/ 引脚复位/低电压复位		看门狗复位（非掉电模式下）		掉电模式下中断唤醒		看门狗复位（掉电模式下）	
电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间
11ms	有	0.5ms	无	0.008ms	有	0.5ms	有

振荡器上电预热计数时间

振荡器类型	状态	预热计数时间
32.768kHzRC	上电复位/引脚复位/低电压复位	$2^7 \times T_{OSC}$
32.768kHzRC	掉电模式下中断唤醒	$2^7 \times T_{OSC}$
32.768kHzRC	看门狗复位（掉电模式下）	$2^7 \times T_{OSC}$



### 8.9 代码选项

#### **OP\_EWDT[2]:**

- 0: 掉电模式 (Power-down) 下看门狗 (WDT) 无效 (默认)
- 1: 掉电模式 (Power-down) 下看门狗 (WDT) 依然有效

#### **OP\_LVREN[1]:**

- 0: 禁止低电压复位 (LVR) 功能 (默认)
- 1: 允许低电压复位 (LVR) 功能

#### **OP\_WDT[0]:**

- 0: 禁止看门狗 (WDT) 功能 (默认)
- 1: 允许看门狗 (WDT) 功能





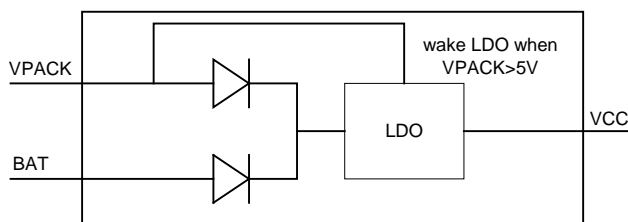
## 9. 模拟前端（AFE）

### 9.1 特性

- 25mA，3V 输出 LDO
- 2 个高压输出端口，1 个开漏结构高压输出端口
- 4 路差分电压转换，4 个内部导通电路
- 3 个差分比较器
- AFE 内部空闲和掉电模式

### 9.2 电源稳压器LDO

SH79F329A内置3V，25mA电源稳压器LDO。VPACK电压大于5V时启动LDO；VCC大于2.5V时进入正常工作模式，采用BAT和VPACK双端供电；VCC小于2.1V或对AFE内部寄存器输出控制寄存器（01H）的PD位写1可关闭LDO（如果VPACK电压小于5V）。



### 9.3 AFE数字输出端口

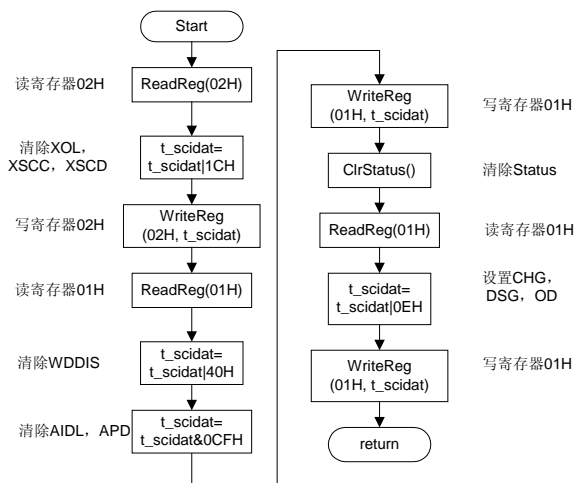
AFE共5个数字输出端口：CHG，DSG，OD，TEMP，RSTB。CHG，DSG，OD为高压输出端口。TEMP，RSTB为低压输出端口。

CHG，DSG，OD，TEMP均受AFE输出寄存器控制位，AFE状态寄存器共同控制。AFE状态寄存器非0，或AFE输出控制寄存器中AIDL或APD为1时，CHG，DSG，OD输出高电平，TEMP输出低电平。作为普通高压输出端口使用需关闭4个状态检测，并清除AIDL和APD。

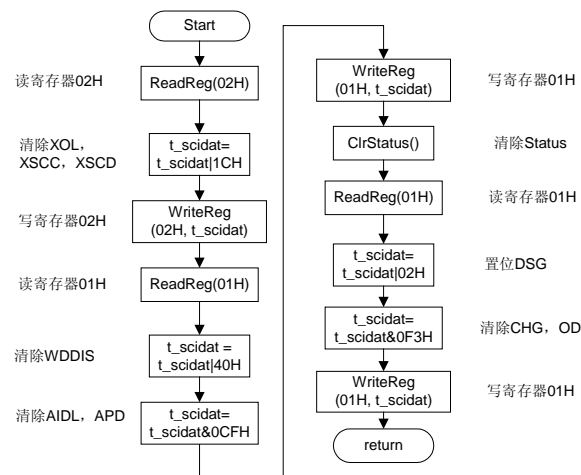
引脚序号	名称	输出 ‘0’	输出 ‘1’	备注
10	CHG	AFE状态寄存器(00H)为0且 AFE输出控制寄存器CHG(位2)=1且 AFE输出控制寄存器APD(位5)=0且 AFE输出控制寄存器AIDL(位4)=0	任一左述条件不成立	高电平取决于VPACK
11	DSG	AFE状态寄存器(00H)为0且 AFE输出控制寄存器DSG(位1)=1且 AFE输出控制寄存器APD(位5)=0且 AFE输出控制寄存器AIDL(位4)=0	任一左述条件不成立	高电平取决于BAT
9	OD	AFE状态寄存器(00H)为0且 AFE输出控制寄存器OD(位3)=1且 AFE输出控制寄存器APD(位5)=0且 AFE输出控制寄存器AIDL(位4)=0	任一左述条件不成立	输出高电平需上拉电阻， 高电平不高于VPACK
48	TEMP	任一右述条件不成立	AFE状态寄存器(00H)中WDF=0且 AFE功能控制寄存器TEMP(位5)=1且 AFE输出控制寄存器APD(位5)=0且 AFE输出控制寄存器AIDL(位4)=0	输出低电平需下拉电阻， 低电平不低于GND
20	RSTB	LDO未开启或已关闭	LDO输出正常	



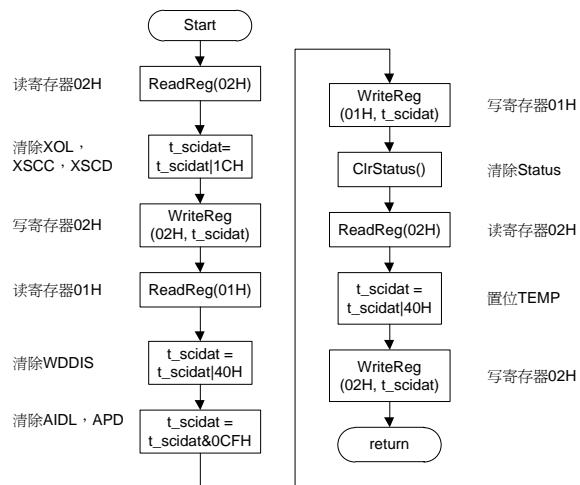
示例:  $PIN_{CHG} = 0$ ,  $PIN_{DSG} = 0$ ,  $PIN_{OD} = 0$



示例:  $PIN_{CHG} = 1$ ,  $PIN_{DSG} = 0$ ,  $PIN_{OD} = 1$



示例:  $PIN_{TEMP} = 3V$





#### 9.4 AFE电压转换

AFE提供VPACK电压转换，4路差分电压转换及内部校准功能。

AFE可提供VPACK电压转换输出： $V_{OUT} = V_{VPACK}/25$

AFE可选择输出4路差分电压转换（VC1-VC2，VC2-VC3，VC3-VC4，VC4-VC5）： $V_{OUT} = V_{REF} - 0.15 \times (V_{VCn} - V_{VCn+1})$

AFE可输出内部电压基准REF以及其它内部Offset校准。

控制列表如下表所示：

VMEN	PACK	CAL	CEL	AAN0	备注
0	X	XX	XX	0	-
1	1	XX	XX	PACK	$V_{VPACK}/25$
1	0	11	XX	V3或V <sub>REF</sub>	内建基准电源
1	0	10	XX	V2	通过转换电路测内建基准电源
1	0	01	00	V01	VC5输出零漂
1	0	01	01	V11	VC4输出零漂
1	0	01	10	V21	VC3输出零漂
1	0	01	11	V31	VC2输出零漂
1	0	00	00	V00	$V_{REF} - 0.15 \times (VC4-VC5)$
1	0	00	01	V10	$V_{REF} - 0.15 \times (VC3-VC4)$
1	0	00	10	V20	$V_{REF} - 0.15 \times (VC2-VC3)$
1	0	00	11	V30	$V_{REF} - 0.15 \times (VC1-VC2)$

**特别注意：**为保证电压转换的准确性，请确保内部导通电路没有选通。

由上述公式得： $VC4-VC5 = (V01-V00)/(V01-V2) \times V3$

$VC3-VC4 = (V11-V10)/(V01-V2) \times V3$

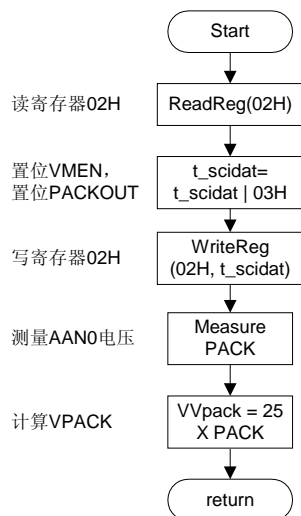
$VC2-VC3 = (V21-V20)/(V01-V2) \times V3$

$VC1-VC2 = (V31-V30)/(V01-V2) \times V3$

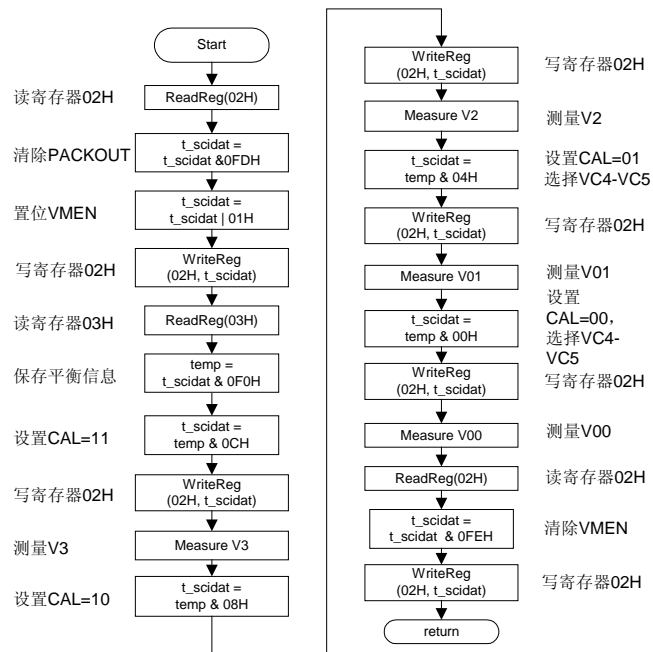
$V_{VPACK} = PACK \times 25$

其中， $V_{REF}$ 为AFE内建基准电压。

示例：测量VPACK电压



测量VC4-VC5电压各变量





### 9.5 AFE内部导通电路

AFE对4组差分电压提供内部导通回路，输入电压为2V时，导通电阻为150欧姆左右。

**特别注意：**为保证电压转换的准确性，请确保内部导通电路没有选通。

### 9.6 AFE通讯监视器

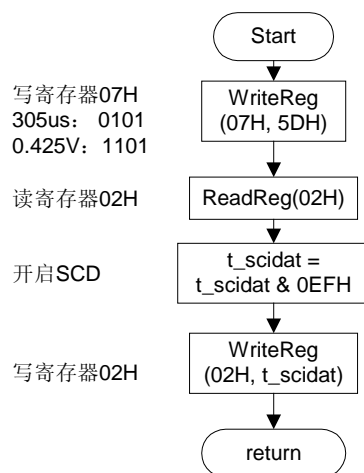
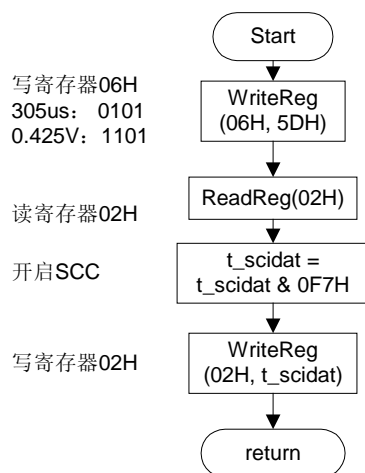
AFE通讯出错时，AFE状态子寄存器AFE Status的WDF（位3）被置位，并置位AFEIF，触发AFE中断（如果EAFE已使能）。

### 9.7 AFE模拟比较器

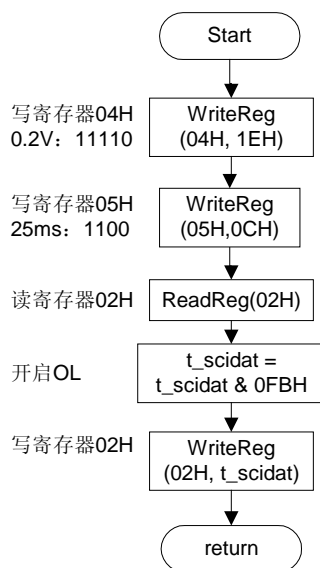
AFE共有3个模拟比较器。正向比较器1用于检测ARS1-ARS2压差；反向比较器1和反向比较器2用于检测ARS2-ARS1压差。ARS1和ARS2电压满足条件时，置位AFE状态子寄存器，并置位AFEIF，触发AFE中断（如果EAFE已使能）。

示例：设置正向比较器1电压阈值0.425V，时间延迟305us

设置反向比较器1电压阈值0.425V，时间延迟305us



示例：设置反向比较器2电压阈值0.2V，时间延迟25ms

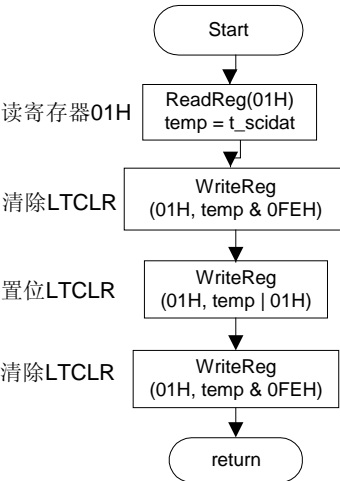




9.8 AFE状态清除

AFE状态寄存器置位时，可通过对输出控制寄存器中LTCLR写0->1->0清除状态寄存器和AFE中断触发源。

示例：清除状态寄存器



9.9 AFE状态和模式

SH79F329A AFE共有4个非正常工作状态或模式：AFE通讯出错状态，AFE模拟比较器触发状态，AFE空闲低功耗模式和AFE掉电低功耗模式。

AFE通讯出错或比较器触发状态时，AFE状态寄存器置标志位，并触发SH79F329A AFE中断。可通过对输出控制寄存器最低位LTCLR写‘1’，再写‘0’清除AFE状态寄存器和AFE中断触发源。

AFE具有2个低功耗模式：AFE空闲模式和AFE掉电模式。AFE空闲模式下关闭比较器和通讯检测功能，CHG、DSG、OD输出高电平，TEMP输出低电平，电压转换和内部通路均关闭。

AFE处于掉电模式时，关闭LDO输出（如果VPACK小于5V），其余与空闲模式相同。

	AFE通讯出错	触发模拟比较器	AFE空闲模式	AFE掉电模式	正常
CHG	1	1	1	1	依寄存器设置
DSG	1	1	1	1	依寄存器设置
OD	1	1	1	1	依寄存器设置
TEMP	0	0	0	0	依寄存器设置
AAN0	0	0	0	0	依寄存器设置
内部通路	关闭	关闭	关闭	关闭	依寄存器设置
LDO	正常	正常	正常	关闭	依寄存器设置
通讯检测	正常	正常	关闭	关闭	依寄存器设置
模拟比较器	正常	正常	关闭	关闭	依寄存器设置



示例：



9.10 AFE内部寄存器

Table 9.1 模拟前端状态寄存器

AFE - 00H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
AFE Status	-	-	-	-	WDF	OL	SCCHG	SCDSG
读/写	-	-	-	-	读	读	读	读
复位值(POR/LVR)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3	WDF	AFE通讯标志位 0: AFE通讯正常 1: AFE通讯出错
2	OL	反向比较器2触发标志位 0: 未触发反向比较器2 1: $V_{ARS2}-V_{ARS1}$ 大于反向比较器2电压阈值，时间超过时间阈值
1	SCCHG	正向比较器1触发标志位 0: 未触发正向比较器1 1: $V_{ARS1}-V_{ARS2}$ 大于正向比较器1电压阈值，时间超过时间阈值
0	SCDSG	反向比较器1触发标志位 0: 未触发反向比较器1 1: $V_{ARS2}-V_{ARS1}$ 大于反向比较器1电压阈值，时间超过时间阈值

特别注意：AFE状态寄存器任意位置‘1’时会触发SH79F329A AFE中断（如果已使能）



Table 9.2 模拟前端输出控制寄存器

AFE - 01H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
AFE Output CTL	-	WDDIS	APD	AIDL	OD	CHG	DSG	LTCLR
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值(POR/LVR)	-	0	0	0	0	0	0	0

位编号	位符号	说明
6	WDDIS	<b>AFE通讯监视控制位</b> 0: 监视AFE通讯 1: 不监视AFE通讯
5	APD	<b>AFE掉电模式控制位</b> 0: 需软件清除 1: 由软件控制AFE进入掉电模式
4	AIDL	<b>AFE空闲模式控制位</b> 0: 需软件清除 1: 由软件控制AFE进入空闲模式
3	OD	<b>OD输出控制位</b> 0: OD输出高电平（需外部上拉电阻） 1: OD输出低电平
2	CHG	<b>CHG输出控制位</b> 0: CHG输出高电平（取决于VPACK电平） 1: CHG输出低电平
1	DSG	<b>DSG输出控制位</b> 0: DSG输出高电平（取决于BAT电平） 1: DSG输出低电平
0	LTCLR	<b>AFE状态复位控制位</b> 0: 正常状态 0->1->0: 清零AFE状态寄存器



**Table 9.3** 模拟前端功能控制寄存器

AFE - 02H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
AFE Func CTL	-	-	TEMP	XSCD	XSCC	XOL	PACKOUT	VMEN
读/写	-	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值(POR/LVR)	-	-	0	0	0	0	0	0

位编号	位符号	说明
5	TEMP	<b>TEMP输出控制位</b> 0: TEMP输出低电平（需下拉电阻） 1: 输出高电平（取决于VCC电平）
4	XSCD	<b>反向比较器1控制位</b> 0: 开启反向比较器1 1: 关闭反向比较器1
3	XSCC	<b>正向比较器1控制位</b> 0: 开启正向比较器1 1: 关闭正向比较器1
2	XOL	<b>反向比较器2控制位</b> 0: 开启反向比较器2 1: 关闭反向比较器2
1	PACKOUT	<b>VPACK电压转换控制位</b> 0: 关闭VPACK电压转换 1: AAN0输出VPACK/25（如果VMEN = 1）
0	VMEN	<b>AAN0输出控制位</b> 0: AAN0输出0 1: AAN0输出VPACK/25（PACKOUT = 1）或4路差分电压转换结果（PACKOUT = 0）





Table 9.4 模拟前端电压转换控制寄存器

AFE - 03H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
AFE CELL_SEL	CB3	CB2	CB1	CB0	CAL1	CAL0	CELL1	CELL0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值(POR/LVR)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	CB3	<b>VC1-VC2内部通路控制位</b> 0: 关闭内部通路 1: 开启内部通路
6	CB2	<b>VC2-VC3内部通路控制位</b> 0: 关闭内部通路 1: 开启内部通路
5	CB1	<b>VC3-VC4内部通路控制位</b> 0: 关闭内部通路 1: 开启内部通路
4	CB0	<b>VC4-VC5内部通路控制位</b> 0: 关闭内部通路 1: 开启内部通路
3-2	CAL[1:0]	<b>AAN0差分电压转换功能控制位</b> 00: 输出CELL1-0选中差分输入 $V_{OUT} = V_{REF} - 0.15 \times VCn - VCn+1$ 01: 输出CELL1-0选中差分输入低压端零飘 10: 通过转换电路输出内建REF 11: 直接输出内建REF
1-0	CELL[1:0]	<b>AAN0差分电压转换选择位</b> 00: 输出VC4-VC5转换电压 01: 输出VC3-VC4转换电压 10: 输出VC2-VC3转换电压 11: 输出VC1-VC2转换电压

**特别注意:** 为保证电压转换的准确性, 请确保内部导通电路没有开启。

Table 9.5 模拟前端反向比较器2电压控制寄存器

AFE - 04H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
AFE OLV	-	-	-	OLV4	OLV3	OLV2	OLV1	OLV0
读/写	-	-	-	读/写	读/写	读/写	读/写	读/写
复位值(POR/LVR)	-	-	-	0	0	0	0	0

位编号	位符号	说明
4-0	OLV[4:0]	<b>反向比较器2电压阈值控制寄存器</b> 00000: 0.050V    00001: 0.055V    00010: 0.060V    00011: 0.065V 00100: 0.070V    00101: 0.075V    00110: 0.080V    00111: 0.085V 01000: 0.090V    01001: 0.095V    01010: 0.100V    01011: 0.105V 01100: 0.110V    01101: 0.115V    01110: 0.120V    01111: 0.125V 10000: 0.130V    10001: 0.135V    10010: 0.140V    10011: 0.145V 10100: 0.150V    10101: 0.155V    10110: 0.160V    10111: 0.165V 11000: 0.170V    11001: 0.175V    11010: 0.180V    11011: 0.185V 11100: 0.190V    11101: 0.195V    11110: 0.200V    11111: 0.205V



Table 9.6 模拟前端反向比较器2延迟时间控制寄存器

AFE - 05H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
AFE OLT	-	-	-	-	OLT3	OLT2	OLT1	OLT0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值(POR/LVR)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	OLT[3:0]	反向比较器2时间阈值控制寄存器 0000: 1ms    0001: 3ms    0010: 5ms    0011: 7ms 0100: 9ms    0101: 11ms    0110: 13ms    0111: 15ms 1000: 17ms    1001: 19ms    1010: 21ms    1011: 23ms 1100: 25ms    1101: 27ms    1110: 29ms    1111: 31ms

Table 9.7 模拟前端正向比较器1延迟时间控制寄存器

AFE - 06H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
AFE SCC	SCCT3	SCCT2	SCCT1	SCCT0	SCCV3	SCCV2	SCCV1	SCCV0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值(POR/LVR)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-4	SCCT[3:0]	正向比较器1时间阈值控制寄存器 0000: 0μs    0001: 61μs    0010: 122μs    0011: 183μs 0100: 244μs    0101: 305μs    0110: 366μs    0111: 427μs 1000: 488μs    1001: 549μs    1010: 610μs    1011: 671μs 1100: 732μs    1101: 791μs    1110: 854μs    1111: 915μs
3-0	SCCV[3:0]	正向比较器1电压阈值控制寄存器 0000: 0.100V    0001: 0.125V    0010: 0.150V    0011: 0.175V 0100: 0.200V    0101: 0.225V    0110: 0.250V    0111: 0.275V 1000: 0.300V    1001: 0.325V    1010: 0.350V    1011: 0.375V 1100: 0.400V    1101: 0.425V    1110: 0.450V    1111: 0.475V

Table 9.8 模拟前端反向比较器1延迟时间控制寄存器

AFE - 07H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
AFE SCD	SCDT3	SCDT2	SCDT1	SCDT0	SCDV3	SCDV2	SCDV1	SCDV0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值(POR/LVR)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-4	SCDT[3:0]	反向比较器1时间阈值控制寄存器 0000: 0μs    0001: 61μs    0010: 122μs    0011: 183μs 0100: 244μs    0101: 305μs    0110: 366μs    0111: 427μs 1000: 488μs    1001: 549μs    1010: 610μs    1011: 671μs 1100: 732μs    1101: 791μs    1110: 854μs    1111: 915μs
3-0	SCDV[3:0]	反向比较器1电压阈值控制寄存器 0000: 0.100V    0001: 0.125V    0010: 0.150V    0011: 0.175V 0100: 0.200V    0101: 0.225V    0110: 0.250V    0111: 0.275V 1000: 0.300V    1001: 0.325V    1010: 0.350V    1011: 0.375V 1100: 0.400V    1101: 0.425V    1110: 0.450V    1111: 0.475V



## 10. 指令集

算术操作指令				
指令	功能描述	代码	字节	周期
ADD A, Rn	累加器加寄存器	0x28-0x2F	1	1
ADD A, direct	累加器加直接寻址字节	0x25	2	2
ADD A, @Ri	累加器加内部RAM	0x26-0x27	1	2
ADD A, #data	累加器加立即数	0x24	2	2
ADDC A, Rn	累加器加寄存器和进位位	0x38-0x3F	1	1
ADDC A, direct	累加器加直接寻址字节和进位位	0x35	2	2
ADDC A, @Ri	累加器加内部RAM和进位位	0x36-0x37	1	2
ADDC A, #data	累加器加立即数和进位位	0x34	2	2
SUBB A, Rn	累加器减寄存器和借位位	0x98-0x9F	1	1
SUBB A, direct	累加器减直接寻址字节和借位位	0x95	2	2
SUBB A, @Ri	累加器减内部RAM和借位位	0x96-0x97	1	2
SUBB A, #data	累加器减立即数和借位位	0x94	2	2
INC A	累加器加1	0x04	1	1
INC Rn	寄存器加1	0x08-0x0F	1	2
INC direct	直接寻址字节加1	0x05	2	3
INC @Ri	内部RAM加1	0x06-0x07	1	3
DEC A	累加器减1	0x14	1	1
DEC Rn	寄存器减1	0x18-0x1F	1	2
DEC direct	直接寻址字节减1	0x15	2	3
DEC @Ri	内部RAM减1	0x16-0x17	1	3
INC DPTR	数据指针加1	0xA3	1	4
MUL AB 8 X 8 16 X 8	累加器乘寄存器B	0xA4	1	11 20
DIV AB 8 / 8 16 / 8	累加器除以寄存器B	0x84	1	11 20
DA A	十进制调整	0xD4	1	1



逻辑操作指令				
指令	功能描述	代码	字节	周期
ANL A, Rn	累加器与寄存器	0x58-0x5F	1	1
ANL A, direct	累加器与直接寻址字节	0x55	2	2
ANL A, @Ri	累加器与内部RAM	0x56-0x57	1	2
ANL A, #data	累加器与立即数	0x54	2	2
ANL direct, A	直接寻址字节与累加器	0x52	2	3
ANL direct, #data	直接寻址字节与立即数	0x53	3	3
ORL A, Rn	累加器或寄存器	0x48-0x4F	1	1
ORL A, direct	累加器或直接寻址字节	0x45	2	2
ORL A, @Ri	累加器或内部RAM	0x46-0x47	1	2
ORL A, #data	累加器或立即数	0x44	2	2
ORL direct, A	直接寻址字节或累加器	0x42	2	3
ORL direct, #data	直接寻址字节或立即数	0x43	3	3
XRL A, Rn	累加器异或寄存器	0x68-0x6F	1	1
XRL A, direct	累加器异或直接寻址字节	0x65	2	2
XRL A, @Ri	累加器异或内部RAM	0x66-0x67	1	2
XRL A, #data	累加器异或立即数	0x64	2	2
XRL direct, A	直接寻址字节异或累加器	0x62	2	3
XRL direct, #data	直接寻址字节异或立即数	0x63	3	3
CLR A	累加器清零	0xE4	1	1
CPL A	累加器取反	0xF4	1	1
RL A	累加器左环移位	0x23	1	1
RLC A	累加器连进位标志左环移位	0x33	1	1
RR A	累加器右环移位	0x03	1	1
RRC A	累加器连进位标志右环移位	0x13	1	1
SWAP A	累加器高4位与低4位交换	0xC4	1	4



数据传送指令				
指令	功能描述	代码	字节	周期
MOV A, Rn	寄存器送累加器	0xE8-0xEF	1	1
MOV A, direct	直接寻址字节送累加器	0xE5	2	2
MOV A, @Ri	内部RAM送累加器	0xE6-0xE7	1	2
MOV A, #data	立即数送累加器	0x74	2	2
MOV Rn, A	累加器送寄存器	0xF8-0xFF	1	2
MOV Rn, direct	直接寻址字节送寄存器	0xA8-0xAF	2	3
MOV Rn, #data	立即数送寄存器	0x78-0x7F	2	2
MOV direct, A	累加器送直接寻址字节	0xF5	2	2
MOV direct, Rn	寄存器送直接寻址字节	0x88-0x8F	2	2
MOV direct1, direct2	直接寻址字节送直接寻址字节	0x85	3	3
MOV direct, @Ri	内部RAM送直接寻址字节	0x86-0x87	2	3
MOV direct, #data	立即数送直接寻址字节	0x75	3	3
MOV @Ri, A	累加器送内部RAM	0xF6-0xF7	1	2
MOV @Ri, direct	直接寻址字节送内部RAM	0xA6-0xA7	2	3
MOV @Ri, #data	立即数送内部RAM	0x76-0x77	2	2
MOV DPTR, #data16	16位立即数送数据指针	0x90	3	3
MOVC A, @A+DPTR	程序代码送累加器（相对数据指针）	0x93	1	7
MOVC A, @A+PC	程序代码送累加器（相对程序计数器）	0x83	1	8
MOVX A, @Ri	外部RAM送累加器（8位地址）	0xE2-0xE3	1	5
MOVX A, @DPTR	外部RAM送累加器（16位地址）	0xE0	1	6
MOVX @Ri, A	累加器送外部RAM（8位地址）	0xF2-F3	1	4
MOVX @DPTR, A	累加器送外部RAM（16位地址）	0xF0	1	5
PUSH direct	直接寻址字节压入栈顶	0xC0	2	5
POP direct	栈顶弹至直接寻址字节	0xD0	2	4
XCH A, Rn	累加器与寄存器交换	0xC8-0xCF	1	3
XCH A, direct	累加器与直接寻址字节交换	0xC5	2	4
XCH A, @Ri	累加器与内部RAM交换	0xC6-0xC7	1	4
XCHD A, @Ri	累加器低4位与内部RAM低4位交换	0xD6-0xD7	1	4



控制程序转移指令				
指令	功能描述	代码	字节	周期
ACALL addr11	2KB内绝对调用	0x11-0xF1	2	7
LCALL addr16	64KB内长调用	0x12	3	7
RET	子程序返回	0x22	1	8
RETI	中断返回	0x32	1	8
AJMP addr11	2KB内绝对转移	0x01-0xE1	2	4
LJMP addr16	64KB内长转移	0x02	3	5
SJMP rel	相对短转移	0x80	2	4
JMP @A+DPTR	相对长转移	0x73	1	6
JZ rel (不发生转移) (发生转移)	累加器为零转移	0x60	2	3 5
JNZ rel (不发生转移) (发生转移)	累加器为非零转移	0x70	2	3 5
JC rel (不发生转移) (发生转移)	C置位转移	0x40	2	2 4
JNC rel (不发生转移) (发生转移)	C清零转移	0x50	2	2 4
JB bit, rel (不发生转移) (发生转移)	直接寻址位置位转移	0x20	3	4 6
JNB bit, rel (不发生转移) (发生转移)	直接寻址位清零转移	0x30	3	4 6
JBC bit, rel (不发生转移) (发生转移)	直接寻址位置位转移并清该位	0x10	3	4 6
CJNE A, direct, rel (不发生转移) (发生转移)	累加器与直接寻址字节不等转移	0xB5	3	4 6
CJNE A, #data, rel (不发生转移) (发生转移)	累加器与立即数不等转移	0xB4	3	4 6
CJNE Rn, #data, rel (不发生转移) (发生转移)	寄存器与立即数不等转移	0xB8-0xBF	3	4 6
CJNE @Ri, #data, rel (不发生转移) (发生转移)	内部RAM与立即数不等转移	0xB6-0xB7	3	4 6
DJNZ Rn, rel (不发生转移) (发生转移)	寄存器减1不为零转移	0xD8-0xDF	2	3 5
DJNZ direct, rel (不发生转移) (发生转移)	直接寻址字节减1不为零转移	0xD5	3	4 6
NOP	空操作	0	1	1



位操作指令				
指令	功能描述	代码	字节	周期
CLR C	C清零	0xC3	1	1
CLR bit	直接寻址位清零	0xC2	2	3
SETB C	C置位	0xD3	1	1
SETB bit	直接寻址位置位	0xD2	2	3
CPL C	C取反	0xB3	1	1
CPL bit	直接寻址位取反	0xB2	2	3
ANL C, bit	C逻辑与直接寻址位	0x82	2	2
ANL C, /bit	C逻辑与直接寻址位的反	0xB0	2	2
ORL C, bit	C逻辑或直接寻址位	0x72	2	2
ORL C, /bit	C逻辑或直接寻址位的反	0xA0	2	2
MOV C, bit	直接寻址位送C	0xA2	2	2
MOV bit, C	C送直接寻址位	0x92	2	3



## 11. 电气特性

## 极限参数\*

BAT/VPACK直流供电电压 ..... -0.3V to +34V  
 DSG, CHG, OD输出电压 ..... -0.3V to BAT/PACK  
 VC1-4输入电压 ..... -0.3 to +34V  
 VC5输入电压 ..... -0.3 to +4V  
 VC1-VC2, VC2-VC3, VC3-VC4输入电压 .... -0.3 to +8.5V  
 V<sub>DD</sub>供电电压 ..... -0.3V to +7.0V  
 Open Drain I/O电压 ..... -0.3 to 6V  
 ADC Input Pins ..... -1 to 1V

GPIO输入/输出电压 ..... GND-0.3V to V<sub>DD</sub>+0.3V  
 工作环境温度 ..... -40°C to +85°C  
 存储温度 ..... -55°C to +125°C

## \*注释

如果器件的工作条件超过左列“**极限参数**”的范围，将造成器件永久性破坏。只有当器件工作在说明书所规定的范围内时功能才能得到保障。器件在极限参数列举的条件下工作将会影响到器件工作的可靠性。

直流电气特性 (BAT = 14V, V<sub>DD</sub> = AV<sub>DD</sub> = V<sub>CC</sub>, AGND = GND = 0V, T<sub>A</sub> = -20 - 85°C, f<sub>SYS</sub> = 8.338MHz, 除非另有说明)

参数	符号	最小值	典型值*	最大值	单位	条件
工作电压	V <sub>DD</sub>	-	3.0	-	V	V <sub>DD</sub> 输入电压
工作电流 (V <sub>DD</sub> + AV <sub>DD</sub> )	I <sub>OP1</sub>	-	2	3	mA	所有输出管脚无负载, AV <sub>DD</sub> = V <sub>DD</sub> = V <sub>CC</sub> = 3V, 内部RC振荡电路, f <sub>SYS</sub> = 8.338MHz, 没有Flash操作
	I <sub>OP2</sub>	-	1	1.5	mA	所有输出管脚无负载, AV <sub>DD</sub> = V <sub>DD</sub> = V <sub>CC</sub> = 3V, 内部RC振荡电路, f <sub>SYS</sub> = 4.194MHz, 没有Flash操作
	I <sub>OP3</sub>	-	0.5	0.7	mA	所有输出管脚无负载, AV <sub>DD</sub> = V <sub>DD</sub> = V <sub>CC</sub> = 3V, 内部RC振荡电路, f <sub>SYS</sub> = 2.097MHz, 没有Flash操作
	I <sub>OP4</sub>	-	0.25	0.4	mA	所有输出管脚无负载, AV <sub>DD</sub> = V <sub>DD</sub> = V <sub>CC</sub> = 3V, 内部RC振荡电路, f <sub>SYS</sub> = 1.048MHz, 没有Flash操作
	I <sub>OP5</sub>	-	0.1	0.15	mA	所有输出管脚无负载, AV <sub>DD</sub> = V <sub>DD</sub> = V <sub>CC</sub> = 3V, 内部RC振荡电路, f <sub>SYS</sub> = 32.768KHz, 没有Flash操作
待机电流 (V <sub>DD</sub> + AV <sub>DD</sub> ) (空闲模式: Idle)	I <sub>SB1</sub>	-	0.3	0.4	mA	所有输出管脚无负载, AV <sub>DD</sub> = V <sub>DD</sub> = V <sub>CC</sub> = 3V, 内部RC振荡电路, f <sub>SYS</sub> = 32.768KHz, 没有Flash操作, 开启所有功能模块
	I <sub>SB2</sub>	-	100	200	μA	所有输出管脚无负载, AV <sub>DD</sub> = V <sub>DD</sub> = V <sub>CC</sub> = 3V, 内部RC振荡电路, f <sub>SYS</sub> = 32.768KHz, 没有Flash操作, 开启所有功能模块, CADC和VADC关闭
待机电流 (V <sub>DD</sub> + AV <sub>DD</sub> ) (掉电模式: Power-Down)	I <sub>PD1</sub>	-	28	40	μA	所有输出管脚无负载, AV <sub>DD</sub> = V <sub>DD</sub> = V <sub>CC</sub> = 3V, 内部RC振荡电路, f <sub>SYS</sub> = 32.768KHz, PLL关闭, 没有Flash操作, 看门狗开启, 所有功能模块关闭
	I <sub>PD2</sub>	-	-	5	μA	所有输出管脚无负载, AV <sub>DD</sub> = V <sub>DD</sub> = V <sub>CC</sub> = 3V, 内部RC振荡电路, f <sub>SYS</sub> = 32.768KHz, PLL关闭, 没有Flash操作, 看门狗关闭, 所有功能模块关闭
工作电流 (仅AFE部分)	I <sub>AOP1</sub>	-	60	90	μA	V <sub>CC</sub> 、TEMP无外挂负载, SCI模块开启 VMEN = 1, VC5 = VC4 = 0V, CHG/DSG输出低电平, 关闭平衡电路、AWDT检测, 开启比较器检测
	I <sub>AOP2</sub>	-	25	50	μA	V <sub>CC</sub> 、TEMP无外挂负载, SCI模块开启 VMEN = 0, VC5 = VC4 = 0V, CHG/DSG输出低电平, 关闭平衡电路、AWDT检测, 开启比较器检测 T <sub>A</sub> = -25°C to 85°C





续上表

参数	符号	最小值	典型值*	最大值	单位	条件
待机电流 (仅AFE部分) (AFE空闲模式: AIDL)	$I_{ASB}$	-	20	40	$\mu A$	VCC无外挂负载, SCI模块开启, AIDL = 1 $T_A = -25^{\circ}C$ to $85^{\circ}C$
待机电流 (仅AFE部分) (AFE掉电模式: APD)	$I_{APD}$	-	0.1	1.0	$\mu A$	$AV_{DD}/V_{DD}$ 无外接电源, PACK无外接电源, APD = 1 $T_A = -25^{\circ}C$ to $85^{\circ}C$
输出高电压	$V_{OH}$	$0.9V_{DD}$	-	$V_{DD}$	V	P0, P1, P2端口 (除SMBD和SMBC) $I_{OH} = 1mA @ V_{DD} = 3V$
输出低电压	$V_{OL1}$	0	-	$0.1V_{DD}$	V	P0, P1, P2端口 (除SMBD和SMBC) $I_{OL1} = -1mA @ V_{DD} = 3V$
	$V_{OL2}$	0	-	0.4	V	SMBD和SMBC, $I_{OL2} = -7mA @ V_{DD} = 3V$
	$V_{OL3}$	0.8	-	1.2	V	P2端口, P2SEL已置位, $I_{OL3} = -4mA @ V_{DD} = 3V$
输入高电压	$V_{IH1}$	$0.7V_{DD}$	-	$V_{DD} + 0.3$	V	P0, P1, P2端口 (施密特触发器)
	$V_{IH2}$	2	-	6	V	SMBD, SMBC
输入低电压	$V_{IL1}$	-0.3	-	$0.3V_{DD}$	V	P0, P1, P2端口 (施密特触发器)
	$V_{IL2}$	-0.3	-	0.8	V	SMBD, SMBC
上拉电阻	$R_{PULLUP}$	-	30	-	$k\Omega$	
串联电阻	$R_{SERIES}$	200	250	300	$\Omega$	P2口内部串联电阻 (P2SEL已置位)

注意:

1. “\*”表示典型值下的数据是在3.0V, 25°C下测得的, 除非另有说明。
2. 系统功耗由主体部分 ( $AV_{DD}+V_{DD}$ ) 和AFE两部分组成, 选择不同的组合, 最终的系统功耗将会不一样。

低电压复位电气特性 (BAT = 14V,  $V_{DD} = AV_{DD} = VCC$ , AGND = GND = 0V,  $T_A = -20 \sim 85^{\circ}C$ ,  $f_{SYS} = 8.338MHz$ , 除非另有说明。)

参数	符号	最小值	典型值	最大值	单位	条件
LVR电压	$V_{LVRL}$	2.2	2.3	2.4	V	LVR允许
LVR低电压复位宽度	$T_{LVR}$	-	30	-	$\mu s$	

VADC模/数转换器电气特性

参数	符号	最小值	典型值	最大值	单位	条件
供电电压	$AV_{DD}$	-	3.0	-	V	
参考电压源	$V_{REF}$	-	1.2	-	V	
精度	$N_R$	-	16	-	bit	$GND \leq V_{AIN} \leq V_{REF}$
A/D输入电压	$V_{VAIN}$	GND	-	1.23	V	
A/D输入电阻	$R_{VAIN}$	-	8	-	$M\Omega$	
积分非线性误差	$I_{LE}$	-	$\pm 1$	$\pm 3$	LSB	$f_{OSC} = 8.338MHz$ , $AV_{DD} = 3.0V$
偏移误差	$E_Z$	-	2	-	mV	$f_{OSC} = 8.338MHz$ , $AV_{DD} = 3.0V$



## CADBC模/数转换器电气特性

参数	符号	最小值	典型值	最大值	单位	条件
供电电压	$AV_{DD}$	-	3.0	-	V	
参考电压源	$C_{REF}$	-	0.3	-	V	
精度	$N_R$	-	16	-	bit	$GND \leq V_{AIN} \leq V_{REF}$
A/D输入电压	$V_{AIN}$	-0.3	-	0.3	V	$V_{RS1}, V_{RS2}$
A/D差分输入电压	$V_{CAIN}$	-0.3	-	0.3	V	$V_{RS1} - V_{RS2}$
A/D输入电阻	$R_{CAIN}$	-	2.5	-	$M\Omega$	
积分非线性误差	$I_{LE}$	-	$\pm 1$	$\pm 3$	LSB	$f_{OSC} = 8.338MHz, AV_{DD} = 3.0V$
偏移误差	$E_Z$	-	-	200	$\mu V$	$f_{OSC} = 8.338MHz, AV_{DD} = 3.0V$

电源稳压器电气特性 (BAT = 14V,  $V_{DD} = AV_{DD} = VCC$ , AGND = GND = 0V,  $T_A = -20 - 85^\circ C$ ,  $f_{SYS} = 8.338MHz$ , 除非另有说明。)

参数	符号	最小值	典型值	最大值	单位	条件
LDO启动电压	$V_{STARTUP}$	5	-	-	V	用于VPACK
VCC开启电压	$V_{START}$	2.4	2.5	2.6	V	$V_{VPACK} > V_{STARTUP}$
VCC关闭电压	$V_{END}$	-	2.1	2.3	V	$V_{VPACK} > V_{STARTUP}$
稳压器输出	$V_{CC}$	-	3.0	-	V	
稳压器输出	$V_{CC}$	-4%	3	2%	V	$8.0V < V_{BAT} \text{ or } V_{VPACK} < 25V, I_{LOAD} < 25mA, T_A = -25^\circ C \text{ to } 85^\circ C$
	$V_{CC}$	-9%	3	2%	V	$6.5V < V_{BAT} \text{ or } V_{VPACK} < 8V, I_{LOAD} < 25mA, T_A = -25^\circ C \text{ to } 85^\circ C$
	$V_{CC}$	-9%	3	2%	V	$5.4V < V_{BAT} \text{ or } V_{VPACK} < 6.5V, I_{LOAD} < 16mA, T_A = -25^\circ C \text{ to } 85^\circ C$
	$V_{CC}$	-2%	3	2%	V	$4.5V < V_{BAT} \text{ or } V_{VPACK} < 25V, I_{LOAD} < 2mA, T_A = -25^\circ C \text{ to } 85^\circ C$
温漂	$\Delta V_{TEMP}$	-	$\pm 0.2$	-	%	$I_{OUT} = 2mA, T_A = -25^\circ C \text{ to } 85^\circ C$
负载调节率	$\Delta V_{VCCLOAD}$	-	7	15	mV	$0.1mA < I_{LOAD} < 2mA$
	$\Delta V_{VCCLOAD}$	-	40	100	mV	$0.1mA < I_{LOAD} < 25mA$
线性度	$\Delta I_{LINE}$	-	3	10	mV	$5.4V < V_{BAT} < 25V, I_{LOAD} = 2mA$

电压转换器电气特性 (BAT = 14V,  $V_{DD} = AV_{DD} = VCC$ , AGND = GND = 0V,  $T_A = -20 - 85^\circ C$ ,  $f_{SYS} = 8.338MHz$ , 除非另有说明。)

参数	符号	最小值	典型值	最大值	单位	条件
转换输出电压	$V_{CELL\_OUT}$	-	0.975	$\pm 1\%$	V	$V_{Cn} - V_{Cn+1} = 0V, 8.0V < V_{BAT} \text{ or } V_{VPACK} < 25V$
	$V_{CELL\_OUT}$	-	0.3	$\pm 1\%$	V	$V_{Cn} - V_{Cn+1} = 4.5V, 8.0V < V_{BAT} \text{ or } V_{VPACK} < 25V$
参考电压输出	REF	-	0.975	$\pm 1\%$	V	$8.0V < V_{BAT} \text{ or } V_{VPACK} < 25V$
VPACK分压输出	VPACK	-	VPACK/25	$\pm 5\%$	V	$5.0V < V_{VPACK} < 25V$
转换系数	K	0.147	0.150	0.153	-	$K = (AAN0 \text{ 输出 } (VC5 = VC4 = 0.0V) - AAN0 \text{ 输出 } (VC5 = 0.0V, VC4 = 4.5V))/4.5$
	K	0.147	0.150	0.153	-	$K = (AAN0 \text{ 输出 } (VC2 = VC1 = 13.5V) - AAN0 \text{ 输出 } (VC2 = 13.5V, VC1 = 18V))/4.5$
AAN0建立时间	$t_{AAN0}$	-	5	8	mS	AAN0输出VPack电压转换结果
AAN0建立时间	$t_{AAN0}$	-	5	8	mS	AAN0输出CELL电压转换结果



模拟比较器电气特性 (BAT = 14V,  $V_{DD} = AV_{DD} = VCC$ , AGND = GND = 0V,  $T_A = -20 - 85^{\circ}\text{C}$ ,  $f_{\text{SYS}} = 8.338\text{MHz}$ , 除非另有说明。)

参数	符号	最小值	典型值	最大值	单位	条件
反向比较器2阈值范围	$V_{OL}$	-50	-	-205	mV	
反向比较器2阈值间距	$\Delta V_{OL}$	-	5	-	mV	
反向比较器2阈值迟滞	$V_{HYS(OL)}$	7	10	13	mV	
正向比较器1阈值范围	$V_{SC}$	100	-	475	mV	
反向比较器1阈值范围	$V_{SC}$	-100	-	-475	mV	
正向比较器1阈值间距	$\Delta V_{SC}$	-	25	-	mV	
反向比较器1阈值间距	$\Delta V_{SC}$	-	-25	-	mV	$f_{\text{OSC}} = 8.338\text{MHz}$ , $AV_{DD} = 3.0\text{V}$
正反向比较器1阈值迟滞	$V_{HYS(SC)}$	40	50	60	mV	$f_{\text{OSC}} = 8.338\text{MHz}$ , $AV_{DD} = 3.0\text{V}$
反向比较器2阈值精度	$V_{OL\_ACR}$	40	50	65	mV	$V_{OL} = 50\text{mV}(\text{min})$
反向比较器2阈值精度	$V_{OL\_ACR}$	90	100	115	mV	$V_{OL} = 100\text{mV}$
反向比较器2阈值精度	$V_{OL\_ACR}$	184	205	231	mV	$V_{OL} = 205\text{mV}(\text{max})$
正反向比较器1阈值精度	$V_{SC\_ACR}$	60	100	120	mV	正反向 $V_{SC} = 100(\text{min})$
正反向比较器1阈值精度	$V_{SC\_ACR}$	155	200	220	mV	正反向 $V_{SC} = 200$
正反向比较器1阈值精度	$V_{SC\_ACR}$	415	475	523	mV	正反向 $V_{SC} = 475(\text{max})$

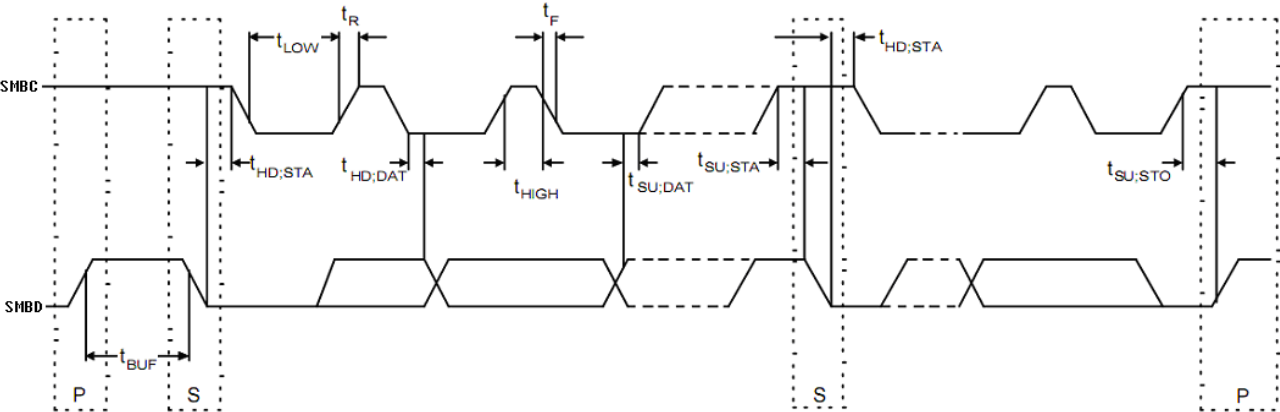
AFE输出管脚电气特性 (BAT = 14V,  $V_{DD} = AV_{DD} = VCC$ , AGND = GND = 0V,  $T_A = -20 - 85^{\circ}\text{C}$ ,  $f_{\text{SYS}} = 8.338\text{MHz}$ , 除非另有说明。)

参数	符号	最小值	典型值	最大值	单位	条件
TEMP内部串接电阻	$R_{DS(on)}$	-	50	100	$\Omega$	$R_{dson} = (V_{VCC} - V_{TEMP})/1\text{mA}$
DSG输出低电平	$V_{DSGON}$	-	-	1	V	$V_{BAT} = 5 - 20\text{V}$ , $I_O = -0.5\text{mA}$
CHG输出低电平	$V_{CHGON}$	-	-	1	V	$V_{VPACK} = 5 - 20\text{V}$ , $I_O = -0.5\text{mA}$
DSG输出高电平	$V_{DSGOFF}$	$V_{BAT}-1$	-	-	V	$V_{BAT} = 5 - 20\text{V}$ , $I_O = 0.5\text{mA}$
CHG输出高电平	$V_{CHGOFF}$	$V_{PACK}-1$	-	-	V	$V_{VPACK} = 5 - 20\text{V}$ , $I_O = 0.5\text{mA}$
DSG上升沿时间	$t_R$	-	40	200	$\mu\text{s}$	$C_L = 4700\text{pF}$ , $V_{DSG}$ : 10% - 90%
CHG上升沿时间	$t_R$	-	40	200	$\mu\text{s}$	$C_L = 4700\text{pF}$ , $V_{CHG}$ : 10% - 90%
DSG下降沿时间	$t_F$	-	40	200	$\mu\text{s}$	$C_L = 4700\text{pF}$ , $V_{DSG}$ : 90% - 10%
CHG下降沿时间	$t_F$	-	40	200	$\mu\text{s}$	$C_L = 4700\text{pF}$ , $V_{CHG}$ : 90% - 10%
OD低电平驱动	$I_{OD}$	6	10	-	mA	外接5V电压
$VC_n \sim VC_{n+1}$ 导通电阻	$R_{BAL}$		150	$\pm 50\%$	$\Omega$	$VC_n - VC_{n+1} = 2\text{V}$



交流电气特性 (BAT = 14V, V<sub>DD</sub> = AV<sub>DD</sub> = VCC, AGND = GND = 0V, T<sub>A</sub> = -20 - 85°C, f<sub>sys</sub> = 8.338MHz, 除非另有说明。)

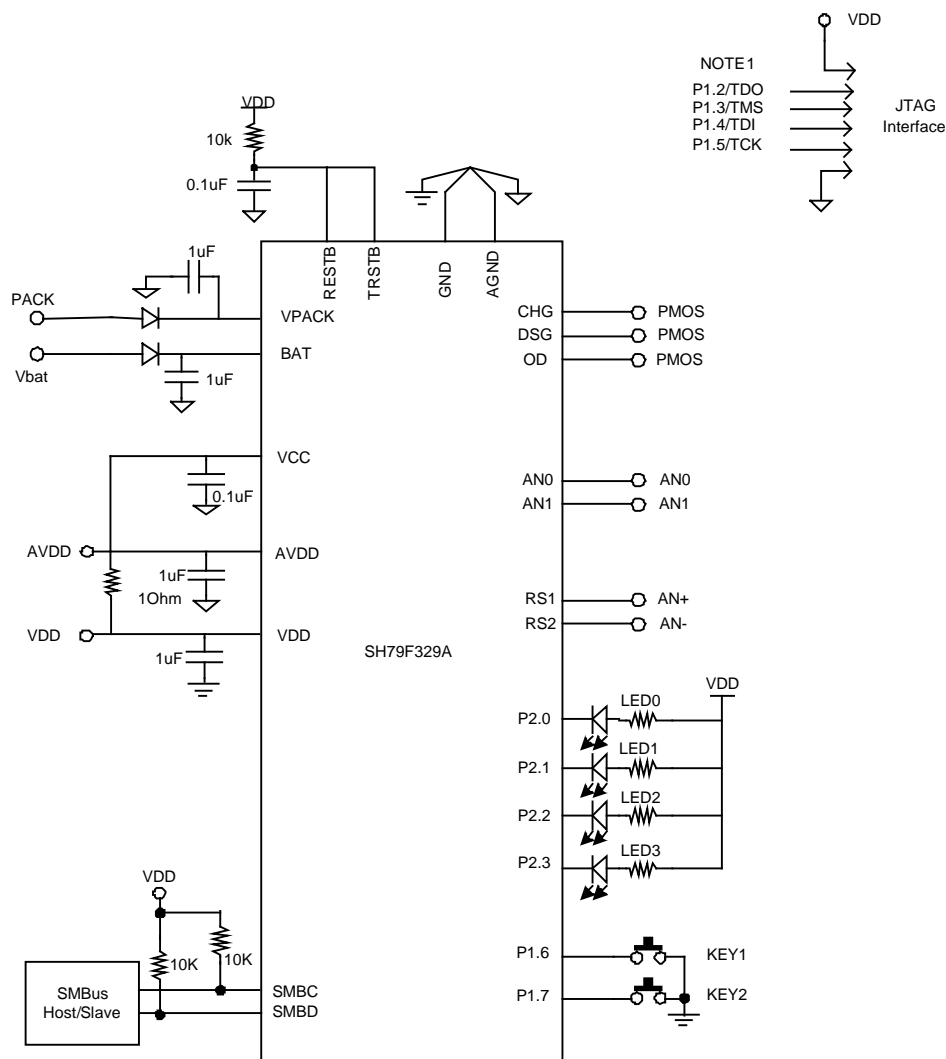
参数	符号	最小值	典型值	最大值	单位	条件
RC振荡器频率	f <sub>RC</sub>	-	32.768	-	kHz	V <sub>DD</sub> = 3.0V, 330KΩ电阻精度-0.1~0.1%, 温漂50ppm
频率错误	f <sub>EIO</sub>	-	0.5	±2	%	
频率漂移	f <sub>DIO</sub>	-	-	±1	%	According to T <sub>A</sub> = 0-50°C
起振时间	f <sub>SIO</sub>	-	-	200	ms	Frequency Output in ±1%
倍频器功耗	I <sub>PLL</sub>	-	60	-	μA	V <sub>DD</sub> = 3.0V
倍频器起振时间	t <sub>SP</sub>	-	2	5	ms	±0.5% Frequency Error
复位脉冲宽度	t <sub>PW(RSTB)</sub>	10	-	-	μs	低电平有效
低压复位脉冲宽度	t <sub>PW(LVR)</sub>	-	20	-	μs	LVR允许
振荡器电阻	R <sub>OSC</sub>	-	330	±0.1%	KΩ	温漂50ppm
PLL负载电容	C <sub>L</sub>	-	1	-	nF	
SMBUS频率范围	f <sub>SMB</sub>	10	-	100	kHz	
总线空闲间隔	t <sub>BUF</sub>	4.7	-	-	μs	
低电平周期	t <sub>LOW</sub>	4.7	-	-	μs	
高电平周期	t <sub>HIGH</sub>	4.0	-	50	μs	
数据保持时间	t <sub>HD: DAT</sub>	300	-	-	ns	
数据建立时间	t <sub>SU: DAT</sub>	250	-	-	ns	
STA保持时间	t <sub>HD: STA</sub>	4.0	-	-	μs	
STA建立时间	t <sub>SU: STA</sub>	4.7	-	-	μs	
STO建立时间	t <sub>SU: STO</sub>	4.0	-	-	μs	
上升时间	t <sub>R</sub>	-	-	1000	ns	(V <sub>ILMAX</sub> - 0.15V) to (V <sub>IHMIN</sub> + 0.15V)
下降时间	t <sub>F</sub>	-	-	300	ns	0.9V <sub>DD</sub> to (V <sub>ILMAX</sub> - 0.15)
超时周期	t <sub>TIMEOUT</sub>	-	25	-	ms	





## 12. 应用电路

- 4个LED显示
- 2个按键
- SMBUS通讯
- 2路单端电压测量
- 1路差分电压测量
- 3个PMOS控制



注意: 参考JTAG管脚连接图



**13. 订购信息**

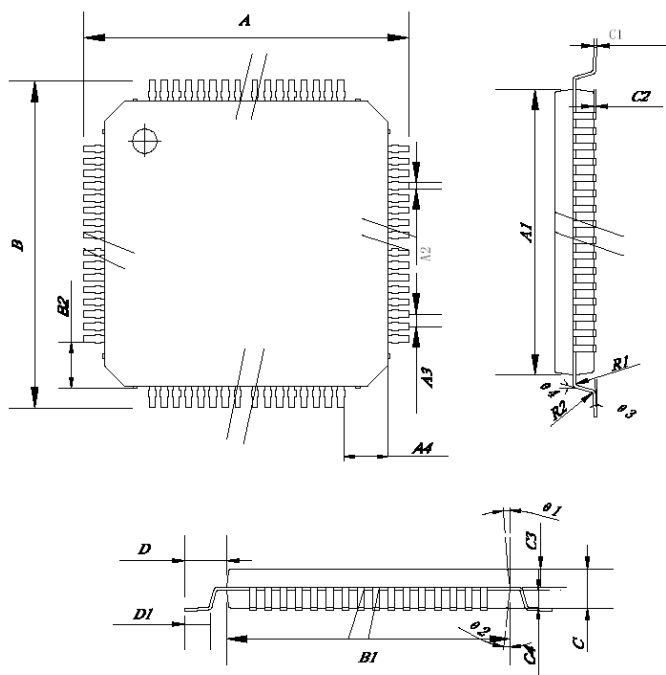
产品编号	封装
SH79F329AU/048UR	TQFP48
SH79F329AX/038XU	TSSOP38



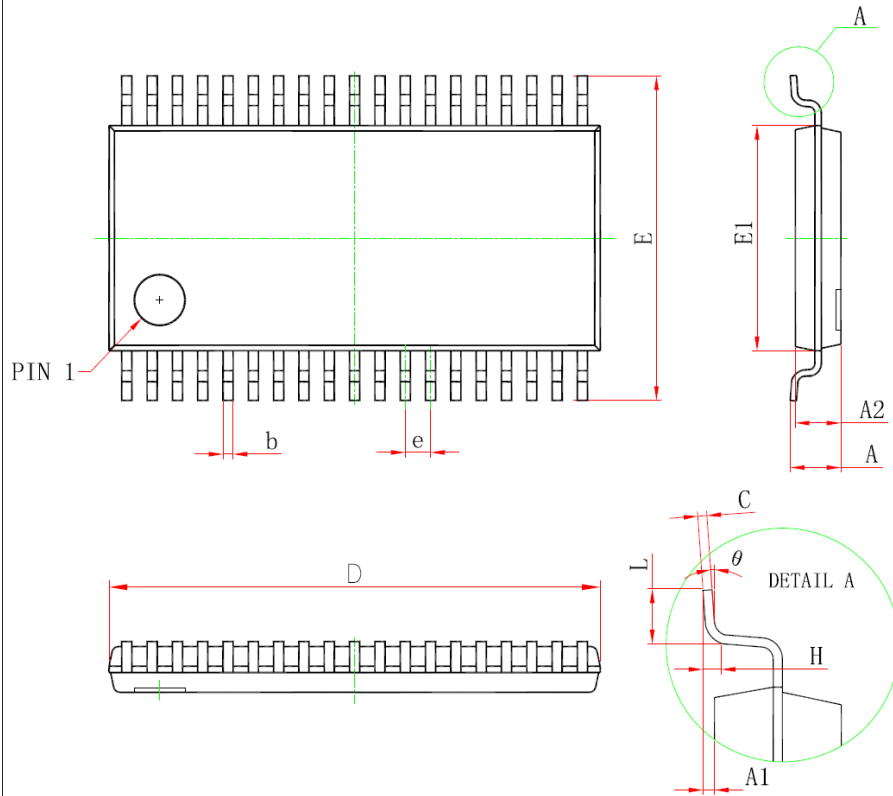
# 14. 封装信息

TQFP 48外形尺寸 (BODY SIZE: 10\*10)

单位: 英寸/毫米



符号	英吋单位尺寸		毫米单位尺寸	
	最小	最大	最小	最大
A	0.346	0.362	8.80	9.20
A1	0.270	0.278	6.85	7.05
A2	0.006	0.010	0.15	0.25
A3	0.020 Typ.		0.5 Typ.	
A4	0.026 Typ.		0.65 Typ.	
B	0.346	0.362	8.80	9.20
B1	0.270	0.278	6.85	7.05
B2	0.026 Typ.		0.65 Typ.	
C	0.035	0.041	0.90	1.05
C1	0.004	0.008	0.09	0.20
C2	0.002	0.006	0.05	0.15
C3	0.017 Typ.		0.4365 Typ.	
C4	0.017 Typ.		0.4365 Typ.	
D	0.033	0.045	0.85	1.15
D1	0.018	0.030	0.45	0.75
R1	0.006 Typ.		0.15 Typ.	
R2	0.006 Typ.		0.15 Typ.	
01	12° Typ.		12° Typ.	
02	12° Typ.		12° Typ.	
03	0° - 7°		0° - 7°	
04	7° Typ.		7° Typ.	

**TSSOP 38外形尺寸****TSSOP38 PACKAGE OUTLINE DIMENSIONS**

Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A		1.200		0.047
A1	0.050	0.150	0.002	0.006
A2	0.800	1.000	0.031	0.039
b	0.170	0.270	0.007	0.011
c	0.090	0.200	0.004	0.008
D	9.600	9.800	0.378	0.386
E	6.250	6.550	0.246	0.258
E1	4.300	4.500	0.169	0.177
e	0.50 (BSC)		0.020 (BSC)	
H	0.25(TYP)		0.01(TYP)	
L	0.500	0.700	0.020	0.028
θ	1°	7°	1°	7°





15. 规格更改记录

版本	记录	日期
1.0	初始版本	



## 目录

1. 特性 .....	1
2. 概述 .....	1
3. 方框图 .....	2
4. 引脚配置 .....	3
5. 引脚描述 .....	5
6. SFR映像 .....	7
7. 标准功能 .....	13
7.1 CPU .....	13
7.1.1 CPU内核特殊功能寄存器 .....	13
7.1.2 CPU增强内核特殊功能寄存器 .....	14
7.1.3 寄存器 .....	14
7.2 RAM .....	15
7.2.1 特性 .....	15
7.2.2 寄存器 .....	15
7.3 FLASH存储器 .....	16
7.3.1 特性 .....	16
7.3.2 ICP模式下的Flash操作 .....	16
7.4 扇区自编程 (SSP) 功能 .....	18
7.4.1 寄存器 .....	18
7.4.2 Flash控制流程图 .....	21
7.4.3 SSP编程注意事项 .....	22
7.5 系统时钟和振荡器 .....	23
7.5.1 特性 .....	23
7.5.2 概述 .....	23
7.5.3 寄存器 .....	23
7.5.4 振荡器类型 .....	23
7.5.5 系统时钟选择 .....	23
7.5.6 AFE通讯时钟 .....	23
7.6 I/O端口 .....	24
7.6.1 特性 .....	24
7.6.2 寄存器 .....	24
7.6.3 端口模块图 .....	26
7.6.4 端口共享 .....	27
7.7 中断 .....	28
7.7.1 特性 .....	28
7.7.2 中断允许 .....	28
7.7.3 寄存器 .....	28
7.7.4 中断标志 .....	30
7.7.5 中断向量 .....	31
7.7.6 中断优先级 .....	31
7.7.7 中断处理 .....	32
7.7.8 中断响应时间 .....	32
7.7.9 外部中断输入 .....	33
7.7.10 中断汇总 .....	33
8. 增强功能 .....	34
8.1 SMBUS串行通讯接口 .....	34
8.1.1 特性 .....	34
8.1.2 数据传输格式 .....	34
8.1.3 功能描述 .....	37
8.1.4 传输模式 .....	38
8.1.5 寄存器 .....	46
8.2 模/数转换器 (ADC) .....	48
8.2.1 特性 .....	48
8.2.2 VADC .....	48



8.2.3 VADC 寄存器.....	48
8.2.4 CADC .....	51
8.2.5 CADC 寄存器.....	52
8.2.6 程序示例.....	54
8.3 AFE 通讯 (SCI) .....	56
8.3.1 特性.....	56
8.3.2 AFE 通讯 (SCI) 协议.....	56
8.3.3 AFE 通讯示例.....	56
8.3.4 SCI 寄存器.....	57
8.4 定时器 .....	58
8.4.1 特性.....	58
8.4.2 定时器操作.....	58
8.4.3 定时器寄存器.....	58
8.5 低电压复位 (LVR) .....	59
8.5.1 特性.....	59
8.6 看门狗定时器 (WDT) 及复位状态.....	60
8.6.1 特性.....	60
8.6.2 寄存器.....	60
8.7 电源管理 .....	61
8.7.1 特性.....	61
8.7.2 空闲模式 (Idle) .....	61
8.7.3 掉电模式 (Power-Down) .....	61
8.7.4 寄存器.....	62
8.8 预热计数器 .....	63
8.8.1 特性.....	63
8.9 代码选项 .....	64
9. 模拟前端 (AFE) .....	65
9.1 特性 .....	65
9.2 电源稳压器 LDO .....	65
9.3 AFE 数字输出端口 .....	65
9.4 AFE 电压转换 .....	67
9.5 AFE 内部导通电路.....	68
9.6 AFE 通讯监视器.....	68
9.7 AFE 模拟比较器.....	68
9.8 AFE 状态清除.....	69
9.9 AFE 状态和模式.....	69
9.10 AFE 内部寄存器.....	70
10. 指令集 .....	75
11. 电气特性 .....	80
12. 应用电路 .....	85
13. 订购信息 .....	86
14. 封装信息 .....	87
15. 规格更改记录 .....	89