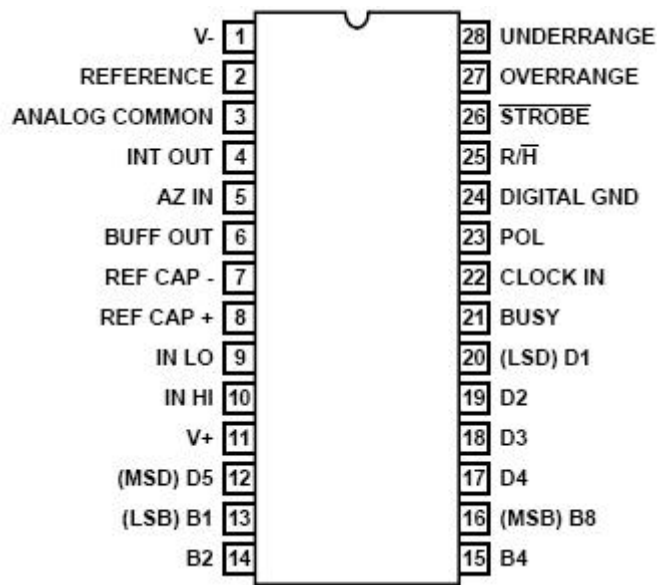


ICL7135 为 DIP28 封装,芯片引脚排列如图所示



ICL7135 引脚功能及含义如下:

(1)与供电及电源相关的引脚(共 7 脚)

.-V:ICL7135 负电源引入端,典型值-5V,极限值-9V;

.+V:ICL7135 正电源引入端,典型值+5V,极限值+6V;

.DGND:数字地,ICL7135 正,负电源的低电平基准;

.REF:参考电压输入,REF 的地为 AGND 引脚,典型值 1V,输出数字量= $10000 \times (V_{IN}/V_{REF})$;

.AC:模拟地,典型应用中,与 DGND(数字地)一点接地;

.INHI:模拟输入正;

.INLO:模拟输入负,当模拟信号输入为单端对地时,直接与 AC 相连.

(2)与控制 and 状态相关的引脚 (共 12 脚)

.CLKIN:时钟信号输入.当 $T=80ms$ 时, $f_{cp}=125kHz$,对 50Hz 工频干扰有较大抑制能力,此时转换速度为 3 次/s.极限值 $f_{cp}=1MHz$ 时,转换速度为 25 次/s.

.REFC+:外接参考电容正,典型值 $1\mu F$.

.REFC-:外接参考电容负.

.BUFFO:缓冲放大器输出端,典型外接积分电阻.

.INTO:积分器输出端,典型外接积分电容.

.AZIN:自校零端.

.LOW: 欠量程信号输出端,当输入信号小于量程范围的 10%时,该端输出高电平.

.HIGH:过量程信号输出端,当输入信号超过计数范围(20001)时,该端输出高电平.

.STOR:数据输出选通信号(负脉冲),宽度为时钟脉冲宽度的一半,每次 A/D 转换结束时,该端输出 5 个负脉冲,分别选通由高到低的 BCD 码数据(5 位),该端用于将转换结果打到并行 I/O 接口.

.R/H:自动转换/停顿控制输入.当输入高电平时;每隔 40002 个时钟脉冲自动启动下一次转换;当输入为低电平时,转换结束后需输入一个大于 300ns 的正脉冲,才能启动下一次转换.

.POL:极性信号输出,高电平表示极性为正.

.BUSY:忙信号输出,高电平有效.正向积分开始时自动变高,反向积分结束时自动变低.

(3)与选通和数据输出相关的引脚(共 9 脚)

.B8~B1:BCD 码输出.B8 为高位,对应 BCD 码;

.D5:万位选通; .D4~D1:千,百,十,个位选通.