

一般都用 IIC 来表示

I<sup>2</sup>C 总线是一种用于 IC 器件之间连接的双向二线制总线，所谓总线它上面可以挂多少器件，并且通个两根线连接，占用空间非常的小，总线的长度可高达 25 英尺，并且能够以 10Kbps 的最大传输速率支持 4 个组件。它的另一优点是多主控，只要能够进行接收和发送的设备都可以成为主控制器，当然多个主控不能同一时间工作。

I<sup>2</sup>C 总线有两根信号线，一根为 SDA（数据线），一根为 SCL（时钟线）。任何时候时钟信号都是由主控制器产生。

I<sup>2</sup>C 总线在传送数据的过程中，主要有三种控制信号：起始信号，结束信号，应答信号

起始信号：当 SCL 为高电平时，SDA 由高电平转为低电平时，开始传送数据

结束信号：当 SCL 为高电平时，SDA 由低电平转为高电平时，结束数据传送

应答信号：接收数据的器件在接收到 8bit 数据后，向发送数据的器件发出低电平信号，表示已收到数据。

这个信号可以是主控制器发出，也可以是从动器件发出。总之由接收数据的器件发出。

这些信号中，起始信号是必需的，结束信号和应答信号，都可以不要

I<sup>2</sup>C (Inter-Integrated Circuit) 总线是一种由 PHILIPS 公司开发的两线式串行总线，用于连接微控制器及其外围设备。I<sup>2</sup>C 总线产生于在 80 年代，最初为音频和视频设备开发，如今主要在服务器管理中使用，其中包括单个组件状态的通信。例如管理员可对各个组件进行查询，以管理系统的配置或掌握组件的功能状态，如电源和系统风扇。可随时监控内存、硬盘、网络、系统温度等多个参数，增加了系统的安全性，方便了管理。

### I<sup>2</sup>C 总线特点

I<sup>2</sup>C 总线最主要的优点是其简单性和有效性。由于接口直接在组件之上，因此 I<sup>2</sup>C 总线占用的空间非常小，减少了电路板的空间和芯片管脚的数量，降低了互联成本。总线的长度可高达 25 英尺，并且能够以 10Kbps 的最大传输速率支持 40 个组件。I<sup>2</sup>C 总线的另一个优点是，它支持多主控 (multimastering)，其中任何能够进行发送和接收的设备都可以成为主总线。一个主控能够控制信号的传输和时钟频率。当然，在任何时间点上只能有一个主控。

### I<sup>2</sup>C 总线工作原理

#### 总线的构成及信号类型

I<sup>2</sup>C 总线是由数据线 SDA 和时钟 SCL 构成的串行总线，可发送和接收数据。在 CPU 与被控 IC 之间、IC 与 IC 之间进行双向传送，最高传送速率 100kbps。各种被控制电路均并联在这条总线上，但就像电话机一样只有拨通各自的号码才能工作，所以每个电路和模块都有唯一的地址，在信息的传输过程中，I<sup>2</sup>C 总线上并接的每一模块电路既是主控制器（或被控器），又是发送器（或接收器），这取决于它所完成的功能。CPU 发出的控制信号分为地址码和控制量两部分，地址码用来选址，即接通需要控制的电路，确定控制的种类；控制量决定该调整类别（如对比度、亮度等）及需要调整的量。这样，各控制电路虽然挂在同一条总线上，却彼此独立，互不相关。

I<sup>2</sup>C 总线在传送数据过程中共有三种类型信号，它们分别是：开始信号、结束信号和应答信号。

开始信号：SCL 为高电平时，SDA 由高电平向低电平跳变，开始传送数据。

结束信号：SCL 为低电平时，SDA 由低电平向高电平跳变，结束传送数据。

应答信号：接收数据的 IC 在接收到 8bit 数据后，向发送数据的 IC 发出特定的低电平脉冲，表示已收到数据。CPU 向受控单元发出一个信号后，等待受控单元发出一个应答信号，CPU 接收到应答信号后，根据实际情况作出是否继续传递信号的判断。若未收到应答信号，由判断为受控单元出现故障。

目前有很多半导体集成电路上都集成了 I<sup>2</sup>C 接口。带有 I<sup>2</sup>C 接口的单片机有：CYGNAL 的 C8051F0XX 系列，PHILIPSP87LPC7XX 系列，MICROCHIP 的 PIC16C6XX 系列等。很多外围器件如存储器、监控芯片等也提供 I<sup>2</sup>C 接口。

总线基本操作

I<sup>2</sup>C 规程运用主/从双向通讯。器件发送数据到总线上，则定义为发送器，器件接收数据则定义为接收器。主器件和从器件都可以工作于接收和发送状态。总线必须由主器件（通常为微控制器）控制，主器件产生串行时钟（SCL）控制总线的传输方向，并产生起始和停止条件。SDA 线上的数据状态仅在 SCL 为低电平的期间才能改变，SCL 为高电平的期间，SDA 状态的改变被用来表示起始和停止条件。参见图 1。

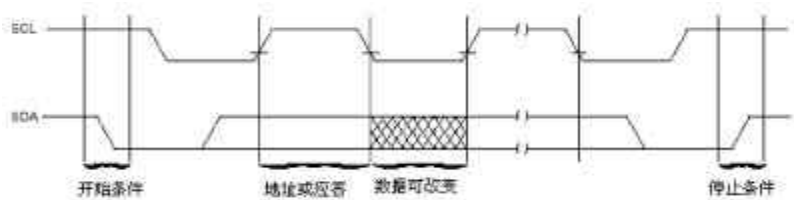


图 1 串行总线上的数据传送顺序

控制字节

在起始条件之后，必须是器件的控制字节，其中高四位为器件类型识别符（不同的芯片类型有不同的定义，EEPROM 一般应为 1010），接着三位为片选，最后一位为读写位，当为 1 时为读操作，为 0 时为写操作。如图 2 所示。

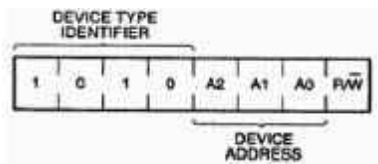


图 2 控制字节配置

写操作

写操作分为字节写和页面写两种操作，对于页面写根据芯片的一次装载的字节数不同有所不同。关于页面写的地址、应答和数据传送的时序参见图 3。

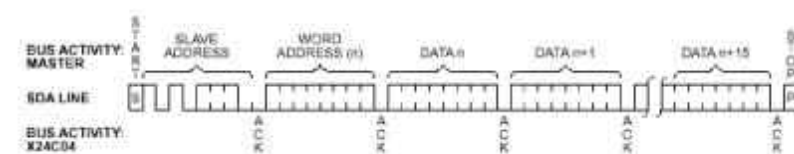


图 3 页面写

### 读操作

读操作有三种基本操作：当前地址读、随机读和顺序读。图 4 给出的是顺序读的时序图。应当注意的是：最后一个读操作的第 9 个时钟周期不是“不关心”。为了结束读操作，主机必须在第 9 个周期期间发出停止条件或者在第 9 个时钟周期内保持 SDA 为高电平、然后发出停止条件。

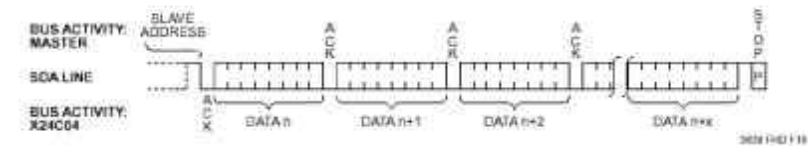


图 4 顺序读

### 实例：

X24C04 与 MCS-51 单片机软硬件的实现

X24C04 是 XICOR 公司的 CMOS 4096 位串行 EEPROM，内部组织成 512×8 位。16 字节页面写。与 MCS-51 单片机接口如图 5 所示。由于 SDA 是漏极开路输出，且可以与任何数目的漏极开路或集电极 开路输出“线或”（wire-Orred）连接。上拉电阻的选择可参考 X24C04 的数据手册。下面是通过 I<sup>2</sup>C 接口对 X24C04 进行单字节写操作的例程。流程图及源程序如下：

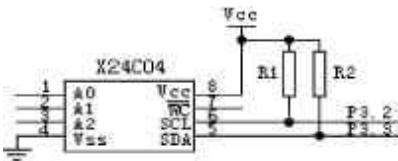


图 5 X24C04 与 51 单片机接口

```
； 名称： BSENT
； 描述： 写字节
； 功能： 写一个字节
； 调用程序： 无
； 输入参数： A
； 输出参数： 无
BSEND: MOV R2, #08H ; 1 字节 8 位
SENDA: CLR P3.2 ;
RLC A ; 左移一位
MOV P3.3, C ; 写一位
SETB P3.2
DJNZ R2, SENDA ; 写完 8 个字节？
CLR P3.2 ; 应答信号
SETB P3.3
SETB P3.2
RET
```

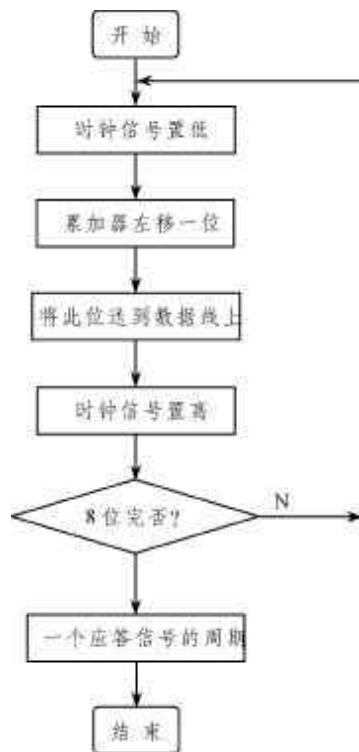


图 6 流程图

在 I<sup>2</sup>C 总线的应用中应注意的事项总结为以下几点：

- 1) 严格按照时序图的要求进行操作，
- 2) 若与口线上带内部上拉电阻的单片接口连接，可以不外加上拉电阻。
- 3) 程序中为配合相应的传输速率，在对口线操作的指令后可用 NOP 指令加一定的延时。
- 4) 为了减少意外的干扰信号将 EEPROM 内的数据改写可用外部写保护引脚（如果有），或者在 EEPROM 内部没有用的空间写入标志字，每次上电时或复位时做一次检测，判断 EEPROM 是否被意外改写。