

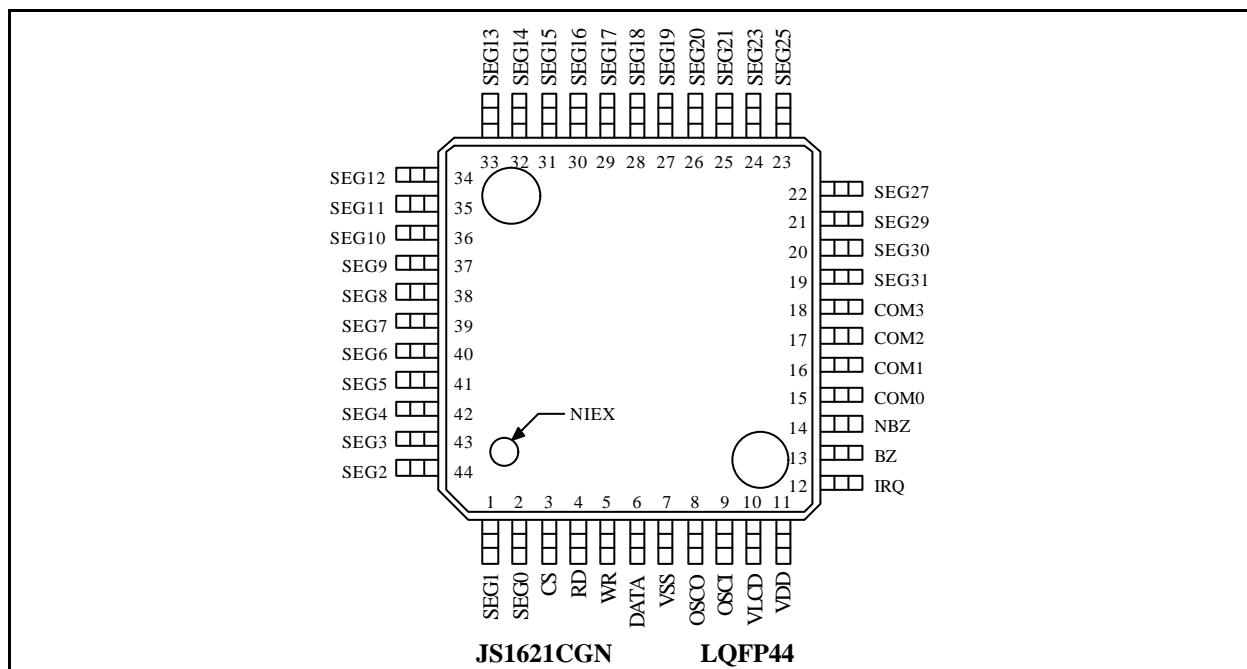
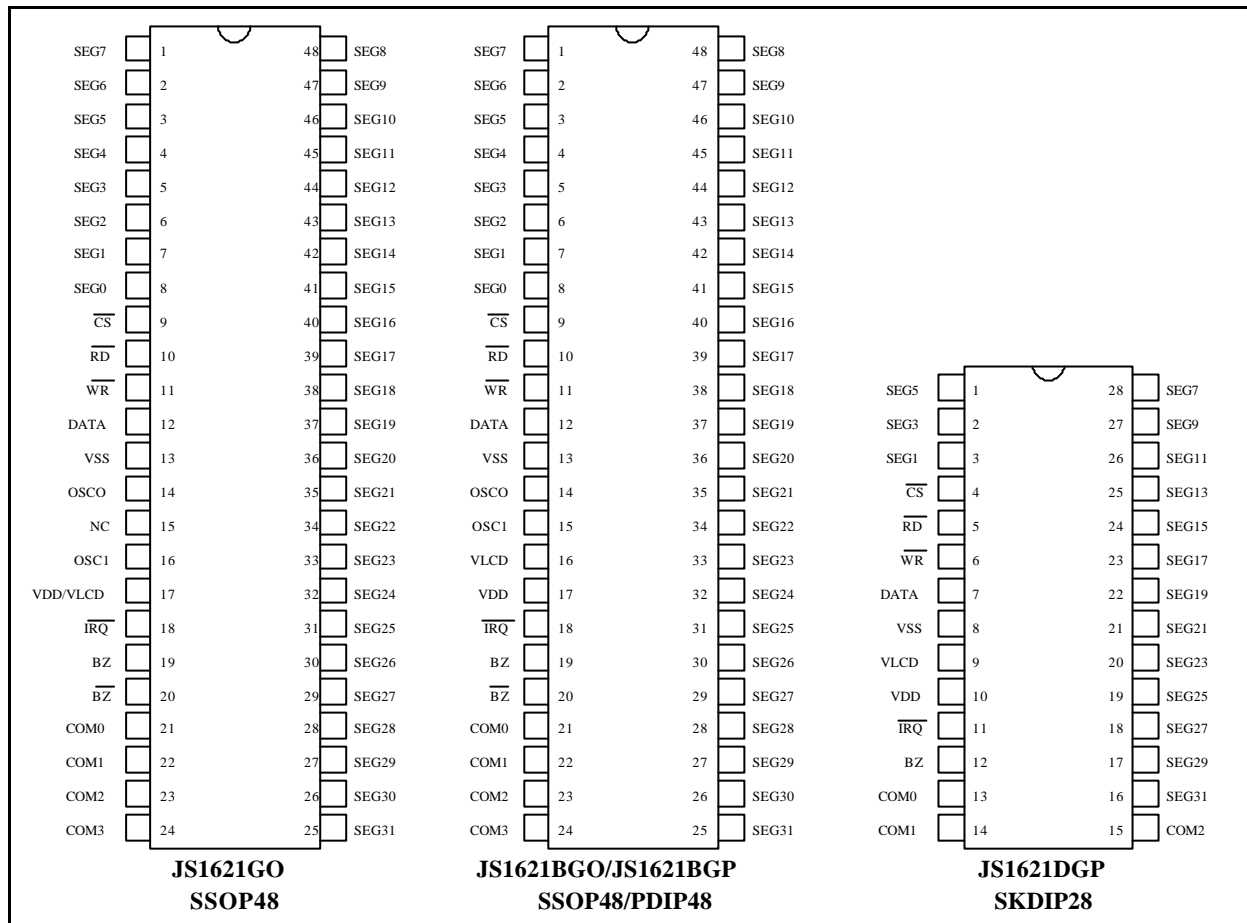
概述

JS1621 是一种 128 点阵式存储器映射多功能 LCD 驱动电路。JS1621 的 S/W 结构特点，使它适合点阵式 LCD 显示，包括 LCD 模块和显示子系统，JS1621 具有关闭电源功能。

功能特点

- 工作电压：2.4V ~ 5.2V
- 内部 256kHz RC 振荡器
- 外部 32kHz 晶振或 256kHz 频率输入
- 可选择 1/2 或 1/3 偏置和 1/2、1/3 或 1/4 占空比 LCD 显示
- 内部时间基准频率
- 蜂鸣器驱动信号频率可选择 2kHz 或 4kHz
- 具有关机指令可减少功耗
- 内部时基发生器和 WDT 看门狗定时器
- 时基或 WDT 溢出输出
- 时基/WDT 时钟源有八种
- 32×4 LCD 驱动器
- 内部 32×4 bit 显示 RAM
- 3 端串行接口
- 内置 LCD 驱动信号源
- 可用指令控制操作
- 数据模式和命令模式指令
- R/W 地址自动累加
- 3 种数据存取模式
- VLCD 引脚用来调整 LCD 工作电压
- 采用封装形式：
SSOP48 (JS1621GO、JS1621BGO)、PDIP48
(JS1621BGP)、SKDIP28 (JS1621DGP)、
LQFP44 (JS1621CGN)

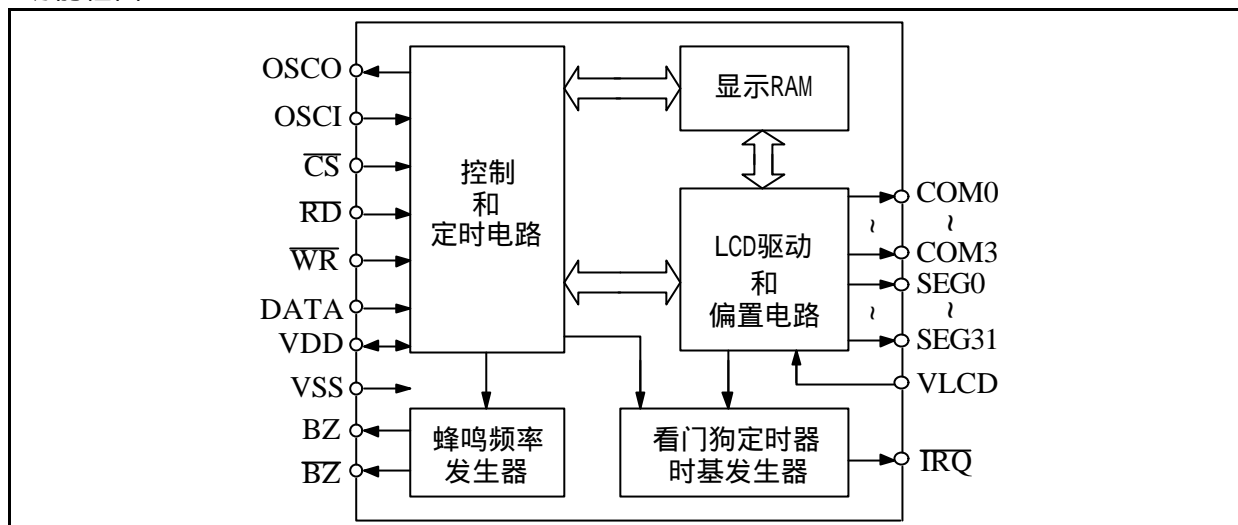
管脚排列图



管脚说明

名 称	I/O	功 能 说 明
\overline{CS}	I	片选信号输入端（带上拉电阻）。 \overline{CS} 为逻辑高电平时，数据和命令不能读出和写入，并且串行接口电路复位。但当 \overline{CS} 为逻辑低电平时，控制器与 CS1621 之间可以传输数据和命令。
\overline{RD}	I	READ 时钟输入端（带上拉电阻）。RAM 中的数据在 \overline{RD} 信号的下降沿被输出到 DATA 线上，主控制器可以在下一个上升沿锁存这个数据。
\overline{WR}	I	WRITE 时钟输入（带上拉电阻）。在 \overline{WR} 信号的上升沿，DATA 线上的数据被锁存到 CS1621。
DATA	I/O	串行数据输入/输出端（带上拉电阻）。
VSS	-	负电源，GND。
OSCO	O	OSCI 和 OSCO 端口连接到一个 32.768kHz 晶振，用于产生系统时钟。如果外接系统时钟，则通过 OSCI 端。如果使用片内 RC 振荡器，OSCI 和 OSCO 可以悬空。
OSCI	I	
VLCD	I	LCD 电源输入。
VDD	-	正电源。
\overline{IRQ}	O	时间基准或 WDT 溢出标志，NMOS 开漏输出端。
BZ, \overline{BZ}	O	蜂鸣信号输出端。
COM0 ~ COM3	O	LCD COM 输出端。
SEG0 ~ SEG31	O	LCD SEG 输出端。

功能框图



注意：

\overline{CS} ：芯片选择

BZ, \overline{BZ} ：蜂鸣器输出

\overline{WR} , \overline{RD} , DATA：串行接口

COM0 ~ COM3, SEG0 ~ SEG31：LCD 输出

\overline{IRQ} ：时间基准或 WDT 溢出输出

功能说明

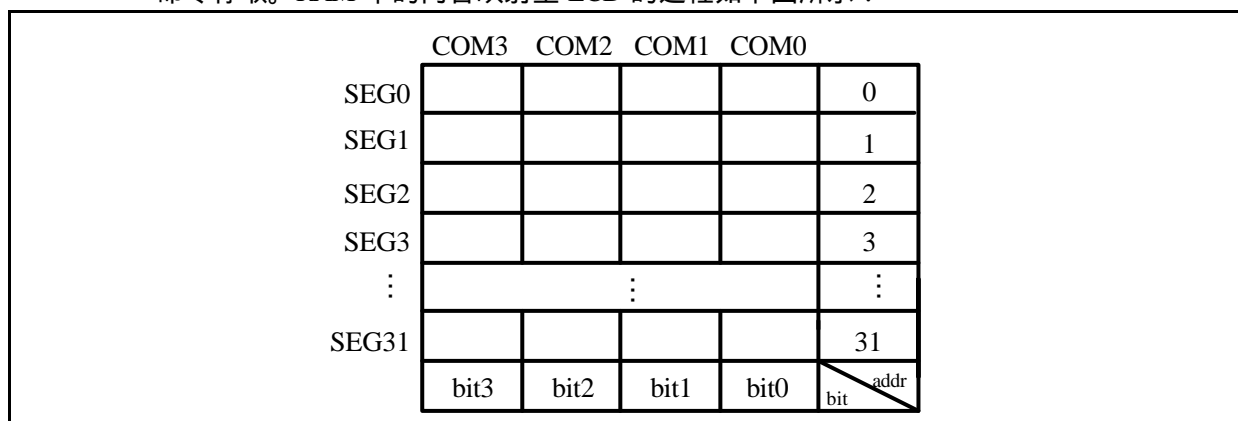
1. 工作原理

JS1621 是一种具有微控制器接口，由存储器映射的 32×4 点阵式 LCD 控制驱动器。电路上电时清零复位，通过命令端进行工作状态设置，通过片选、读、写端对 RAM 数据进行读、写、修改操作，按照一一对应的原则，驱动 LCD 显示器。该电路可用于点阵式 LCD 显示驱动，各 SEG 端是互相独立的，且容易对 RAM 数据进行修改，所以显示点阵内容灵活，可随用户任意定制。

2. 系统结构

(1) RAM

静态显示存储器 (RAM) 结构为 32×4 位，贮存所显示的数据。RAM 的内容直接映射成 LCD 驱动器的内容。RAM 中的数据可被 READ、WRITE 和 READ—MODIFY—WRITE 命令存取。RAM 中的内容映射至 LCD 的过程如下图所示：

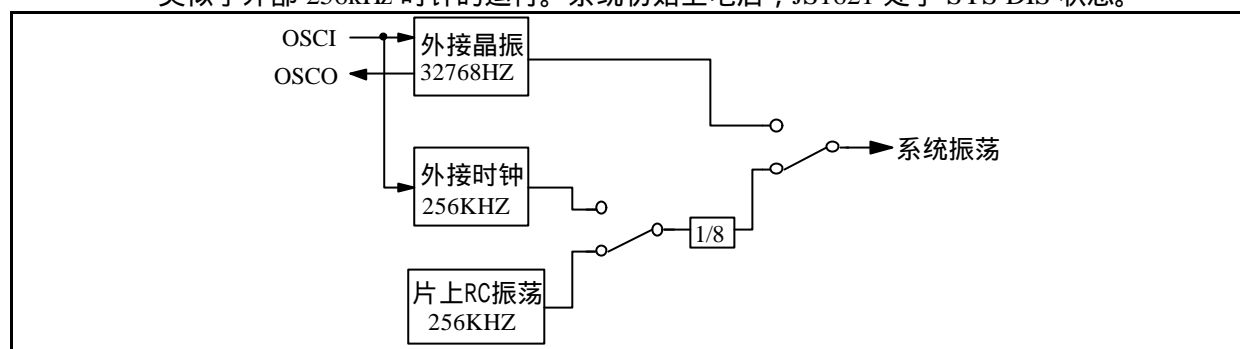


RAM 映射图

(2) 系统振荡器

JS1621 系统时钟用来产生时基/WDT 电路的时钟、LCD 驱动时钟和蜂鸣频率。时钟可以来自片内 RC 振荡器 (256kHz)、晶体振荡器 (32.768kHz) 或由 S/W 设置的外部 256kHz 的时钟。系统振荡器结构如图。执行 SYS DIS 命令后, 系统时钟停止, LCD 偏置发生器也停止工作, 此命令只适用于片内 RC 振荡器 (256kHz) 和晶体振荡器。一旦系统时钟停止, LCD 显示变暗, 时基/WDT 将失去功能。

LCD OFF 命令用来关闭 LCD 偏置发生器。LCD OFF 命令关闭 LCD 偏置发生器后, 用 SYS DIS 命令减少功耗, 相当于系统 POWER DOWN 命令。但当外部时钟用作系统时钟时, SYS DIS 命令既不能关闭振荡器也不能进入 POWER DOWN 模式。晶体振荡器可以用来连接一个 32kHz 外部频率源到 OSCI 管脚。因此, 系统进入 POWER DOWN 模式有点类似于外部 256kHz 时钟的运行。系统初始上电后, JS1621 处于 SYS DIS 状态。



系统振荡器结构

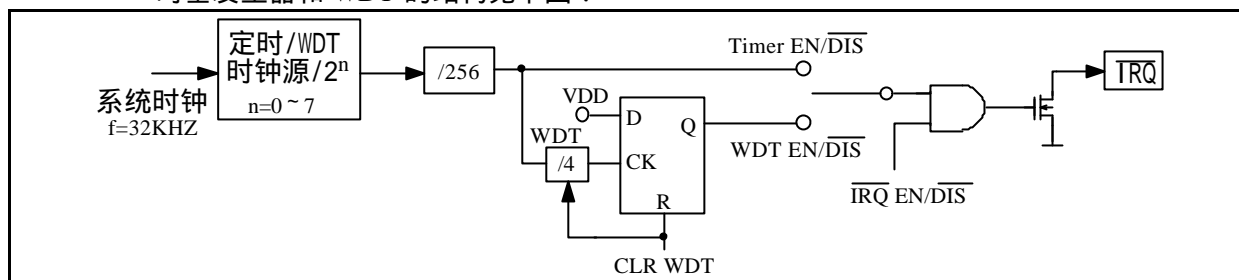
(3) 时间基准和看门狗定时器

时基发生器是由 8 级递增计数器构成, 用来设计产生一个精确的时间基准。看门狗定时器 (WDT) 由 8 级时基发生器和一个 2 级递增计数器组成, 在非正常状态下 (未知的或不希望发生的跳转、执行错误等), 用来停止主控制器或其它子系统。WDT 暂停, 将设置一个 WDT 暂停标志。时基发生器的输出和 WDT 暂停标志的输出可以用命令输出到 $\overline{\text{IRQ}}$ 的输出端。总共有 8 个频率源适合时基发生器和 WDT 时钟, 其频率由下列公式得

出 $f_{\text{WDT}} = \frac{32\text{kHz}}{2^n}$, n 的值通过命令在 0 ~ 7 之间变化, 等式中的 32kHz 表明系统时钟由

一个 32.768kHz 的晶体振荡器、一个片内振荡器 (256kHz) 或外部 256kHz 频率驱动。如果一个片内振荡器 (256kHz) 或外部 256kHz 频率作为系统时钟, 系统时钟被一个 3 级分频器预置成 32kHz。由于时基发生器和 WDT 使用同一个 8 级计数器, 因此需小心使用与时基发生器和 WDT 相关的命令。例如调用 WDT DIS 命令对时基发生器无效, 而 WDT EN 不但适用于时基发生器而且可以激活 WDT 暂停标志输出 (WDT 暂停标志连接到 $\overline{\text{IRQ}}$ 脚)。输入 TIMER EN 命令后, WDT 和 $\overline{\text{IRQ}}$ 脚断开, 时基发生器的内容由 CLR WDT 或 CLR TIMER 命令清零。CLR WDT 或 CLR TIMER 命令分别相应的在 WDT EN 或 TIMER EN 命令之前执行。CLR TIMER 命令必须在 WDT 模式转换到时基模式之前执行。一旦出现 WDT 暂停模式, $\overline{\text{IRQ}}$ 脚将处于逻辑低电平直到出现 CLR WDT 或 $\overline{\text{IRQ}}$ DIS 命令。 $\overline{\text{IRQ}}$ 输出无效后, $\overline{\text{IRQ}}$ 脚将处于悬浮状态。通过执行 $\overline{\text{IRQ}}$ EN 或 $\overline{\text{IRQ}}$ DIS 命令使 $\overline{\text{IRQ}}$ 输出处于有效或无效状态。 $\overline{\text{IRQ}}$ EN 使得时基发生器或 WDT 暂停标志的输出作用到 $\overline{\text{IRQ}}$ 脚。

时基发生器和 WDT 的结构见下图：



使用片内 RC 振荡器或晶体振荡器，可以用系统命令开启或关闭振荡器，进入 POWER DOWN 模式，减少功耗。在 POWER DOWN 模式下，时基/WDT 的一切功能都无效。另一方面，如果使用外部时钟作为系统频率，SYS DIS 命令不起作用而不执行 POWER DPWN 模式。那就是说，JS1621 将一直运行到系统失效或外部时钟取消。系统开启后， \overline{IRQ} 被禁用。

(4) 蜂鸣输出

在 JS1621 中提供了一个简单的蜂鸣振荡器。蜂鸣振荡器可提供一对蜂鸣驱动信号 BZ 和 \overline{BZ} ，用来产生一个简单的蜂鸣。执行 TONE4K 和 TONE2K 命令可产生两种蜂鸣频率，TONE4K 和 TONE2K 命令设置蜂鸣频率分别为 4kHz 和 2kHz，蜂鸣驱动信号可以调用 TONE ON 或 TONE OFF 命令来开启或关闭。BZ 和 \overline{BZ} 是一对反相驱动输出，用来驱动压电蜂鸣器。一旦系统失效或蜂鸣输出停止，BZ 和 \overline{BZ} 输出处于低电平。

(5) LCD 驱动器

JS1621 是一个 128 (32×4) 点阵式 LCD 驱动器，它可以驱动 1/2 或 1/3 偏置，2、3 或 4 个 COM 端的 LCD 显示器，这个特性使得 JS1621 适合于多种 LCD 显示器。LCD 驱动时钟产生于系统时钟，不管系统时钟是来源于 32.768kHz 晶振频率还是片内 RC 振荡器频率或外部频率，LCD 驱动时钟的频率总是 256Hz。与 LCD 相应命令见下表。

名 称	指 令 代 码	功 能
LCD OFF	1 0 0 0 0 0 0 0 0 1 0 X	关闭 LCD 输出
LCD ON	1 0 0 0 0 0 0 0 0 1 1 X	打开 LCD 输出
BIAS & COM	1 0 0 0 1 0 a b X c X	c=0：1/2 偏置状态 c=1：1/3 偏置状态 ab=00：2COM 端 ab=01：3COM 端 ab=10：4COM 端

黑体形式的 **1 0 0** 表明是命令模式 ID，如果发送连续命令，命令模式 ID (除第一个命令) 将被忽略。LCD OFF 命令通过中断 LCD 偏置发生器来关闭 LCD 显示，而 LCD ON 命令通过启动 LCD 偏置发生器来开启 LCD 显示。BIAS 和 COM 命令是与 LCD 显示器相关的命令，通过该命令 JS1621 可驱动许多类型的 LCD 显示器。

(6) 指令格式

JS1621 可以通过 S/W 来设置，设置 JS1621 和传送 LCD 显示数据的指令共有两种模式，分别为命令模式和数据模式。对 JS1621 的设置称作命令模式，其 ID 是 **1 0 0**，由系统设置命令、系统频率选择命令、LCD 结构命令、蜂鸣频率选择命令和操作命令组成。数据模式包括 READ、WRITE 和 READ—MODIFY—WRITE 操作。

下表是数据模式 ID 和命令模式 ID：

操 作	模 式	ID
READ	数 据	1 1 0
WRITE	数 据	1 0 1
READ—MODIFY—WRITE	数 据	1 0 1
COMMAND	命 令	1 0 0

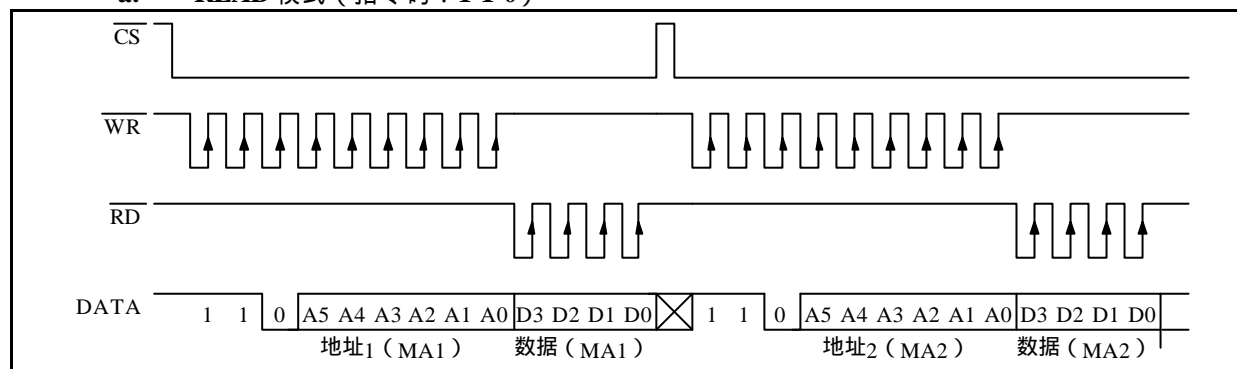
模式命令出现在数据和命令传送之前。如出现连续指令，命令模式 ID **1 0 0** 可以被忽略。当系统工作在不连续命令或不连续地址数据模式， \overline{CS} 管脚应设置为 1，而之前的工作模式将被复位。一旦 \overline{CS} 管脚为 0，将出现一个新的工作模式 ID。

(7) 接口

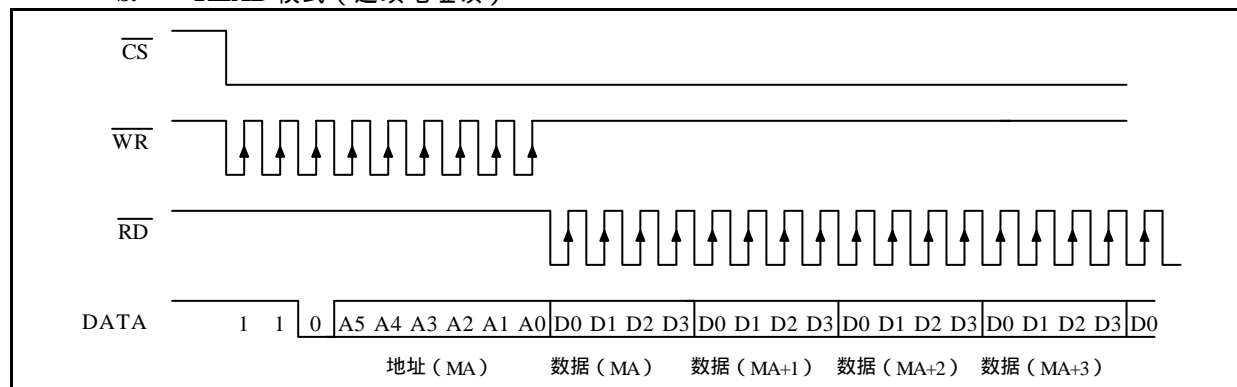
JS1621 共有 4 线需要接口。 \overline{CS} 初始化串行接口电路和在主控制器和 JS1621 之间终接通信端。 \overline{CS} 为 1 时，主控制器和 JS1621 之间数据和命令被禁止和初始化。出现命令模式和模式转换之前，需要一个高电平脉冲初始化 JS1621 的串行接口。数据线是串行输入/输出线。读写数据或写入命令必须通过数据线。 \overline{RD} 线是 READ 时钟输入。RAM 中的数据在 \overline{RD} 信号的下降沿被读出，读出数据将显示在 DATA 线上。主控制器在 READ 信号上升沿和下一个下降沿之间读出正确数据。 \overline{WR} 线是 WRITE 时钟输入。数据线上的数据、地址、命令在 \overline{WR} 信号上升沿全被读到 JS6121。 \overline{IRQ} 线被用作主控制器和 JS1621 之间的接口。 \overline{IRQ} 脚作为定时器输出或 WDT 溢出标志输出，由 S/W 设定。主控制器通过连接 JS1621 的 \overline{IRQ} 脚执行时间基准或 WDT 功能。

(8) 时序图

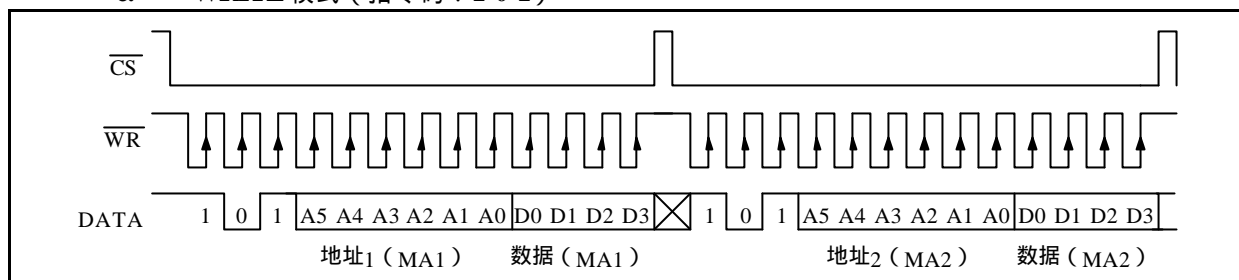
a. READ 模式（指令码：1 1 0）



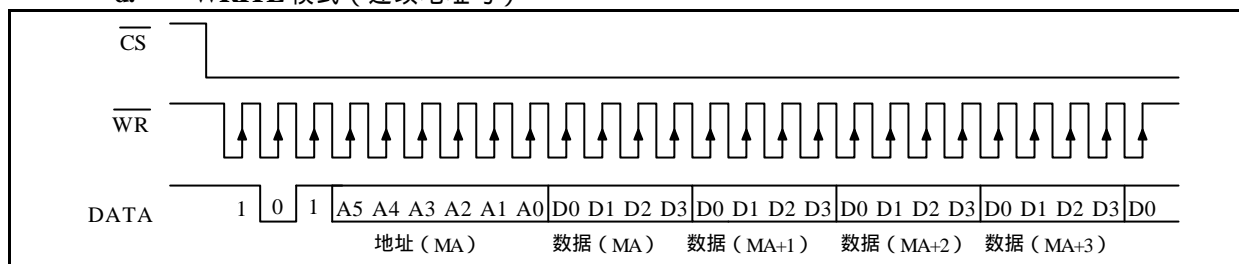
b. READ 模式（连续地址读）



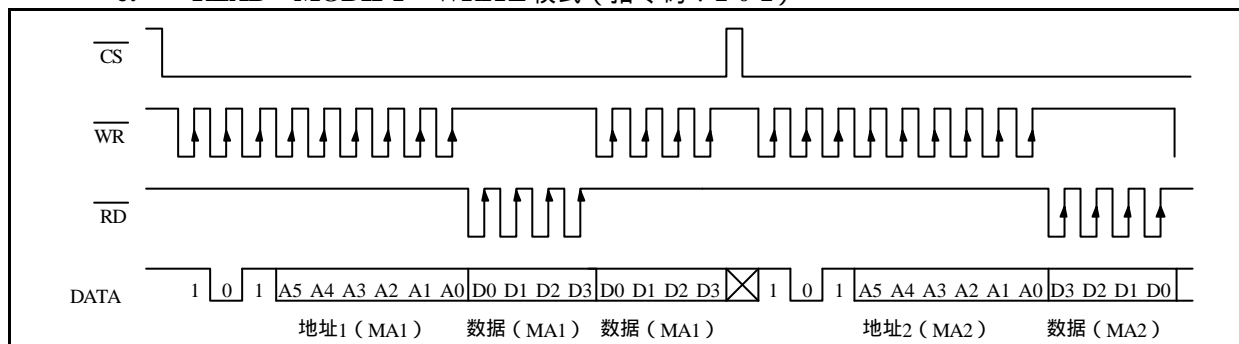
c. **WRITE 模式 (指令码 : 1 0 1)**



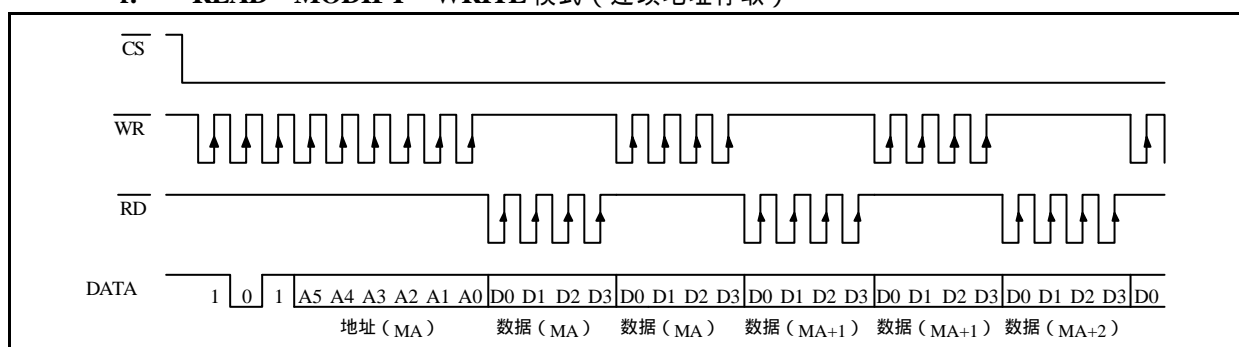
d. **WRITE 模式 (连续地址写)**



e. **READ—MODIFY—WRITE 模式 (指令码 : 1 0 1)**



f. **READ—MODIFY—WRITE 模式 (连续地址存取)**



3. 指令一览表

名 称	ID	命 令 代 码	D/C	功 能	上电预置复位
READ	110	A5A4A3A2A1A0D0D1D2D3	D	读 RAM 中数据	
WRITE	101	A5A4A3A2A1A0D0D1D2D3	D	写数据到 RAM 中	
READ-MODIFY-WRITE	101	A5A4A3A2A1A0D0D1D2D3	D	读写 RAM	
SYS DIS	100	0000-0000-X	C	同时关闭系统振荡器和 LCD 偏置发生器	Yes
SYS EN	100	0000-0001-X	C	开启系统振荡器	
LCD OFF	100	0000-0010-X	C	关闭 LCD 偏置发生器	Yes
LCD ON	100	0000-0011-X	C	开启 LCD 偏置发生器	
TIMER DIS	100	0000-0100-X	C	禁止时间基准输出	
WDT DIS	100	0000-0101-X	C	禁止 WDT 暂停标志输出	
TIMER EN	100	0000-0110-X	C	允许时间基准输出	
WDT EN	100	0000-0111-X	C	允许 WDT 暂停标志输出	
TONE OFF	100	0000-1000-X	C	关闭蜂鸣输出	Yes
TONE ON	100	0000-1001-X	C	开启蜂鸣输出	
CLR TIMER	100	0000-10XX-X	C	清除时基发生器的内容	
CLR WDT	100	0000-111X-X	C	清除 WDT 内容	
XTAL 32K	100	0001-01XX-X	C	系统时钟为晶体振荡器	
RC 256K	100	0001-10XX-X	C	系统时钟为片内 RC 振荡器	Yes
EXT 256K	100	0001-11XX-X	C	系统时钟为外部时钟 LCD1/2	
BIAS 1/2	100	0010-abX0-X	C	LCD1/2 偏置状态 ab=00 : 2COM 端 ab=01 : 3COM 端 ab=10 : 4COM 端	
BIAS 1/3	100	0010-abX1-X	C	LCD1/3 偏置状态 ab=00 : 2COM 端 ab=01 : 3COM 端 ab=10 : 4COM 端	
TONE 4K	100	010X-XXXX-X	C	蜂鸣频率 : 4kHz	
TONE 2K	100	011X-XXXX-X	C	蜂鸣频率 : 2kHz	
$\overline{\text{IRQ}}$ DIS	100	100X-0XXX-X	C	禁止 $\overline{\text{IRQ}}$ 输出	Yes
$\overline{\text{IRQ}}$ EN	100	100X-1XXX-X	C	允许 $\overline{\text{IRQ}}$ 输出	
F1	100	101X-X000-X	C	时基/WDT 时钟输出 1Hz , WDT 暂停标志延时 : 4s	
F2	100	101X-X001-X	C	时基/WDT 时钟输出 2Hz , WDT 暂停标志延时 : 2s	
F4	100	101X-X010-X	C	时基/WDT 时钟输出 4Hz , WDT 暂停标志延时 : 1s	
F8	100	101X-X011-X	C	时基/WDT 时钟输出 8Hz , WDT 暂停标志延时 : 1/2s	

名 称	ID	命 令 代 码	D/C	功 能	上电预置复位
F16	100	101X-X100-X	C	时基/WDT 时钟输出 16Hz , WDT 暂停标志延时：1/4s	
F32	100	101X-X101-X	C	时基/WDT 时钟输出 32Hz , WDT 暂停标志延时：1/8s	
F64	100	101X-X110-X	C	时基/WDT 时钟输出：64Hz , WDT 暂停标志延时：1/16s	
F128	100	101X-X111-X	C	时基/WDT 时钟输出 :128Hz , WDT 暂停标志延时：1/32s	Yes
TOPT	100	1110-0000-X	C	测试模式	
TNORMAL	100	1110-0011-X	C	标准模式	Yes

注：

1. X：忽略。
2. A5 ~ A0：RAM 地址。
3. D3 ~ D0：RAM 数据
4. D/C：数据/命令模式。
5. Def.：上电预置复位。
6. 所有黑体即 **110**, **101** 和 **100** 均是模式命令。如出现连续命令，命令模式 ID **100** 可以被忽略(除第一个命令 ID **100**)。
7. 建议由主控制器在上电复位后对 JS1621 进行初始化 ,否则若上电复位失败 将导致 JS1621 误动作。

极限参数

项 目	额 定 值	单 位
电源电压	-0.3 ~ 5.5	V
输入电压	$V_{SS}-0.3 \sim V_{DD}+0.3$	V
储存温度	-50 ~ 125	
工作温度	-25 ~ 75	

电参数

1. DC 特性

符号	项 目	测试条件		最小值	典型值	最大值	单位
		V_{DD}	条件				
V_{DD}	工作电压			2.4		5.2	V
I_{DD1}	工作电流	3V	无负载		150	300	μA
		5V	片内 RC 振荡器		300	600	μA
I_{DD2}	工作电流	3V	无负载		60	120	μA
		5V	晶体振荡器		120	240	μA
I_{DD3}	工作电流	3V	无负载		100	200	μA
		5V	外部时钟		200	400	μA
I_{STB}	待机电流	3V	无负载		0.1	5	μA
		5V	关机模式		0.3	10	μA
V_{IL}	输入低电平	3V	DATA, \overline{WR} , \overline{CS} , \overline{RD}	0		0.6	V
		5V		0		1.0	V
V_{IH}	输入高电平	3V	DATA, \overline{WR} , \overline{CS} , \overline{RD}	2.4		3.0	V
		5V		4.0		5.0	V
I_{OL1}	DATA, BZ, \overline{BZ} , \overline{IRQ}	3V	$V_{OL}=0.3V$	0.5	1.2		mA
		5V	$V_{OL}=0.5V$	1.3	2.6		mA
I_{OH1}	DATA, BZ, \overline{BZ}	3V	$V_{OH}=2.7V$	-0.4	-0.8		mA
		5V	$V_{OH}=4.5V$	-0.9	-1.8		mA
I_{OL2}	LCD COM 端灌电流	3V	$V_{OL}=0.3V$	80	150		μA
		5V	$V_{OL}=0.5V$	150	250		μA
I_{OH2}	LCD COM 端拉电流	3V	$V_{OH}=2.7V$	-80	-120		μA
		5V	$V_{OH}=4.5V$	-120	-200		μA
I_{OL3}	LCD SEG 端灌电流	3V	$V_{OL}=0.3V$	60	120		μA
		5V	$V_{OL}=0.5V$	120	200		μA
I_{OH3}	LCD SEG 端拉电流	3V	$V_{OH}=2.7V$	-40	-70		μA
		5V	$V_{OH}=4.5V$	-70	-100		μA
R_{PH}	上拉电阻	3V	DATA, \overline{WR} , \overline{CS} , \overline{RD}	40	80	150	k Ω
		5V		30	60	100	k Ω

2. AC 特性

符号	项 目	测试条件		最小值	典型值	最大值	单位
		V _{DD}	条 件				
f _{SYS1}	系统时钟	3V	片内 RC 振荡器	—	256	—	kHz
		5V			256		
f _{SYS2}	系统时钟	3V	晶体振荡器	—	32.768	—	kHz
		5V			32.768		
f _{SYS3}	系统时钟	3V	外部时钟	—	256	—	kHz
		5V			256		
		—	片内 RC 振荡器		f _{SYS1} /1024		Hz
f _{LCD}	LCD 时钟	—	晶体振荡器	—	f _{SYS2} /128	—	Hz
			外部时钟		f _{SYS3} /1024		
t _{COM}	LCD COM 端周期	—	n：COM 端数	—	n/f _{LCD}	—	s
f _{CLK1}	串行数据时钟 ($\overline{\text{WR}}$ PIN)	3V	占空比 50%	—	—	150	kHz
		5V				300	
f _{CLK2}	串行数据时钟 ($\overline{\text{RD}}$ PIN)	3V	占空比 50%	—	—	75	kHz
		5V				150	
f _{TONE}	蜂鸣器输出频率	—	片内 RC 振荡器	—	2.0 或 4.0	—	kHz
t _{CS}	串行接口复位脉冲宽度 (图 3)	—	$\overline{\text{CS}}$	—	250	—	ns
t _{CLK}	$\overline{\text{WR}}$ ， $\overline{\text{RD}}$ 输入脉冲宽度 (图 1)	3V	写模式	3.34	—	—	μs
			读模式	6.67			
		5V	写模式	1.67	—	—	
			读模式	3.34			
t _r ，t _f	串行数据时钟升/降时间 (图 1)	3V	—	—	120	—	ns
		5V					
t _{su}	串行数据到 $\overline{\text{WR}}$ ， $\overline{\text{RD}}$ 时钟的建立时间 (图 2)	3V	—	—	120	—	ns
		5V					
t _h	串行数据到 $\overline{\text{WR}}$ ， $\overline{\text{RD}}$ 时钟的保持时间 (图 2)	3V	—	—	120	—	ns
		5V					
t _{su1}	$\overline{\text{CS}}$ 到 $\overline{\text{WR}}$ ， $\overline{\text{RD}}$ 时钟的建立时间 (图 3)	3V	—	—	100	—	ns
		5V					
t _{h1}	$\overline{\text{CS}}$ 到 $\overline{\text{WR}}$ ， $\overline{\text{RD}}$ 时钟的保持时间 (图 3)	3V	—	—	100	—	ns
		5V					

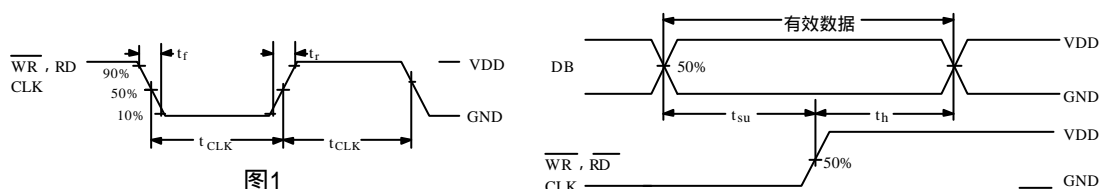


图1

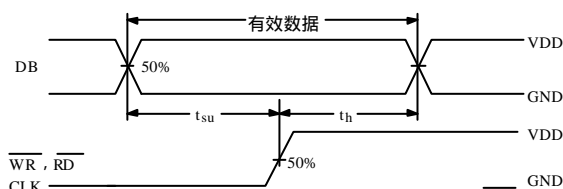


图2

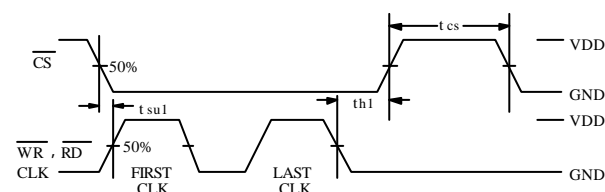
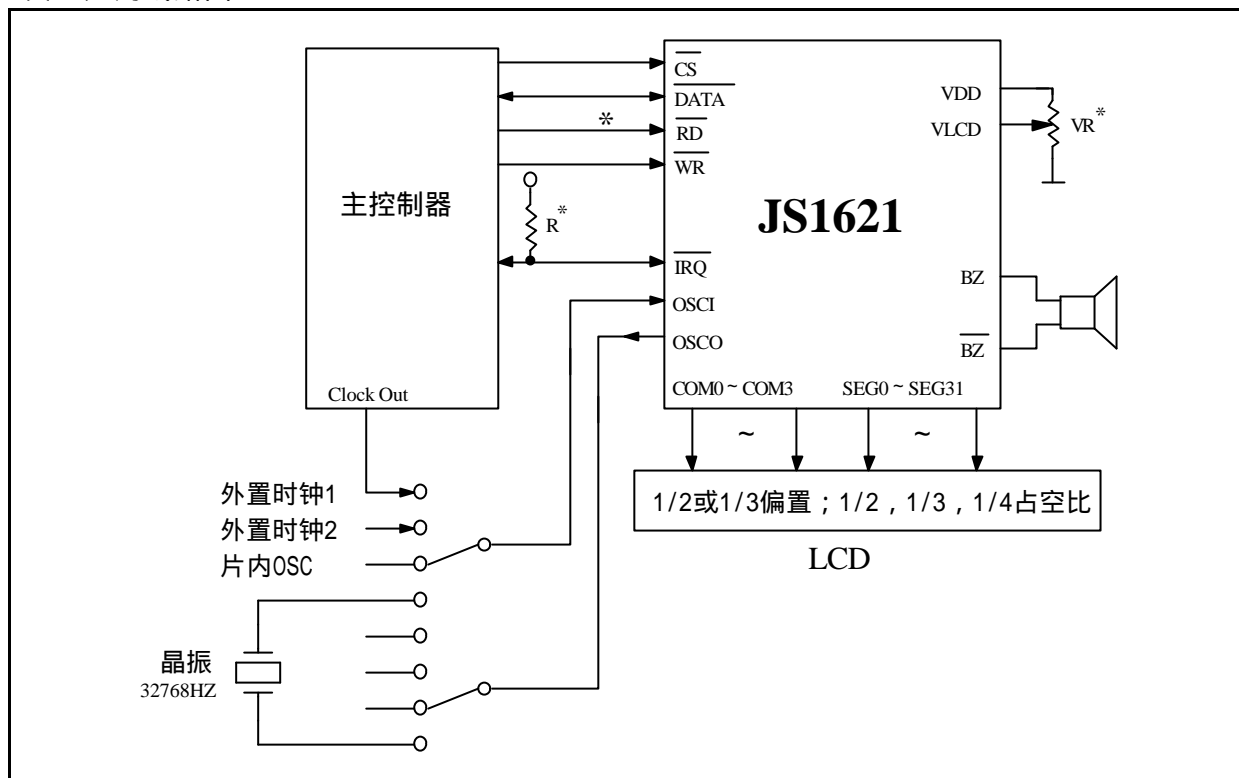


图3

典型应用线路图



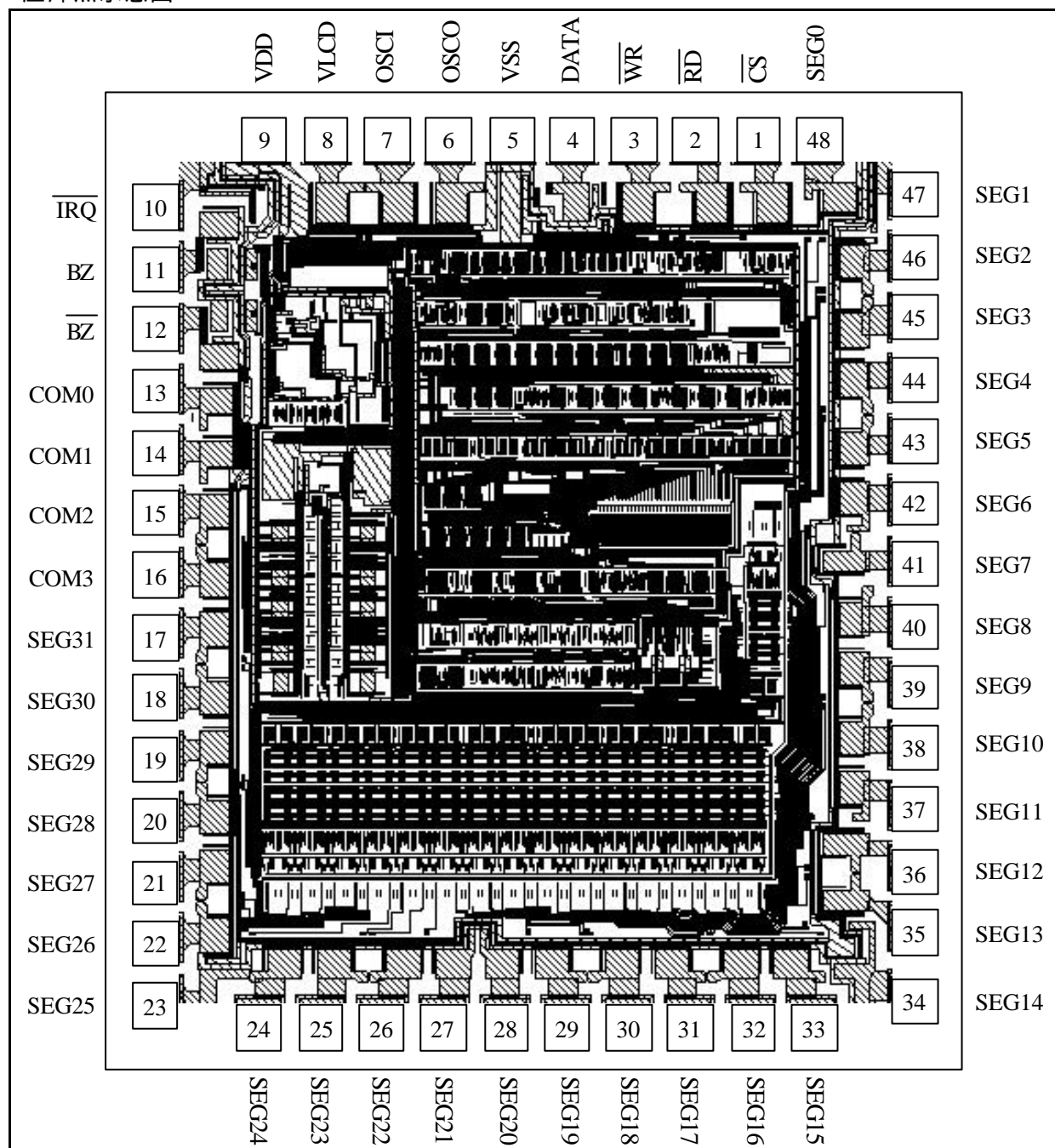
注： $\overline{\text{IRQ}}$ 和 $\overline{\text{RD}}$ 引脚的连接视主控制器的要求而定。

VLCD 引脚的电压必须低于 V_{DD} 。

调节 VR 以适应 LCD 显示器， $\text{V}_{\text{DD}}=5\text{V}$ ， $\text{V}_{\text{LCD}}=4\text{V}$ ， $\text{VR}=15\text{k}\Omega \pm 20\%$ 。

调节 R （外接上拉电阻）以适应用户的基准时钟。

压焊点示意图



芯片衬底接 V_{DD} ，载片岛面积为 $3.010\text{mm} \times 3.275\text{mm}$

压焊点坐标

单位：μm

管脚号	管脚名称	X 坐标	Y 坐标	管脚号	管脚名称	X 坐标	Y 坐标
1	\overline{CS}	452	902	25	SEG23	-435	-902
2	\overline{RD}	327	902	26	SEG22	-310	-902
3	\overline{WR}	202	902	27	SEG21	-185	-902
4	DATA	77	902	28	SEG20	-60	-902
5	VSS	-48	902	29	SEG19	65	-902
6	OSCO	-173	902	30	SEG18	190	-902
7	OSCI	-298	902	31	SEG17	315	-902
8	VLCD	-423	902	32	SGE16	440	-902
9	VDD	-552	902	33	SEG15	565	-902
10	\overline{IRQ}	-769	768	34	SEG14	769	-849
11	BZ	-769	643	35	SEG13	769	-710
12	\overline{BZ}	-769	518	36	SEG12	769	-585
13	COM0	-769	393	37	SEG11	769	-460
14	COM1	-769	268	38	SEG10	769	-335
15	CMO2	-769	143	39	SEG9	769	-210
16	COM3	-769	18	40	SEG8	769	-85
17	SEG31	-769	-107	41	SEG7	769	40
18	SEG30	-769	-232	42	SEG6	769	165
19	SEG29	-769	-357	43	SEG5	769	290
20	SEG28	-769	-482	44	SEG4	769	415
21	SEG27	-769	-607	45	SEG3	769	540
22	SEG26	-769	-732	46	SGE2	769	665
23	SEG25	-769	-857	47	SEG1	769	792
24	SEG24	-560	-902	48	SEG0	577	902