## 实验六 综合实验

# 实验题目：记忆游戏

## 1 实验目的

（1）掌握自顶向下(Top-Down)的结构化设计方法；

（2）培养和锻炼对复杂问题的分析与求解能力；

（3）培养和锻炼复杂数字系统的设计能力。

## 2 实验内容

使用按键开关、拨码开关和数码管实现记忆游戏，详细要求如下：

（1）系统在开机上电或按下复位键（按键S4）时，数码管显示8个“0”，然后等待按键S0被按下；

（2）按键S0按下后，系统开始生成数字。此时，系统将生成5个互不相同的5位八进制数，并将这5个数存储起来，同时以1s为时间间隔，在数码管上将这5个数播放一次。例如，假设系统生成了12345、76543、07264、17531和44444，此时需要先在数码管DK[4:0]上显示12345，隔1s后显示76543，再隔1s后显示07264，，最后显示44444，再隔1s后数码管显示保持不变；此时，等待按键S1被按下；

（3）要求（2）中生成的5个5位八进制数具有一定的随机性，不得每次都生成固定的5个5位八进制数（所生成的数具有一定随机性、可保证每次生成的5个数都有不一样的即可。实现方法参考：取计数器的输出或使用[线性反馈移位寄存器(LFSR)](https://www.xilinx.com/support/documentation/application_notes/xapp210.pdf)生成伪随机数）；

（4）按键S1按下后，系统将读取SW[7:0]作为输入，并以SW[7:0]的值作为地址访问存储器，然后将所读取的5位八进制数显示在数码管上。若SW[7:0] > 8’h5，数码管需显示8个“F”。 基于（2）所举的例子，若SW[7:0] == 8’h03，则数码管显示17531；若SW[7:0] == 8’h45，则数码管显示8个“F”；

（5）此时，按键S2按下后，系统将开始根据数码管输入对（2）中存储的5个5位八进制数进行匹配。每次按下确认键S3时，系统都读取SW[2:0]的值作为一位八进制数输入。当最新输入的5个八进制数所拼成的5位八进制数等于（2）中生成的某一个数时，数码管需显示“地址--匹配数”的匹配信息，否则显示8个以4Hz不断闪烁的“0”。此外，无论当前最新输入的5个八进制数是否成功匹配，都可以通过SW[2:0]和确认键S3继续输入，以不断进行数据匹配的测试，直到按下复位键S4。基于（2）所举的例子，若最新输入的5个八进制数拼成数字“44444”，则数码管需显示“4-44444”；

引脚约束详情请同学们自行查阅[EGO1的用户手册](https://gitee.com/hitsz-datasci/course-diglogic/blob/master/stupkt/EGo1%E8%B5%84%E6%96%99.zip)。

本题仿真要求如下：

（1）对系统的伪随机数生成功能进行仿真，要求在波形中观察生成随机数时的关键信号和所生成的伪随机数；

（2）对系统的显示和存储功能进行仿真，要求在仿真代码中添加输入激励以读写存储器中的数字，仿真需要涵盖存储器的读和写，并在仿真波形中观察存储器的时钟信号、写使能信号、地址信号、数据输出信号以及数码管的段控制信号和使能信号；

（3）对系统的数字匹配功能进行仿真，要求在仿真代码中添加输入激励以模拟按键开关和确认键的输入信号，且仿真代码和波形中需要覆盖匹配成功和匹配失败两种情况。

## 3 实验原理

自顶向下的设计方法是指在设计过程中，设计开发人员首先从整体上规划整个系统的功能和性能，然后根据具体需求和系统功能对系统进行子模块划分，从而将整个系统分解为规模较小、功能较简单的子模块，并在这个过程中确立子模块之间的交互关系和接口。这个过程可以不断地进行下去，直到最终得到的子模块可以很容易地映射到物理层面实现。

由于整个设计是从系统顶层开始的，设计过程中可以很容易地根据实际需求，对整体方案进行调整。随着设计逐渐向下细化，系统的组成和功能将得到进一步的细化，并随时可根据需要加以修正和调整，从而保证设计的正确性，缩短设计周期。与其他设计方法相比，设计规模越大，自顶向下的优势越明显。

我们也可以利用自顶向下的结构化设计方法应用到数字系统的设计上。首先将一个比较复杂的数字电路划分为多个组成模块，再分别对每个模块建模，然后将这些模块组成一个总模块，完成所需的功能。结构化设计的基本单位是模块，每个模块的组成可以遵循以下规则：

（1）在设计中至少会被使用两次的逻辑，而且这个逻辑采用实例化模块的方式代码的易读性由于直接写逻辑，封装成模块，如译码器、多路选择器等；

（2）功能规格十分明确，且与外界的交互信号数目不是很多的，封装成模块，如消抖模块等；

（3）现有的一个模块达到了数千行代码的规模，将其拆分成若干和小模块；

（4）一个文件中只包含一个模块，便于后期代码维护。

本实验包含寄存器、计数器、数码管显示、状态机等内容，设计相对复杂。请同学们务必按照自顶向下的设计方法，先细化设计方案、做好模块划分，最后再编码实现。

## 4 实验检查与提交要求

课内检查实验现象（1分）、仿真结果（1分）并回答问题（1分）；

选做内容：可自行添加题目要求之外的功能扩展（根据情况**+0.5分或以上**），但必须在报告中描述清楚该功能的设计和实现。

提交实验报告（5分），具体要求如下：

（1）报告中应详细描述总体设计思路，给出系统整体架构图及其解析文字；

（2）描述子模块划分理由及子模块划分方案，使用表格的形式描述各子模块之间的接口；

（3）以架构图或程序框图的形式描述每个子模块的功能，必要时可添加关键代码补充说明（不可出现大段代码）；

（4）简要阐述仿真文件设计思路，贴上仿真波形截图，并配上分析文字；

（5）实验总结需描述实验中遇到的问题及其解决方案、学习到的具体知识和技巧，并对本课程提出合理的意见和建议。