

# به نام خدا

مهلت ارسال

معماری کامپیوتر

نیم سال اول ۱۴۰۱-۱۴۰۲

تمرین کامپیوتری شماره ۱

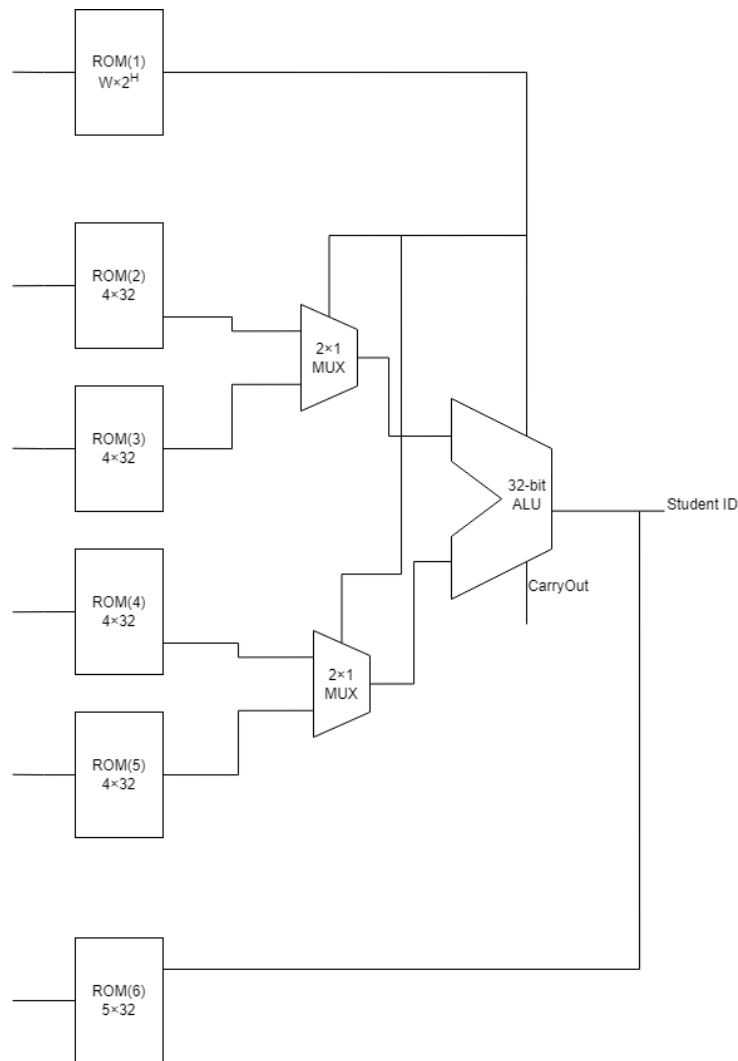
می خواهیم یک تولید کننده ی خاص شماره دانشجویی بسازیم که از واحد محاسبه و حافظه ی فقط خواندنی استفاده شده است.

در این تمرین قصد داریم یک واحد محاسبه و منطق (ALU) طراحی کنیم و برای افزایش سرعت در انجام جمع و تفریق از منطق carry-lookahead استفاده کنیم. ورودی های واحد محاسبه و منطق از حافظه ی فقط خواندنی (ROM) و انتخاب کننده (mux یا selector) تعیین می شود. در جدول زیر دستورهایی که باید در واحد محاسبه و منطق پیاده سازی شوند آمده است.

Instruction	Operation	Opcode
Add	$A + B$	1
Sub	$A - B$	3
And	$A \& B$	4
Or	$A   B$	8
Slt	$A < B$	10
Compliment A	$\sim A$	13
Nor	$\sim (A   B)$	15

سیگنال کنترلی واحد محاسبه و منطق و سیگنال های انتخاب کننده ها از یک حافظه ی فقط خواندنی دیگر تأمین می شود ؛ یعنی هر ورودی واحد محاسبه و منطق و عملیات مورد نظر توسط این حافظه انجام می شود. برای آشنایی با ساختار جمع کننده ی carry-lookahead می توانید به بخش B.6 کتاب Computer Organization and Design: The Hardware/Software Interface و یا بخش 5.2.1 کتاب Digital Design and Computer Architecture مراجعه کنید.

برای پیاده سازی حافظه ی فقط خواندنی نیز از دستور case استفاده نمایید برای درک بهتر این مسئله از شکل زیر استفاده کنید.



حافظه‌هایی که به ورودی واحد محاسبه و منطق متصل هستند شامل ۳ عدد آخر شماره دانشجویی خود و دوستانان (دلخواه) به صورت هگزادسیمال است. همچنین یکی از حافظه‌ها (ROM 6) ۵ دوره‌ی ورودی از دوره‌ی ۹۷ تا ۱۴۰۱ را نگه می‌دارد و اندازه هر خانه‌ی این حافظه‌ها هشت بایت بوده. برای مثال شماره دانشجویی‌های ۰۸۴ و ۱۰۳ و ۰۱۰ و ۰۷۵ انتخاب کردین پس در حافظه‌های به صورت 0x0000084 ، 0x0000103 ، 0x0000010 ، 0x0000075 و حافظه‌های ۱ تا ۵ نیز به همین صورت. همچنین در حافظه‌ی ۶ به صورت 0x97245000 ، 0x98243000 ، 0x99243000 ، 0x00243000 ، 0x01243000 است که در آخر قرار است در خروجی نهایی ما تاثیر داشته تا یک شماره دانشجویی بسازد. همچنین یک حافظه دیگری وجود دارد که قرار است نوع عملیات واحد محاسبه و منطق و همچنین انتخاب کننده‌ی ماکس‌هایی که ورودی‌های واحد محاسبه و منطق ما رو انتخاب می‌کند تعیین می‌کند. عرض حافظه-ی سیگنال‌های انتخاب‌کننده‌ها تعیین می‌شود و تعداد خانه‌های آن نیز دلخواه است.

نکات تکمیلی برای تمرین:

۱. ورودی های حافظه های فقط خواندنی ۲ تا ۶ را با استفاده از یک مازولی که عدد رندوم تولید می کند طراحی کنید.
  ۲. در صورتی که نتیجه واحد محاسبه و منطق برابر با صفر باشد به این معنی است که شماره دانشجویی فرد مورد نظر صفر است و چون همچنین چیزی وجود ندارد پس سیگنال خروجی باید Z باشد به این معنا که امکان پذیر نیست.
  ۳. در صورتی که خروجی واحد محاسبه عددی منفی شد آن را به عدد مثبت تبدیل کنید و اگر اورفلو رخ داد خروجی حافظه ی ششم را به علاوه ۱ کنید یعنی اگر فردی واسه ورودی ۹۷ بود در صورت بروز اورفلو ۹۷ آن تبدیل به ۹۸ می شود.
- برای بررسی صحت مدار خود، یک Testbench طراحی کرده و آن را شبیه سازی کنید. دقت داشته باشید که Testbench شما کامل باشد و همه ی دستورات و حالت های مختلف را بررسی کند.