## Flores González Luis Brandon

## 1. Circuito que simula el comportamiento de la implicación.

Tan solo se uso el circuito NOT y OR vistos en clase, para usar la equivalencia lógica P->Q = ¬PvQ y así hacer la simulación de la implicación.

2. Circuito que dado  $x \in \{0, 1, 2, ..., 7\}$ , indique si el número primo.

Α	В	С	F		Mapa Karnaugh									
0	0	0	0		1			,						
0	0	1	0		A\BC	00	01	11	10					
0	1	0	1	¬АВ¬С	0			1	1					
0	1	1	1	¬ABC	1		1	1						
1	0	0	0											
1	0	1	1	A¬BC	F= AC + ¬	F= AC + ¬AB								
1	1	0	0											
1	1	1	1	ABC										

## 3. Sean x, $y \in \{0, 1, 2, 3\}$ :

- Desarrolla un circuito que indique si x < y.

Α	В	С	D	F			Mapa Karnaugh							
0	0	0	0	0			1	1	-					
0	0	0	1	1	¬A¬B¬CD	AB\CD	00	01	11	10				
0	0	1	0	1	¬A¬BC¬D	00		1	1	1				
0	0	1	1	1	¬A¬BCD	01			1	1				
0	1	0	0	0		11								
0	1	0	1	0		10			1					
0	1	1	0	1	¬ABC¬D			oques porque pu	ede ser confusc	a la vista.				
0	1	1	1	1	¬ABCD	F = ¬A¬B[	) + ¬AC ·	+ ¬ВСD						
1	0	0	0	0										
1	0	0	1	0										

1	0	1	0	0	
1	0	1	1	1	A¬BCD
1	1	0	0	0	
1	1	0	1	0	
1	1	1	0	0	
1	1	1	1	0	

- Desarrolla un circuito que indique si x = y.

	В	С	D	F		Mapa Karnaugh						
)	0	0	0	1	¬A¬B¬C¬D							
)	0	0	1	0		AB\CD	00	01	11	10		
0	0	1	0	0		00						
0	0	1	1	0		01						
0	1	0	0	0		11						
0	1	0	1	1	¬AB¬CD	10						
0	1	1	0	0		Mapa inneces						
0	1	1	1	0		F = ¬A¬B	¬C¬D + ¬	AB¬CD + A	A¬BC¬D +	ABCD		
1	0	0	0	0		1						
1	0	0	1	0		1						
1	0	1	0	1	A¬BC¬D							
1	0	1	1	0								
1	1	0	0	0								
1	1	0	1	0								
1	1	1	0	0								
1	1	1	1	1	ABCD							

## 4. Circuito de un elevador.

- F1: Indica al motor la dirección. (0 para abajo o permanece en el mismo piso y 1 para arriba)
- F2: Indica el número de pisos que debe desplazarse. F2 indica solo el primer número binario.
- F3: Indica el número de pisos que debe desplazarse. F3 indica solo el segundo número binario.

Α	В	С	D	F1	F2	F3		Mapas Karnaugh					
0	0	0	0	0	0	0							
0	0	0	1	1	0	1	AB\CD	00	01	11	10		
0	0	1	0	1	1	0	00		1	1	1		
0	0	1	1	1	1	1	01			1	1		
0	1	0	0	0	0	1	11			-			
0	1	0	1	0	0	0	10			1			
0	1	1	0	1	0	1	F1 = ¬A¬B	BD + ¬AC -	+ ¬BCD				
0	1	1	1	1	1	0	AB\CD	00	01	11	10		
1	0	0	0	0	1	0	00	00	01	1	1		
1	0	0	1	0	0	1	01			1			
1	0	1	0	0	0	0	11	1	1	1			
1	0	1	1	1	0	1	10	1	1				
1	1	0	0	0	1	1	F2 = A¬C¬		<u> </u> : + ¬ACD +	│ ⊦ ¬A¬BC			
1	1	0	1	0	1	0			<u> </u>				
1	1	1	0	0	0	1	AB\CD	00	01	11	10		
1	1	1	1	0	0	0	00	_	1	1			
							01	1			1		
							11	1			1		
							10		1	1			
							F3 = B¬D	+ ¬BD					

1. ¿Cuál es el procedimiento a seguir para desarrollar un circuito que resuelva un problema que involucre lógica combinacional?

Primero debes analizar el problema encontrando cuáles serán las variables booleanas de entrada, las necesarias para codificar los datos y cuáles serán las funciones de conmutación de salida, una vez más, considerando cuántas son necesarias para codificar la salida.

Realiza una tabla de verdad en la que a cada posible estado de las variables de entrada, asignes un estado a las funciones de conmutación. A partir de esta tabla, obtén la regla de correspondencia, ya sea reduciendo los mintérminos o maxtérminos directamente con algebra booleana o con ayuda de mapas de Karnaugh.

2. Si una función de conmutación se evalúa a más ceros que unos ¿es conveniente usar mintérminos o maxtérminos? ¿En el caso que se evalúe a más unos que ceros?

Es mejor usar minterminos ya que tendrás menos valores en la función. En el caso contrario será análogo.

3. Analizando el trabajo realizado, ¿cuáles son los inconvenientes de desarrollar los circuitos de forma manual?

Es el nivel de abstracción más bajo. Es de gran utilidad realizar pruebas por medio de simulaciones para detectar posibles errores, evitando realizar gastos y de tiempo manufacturando componentes defectuosos.