Nome: Richard da Cruz Lopes
RA: 11122015
GitHub: iRitiLopes (Richard Lopes) (github.com)
Repositório:
https://github.com/ufabc-bcc/2021-Arquitetura-Minips-Fase2-iRitiLopes
Link vídeo: https://youtu.be/-5B0i5IyRKU

Projeto Minips - EP2 - Arquitetura de Computadores - UFABC 2021

Esta Fase2 seguiu os mesmos princípios usados pela Fase1, portanto não foi necessária refatorações para adequar as novas features. Houve adição de dois novos módulos, o de COProcessador1 e o de Estatísticas que mostra ao final da execução alguns dados sobre a simulação. Continuou sendo bem desafiador.

Quando fui implementar a feature de Branch Delay Slot, não houveram grandes dificuldades, apenas identificar quais instruções eram as que causavam o BDL e fazer a implementação, creio que não seja das mais elegantes a maneira que foi implementada, mas como são instruções específicas, pude aproveitar bem a maneira em que foi implementado.

Uma dificuldade encontrada foi na implementação dos FP, especificamente a maneira de armazenar e carregar os valores aos registradores, inicialmente, talvez por desatenção, estava armazenando os bits de mais alta ordem nos registrador par da dupla de registradores por exemplo 63..32 no registrador f0 e 31..0 no registrador f1, e isto estava me causando alguns bugs, até que perguntei no canal do Discord e a dúvida foi sanada e a partir daí o bug foi corrigido e praticamente a implementação da fase 2 se encerrara, podendo então partir para a implementação do módulo de estatísticas.

Eu continuo achando que o ponto forte do meu projeto foi a modularização, e a maneira em que organizei as instruções e como elas funcionam, está extremamente fácil a adição de novas instruções, assim como uma correção de alguma, utilizei um design pattern chamado Factory. Creio que essa modularização irá me ajudar na Fase3 da mesma maneira que me ajudou nesta fase.

A implementação do minipspy, hoje está executando os 16 binários de teste com sucesso, tanto no modo *run* quanto no modo *decode,* junto com mais um código compilado por mim chamado *example* que foi bastante utilizado durante a construção das instruções de FP.