

Министерство образования Республики Беларусь
Учреждение образования
БЕЛОРУССКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ
ИНФОРМАТИКИ И РАДИОЭЛЕКТРОНИКИ

Факультет компьютерных систем и сетей

Кафедра программного обеспечения информационных технологий

ОТЧЕТ

по лабораторной работе

на тему:

ИССЛЕДОВАНИЕ РАБОТЫ КОМБИНАЦИОННЫХ И ПОСЛЕДОВАТЕЛЬНЫХ ЦИФРОВЫХ УСТРОЙСТВ

Выполнил
Студент гр. 851006

М.Ю. Ковалевский

Проверил

В.А. Леванцевич

Минск, 2019

Задание №1 Двухразрядный цифровой компаратор

Таблица истинности:

-	A0	A1	B0	B1	GREATER Y0	LOWER Y1	EQUALS Y2
0	0	0	0	0	0	0	1
1	0	0	0	1	0	1	0
2	0	0	1	0	0	1	0
3	0	0	1	1	0	1	0
4	0	1	0	0	1	0	0
5	0	1	0	1	0	0	1
6	0	1	1	0	0	1	0
7	0	1	1	1	0	1	0
8	1	0	0	0	1	0	0
9	1	0	0	1	1	0	0
10	1	0	1	0	0	0	1
11	1	0	1	1	0	1	0
12	1	1	0	0	1	0	0
13	1	1	0	1	1	0	0
14	1	1	1	0	1	0	0
15	1	1	1	1	0	0	1

СКНФ:

$$Y_0 = (A_0 + A_1 + B_0 + B_1) * (A_0 + A_1 + B_0 + \neg B_1) * (A_0 + A_1 + \neg B_0 + B_1) * (A_0 + A_1 + \neg B_0 + \neg B_1) * (A_0 + \neg A_1 + B_0 + \neg B_1) * (A_0 + \neg A_1 + \neg B_0 + B_1) * (A_0 + \neg A_1 + \neg B_0 + \neg B_1) * (\neg A_0 + A_1 + \neg B_0 + B_1) * (\neg A_0 + A_1 + \neg B_0 + \neg B_1) * (\neg A_0 + \neg A_1 + \neg B_0 + \neg B_1)$$

$$Y_1 = (A_0 + A_1 + B_0 + B_1) * (A_0 + \neg A_1 + B_0 + B_1) * (A_0 + \neg A_1 + B_0 + \neg B_1) * (\neg A_0 + A_1 + B_0 + B_1) * (\neg A_0 + A_1 + B_0 + \neg B_1) * (\neg A_0 + A_1 + \neg B_0 + B_1) * (\neg A_0 + \neg A_1 + B_0 + B_1) * (\neg A_0 + \neg A_1 + B_0 + \neg B_1) * (\neg A_0 + \neg A_1 + \neg B_0 + B_1) * (\neg A_0 + \neg A_1 + \neg B_0 + \neg B_1)$$

$$Y_2 = (A_0 + A_1 + B_0 + \neg B_1) * (A_0 + A_1 + \neg B_0 + B_1) * (A_0 + A_1 + \neg B_0 + \neg B_1) * (A_0 + \neg A_1 + B_0 + B_1) * (A_0 + \neg A_1 + \neg B_0 + B_1) * (A_0 + \neg A_1 + \neg B_0 + \neg B_1) * (\neg A_0 + A_1 + B_0 + B_1) * (\neg A_0 + A_1 + B_0 + \neg B_1) * (\neg A_0 + A_1 + \neg B_0 + \neg B_1) * (\neg A_0 + \neg A_1 + B_0 + B_1) * (\neg A_0 + \neg A_1 + B_0 + \neg B_1) * (\neg A_0 + \neg A_1 + \neg B_0 + B_1) * (\neg A_0 + \neg A_1 + \neg B_0 + \neg B_1)$$

Y0:

Карта Карно:

$A_0A_1 \setminus B_0B_1$	00	01	11	10
00	0	0	0	0
01	1	0	0	0
11	1	1	0	1
10	1	1	0	0

Минимизированная КНФ:

$$(A_0 \vee A_1) \wedge (A_0 \vee \overline{B_0}) \wedge (A_1 \vee \overline{B_0}) \wedge (\overline{B_0} \vee \overline{B_1}) \wedge (A_0 \vee \overline{B_1})$$

Y1:

Карта Карно:

$A_0A_1 \setminus B_0B_1$	00	01	11	10
00	0	1	1	1
01	0	0	1	1
11	0	0	0	0
10	0	0	1	0

Минимизированная КНФ:

$$(\overline{A_0} \vee \overline{A_1}) \wedge (\overline{A_0} \vee B_0) \wedge (\overline{A_0} \vee B_1) \wedge (\overline{A_1} \vee B_0) \wedge (B_0 \vee B_1)$$

Y2:

Карта Карно:

$A_0A_1 \setminus B_0B_1$	00	01	11	10
00	1	0	0	0
01	0	1	0	0
11	0	0	1	0
10	0	0	0	1

Минимизированная КНФ:

$$(\overline{A_0} \vee B_0) \wedge (\overline{A_1} \vee B_1) \wedge (A_0 \vee \overline{B_0}) \wedge (A_1 \vee \overline{B_1})$$

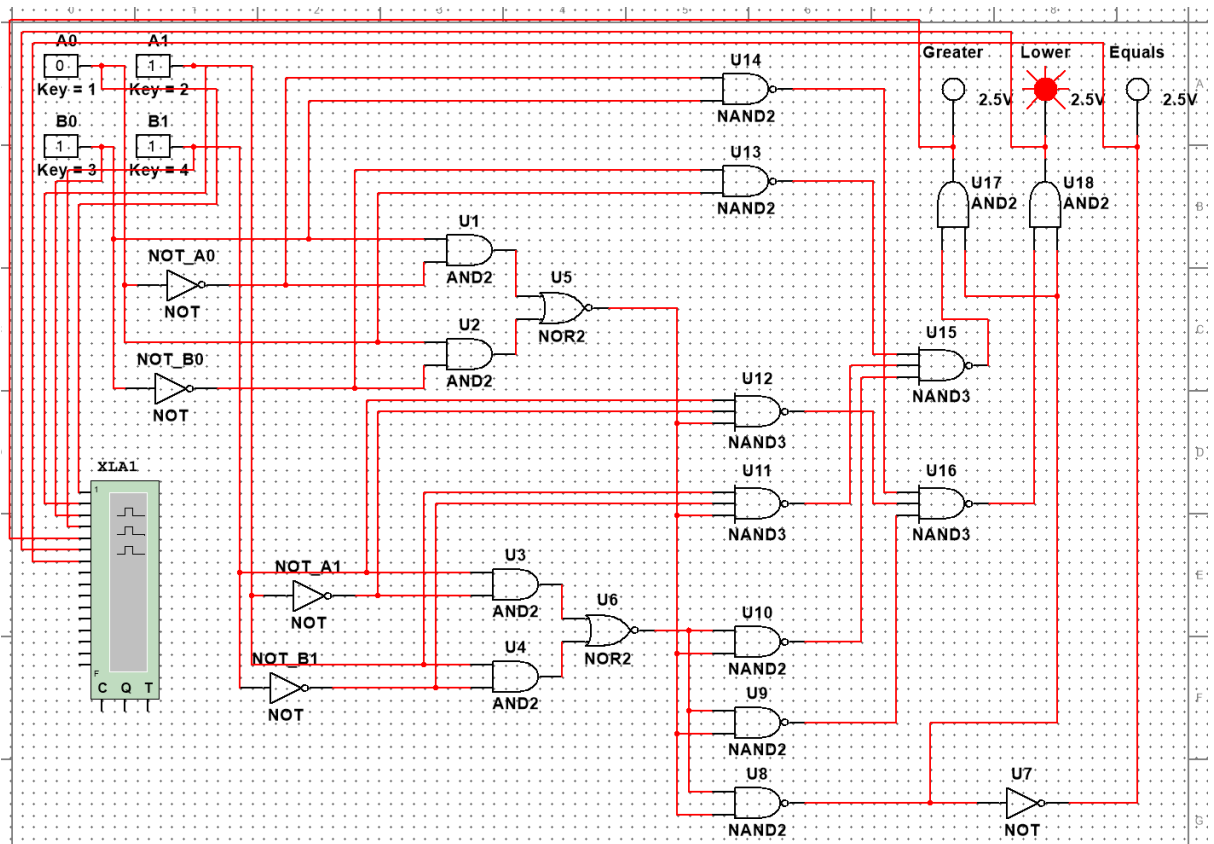


Рисунок схемы в Multisim

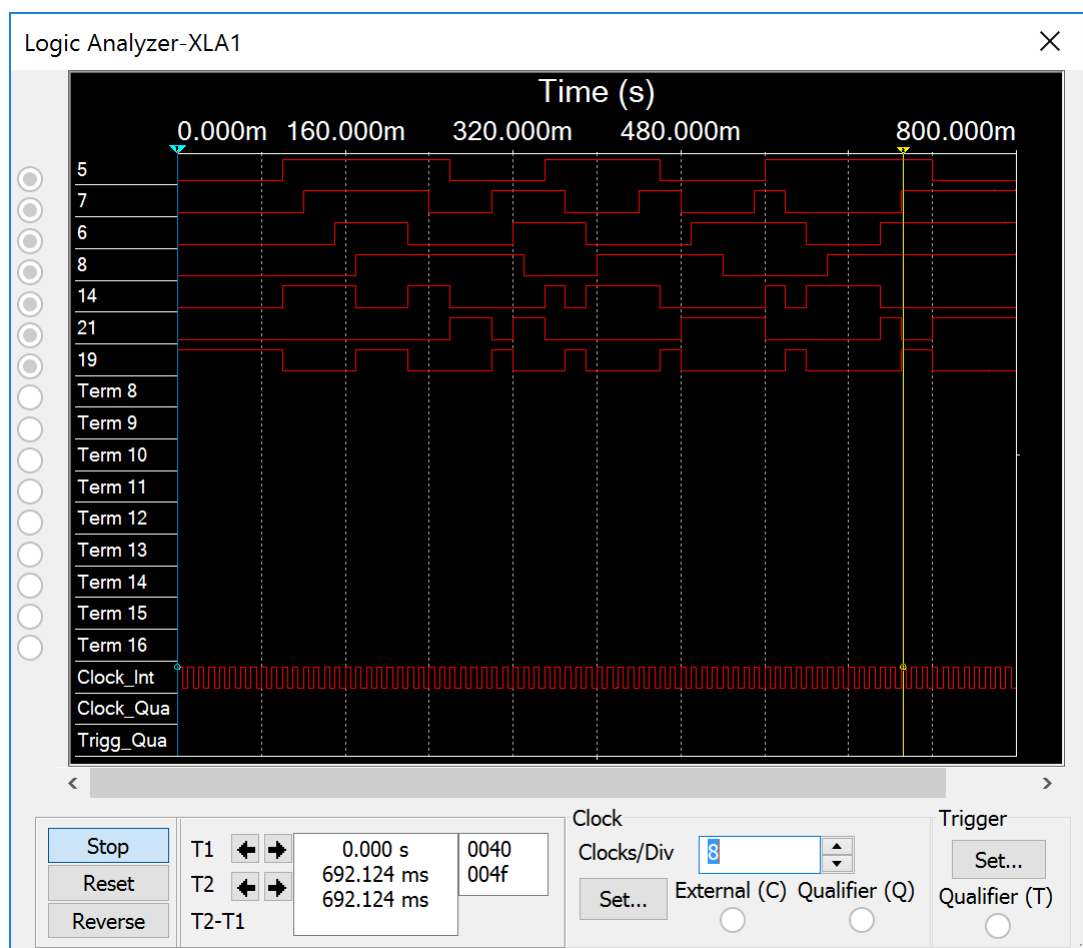


Рисунок временной диаграммы в Multisim

Задание №2 Асинхронный RS - триггер

Таблица истинности:

R	S	Q	NOT Q
0	0	Q	NOT Q
0	1	1	0
1	0	0	1
1	1	ЗАП	ЗАП

NOT R	NOT S	Q	NOT Q
0	0	ЗАП	ЗАП
0	1	0	1
1	0	1	0
1	1	Q	NOT Q

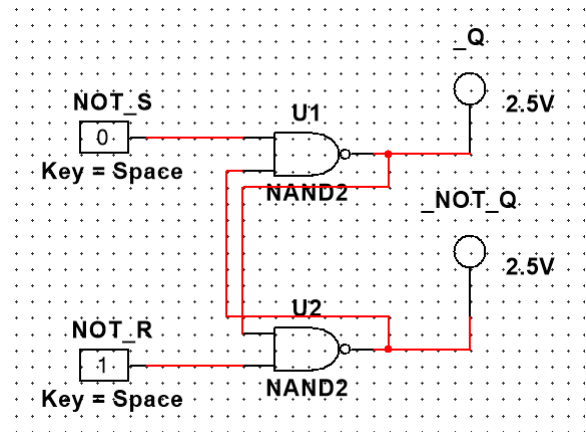
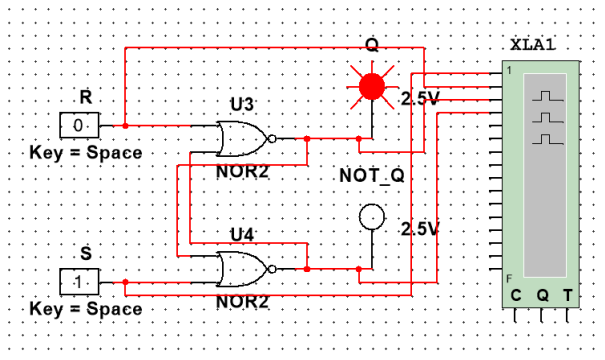


Рисунок схемы в Multisim

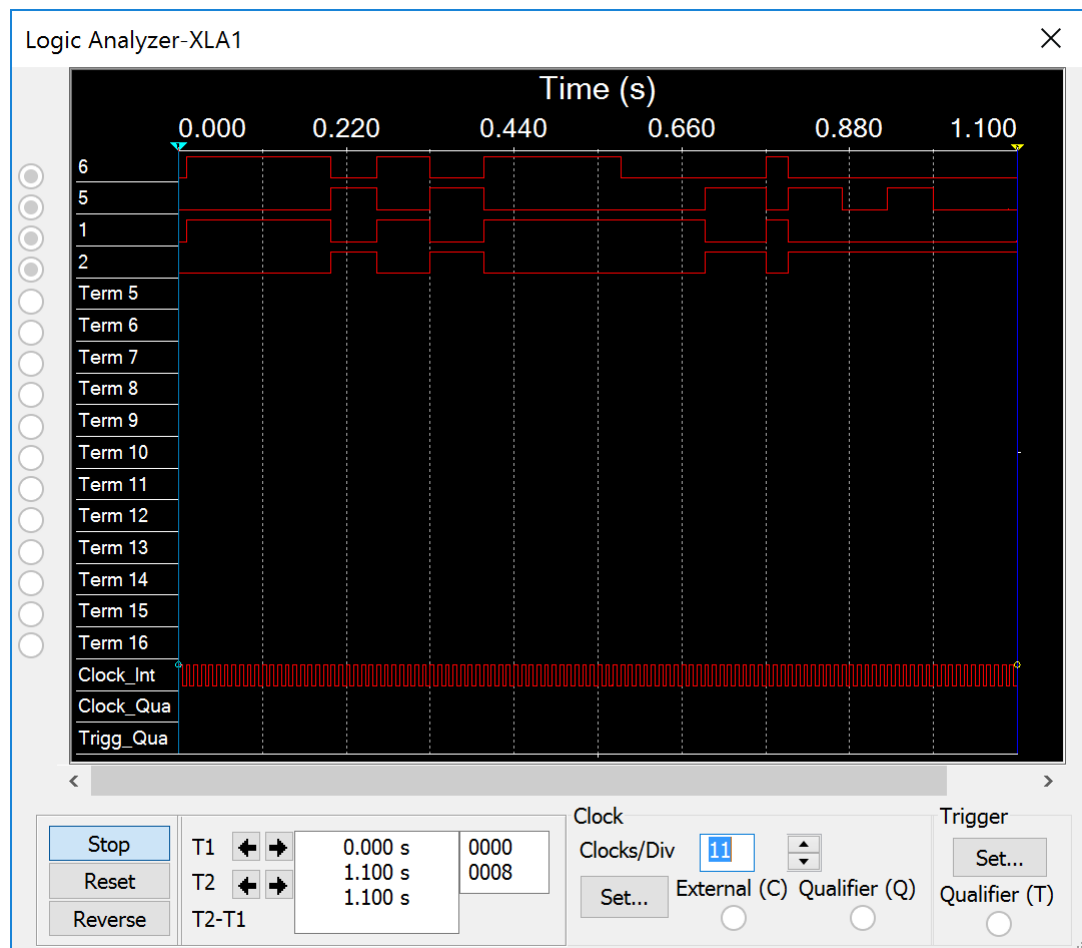


Рисунок временной диаграммы в Multisim

Задание №3 Т-триггер

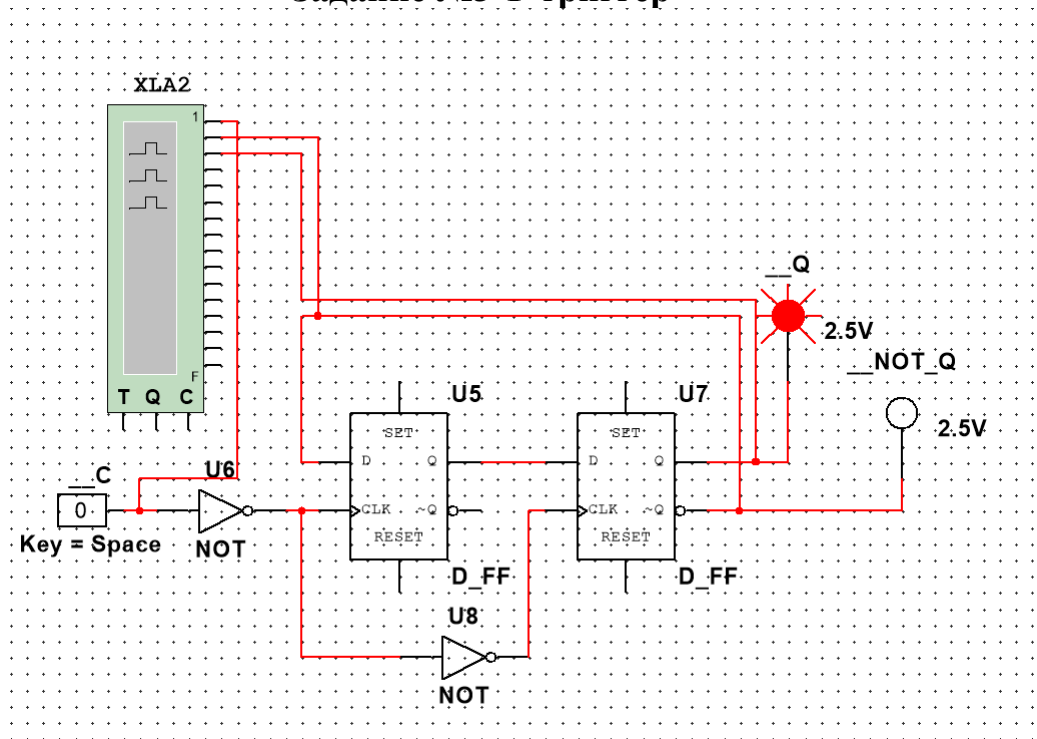


Рисунок схемы в Multisim

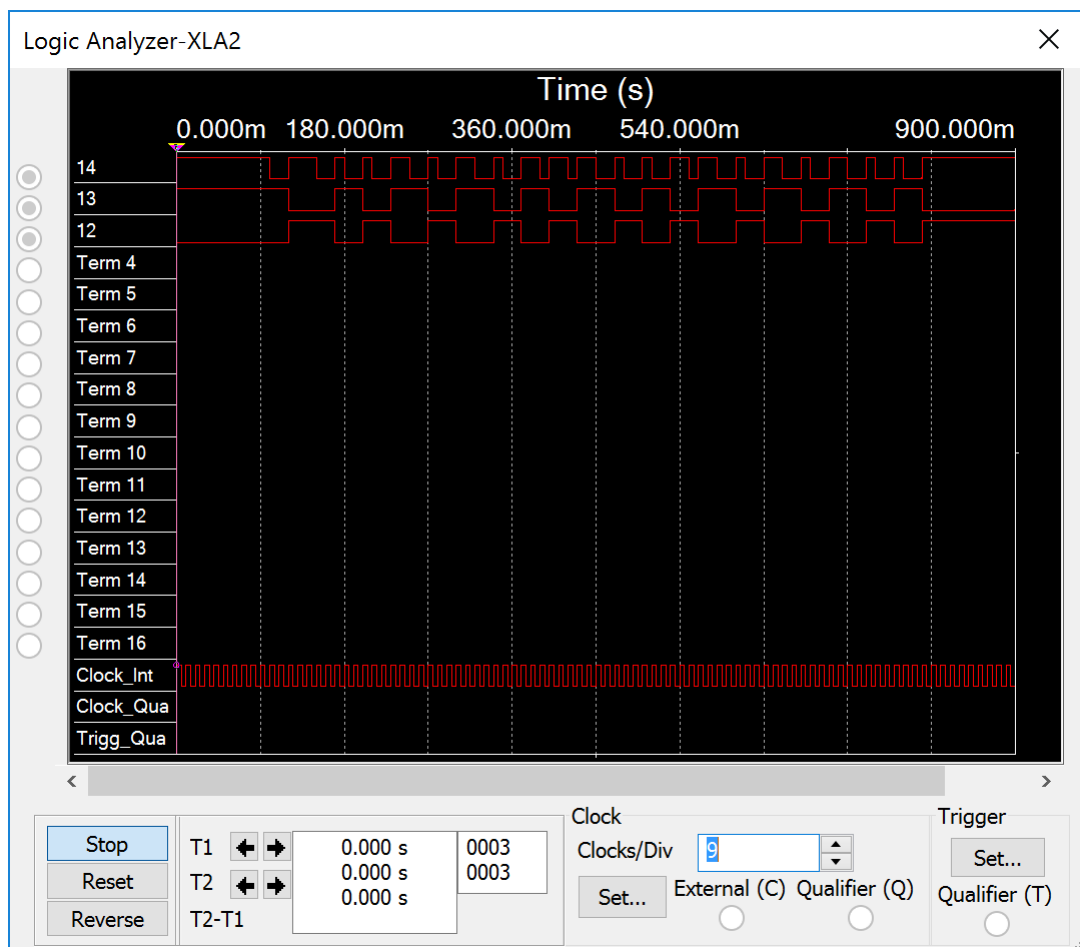


Рисунок временной диаграммы в Multisim

Задание №4 Суммирующий счетчик с коэффициентом пересчета 16

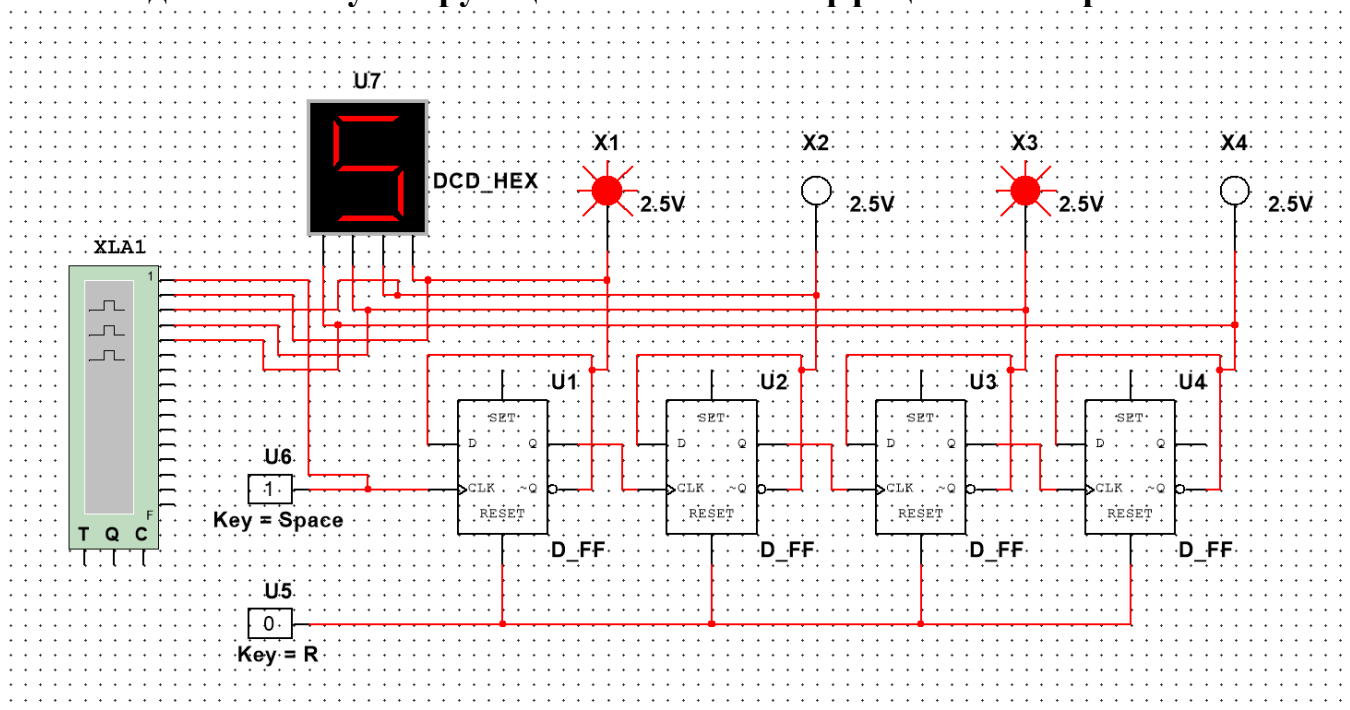


Рисунок схемы в Multisim

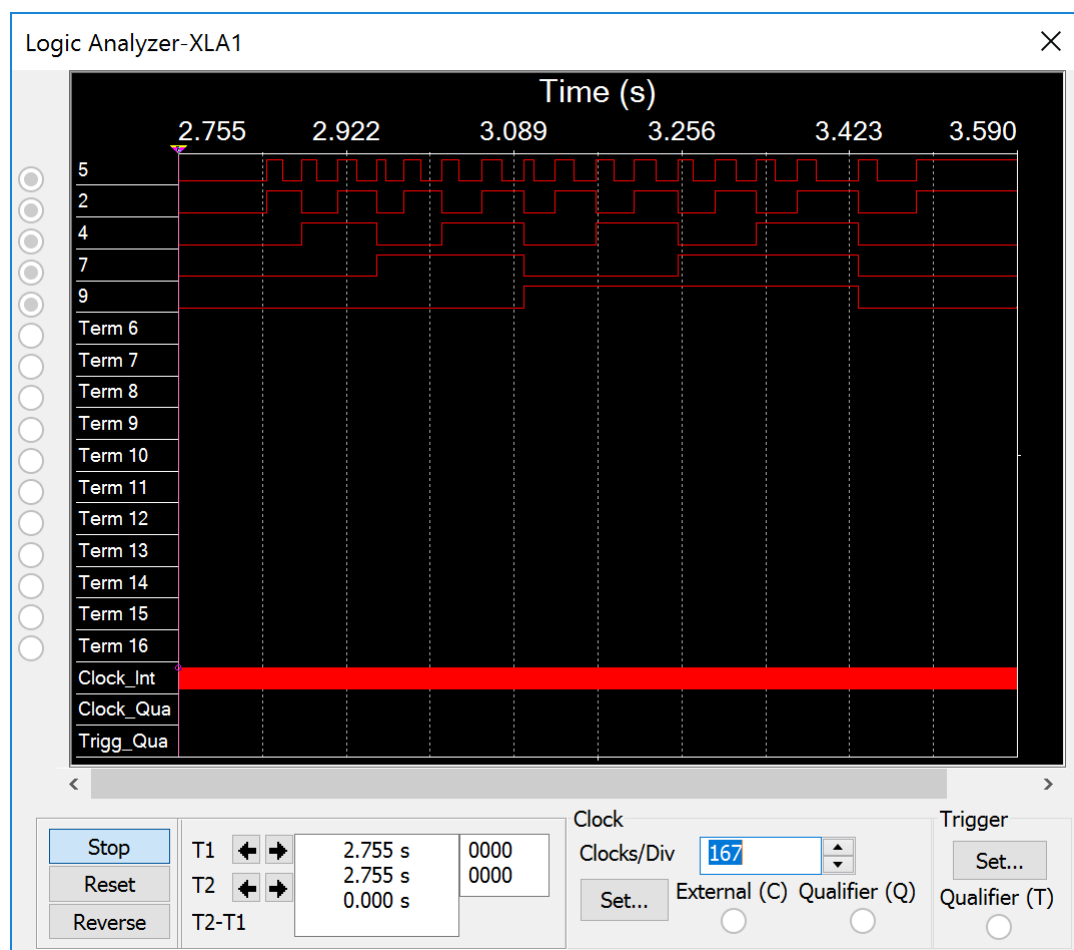


Рисунок временной диаграммы в Multisim