

SERVIÇO PÚBLICO FEDERAL UNIVERSIDADE FEDERAL DO SUL E SUDESTE DO PARÁ - UNIFESSPA INSTITUTO DE GEOCIÊNCIAS E ENGENHARIAS - IGE FACULDADE DE COMPUTAÇÃO E ENG. ELÉTRICA – FACEEL CURSO ENGENHARIA DE COMPUTAÇÃO

#### Microeletrônica

Prof. José Carlos Da Silva jcdsilv@hotmail.com jose-carlos.silva@unifesspa.edu.br whatsApp: 19-993960156

Março/2022

### Conteúdo

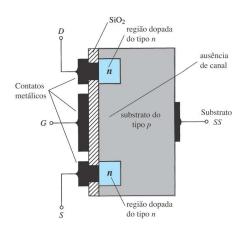
- Introdução;
- Processo de fabricação de CI-CMOS;
- Introdução ao desenvolvimento de fabricação de máscaras de CI (Layout – CI);
- Introdução a ferramenta "Eletric" como ferramenta para desenvolvimento de máscaras de CI (Layout – CI).

## Introdução

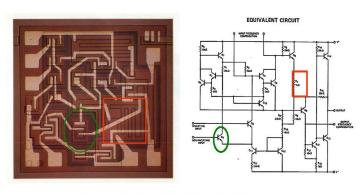
#### Vacuum Tube Op-Amps

- First op amps built in 1930's-1940's
  - Technically feedback amplifiers due to only having one useable input
- Used in WWII to help how to strike military targets
  - Buffers, summers, differentiators, inverters
- Took ±300V to ± 100V to power

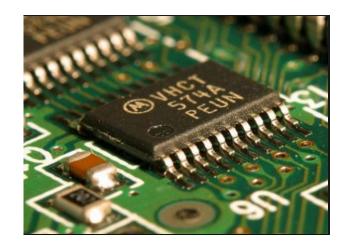




#### (Exemplos de AmpOp - 1964 - Op-Amp A702, Fairchild)

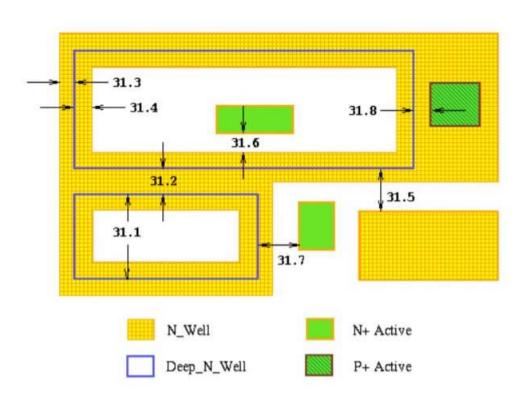


Referência: Notas de Aulas do Prof. Wilhelmus Van Noije

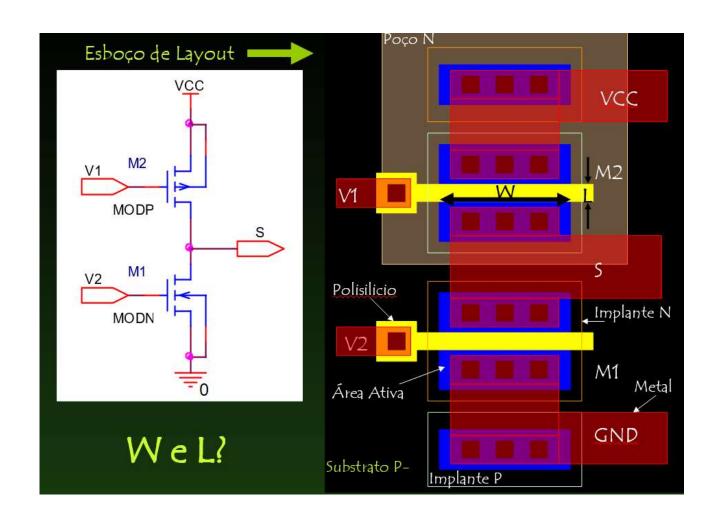


- Library:
  - Design:
    - Esquemático:
    - NODES (Resistores, Transistores, Capacitores, Indutores);
    - ARCS (Wire, Fios, Metais);
    - CHECKS:
      - DRC
    - Simulações.
  - Layout
    - Confecção das Máscaras:
    - NODES (Resistores, Transistores, Capacitores, Indutores);
    - ARCS (Wire, Fios, Metais);
    - CHECKS:
      - DRC
      - LVS
  - Simulações;
  - GDS II.

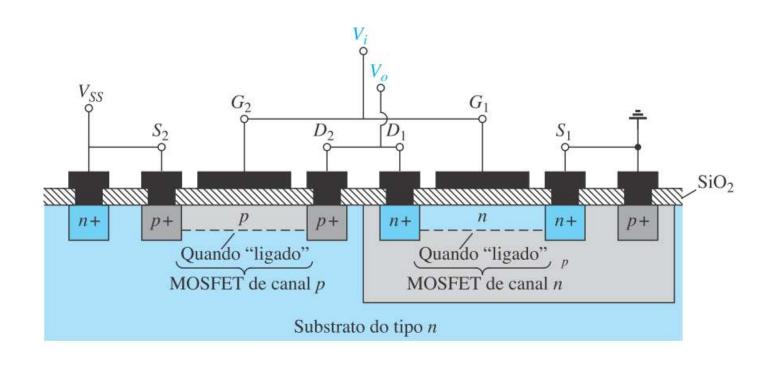
- DRC:
  - Verificação ou check das regras de projetos:



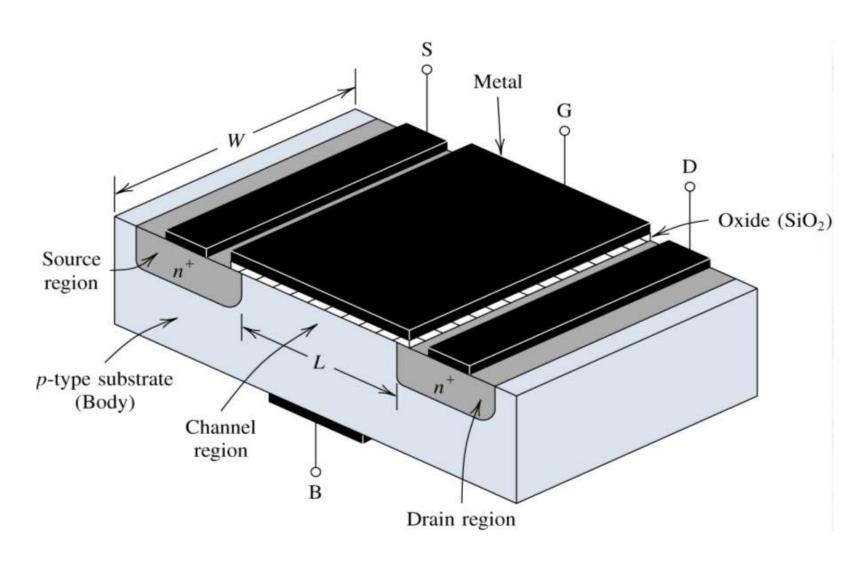
- LVS:
- Verificação através da comparação entre o layout x Esquemático:



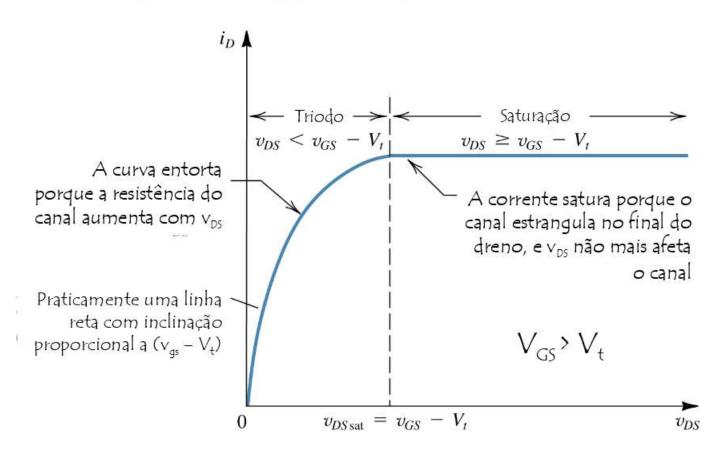
• CMOS:



• CMOS:



#### $I_D$ versus $V_{DS}$ – Transistor NMOS



Relação I<sub>D</sub> - V<sub>DS</sub>

Região Triodo:

$$i_D = \mu_n C_{ox} \frac{W}{L} \left[ (v_{GS} - V_t) v_{DS} - \frac{1}{2} v_{DS}^2 \right]$$

Região de Saturação:

$$i_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (v_{GS} - V_t)^2$$

$$k_n' = \mu_n C_{ox}$$

 $k_n' = \mu_n C_{ox}$  Parâmetro de transcondutância do processo

- TUTORIAL:
  - http://cmosedu.com/cmos1/electric/electric\_install.htm
  - Setar Ferramenta (Electric x LTSPICE)
    - http://cmosedu.com/cmos1/ltspice/ltspice\_electric.htm
  - Design e Layout
    - http://cmosedu.com/videos/electric/tutorial2/electric\_tutorial\_2.htm

### Referencias

- http://www4.pucsp.br/~elo2eng/Processo%20de%20fabricacao%20de%20dispositivos.pdf;
- http://gnmd.webgrupos.com.br/arquivo\_disciplinas\_download/1-2-Revisao-Microeletronica-2a-Aula-2.pdf;
- Boylestad e Nashelsky. "Dispositivos Eletrônicos e teoria de circuitos", Prentice Hall, 11 Edição, 784p, 2013;
- Sedra e Smith, "Microeletrônica", Pearson Prentice Hall, 5 Edição, 948p, 2007.

### Referencias

- http://www4.pucsp.br/~elo2eng/Processo%20de%20fabricacao%20de%20dispositivos.pdf;
- http://gnmd.webgrupos.com.br/arquivo\_disciplinas\_download/1-2-Revisao-Microeletronica-2a-Aula-2.pdf;
- Boylestad e Nashelsky. "Dispositivos Eletrônicos e teoria de circuitos", Prentice Hall, 11 Edição, 784p, 2013;
- Sedra e Smith, "Microeletrônica", Pearson Prentice Hall, 5 Edição, 948p, 2007.