COMPILANDO PROGRAMAS COM MAKEFILE DCE792 - AEDs II (Prática)

Atualizado em: 22 de agosto de 2023

Iago Carvalho

Departamento de Ciência da Computação



COMPILAÇÃO

O processo de compilação de um código é uma tarefa bem complexa e segue alguns passos predefinidos

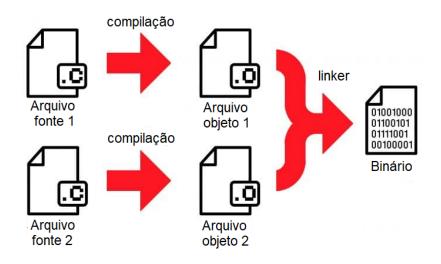
- 1. Os arquivos-fonte são transformados em arquivos objeto pelo compilador
- 2. Os arquivos objeto são ligados pelo linker
- 3. Um arquivo binário é criado

Muitas vezes, a IDE que você utiliza compila seu código com um único botão

Outras vezes, será necessário você iteragir com o compilador

- Escolher as diretivas de compilação
- Quais arquivos serão linkados e em que ordem
- Como o binário será criado
- $\circ \dots$

COMPILAÇÃO



3

MAKEFILE

Um **makefile** é um arquivo de configuração que explicita a forma como um binário deve ser gerado

- O Ele contém instruções de compilação do seu código
- É utilizado para organizar o código desenvolvido e facilitar sua reprodução/divulgação
- Automatiza tarefas rotineiras como a limpeza dos arquivos temporários criados durante a compilação

Um makefile também pode acelerar o processo de compilação

- Ele é capaz de evitar a recompilação de arquivos de código que não foram alterados
- Por exemplo, se seu programa utiliza 120 bibliotecas e você altera apenas uma, o make descobre qual arquivo foi alterado e compila apenas a biblioteca necessária

1

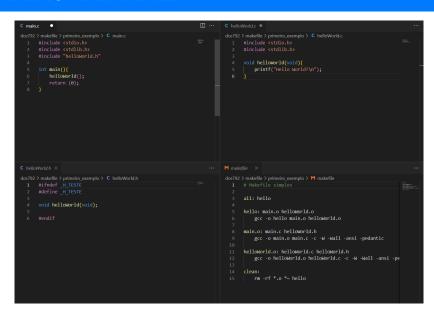
EXEMPLO DE MAKEFILE

Vamos começar com um exemplo simples. Um pequeno código com 4 arquivos

- o main.c
- helloWorld.c
- helloWorld.h
- makefile

O código está disponível em nosso Github Link

EXEMPLO DE MAKEFILE



EXEMPLO DE MAKEFILE

```
M makefile
dce792 > makefile > primeiro_exemplo > M makefile
       all: hello
      hello: main.o helloWorld.o
           gcc -o hello main.o helloWorld.o
      main.o: main.c helloWorld.h
           gcc -o main.o main.c -c -W -Wall -ansi -pedantic
       helloWorld.o: helloWorld.c helloWorld.h
           gcc -o helloWorld.o helloWorld.c -c -W -Wall -ansi -pedantic
       clean:
           rm -rf *.o *~ hello
```

EXEMPLO DE MAKEFILE - TARGETS



EXEMPLO DE MAKEFILE - PRE-REQUISITOS

```
M makefile
dce792 > makefile > primeiro_exemplo > M makefile
       all: (hello)
      hello: main.o helloWorld.o
           gcc -o hello main.o helloWorld.o
      main.o: main.c helloWorld.h
           gcc -o main.o main.c -c -W -Wall -ansi -pedantic
       helloWorld.o: helloWorld.c helloWorld.h
           gcc -o helloWorld.o helloWorld.c -c -W -Wall -ansi -pedantic
       clean:
           rm -rf *.o *~ hello
```

EXEMPLO DE MAKEFILE - RECEITA

```
M makefile
dce792 > makefile > primeiro_exemplo > M makefile
       all: hello
      hello: main.o helloWorld.o
          gcc -o hello main.o helloWorld.o
      main.o: main.c helloWorld.h
          gcc -o main.o main.c -c -W -Wall -ansi -pedantic
       helloWorld.o: helloWorld.c helloWorld.h
           gcc -o helloWorld.o helloWorld.c -c -W -Wall -ansi -pedantic
       clean:
          rm -rf *.o *~ hello
```

EXEMPLO DE MAKEFILE - TABULAÇÃO

```
M makefile
dce792 > makefile > primeiro_exemplo > M makefile
       all: hello
       hello: main.o helloWorld.o
       gcc -o hello main.o helloWorld.o
       main.o: main.c helloWorld.h
       gcc -o main.o main.c -c -W -Wall -ansi -pedantic
       helloWorld.o: helloWorld.c helloWorld.h
       TAB gcc -o helloWorld.o helloWorld.c -c -W -Wall -ansi -pedantic
       clean:
       TAB rm -rf *.o *~ hello
```

FUNCIONAMENTO DO MAKEFILE

No terminal, ao digitar **make all**, o utilitário make vai executar o target all que se encontra na linha 3 do arquivo *makefile*.

 O seu pré-requisito é o arquivo binário *hello*, porém sem receita para all

Ele vai para a linha 5 para construir *hello*, e acha os pré-requisitos

- 1. main.o
- 2. helloWorld.o

Antes de partir para a linha 6, o *make* vai produzir os respectivos arquivos objeto

FUNCIONAMENTO DO MAKEFILE

Na linha 8, o *make* vê que o **pré-requisito** para *main.o* é a existência dos arquivos *main.c* e *helloWorld.h* no diretório atual.

- O make executa então a receita da linha 9
- O Primeiro, ele chama o compilador gcc
- A parte -o main.o indica que a saída, ou seja, o arquivo produzido será main.o
- -Wall e -pendantic são configurações do compilador
 - Úteis para encontrar erros
 - Serão explicadas daqui a pouco

Terminando de produzir o arquivo objeto *main.o*, o *make* vai para as linhas 11 e 12 para produzir o arquivo objeto *helloWorld.o*

Semelhante ao processo acima descrito

FUNCIONAMENTO DO MAKEFILE

Com os dois arquivos objeto construídos, o *make* pode então voltar para a linha 6 e cumprir a receita do binário *hello*

O *make* invoca agora o **linker** do *gcc*, e avisa utilizando *-o hello* que a saída será um binário no diretório atual chamado *hello*

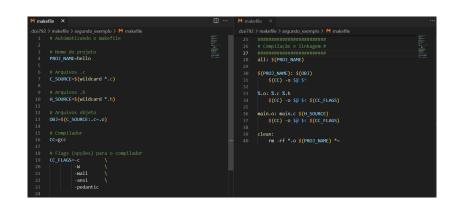
 Indica ao linker os dois arquivos objeto main.o e helloWorld.o

FUNCIONAMENTO DO MAKEFILE - CLEAN

O comando **clean** da linha 14 somente será executado se você escrever no terminal *make clean*.

- Ele n\u00e3o possui pr\u00e9-requisitos
- Sua receita exclui todods os arquivos com extensão .o, os de backup ~ e o arquivo binário hello no diretório atual

UM MAKEFILE UM POUCO MAIS INTELIGENTE



Nas linha 3 à 23 estão contidas as variáveis para facilitar a customização do arquivo

- O Algumas vezes as variáveis são chamadas de macros
- O uso das variáveis é igual a do shell script
 - Lembram-se de ICC?
- Escreve-se \$(VARIAVEL) ou \${VARIAVEL}

Nas linhas 7 e 10 utilizamos a função *wildcard* para obter o nome de todos os arquivos com extensões .c e .h no diretório em que o *makefile* se encontra.

Na variável *C_SOURCE* o nome de cada arquivo estará separado um do outro por um espaço.

Na linha 13 copiamos todos os nomes da variável *C_SOURCE* para *OBJ*, mas com a substituição da extensão *.c* para *.o*.

Das linhas 19 a 22 utilizamos a barra inversa \para quebrar uma linha em várias, para tornar a leitura mais fácil.

- Alternativamente, pode-se escrever todas as opções uma na frente da outra
- **ATENÇÃO!**: Não utilize *tabs* aqui, somente espaços
 - Caso contrário, o make vai confundir com o comando de receita e não funcionará corretamente

O resultado da linha 28 deste segundo exemplo é igual à linha 3 do primeiro exemplo

O restante das linhas é a automatização de nosso makefile

```
33 %.o: %.c %.h
34 $(CC) -o $@ $< $(CC_FLAGS)
```

Na linha 33 interpreta-se que o target com extensão .o terá um pré-requisito com extensões .c e .h com mesmo nome

O símbolo % pega o *stem* (tronco) do nome, que é utilizado de referência no pré-requisito

O Por exemplo, o stem de helloWorld.o é helloWorld

A linha 34 é relativa às linhas 9 e 12 do primeiro exemplo

- A variável automática @ obtém o nome do target
 - Por exemplo, helloWorld.o
- O símbolo < pega o nome do primeiro pre-requisito
 - Por exemplo, *helloWorld.c*

Perceba que as linhas 33 e 34 vão ser executadas para todos arquivos .c e .h que existirem

O Com excessão do main.c

As linhas 36 e 37 foram escrita para o caso especial do main.o

○ Este não possui um arquivo *main.h*

A linha 31 funciona como a linha 6 do exemplo anterior

- A variável automática ^ lista todos os pré-requisitos do target
- Invoca o linker para finalizar a compilação



```
PROJ NAME=hello
                                                                             all: obiFolder $(PROJ NAME)
                                                                             $(PROJ NAME): $(OBJ)
     C SOURCE-$(wildcard ./source/*.c)
                                                                                  🖟 echo 'Construindo o binário usando o linker GCC: 📢'
                                                                                 $(CC) $^ -o $@
                                                                                  @ echo 'Binário pronto!: 50'
     H SOURCE=$(wildcard ./source/*.h)
                                                                              ./objects/%.o: ./source/%.c ./source/%.h
     OBJ=$(subst .c..o.$(subst source.objects.$(C SOURCE)))
                                                                                  @ echo 'Construindo target usando o compilador GCC: $<'
                                                                                 $(CC) $< $(CC FLAGS) -0 $@
                                                                              ./objects/main.o: ./source/main.c $(H SOURCE)
                                                                                  @ echo 'Construindo target usando o compilador GCC: $<'
                                                                                 $(CC) $< $(CC FLAGS) -0 $@
               -Wall
               -ansi
                                                                             obiFolder:
                                                                                  @ mkdir -p objects
                                                                                 @ $(RM) ./objects/*.o $(PROJ_NAME) *~
                                                                                  @ rmdir objects
                                                                              .PHONY: all clean
```

Aqui nós temos que ter uma estrutura especial de diretórios, como abaixo

- O arquivo *makefile* fica no diretório raiz
- Arquivos .*c* e .*h* ficam no diretório *source*



Normalmente a ferramenta *make* imprime na tela do terminal cada linha da receita a ser executada

Para não poluir visualmente o terminal, colocamos no começo da linha o caractere @ para suprimir essas impressões

Além disso, utilizamos o comando *echo* para deixar mensagens do que está sendo feito e colocar espaço entre uma compilação e outra na tela do terminal

```
iagoac@DESKTOP-BFISOST:~/github/dce792/makefile/terceiro_exemplo$ make
Construindo target utilizando o compilador GCC: source/helloWorld.c
gcc source/helloWorld.c -c -W -Wall -ansi -pedantic -o objects/helloWorld.o
```

Construindo target utilizando o compilador GCC: source/main.c gcc source/main.c -c -W -Wall -ansi -pedantic -o objects/main.o

Construindo o binário utilizando o linker GCC: hello gcc objects/helloWorld.o objects/main.o -o hello Binário pronto!: hello

Na linha 56 do arquivo *makefile* vemos o target .PHONY (alvo falso).

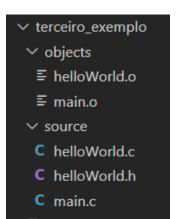
Nela colocamos como pré-requisito os targets que não possuem arquivos de mesmo nome.

Uma das razões para usar *phony target* é para não dar conflito com arquivos que sejam criados com mesmo nome

Por exemplo, se existisse um arquivo chamado *all.c* ou *clean.c*

No fim, temos uma estrutura de diretórios limpa e simples

- O arquivo executável fica no diretório raiz
- Arquivos .c e .h ficam no diretório source
- Arquivos objeto são localizados no diretório objects



OPÇÕES DO COMPILADOR

OPÇÕES DO COMPILADOR

Opção	Descrição
gcc -ansi	Escolhe o C versão 90
gcc -c	Compila arquivos objeto sem linkagem
gcc -g <level></level>	Informações de debug para o GDB
gcc -o <level></level>	Otimizador automático de código
gcc -pedantic	Mostra os erros da ISO C
gcc -w	Desabilita todos os warnings
gcc -Wall	Liga todos os warnings padrão
gcc -Wextra	Liga warnings adicionais

OTIMIZAÇÕES -G

- -g0: Sem informações de debug
- -g1: Poucas informações de debug
- -g: Padrão
- -g3: Todas as informações de *debug* disponíveis

OTIMIZAÇÕES -O

- -o, -o1: Um pouco de otimização
- -o0: Opção padrão
- -o2: Otimiza um pouco mais que -o1
- -o3: Otimiza ainda mais que -o2
- -os: Otimiza para tamanho de código. Equivalente a -o2 sem as opções que podem aumentar o tamanho do código
- -ofast: Otimiza mais ainda que -o3. Pode fazer com que o programa tenha erros
- -og: Otimiza a experiência de *debug*
- -oz: Otimiza agressivamente para tamanho ao invés de velocidade

VERIFICANDO ERROS COM

PRÓXIMA AULA:

VALGRIND E GDB