[1] Figure 1의 회로를 보고 다음 문제에 답하시오. (20 점)
$$V_s(t) = 8u(-t) + 6u(t) \text{ V, } R_x = 1 \Omega, R = 2 \Omega, L = 1 \text{ H, } C = 1 \text{ F}$$

$$u(t) = \begin{cases} 0 & \text{t < 0} \\ 1 & \text{t > 0} \end{cases}, \qquad u(-t) = \begin{cases} 1 & \text{t < 0} \\ 0 & \text{t > 0} \end{cases}$$

- (a) $i_L(t)$ 에 대한 2차 미분 방정식을 $V_s(t)$ 와 β 를 포함하여 쓰시오. (8점)
- (b) β = 1인 경우, t > 0 에서의 $i_L(t)$, $v_C(t)$ 를 구하시오. (12점)

[1] Answer the following questions referring the circuit in Figure 1. (20 points) $V_s(t) = 8u(-t) + 6u(t) \text{ V}, R_x = 1 \Omega, R = 2 \Omega, L = 1 \text{ H}, C = 1 \text{ F}$

$$u(t) = \begin{cases} 0 & \text{t} < 0 \\ 1 & \text{t} > 0 \end{cases}, \qquad u(-t) = \begin{cases} 1 & \text{t} < 0 \\ 0 & \text{t} > 0 \end{cases}$$

- (a) Write the second-order differential equation of $i_L(t)$ including $V_s(t)$ and β . (8 points)
- (b) Find $i_L(t)$ and $v_C(t)$ for t > 0, when $\beta = 1$. (12 points)

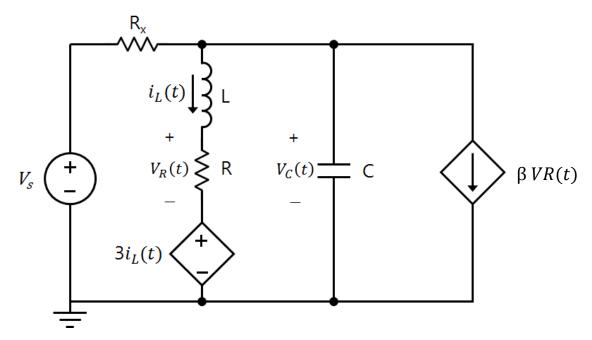
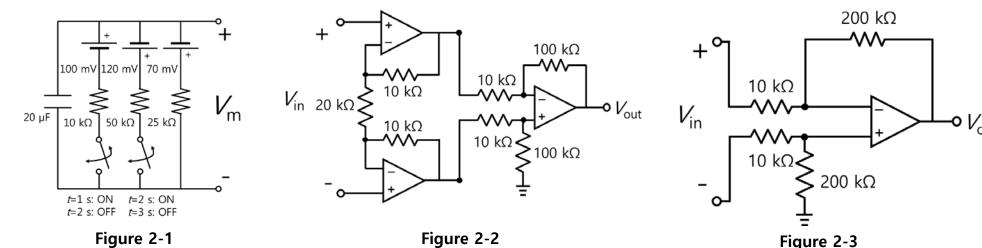


Figure 1

* [2]번 문제의 답은 <u>유효숫자 4개</u>로 표시하라. (예: 12.00+3.456e^{7.890})

- [2] 아래 물음에 답하라. (20점)
- * 모든 op-amp는 이상적이고 측정 중엔 어떠한 잡음 및 간섭도 발생하지 않는다고 가정하라.
- (a) Figure 2-1은 세포막의 전기화학적 행동을 전원, 저항, 스위치, 축전기로 단순화한 모델이다. 스위치가 시간에 따라 Figure 2-1과 같이 변할 때, 세포막 전압 (V_m)을 $0 \le t \le 4$ s 동안의 시간 t에 대하여 그려라 (t = 0에서 회로는 steady-state에 있고 스위치는 전부 OFF 상태이다). (8점)
- (b) 실제로는 Figure 2-1의 세포막 전압 (V_m) 은 미지의 값이다. 그 값을 구하기 위해서는, 증폭기를 세포막에 연결하여 측정되는 출력 전압 (V_{out}) 을 증폭기의 전압이득 (V_{out}/V_n) 으로 나누어서 계산해야 한다.
- 이를 위해서, Figure 2-2의 증폭기와 Figure 2-3의 증폭기 중 어느 것을 사용해야 더 적절할 지 선택하고 고른 이유를 함께 설명하라. (6점)
- (c) 물음 (b)에서 고른 증폭기의 전압이득 ($V_{\rm out}/V_{\rm in}$)을 구하고 증폭기를 세포막에 연결했을 때에 측정되는 출력 전압 ($V_{\rm out}$)을 $0 \le t \le 4$ s 동안의 시간 t에 대한 그래프로 나타내라. (t=0에서 회로는 steady-state에 있고 스위치는 전부 OFF 상태이다). (6점)

- * Express the answers with <u>four significant figures for the question [2]</u>. (example: 12.00+3.456e^{7.890})
- [2] Answer the following questions. (20 points)
- * Assume that all op-amps are ideal. Any noise and interferences do not occur during measurement.
- (a) The electrochemical behavior of a cell membrane is simply modeled with combination of voltage sources, resistors, switches, and a capacitor as shown in Figure 2-1. When the switches change along the time as shown in Figure 2-1, plot the membrane potential (V_m) versus time t for $0 \le t \le 4$ s. (The circuit is in steady-state and all switches are OFF at t=0). (8 points)
- (b) In real cases, the membrane potential ($V_{\rm m}$) is an unknown value. To find the value, an output voltage ($V_{\rm out}$) of an amplifier, which is connected to the membrane, should be divided by the voltage gain ($V_{\rm out}/V_{\rm in}$) of itself.
- To accomplish this, choose the more appropriate one between the amplifiers shown in Figure 2-2 and Figure 2-3 and explain why. (6 points)
- (c) Find the voltage gain (V_{out}/V_{in}) of the amplifier chosen in question (b) and plot the output voltage (V_{out}) versus time t for $0 \le t \le 4$ s when the amplifier is connected to the cell membrane (The circuit is in steady-state and all switches are OFF at t=0). (6 points)



- [3] 그림 1은 한 개의 이상적인 op amp 와 한 개의 Finite gain model op amp 를 포함한 회로이다. 다음 각 문항의 답을 구하시오.
- **(1)** t < 0 구간에서 두 개의 op amp 사이 지점에서의 전압, V_a 를 구하시오. [10점]
- **(2)** t > 0 구간에서 V_0 의 값을 구하시오. [10점]

- [3] Figure 1 shows a circuit that contains an Ideal op amp and a finite gain model op amp.
- (1) Calculate V_a at the node between the two op amps when t < 0. [10 points]
- (2) Calculate the output voltage, V_0 when t > 0. [10 points]

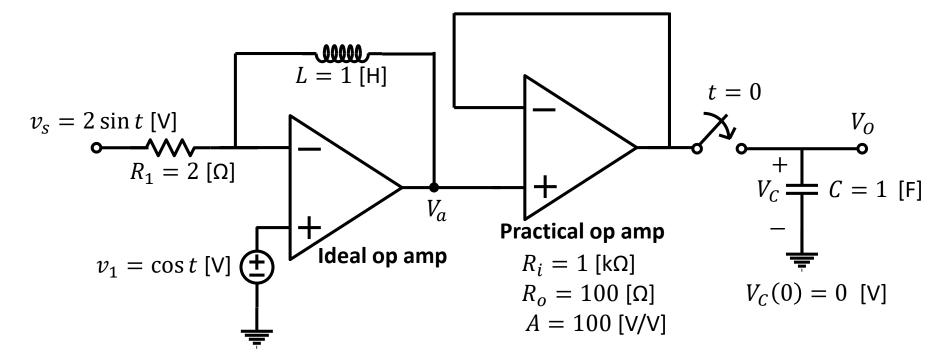
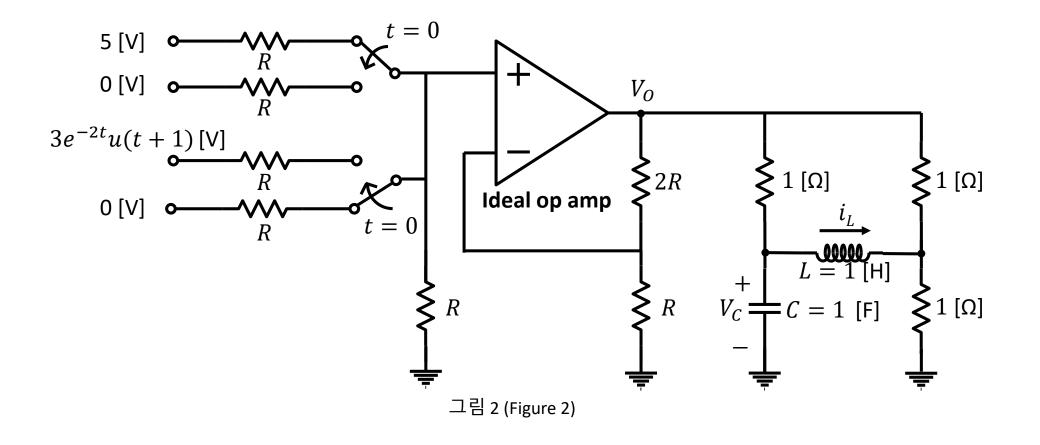


그림 1 (Figure 1)

- [4] 그림 2는 이상적인 op amp 를 포함한 회로이다. 다음 각 문항의 답을 구하시오.
- (1) $-\infty < t < +\infty$ 구간에서 op amp 출력단 전압, V_0 를 구하시오. [5점]
- **(2)** 인덕터 전류 (i_L) 및 캐패시터 전압 (V_C) 의 초기값, $i_L(0^-)$, $i_L(0^+)$, $V_C(0^-)$, $V_C(0^+)$ 를 구하시오. [5점]
- (3) $t \ge 0$ 구간에서 인덕터 전류 (i_L) 를 구하시오. [10점]

- [4] Figure 2 shows a circuit that contains an ideal op-amp.
- (1) Determine the op amp output voltage of V_0 in $-\infty < t < +\infty$. [5 points]
- **(2)** Determine initial values of inductor currents (i_L) and capacitor voltages (V_C) : $i_L(0^-)$, $i_L(0^+)$, $V_C(0^-)$ and $V_C(0^+)$. [5 points]
- (3) Determine the inductor current of i_L when $t \ge 0$. [10 points]



- [5] Fig. 5의 회로에 대하여 다음 문제에 답하시오 (Fig. 5의 회로는 이상 적인 op amp로 구성 되어 있다.) (20점)
- (a) V_{out} 과 V_{in}의 관계를 나타내는 미분방정식을 구하라 (3점)
- (b) V_{in}이 2sin(500t) [V]일 때의 전체 응답을 구하라. (초기 조건 : V_a(0) = 4 [V], V_{out}(0) = 0 [V] 으로 가정, 자연 응답과 강제 응답을 명시) (10점)
- (C) Fig 5-(c) 와 같이 첫 단의 op-amp에 offset voltage (V_{os}) 가 존재 한다고 가정하면, V_{out} 의 강제 응답이 saturation 되지 않도록 하는 off set voltage (V_{os}) 은 얼마 이하가 되야 하는가? $(V_{os}>0)$ (7점)

- **[5]** Using the circuit in Figure 5, answer the following questions. (Suppose the op-amp is ideal) (20 points)
- (a) Derive the differential equation expressing the relations between V_{out} and V_{in} . (3 points)
- **(b)** Find the complete response of V_{in} is $2\sin(500t)$ [V] (Suppose the initial condition : $V_a(0) = 4$ [V], $V_{out}(0) = 0$ [V], specify natural, forced responses of V_{O_a} respectively) (10 points)
- (c) If there is an offset voltage (V_{os}) in the first op-amp as shown in Fig. 5-(c), what is the maximum value of offset voltage (V_{os}) for which forced response of V_{out} is not saturated? ($V_{os} > 0$) (7 points)

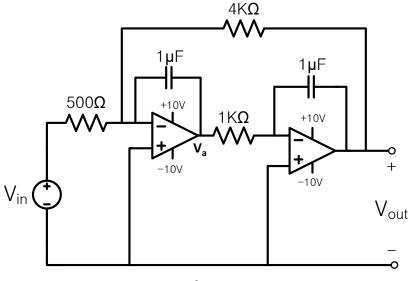
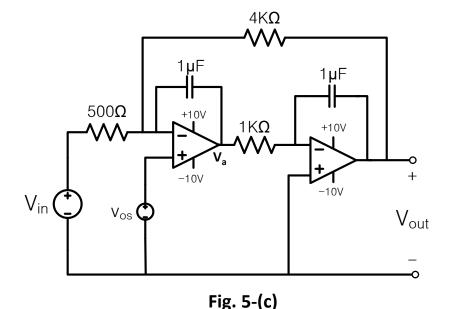


Fig. 5



[6] Figure 1의 소자는 전압에 따라 동작하는 스위치이다. 상단 단자에 6V 이상이 걸리면 스위치가 닫히고, 그 이하에서는 열린다. 상단 단자에서 스위치쪽으로 흐르는 전류는 0이다. LED 전구의 경우 1k옴저항으로 모델링 할 수 있으며 양단에 0.9V 이상이 걸리면 불이 들어온다. 모든 축전기는 초기에 완전히 방전된 상태라고 가정한다. 문제를 풀 때 소수점 둘째자리까지 표시하시오. (모든 그래프는 10 ms 범위까지 그리고, 그래프의 식이 변화하는 점과 스위치와 LED가 켜지는 구간에 주의해서 표시하시오.) (20점).

[6] The device in Figure 1 is a voltage-dependent switch. The switch closes when the upper terminal is more than 6V, and opens when it is lower than 6V. The current flowing from the top terminal to the switch is zero. LED bulbs can be modeled with a 1k ohm resistor, which lights up when more than 0.9V is applied across LED. Let's assume that all capacitors are fully discharged at the beginning. Mark the second decimal place when solving the problem. (All graphs should be displayed in the range of 10ms, and be careful about the point where the equation of the graph changes and the LED are turn on.) (20pt).

- (a) Figure 2는 스위치 소자를 이용하여 1개의 LED를 끄고 켤 수 있는 단위 회로이다. 이에 대하여, V_{on} 과 V_{1} 에 Figure 3과 같은 전압이 걸릴 때 두 축전기에 걸리는 전압의 시간에 따른 그래프를 그려라. (7점).
- (b) Figure 2의 소자를 세로로 n 개 연결했다고 하자. (Figure 3) 이 때 $V_{on,1} \sim V_{on,n-1}$ 이 모두 0이고 $V_{on,n}$ 과 V_1 이 Figure 3에서와 같이 변한다고 하면, n번째 스위치가 닫힐 때 Figure 4와 같이 회로가 단순하게 모델링 될 수 있다. N=3일 때 가장 아래에 있는 $1\mu F$ 축전기에 걸리는 전압의 시간에 따른 그래프를 그려라. (5점)
- (c) b)에서 n이 일정 이상 커지면 LED가 켜지지 않는다. LED가 작동하는 최대의 n을 구하여라. (5점)
- (d) b)에서 n에 관계없이 LED가 항상 켜질 수 있도록 하려 한다. Figure 5의 회로에서 "?박스" 안에 들어가야 하는 회로를 op amp를 이용하여 설계하여라. (3점)
- (a) Figure 2 shows a unit circuit that can be turn on and off one LED using a switch device. For this circuit, plot the time dependent graph of the voltage across the two capacitors when voltage is applied to V_{on} and V_1 as shown in Figure 3. (7pt).
- **(b)** Suppose that n devices in Figure 2 are connected vertically. (Figure 3) If $V_{on,1} \sim V_{on,n-1}$ are all 0 and $V_{on,n}$ and V_1 are changed as shown in Figure 3, it can be simply modeled when the nth switch is closed. When n=3, plot the time-dependent graph of the voltage across the bottom $1\mu F$ capacitor. (5pt)
- (c) In b), the LED does not turn on when n is greater than a certain number. Find the maximum n at which the LED operates. (5pt)
- (d) In b), we want to turn on the LED regardless of n. In the circuit of Figure 5, design the circuit that should be in the "? Box" with the op amp. (3pt)

