實驗單元(六)一循序計數器電路

◎實驗單元摘要

此實驗單元為循序計數電路,屬於同步電路的應用。因實驗設計程序有一定的 規範存在,所以設計此電路是非常容易的事情。為了讓各位有個不同的計數情形, 實驗內容設計出 20 題不同的計數狀態,讓大家展現一下個人的設計能力。

◎學習目標

- 1、了解計數器的原理。
- 2、了解非同步計數器與同步計數器的差異。
- 3、學習使用 JK-FF 組成序列計數電路。

◎實驗單元目錄

- 一、實驗儀器設備與實驗材料表(P.02)
- 二、實驗預習(P.02)
- 三、零組件介紹(P.03)
- 四、電路說明(P.07)
- 五、實驗要求(P.08)
- 六、實驗設計程序(P.09)
- 七、實驗電路模擬(P.10)
- 八、實驗電路測試(P.12)
- 九、實驗電路檢測(P.13)
- 十、實驗問題與討論(P.13)
- 十一、撰寫實驗結論與心得(P.13)
- 十二、實驗實驗綜合評論(P.13)
- 十三、附上實驗進度紀錄單(照片檔)及麵包板電路組裝圖檔(照片檔) (P.14)
- 十四、實驗參考資料來源(P.14)

◎實驗內容

一、實驗儀器設備與實驗材料表

表(一):實驗儀器設備

項次	儀器名稱	數量
1	萬用電錶或三用電錶	1部
2	電源供應器	1台
3	邏輯筆	1支
4	數位 IC 測試器	1台

表(二):實驗材料表

項次	位 置 碼	元 件 說 明	用量
1	IC 電源端使用	0.1uF PE 電容	3個
2	JK-FF	TTL IC 74LS76 DIP16	2個
3	IC	其它邏輯閘	若干個

二、實驗預習

- 1.電路設計時,可以依電路需求選用不同型式的正反器,在下列各項目中,請就電 路應用情形選用適當正反器。
 - a.資料儲存與傳送
 - b.反彈跳開關
 - c.移位暫存器
 - d.計數器、除頻器
- 2.何謂正反器的直接輸入?其功能何在?
- 3.何謂邊緣觸發?實驗單元所使用的正反器是屬於那一類型的邊緣觸發?

三、零組件介紹

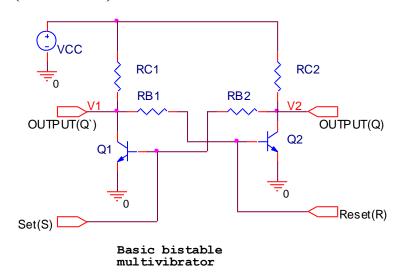
1.正反器

正反器是一種雙穩態多諧振盪電路(Bistable Multivibrator)。何謂雙穩態電路? 簡單的說,它的電路特色有兩個穩定狀態。當電路處於某一個穩定狀態時,它會繼 續的保持下去,直到有效的輸入時,才可以改變這種情況,而它才會變化為另一個 穩定狀態。即是電路只會出現這兩種狀態之一,而且必須有效的觸發才改變狀態。

電路圖如下圖(一)所示,就是一個由 BJT 所組成的雙穩態多諧振盪電路,這個電路有兩個輸出端(V1、V2),這兩個輸出端的電位永遠保持著一為高電位(H),一為低電位(L),此種型式稱為互補,其中高電位接近 VCC,低電位接近 0V,兩輸出的狀態可經 Set 及 Reset 的觸發以改變兩者的狀態,但 V1 及 V2 永遠維持著互補。以下是雙穩態多諧振盪電路的電路特性:

- a.有兩個互補的輸出:V1、V2。
- b.電路處於兩個穩態狀態之一。
 - ①.V1= L \cdot V2 = H \circ
 - ②.V1= $H \cdot V2 = L \circ$

需有觸發才可以有轉變狀態,否則將繼續儲存著其中一個狀,有記憶能力。控制輸入端有二個以上(Set、Reset)。



圖(一):雙穩態多諧振盪電路

正反器(flip-flop) 及門鎖器(latch)均是雙穩態多諧振盪器,均具備雙穩態的特性。 在許多數位電路應用中,舉凡有關信號的門鎖、擷取、記憶、儲存、計數、順序控

制,都必須是這種雙穩態的操作。

正反器及閂鎖器具有記憶的功能,但要操作它使其輸出符合需要,則必須由輸入端及控制信號設定。

正反器因廣泛的使用於各種電路,會有不同的設計目標,例如有時候正反器在電路中僅發揮記憶資料的功能,有時候只用於轉環(Toggle),因此大致可分為下列四種:

- a.SR 型閂鎖器
- b.D 型閂鎖器或正反器
- c.T 型正反器

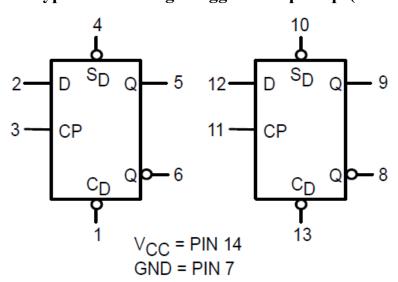
d.JK 型正反器

正反器應用的範圍極廣,因此有許多的IC可以選用,這些IC中有各種類型, 也有閂鎖器及正反器之分,在應用上則必須視電路的特性,慎選合適的IC。閂鎖器 與正反器主要的差異在於控制輸入方式的不同,正反器是由邊緣觸發或是主從式觸 發的雙穩態電路·閂鎖器則僅依輸入信號而變化,不以 Clock 控制的雙穩態電路。

正反器有 Clock 控制,以做為輸出同步之用,正反器應輸入之 Clock 的方式也有多種,並列出一些相對 IC 的型號及電路圖。

a.正緣觸發方式,在CK 信號由L往H瞬間動作,如下圖所示。

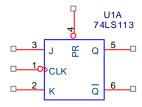
74LS74—Dual D-type Positive Edge-triggered Flip-Flops(with Preset and Clear)



圖(二): TTL 74LS74 D-FF[3]

b. 負緣觸發方式,在 CK 信號由 H 往 L 瞬間動作,如下圖所示。

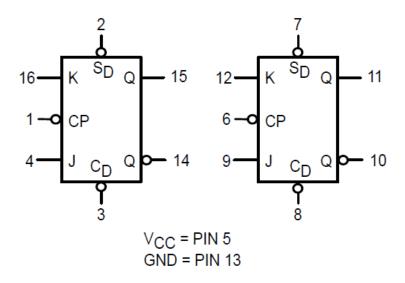
74LS113 — Dual JK Negative Edge-triggered Flip-Flops(with Preset)



圖(三): TTL 74LS113 JK-FF

c.主從式負緣觸發,在CK信號為H時,輸入信號進入主正反器,在CK從H至L 瞬間才反應至輸出端(slave FF)中的正反器,如下圖所示。

①.74LS76—Dual JK-FF(with Clear and Preset)



圖(四): TTL 74LS76 JK-FF[4]

②.IC 74LS76 功能表

表(四): IC 74LS76 功能表

	Input				Ou	tput
Preset	Clear	Clock	J	K	Q	Q`
L	Н	×	×	×	Н	L
Н	L	×	×	×	L	Н
L	L	×	×	×	Non	stable
Н	Н	\	L	L	No C	Change
Н	Н	\	Н	L	Н	L
Н	Н	\	L	Н	L	Н
Н	Н	\	Н	Н	То	ggle
Н	Н	Н	×	×	No C	Change

※正反器的特性表[1]

表(五):正反器的特性表

a.JK-FF 正反器

J K	Q(t+1)	
0 0	Q(t) 不變	
0 1	0 重定	
1 0	1 置定	
1 1	$\overline{Q(t)}$ 轉態	

b.RS-FF 正反器

S R	Q(t+1)	
0 0	Q(t) 不變	
0 1	0 重定	
1 0	1 置定	
1 1	? 不確定	

c.D 型正反器

D	Q(t + 1)	
0	0 重定	
1	1 置定	

d.T 型正反器

T	Q(t+1)	
0	Q(t) 不變	
1	Q'(t) 置定	

※正反器激勵表

表(六):正反器激勵表

a.RS-FF

Q(t)	(t+1)	S R
0	0	0 x
0	1	1 0
1	0	0 1
1	1	x 0

b.JK-FF

Q(t)	(t + 1)	J K
0	0	0 x
0	1	1 x
1	0	x 1
1	1	x 0

c.D-FF

Q(t)	Q(t+1)	D
0	0	0
0	1	1
1	0	0
1	1	1

d.T-FF

Q(t)	Q(t+1)	T
0	0	0
0	1	1
1	0	1
1	1	0

四、電路說明

■循序電路[1]

設計循序電路的步驟:

- 1.以文字描述指定電路的行為,這可能附有狀態圖、時序圖或其他有關資訊。
- 2.根據電路已知資訊,列出狀態表。
- 3.若循序電路的特性以輸入、輸出關係表示而與狀態數目無關時,則可用狀態簡化 方法減少其狀態數目。
- 4.若在步驟 2.或 3.中,所有狀態表含有文字符號時,則以二進位值指定各狀態。
- 5.決定所需正反器之數目,並以字母符號為每一個正反器命名。
- 6.選擇使用的正反器類型。
- 7.從狀態表,推導出電路激勵表和輸出表。
- 8.利用圖法或其他化簡方法,推導電路輸出函數與正反器輸入函數。
- 9.畫出邏輯圖。

五、實驗要求

下列共列出 6 題,不同的計數順序,依組別順序來設計電路。每題目依下列程序來完成實驗設計、模擬與實作。設計完成後,印出電路圖,寫上班別、組別、姓名及所需 IC 元件名稱與數量,然後繳交電路圖,領取 IC。IC 需要使用 IC 測試器,測量 IC 是否 OK,組裝實驗電路,完成此項目實驗測試。

計數器須有自行起動(self-starting)的功能;當計數器的初態為非計數範圍內的數值時,此計數器經有限個時序脈波之後,便能回復到所設定的計數範圍內。

請以狀態圖,激勵表,卡諾圖,輸入方程式等方法,自行推導之,依前推導之 結果,使用 ORCAD 軟體模擬所設計的電路。其推導之過程,需附在實驗預報中, 也可以使用 Maxplus2 軟體模擬電路。

設計元件:以JK-FF 74LS76A 及若干邏輯閘設計之,設計原則為最省方式。

項次	計數範圍	項次	計數範圍
1-1	0,1,3,5,7,9,11,13,15	1-2	0,2,4,6,8,10,12,14
2-1	0,1,4,5,6,7,8,9,13,14,15	2-2	0,1,2,5,6,7,8,9,10,14,15
3-1	0,1,3,7,8,9,10,13,14,15	3-2	0,1,2,5,6,8,9,10,12,15

表(6-1):實驗題目-計數範圍

說明:依上述表(6-1)項次,每3組來循環設計。

■實驗報告內文設定

★各項實驗紀錄(藍色字體)、撰寫實驗波形分析與實驗數據分析(藍色字體)、撰寫實驗問題與討論(藍色字體)、撰寫實驗結論(藍色字體)、按時繳交實驗報告(遲交至少扣20分)。★非(藍色字體)扣分。

六、實驗設計程序

- 1.畫出計數器的狀態圖
- 2.完成計數器的激勵表

表(6-2):計數器的激勵表

		狀	態		變 遷		JK-FF4 JK-FF3		DD3	JK-FF2		JK-FF1				
十進位		02	02	01	04	023	02	01	JK-	FF4	JK-	FF3	JK-	FF2	JK-	FFI
	Q4	Q3	Q2	Q1	Q4`	Ų3	Q2	QI	J4	K4	J3	K3	J2	K2	J1	K1
0	0	0	0	0												
1	0	0	0	1												
2	0	0	1	0												
3	0	0	1	1												
4	0	1	0	0												
5	0	1	0	1												
6	0	1	1	0												
7	0	1	1	1												
8	1	0	0	0												
9	1	0	0	1												
10	1	0	1	0												
11	1	0	1	1												
12	1	1	0	0												
13	1	1	0	1												
14	1	1	1	0												
15	1	1	1	1												

3.完成卡諾圖及輸入方程式

表(6-3):卡諾圖

a.J4 輸入 J	4=
-----------	----

Q2Q1 Q4Q3	00	01	11	10
00				
01				
11				
10				

Q2Q1 Q4Q3	00	01	11	10
00				
01				
11				
10				

e.J2 輸入 J2=____

Q2Q1 Q4Q3	00	01	11	10
00				
01				
11				
10				

g.J1 輸入 J1=_____

Q2Q1 Q4Q3	00	01	11	10
00				
01				
11				
10				

b.K4 輸入 K4=	
-------------	--

Q2Q1 Q4Q3	00	01	11	10
00				
01				
11				
10				

Q2Q1 Q4Q3	00	01	11	10
00				
01				
11				
10				

f.K2 輸入 K2=____

Q2Q1 Q4Q3	00	01	11	10
00				
01				
11				
10				

h.K1 輸入 K1=____

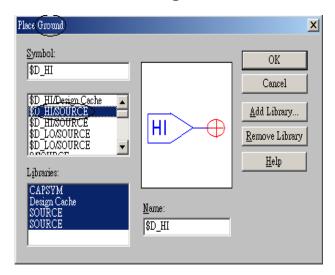
Q2Q1 Q4Q3	00	01	11	10
00				
01				
11				
10				

七、實驗電路模擬

※模擬設定與模擬注意事項:

- 1.需要有清除(Reset)功能,非同步輸入PR接腳設定為HI。
- 2. 時脈波由數位輸入訊號設定,時脈頻率設定為 100Hz。
- 3.使用 ORCAD 軟體,完成實驗預報內容。
- 4.IC 元件編號要正確,例如:使用到一顆 IC 74LS76A 元件內部有 2 個閘數,元件編號為 U1A 74LS76A 及 U1B 74LS76A,且 IC 接腳皆知顯示在電路圖上,有助於電路組裝接線工作。
- 5.數位訊號 HI 及 LO,可使用下列電路元件。

使用工具列一Place ground



Place Ground X Symbol: OK \$D_LO Cancel \$D_HI/Design Cache \$D_HI/SOURCE Add Library. \$D_HISOURCE LO D LO/SOURCE Remove Library \$D_LOWOURCE Help Libraries: CAPSYM Design Cache SOURCE SOURCE Name: \$D_LO

圖(6-1): 數位訊號 HI

圖(6-2): 數位訊號 LO

6.模擬範例說明:

a.若您推導出下列的輸入方程式

J4=K4=JK4=Q3Q2Q1

J3=K3=JK3=Q2Q1

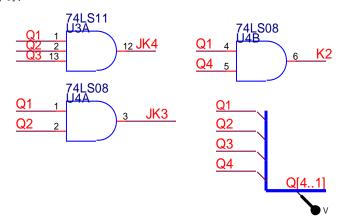
J2=01

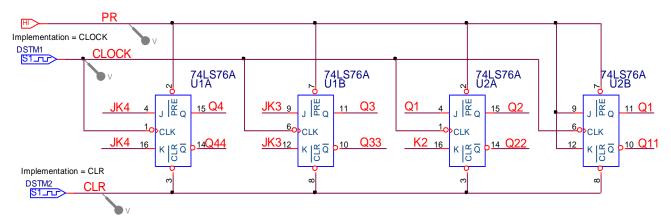
K2=Q4Q1

J1=K1=Hi

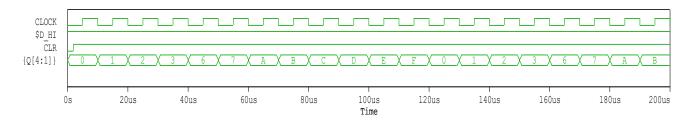
b.為簡化連線及電路精簡,使用下列方式完成電路圖。

設定 IC 接腳名稱,反向端不要使用『'』(引號)或是『'』撇號,可參閱下圖所列。





圖(6-3):模擬電路圖



圖(6-4):系統清除設定(CLR)與模擬結果

八、實驗電路測試

- 1. 使用實驗單元(四)時脈產生器電路,採用可連續脈波輸入。
- 2. 選用 IC 元件,完成接線作業, IC 的+5V 及 GND,不要忘記接線了。
- 3. 參考實驗電路圖,應注意 JK-FF 中「PR」接腳是否連接到正確的電壓(+5V)。
- 4. 電源供應器電壓應輸出穩定電壓值。
- 5. 需有 Reset 清除動作,為負向脈衝訊號,此訊號由前實驗單元(四)實驗電路圖—單擊脈波產生器及防止彈跳電路,取節點[A3],為負向脈衝訊號。
- 6. 將實驗結果4位元(需注意最高位元,最低位元)輸出接至74LS47解碼與顯示電路, 以顯示其計數的順序,需要是正確的跳躍值。

九、實驗電路檢測:實驗錯誤檢測方法,依據圖(6-3)來說明。

- 1.改用實驗單元(三)單擊脈波產生器作為輸入脈波使用。
- 2.在紙上標示 JK-FF 輸出狀態(現在狀態)Q4(t)、Q3(t)、Q2(t)及 Q1(t), 決定 JK-FF 輸入狀態 J4(t)、K4(t)、J3(t)、K3(t)、J2(t)、K2(t)、J1(t)及 K1(t)。
- 3.依據正反器的特性表,標示出 JK-FF 的下一狀態 Q4(t+1)、Q3(t+1)、Q2(t+1)及 Q1(t+1),然後依序完成記錄數個狀態。
- 4.測試電路:系統先行清除(Reset),輸入單擊脈波,觀測數位計數狀態,記錄 JK-FF 輸出狀態,對照出錯誤的計數狀態。
- 5.邏輯筆檢查電路:使用單擊脈波,此時輸出狀態為錯誤狀態的前一狀態,使用邏輯 比檢查 JK-FF 輸入狀態 J4(t)、K4(t)、J3(t)、K3(t)、J2(t)、K2(t)、J1(t)及 K1(t), 對照出錯誤的 JK-FF 輸入接腳,檢查 IC 是否不良或接線是否錯誤,接續找出錯 誤原因,完成電路檢測。

十、實驗問題與討論

- 1.試說明同步和非同步計數器的優缺點。
- 2.試說明計數器可應用在那些方面。
- 3.MOD-60 計數器需要用到幾個 flip-flop。

十一、撰寫實驗結論與心得

十二、實驗綜合評論

- 1.實驗測試說明、實驗補充資料及老師上課原理說明,是否有需要改善之處。
- 2.實驗模擬項目內容,是否有助於個人對實驗電路測試內容的了解。
- 3.實驗測量結果,是否合乎實驗目標及個人的是否清楚瞭解其電路特性。
- 4.就實驗內容的安排,是否合乎相關課程進度。
- 5.就個人實驗進度安排及最後結果,自己的評等是幾分。
- 6.在實驗項目中,最容易的項目有那些,最艱難的項目包含那些項目,並回憶一下, 您在此實驗中學到了那些知識與常識。

十三、附上實驗進度紀錄單(照片檔)及麵包板電路組裝圖檔(照片檔)

十四、實驗參考資料來源

[1] .M.MORRIS MANO, "Digital design", second edition, 東華書局出版,第三版, P.6-38 ~ P.6-43,1995.

[2].TTL IC 74LS74 Data Sheet

http://www.datasheetcatalog.org/datasheet/motorola/SN74LS74N.pdf

[3].TTL IC 74LS76A Data Sheet

http://kurser.iha.dk/eit/eit-lab/komponenter/datasheets/74LS76.pdf