

Universidad de Guadalajara



Seminario de problemas de programación de sistemas reconfigurables

Diseño e implementación de varias funciones
combinacionales utilizando páginas diferentes en una
memoria *EEPROM*

Nombre:

Muñoz Nuñez Ian Emmanuel

Sección: D01

Código: 216464457

Maestra:

María Patricia Ventura Nuñez

Ingeniería robótica

1. Objetivo

Solucionar problemas de diseño utilizando las herramientas aprendidas en programación de sistemas reconfigurables.

Utilizar hojas de datos de las familias lógicas.

Simular circuitos digitales en programas de diseño como *Proteus™* e implementarlos físicamente.

Diseño e implementación de varias funciones combinacionales utilizando páginas diferentes en una memoria *EPROM* o *EEPROM*. Ejemplo:

- Operaciones aritméticas.
- Código de estudiante.
- Nombre.
- Carrera.

2. Material

- Protoboard.
- Fuente VCC (5V).
- Resistencias de 200Ω y $2k\Omega$.
- Dip switch de 8 bits.
- Display de 7 segmentos.
- Memoria *EEPROM 24C64B*.

3. Marco teórico

3.1. Tabla de verdad para la página 3 (300) - Multiplicador

					p	g	f	e	d	c	b	a	Hexadecimal	
0	0	0	0	0	0	0	1	1	1	1	1	1	3F	0
1	0	0	0	1	0	0	1	1	1	1	1	1	3F	0
2	0	0	1	0	0	0	1	1	1	1	1	1	3F	0
3	0	0	1	1	0	0	1	1	1	1	1	1	3F	0
4	0	1	0	0	0	0	1	1	1	1	1	1	3F	0
5	0	1	0	1	0	0	0	0	0	1	1	0	06	1
6	0	1	1	0	0	1	0	1	1	0	1	1	5B	2
7	0	1	1	1	0	1	0	0	1	1	1	1	4F	3
8	1	0	0	0	0	0	1	1	1	1	1	1	3F	0
9	1	0	0	1	0	1	0	1	1	0	1	1	5B	2
A	1	0	1	0	0	1	1	0	0	1	1	0	66	4
B	1	0	1	1	0	1	1	1	1	1	0	1	7D	6
C	1	1	0	0	0	0	1	1	1	1	1	1	3F	0
D	1	1	0	1	0	1	0	0	1	1	1	1	4F	3
E	1	1	1	0	0	1	1	1	1	1	0	1	7D	6
F	1	1	1	1	0	1	1	0	0	1	1	1	67	9

Tabla 1: Tabla de verdad para la página 3

3.2. Tabla de verdad para la página 6 (600) - Nombre

					p	g	f	e	d	c	b	a	Hexadecimal	
0	0	0	0	0	0	0	0	0	0	1	1	0	06	l
1	0	0	0	1	0	1	1	1	0	1	1	1	77	A
2	0	0	1	0	0	1	0	1	0	1	0	0	54	n
3	0	0	1	1	0	1	1	1	1	0	0	1	79	E
4	0	1	0	0	0	1	0	0	1	1	1	1	4F	3
5	0	1	0	1	0	1	1	1	0	1	1	1	77	A
6	0	1	1	0	0	1	0	0	1	1	1	1	4F	3
7	0	1	1	1	0	0	1	1	1	1	1	0	3E	U
8	1	0	0	0	0	1	0	1	0	1	0	1	55	ñ
9	1	0	0	1	0	0	1	1	1	1	1	1	3F	O
A	1	0	1	0	0	1	0	1	1	0	1	1	5B	2
B	1	0	1	1	0	1	0	1	0	1	0	0	54	n
C	1	1	0	0	0	0	1	1	1	1	1	0	3E	U
D	1	1	0	1	0	1	0	1	0	1	0	1	55	ñ
E	1	1	1	0	0	1	1	1	1	0	0	1	79	E
F	1	1	1	1	0	1	0	1	1	0	1	1	5B	2

Tabla 2: Tabla de verdad para la página 6

3.3. Tabla de verdad para la página 9 (900) - Carrera

					p	g	f	e	d	c	b	a	Hexadecimal	
0	0	0	0	0	0	0	0	0	0	1	1	0	06	l
1	0	0	0	1	0	1	0	1	0	1	0	0	54	n
2	0	0	1	0	0	1	1	0	1	1	1	1	6F	g
3	0	0	1	1	1	0	0	0	0	0	0	0	80	.
4	0	1	0	0	0	1	0	1	0	0	0	0	50	r
5	0	1	0	1	0	0	1	1	1	1	1	1	3F	O
6	0	1	1	0	0	1	1	1	1	1	0	0	7C	b
7	0	1	1	1	0	0	1	1	1	1	1	1	3F	O
8	1	0	0	0	0	1	1	1	1	0	0	0	78	t
9	1	0	0	1	0	0	0	0	0	1	1	0	06	l
A	1	0	1	0	0	0	1	1	1	0	0	1	39	C
B	1	0	1	1	0	1	1	1	0	1	1	1	77	A
C	1	1	0	0	0	1	1	1	0	1	1	0	76	H
D	1	1	0	1	0	0	1	1	1	1	1	1	3F	O
E	1	1	1	0	0	0	1	1	1	0	0	0	38	L
F	1	1	1	1	1	1	1	1	0	1	1	1	F7	A

Tabla 3: Tabla de verdad para la página 9

3.4. Tabla de verdad para la página 12 (c00) - Código

					p	g	f	e	d	c	b	a	Hexadecimal	
0	0	0	0	0	0	1	0	1	1	0	1	1	5B	2
1	0	0	0	1	0	0	0	0	0	1	1	0	06	1
2	0	0	1	0	0	1	1	1	1	1	0	1	7D	6
3	0	0	1	1	0	1	1	0	0	1	1	0	66	4
4	0	1	0	0	0	1	1	1	1	1	0	1	7D	6
5	0	1	0	1	0	1	1	0	0	1	1	0	66	4
6	0	1	1	0	0	1	1	0	0	1	1	0	66	4
7	0	1	1	1	0	1	1	0	1	1	0	1	6D	5
8	1	0	0	0	0	0	0	0	0	1	1	1	07	7
9	1	0	0	1	0	1	1	0	0	1	1	1	67	9
A	1	0	1	0	0	1	1	1	1	1	1	1	7F	8
B	1	0	1	1	0	1	1	0	0	1	1	1	67	9
C	1	1	0	0	0	1	1	0	1	1	0	1	6D	5
D	1	1	0	1	0	1	0	1	1	1	1	0	5E	d
E	1	1	1	0	0	0	1	1	1	1	1	1	3F	0
F	1	1	1	1	0	0	0	0	0	1	1	0	06	1

Tabla 4: Tabla de verdad para la página 12

4. Procedimiento

Primero se obtuvo la tabla de verdad para cada una de las páginas de la memoria. Una vez teniendo las salidas deseadas, se convirtieron a *hexadecimal* para programar la memoria.

Realizar el circuito de este proyecto en proto fue sencillo, el único problema fueron las conexiones de la memoria, pues al principio pensé que algunas entradas o salidas estaban mal, o que había un error en la programación de la memoria, pero solo había que conectar las entradas que no se usaban a *tierra* para que la memoria las tomara como si estuvieran negadas.

Los materiales utilizados son: 1 dip switch de 8 bits, 8 resistencias de $2k\Omega$ y 8 de 220Ω , un display de 7 segmentos de cátodo común y una memoria *EEPROM 28C64B*.

5. Circuito a implementar

5.1. Simulación

En la siguiente página se muestra el diseño del circuito en simulación.

5.2. Protoboard

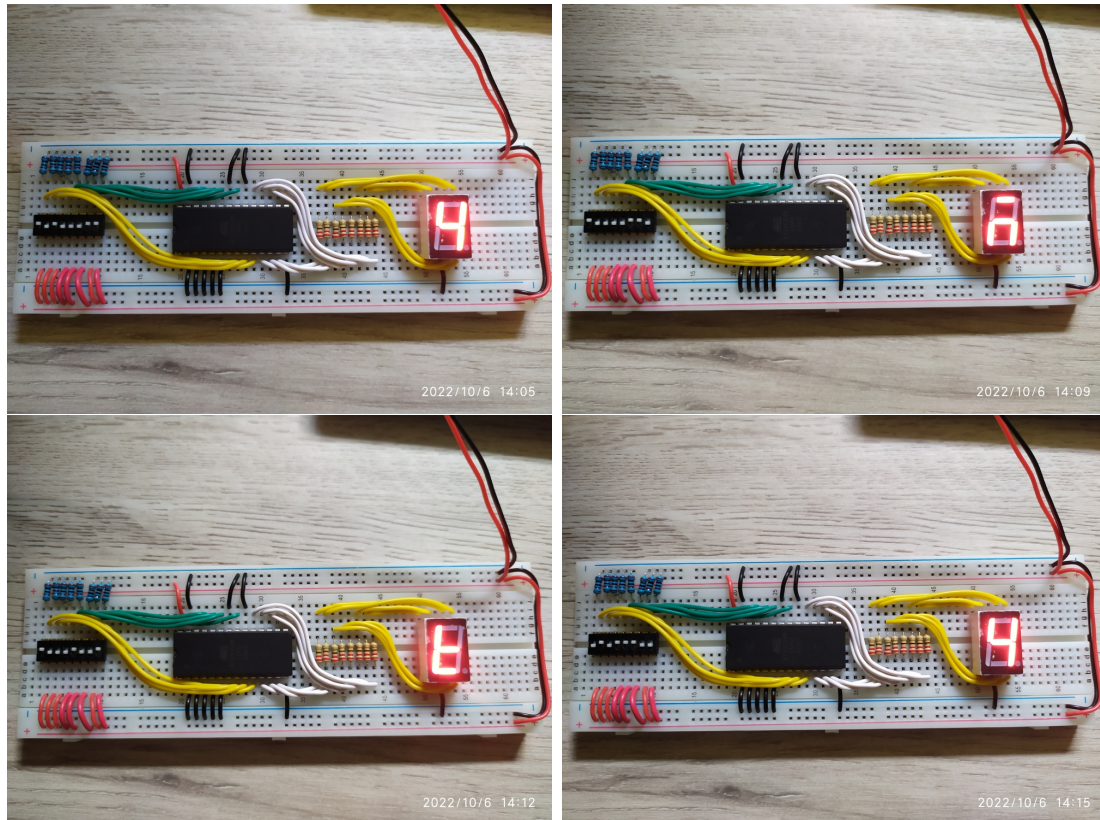


Figura 1: Circuito en protoboard

6. Conclusión

Este proyecto fue más interesante y sencillo que el anterior, pues, además del problema que tuve con las conexiones de la memoria, lo más complicado fue hacer las tablas de verdad de cada página. Prefiero usar la *EEPROM* a la *GAL*, pues creo que fue más sencilla de programar y usar.