

Universidad de Guadalajara



Seminario de problemas de programación de
sistemas reconfigurables

Contador del 0 al 9 con BCD (8, 4, -2, -1)

Nombre:

Muñoz Nuñez Ian Emmanuel

Sección: D01

Código: 216464457

Maestra:

María Patricia Ventura Nuñez

Ingeniería Robótica

1. Objetivo

Solucionar problemas de diseño utilizando las herramientas aprendidas en programación de sistemas reconfigurables.

Simular circuitos digitales en programas de diseño como *Proteus®* e implementarlos físicamente.

Diseño e implementación de un contador asíncrono del 0 al 9 utilizando *F-F JK* con código *BCD* (8, 4, -2, -1,).

2. Material

- Protoboard.
- Fuente VCC (5V).
- Resistencias de 220Ω y $2k\Omega$.
- Dip-switch de 4 bits.
- 4 leds.
- 4 *F-F JK 4027*.
- *GAL22v10D*.

3. Marco teórico

3.1. Código BCD (8, 4, -2, -1)

	8	4	-2	-1
0	0	0	0	0
1	0	1	1	1
2	0	1	1	0
3	0	1	0	1
4	0	1	0	0
5	1	0	1	1
6	1	0	1	0
7	1	0	0	1
8	1	0	0	0
9	1	1	1	1

Tabla 1: Tabla del código BCD 8 4 -2 -1

3.2. Tabla de verdad

	QB	*	*	*	Q^t				Q^{t+1}				B		C	
	QA	QB	QC	QD	QA	QB	QC	QD	QA	QB	QC	QD	JB	KB	JC	KC
0	0	0	0	0	0	0	0	0	0	1	1	1	1	X	1	X
1	0	1	1	1	0	0	0	1	X	X	X	X	X	X	X	X
2	0	1	1	0	0	0	1	0	X	X	X	X	X	X	X	X
3	0	1	0	1	0	0	1	1	X	X	X	X	X	X	X	X
4	0	1	0	0	0	1	0	0	1	0	1	1	X	1	1	X
5	1	0	1	1	0	1	0	1	0	1	0	0	X	0	0	X
6	1	0	1	0	0	1	1	0	0	1	0	1	X	0	X	1
7	1	0	0	1	0	1	1	1	0	1	1	0	X	0	X	0
8	1	0	0	0	1	0	0	0	1	1	1	1	1	X	1	X
9	1	1	1	1	1	0	0	1	1	0	0	0	0	X	0	X
10					1	0	1	0	1	0	0	1	0	X	X	1
11					1	0	1	1	1	0	1	0	0	X	X	0
12					1	1	0	0	X	X	X	X	X	X	X	X
13					1	1	0	1	X	X	X	X	X	X	X	X
14					1	1	1	0	X	X	X	X	X	X	X	X
15					1	1	1	1	0	0	0	0	X	1	X	1

Tabla 2: Tabla de verdad para el circuito

3.3. Ecuaciones logicas

JB

QA QB					
		00	01	11	10
QC QD	00	1	X	X	1
	01	X	X	X	0
	11	X	X	X	0
	10	X	X	X	0

Figura 1: Diagrama de *Karnaugh* para obtener *JB*

$$JB = \overline{QC} \overline{QD}$$

KB

QA QB					
		00	01	11	10
QC QD	00	X	1	X	X
	01	X	0	X	X
	11	X	0	1	X
	10	X	0	X	X

Figura 2: Diagrama de *Karnaugh* para obtener *KB*

$$KB = \overline{QC} \overline{QD} + QA$$

		QA QB				JC	
QC QD		00	01	11	10		
00		1	1	X	1		
01		X	0	X	0		
11		X	X	X	X		
10		X	X	X	X		

Figura 3: Diagrama de *Karnaugh* para obtener JC

$$JC = \overline{QD}$$

		QA QB				KC	
QC QD		00	01	11	10		
00		X	X	X	X		
01		X	X	X	X		
11		X	0	1	0		
10		X	1	X	1		

Figura 4: Diagrama de *Karnaugh* para obtener KC

$$KC = QA QB + \overline{QD}$$

3.4. Código

Listing 1: Código desarrollado en *WinCupl*

```
1 Name      proy9 ;
2 PartNo    00 ;
3 Date      11/03/2022 ;
4 Revision  01 ;
5 Designer  ian ;
6 Company   ianemn ;
7 Assembly  None ;
8 Location  ;
9 Device    g22v10 ;
10
11 /* ENTRADAS */
12 PIN 2=QA;
13 PIN 3=QB;
14 PIN 4=QC;
15 PIN 5=QD;
16
17 /* SALIDAS */
18 PIN 23=JB;
19 PIN 22=KB;
20 PIN 21=JC;
21 PIN 20=KC;
22
23 JB = !QC & !QD;
24 KB = (!QC & !QD) # QA;
25 JC = !QD;
26 KC = (QA & QB) # !QD;
```

4. Procedimiento

Primero se hizo la representación de los numeros en código *BCD* (8, 4, -2, -1). Después se observó la forma de controlar los estados de forma asíncrona y se hizo la tabla de verdad para el circuito.

Con la tabla de verdad se obtuvieron las ecuaciones lógicas para realizar las conexiones del circuito y para programar la *GALL22v10*.

Los materiales utilizados son: 1 dip-switch de 4 bits, 4 resistencias de 220Ω y una de $2k\Omega$, 4 leds, 2 *Flip-Flop's 4027*, una *GAL22v10* y un generador de pulsos de reloj.

5. Circuito a implementar

5.1. Simulación

En la siguiente página se muestra el diseño del circuito en simulación.

5.2. Protoboard

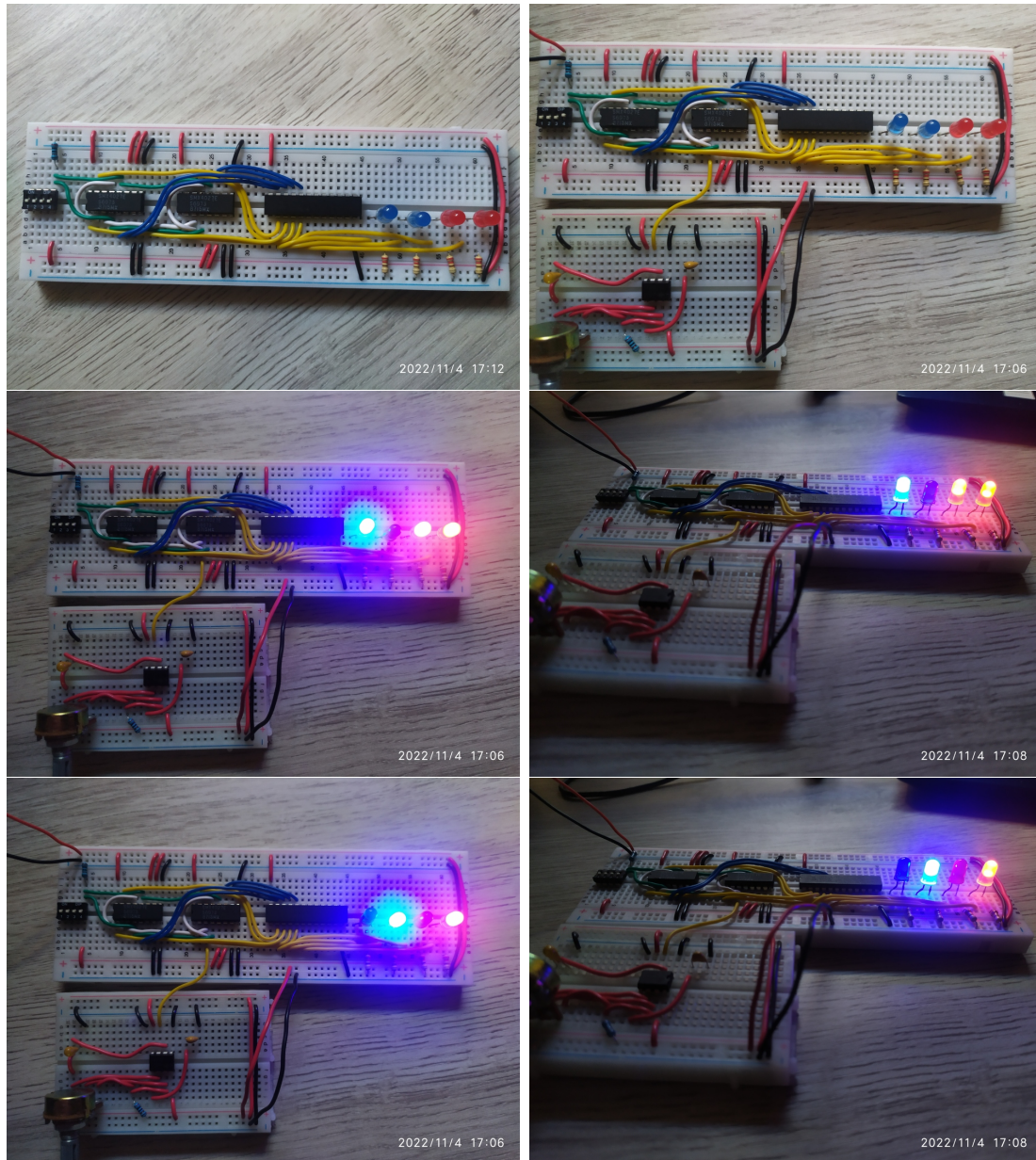


Figura 5: Circuito en protoboard

6. Conclusión

Fue interesante aprender a controlar las *Flip-Flop's* para usarlas como mejor nos parezca, al principio es difícil entender el funcionamiento y como es que se manejan las F-F's de manera asíncrona, pero al final el resultado es muy impresionante y reconfortante.