

Tarea 1: Compuerta Lógica XOR con Transistores

Marquez Sanchez Ian Jhosset 2023640691

13 de septiembre de 2025

1. Resumen

En la siguiente tarea, se lleva a cabo mediante el simulador **Proteus** el diseño y simulación de una compuerta lógica **XOR** utilizando únicamente transistores. Se presenta el diseño del circuito, así como los resultados de la simulación, los cuales comprueban el funcionamiento de la compuerta y su correcta relación con su respectiva tabla de verdad.

2. Introducción

Para comenzar, es importante tener el conocimiento de que las compuertas **XOR** son un arreglo de otras compuertas lógicas, como las compuertas **AND** y **OR**. Estas compuertas se pueden combinar para crear el funcionamiento de la compuerta XOR, la cual presenta el funcionamiento de una suma lógica, Resultando un nivel alto solo cuando las entradas lógicas son opuestas, presentando la tabla de verdad mostrada en la figura 1. [1]

Entradas		Salida
<i>A</i>	<i>B</i>	<i>X</i>
0	0	0
0	1	1
1	0	1
1	1	0

Figura 1: Tabla de verdad de la compuerta XOR

3. Objetivos

- Diseñar el circuito de la compuerta XOR a nivel de transistores.
- Analizar y documentar los resultados de la simulación, verificando que el circuito se comporte como una compuerta XOR.

4. Metodología y Diseño

4.1. Diseño del Circuito

Se optó por diseñar la compuerta XOR utilizando transistores NPN y resistencias mediante el software **Proteus**. El diseño se basa en la combinación de dos compuertas AND y una compuerta OR, como se muestra en la figura 2.

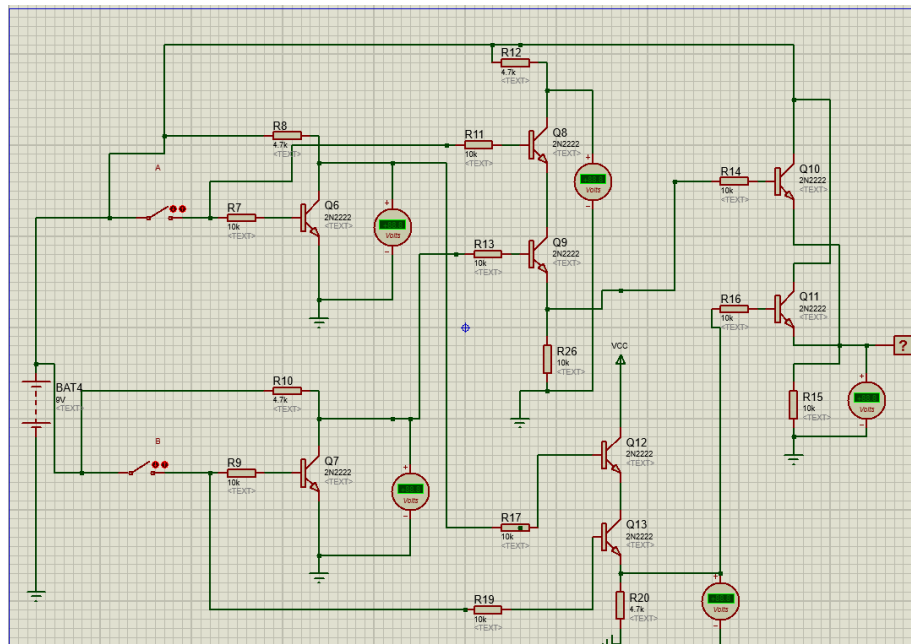


Figura 2: Diseño del circuito de la compuerta XOR

5. Resultados de la Simulación

Comenzamos probando el circuito con diferentes combinaciones de entradas para verificar su funcionamiento. Los resultados obtenidos se compararon con la tabla de verdad de la compuerta XOR para confirmar su correcto desempeño.

5.1. Gráficas y Evidencias

Comenzamos con la combinación lógica $A=0$, $B=0$, obteniendo un nivel bajo en la salida.

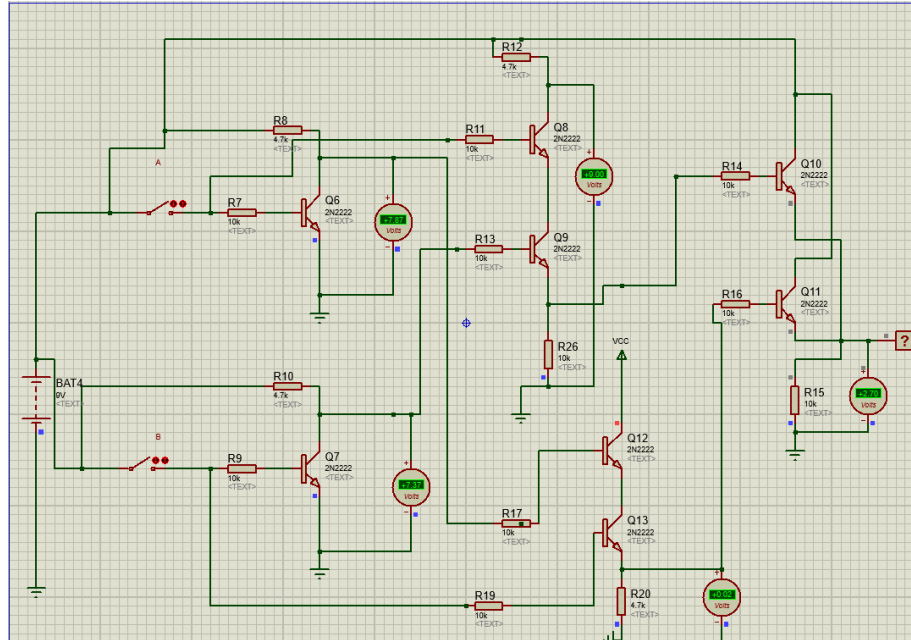


Figura 3: Simulación de la compuerta XOR con $A=0$, $B=0$

Posteriormente, con $A=0$, $B=1$, la salida resultó en un nivel alto.

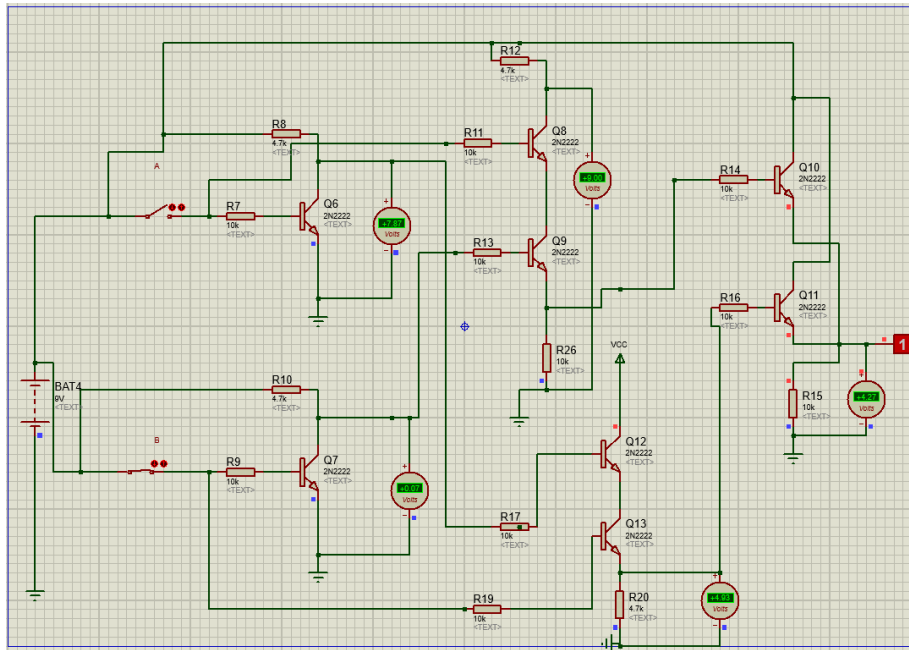


Figura 4: Simulación de la compuerta XOR con A=0, B=1

Continuamos con A=1, B=0, obteniendo nuevamente un nivel alto en la salida.

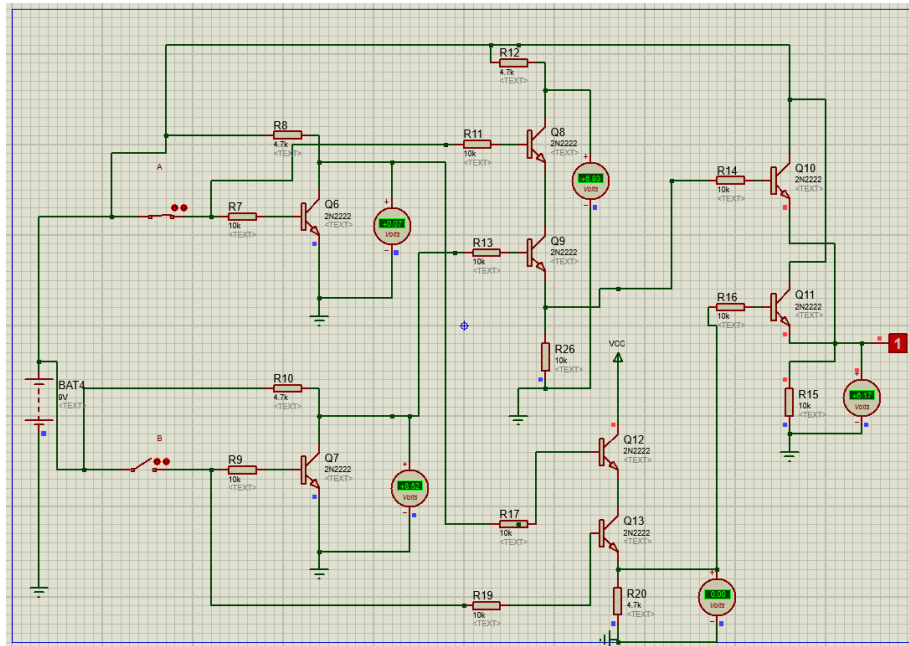


Figura 5: Simulación de la compuerta XOR con A=1, B=0

Finalmente, con A=1, B=1, la salida volvió a ser un nivel bajo.

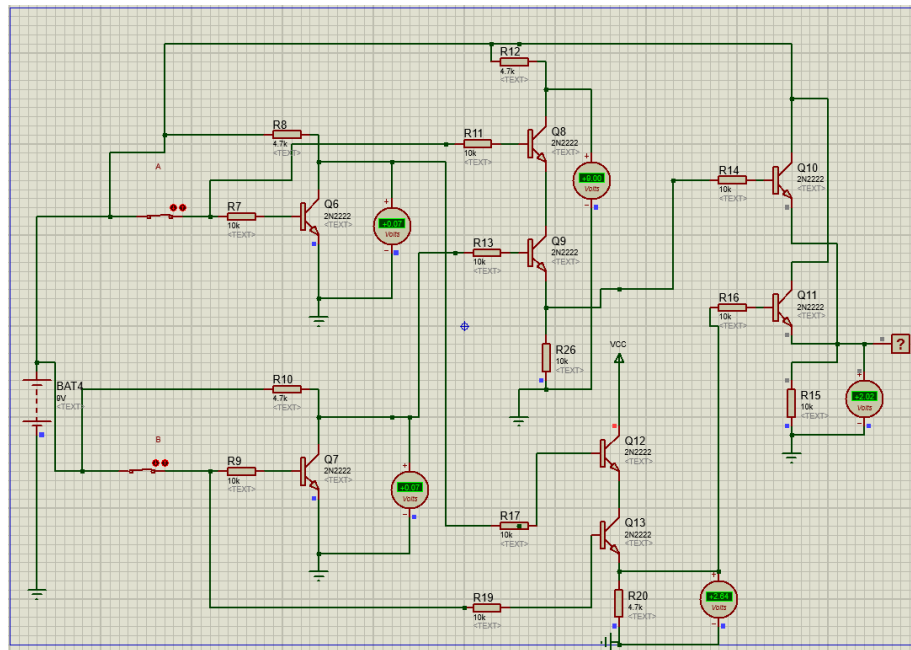


Figura 6: Simulación de la compuerta XOR con A=1, B=1

Estos resultados coinciden perfectamente con la tabla de verdad de la compuerta XOR. Sin embargo, al conectar un osciloscopio a la salida de la compuerta construida, podemos percatarnos de que, pasado un corto periodo de tiempo, el voltaje no se mantiene alto, (un si lógico), sino que cae progresivamente con el tiempo.

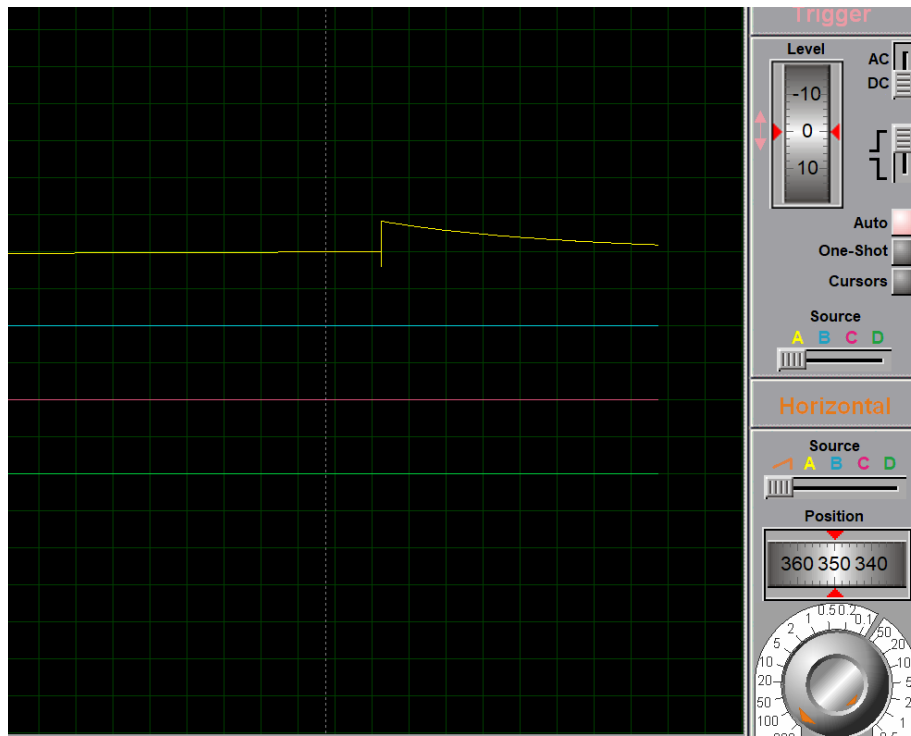


Figura 7: Salida de la compuerta XOR observada en un osciloscopio

6. Conclusiones

Como se observa en los resultados, el circuito compuesto de transistores NPN y resistencias logra replicar el comportamiento esperado de una compuerta XOR. La simulación aproxima de una manera casi correcta el funcionamiento de una compuerta XOR, sin embargo, podemos apreciar en los volúmetros resultados que no corresponden con un comportamiento ideal de una compuerta lógica XOR, lo cual podemos atribuir al tipo específico de componentes que empleó para resolver el problema. En general, el diseño y la simulación fueron exitosos, demostrando la viabilidad de construir compuertas mediante el uso de transistores y resistencias.

7. Referencias

Referencias

- [1] T. L. Floyd, *Fundamentos de sistemas digitales*, 9ª ed. Madrid, España: Pearson Educación, 2006.