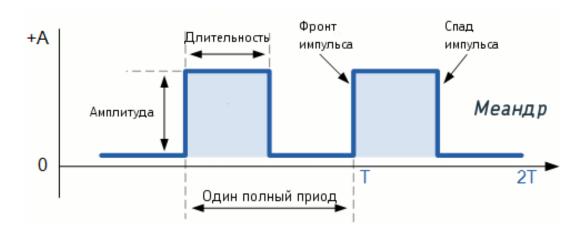
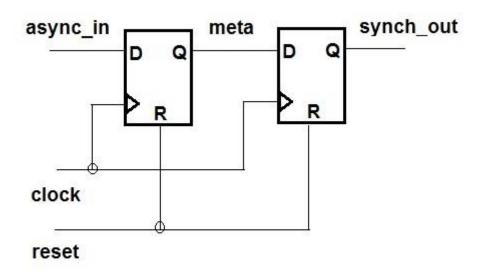
Синхросигналы

Синхросигнал

• Тактовый сигнал, или синхросигнал, — сигнал, использующийся для согласования операций одной или более цифровых схем.



D-flip-flop



sync_ss

Параметры синхросигнала

- Частота (обратная величина периоду)
- Скважность (обратная величина коэффициенту заполнения)
- Джиттер
- Скорость нарастания и спада фронта (transition)

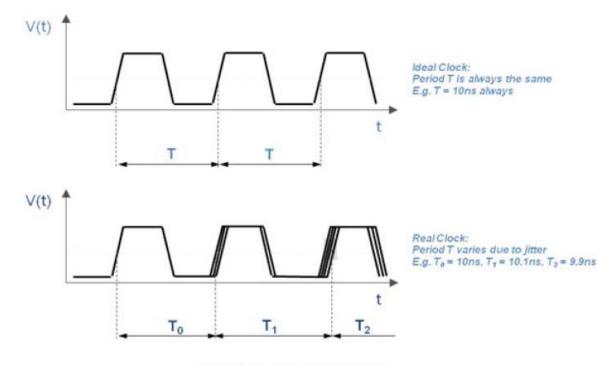
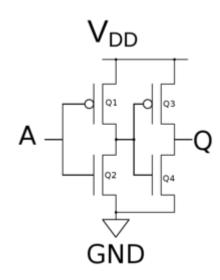


Figure 1. Jitter in the Time Domain

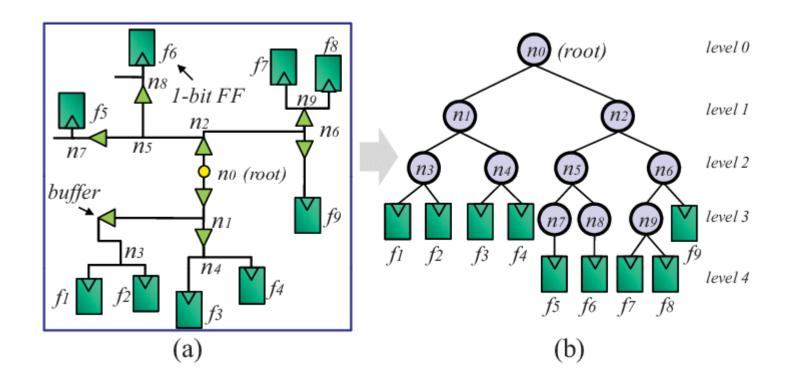
Причины возникновения джиттер

- Тепловой шум
- RC-цепь делать линии шире
- Большая выходная нагрузка элемента в пути синхросигнала уменьшать нагрузку.
- Низкая скорость нарастания фронта синхросигнала увеличить скорость нарастания фронта



Skew

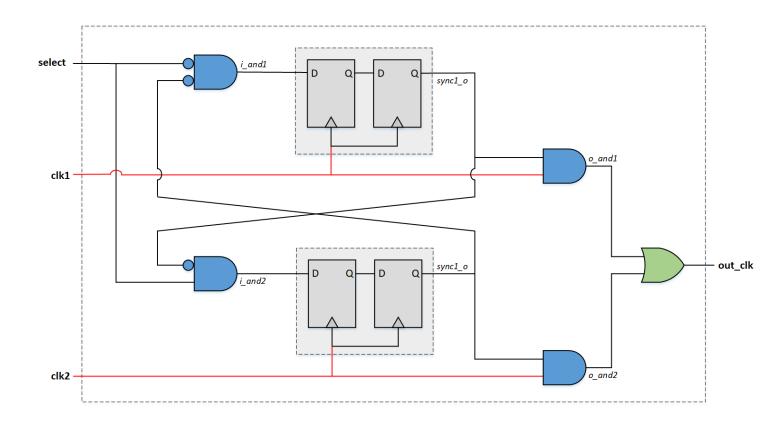
• Разница во времени распространения синхросигнала до элементов — строить clock tree

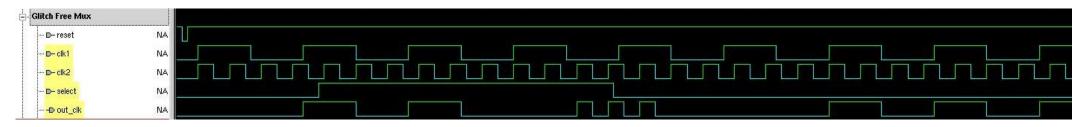


Параметры Flip-Flop

- Propagation time (от CLK до Q)
- T_setup (от D до CLK)
- T_hold (от CLK до D)
- RESET:
 - Recovery (release RST to CLK)
 - Removal (CLK to release RST)

CLKMUX





Constraints

- Формат .sdc
- Описывает временные ограничения и требования к сигналам.
- Описывает домены питания
- Описывает ложные пути
- Описывает тестовые сигналы

Примеры

- create_clock -name {clk} -period 4.000 -waveform { 0.000 2.000 } [get_ports {clk}]
- set_false_path -from [get_clocks {clk clkx2}] -through [get_pins compatibility_mode *] -to [get_clocks {clk clkx2}]
- set_input_delay -clock clk 1.5 [get_ports myin*]