

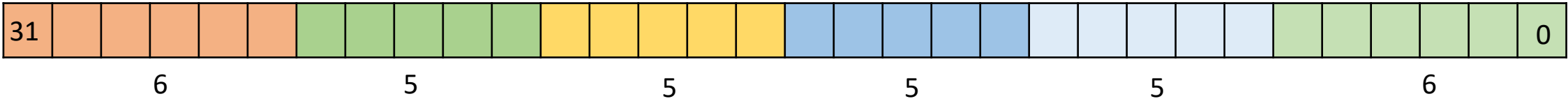


Arquitectura MIPS

Formato de Instrucciones

Como se mencionó antes, el formato de la instrucción está determinado por los siguientes términos

Registro de instrucción



Campos del registro de instrucción



Arquitectura MIPS

Formato de Instrucciones

Como se mencionó antes, el formato de la instrucción está determinado por los siguientes términos

Registro de Instrucción

Número de bits del registro de instrucción

Número de campos del registro

Nombre de los campos

Función o rol de cada campo



Arquitectura MIPS

Formato de Instrucciones

Registro de instrucción (RI)

| | | | | | | | | |
|-----|-----|-----|----|----|----|----|----|----|
| B31 | B30 | --- | B5 | B4 | B3 | B2 | B1 | B0 |
|-----|-----|-----|----|----|----|----|----|----|

RI de 32 bits

Cada celda del registro es un Flip-Flop

La unidad básica de almacenamiento es el Flip-Flop

Cada Flip-Flop puede almacenar a lo más una unidad de información (un bit)

Un bit es la unidad básica de información

Cada Flip-Flop puede ser del tipo SRAM o DRAM



Arquitectura MIPS

Set de Instrucciones



Se divide en tres categoría

Instrucciones Tipo-R

Instrucciones Tipo-I

Instrucciones Tipo-J



Arquitectura MIPS

Set de Instrucciones

Se divide en tres categoría

Instrucciones Tipo-R



- a).- Instrucciones aritméticas
- b).- Instrucciones lógicas
- c).- Instrucciones de desplazamiento

Instrucciones Tipo-I



- a).- Instrucciones de Transferencia
- b).- Instrucciones de Salto condicional
- c).- Inmediatas

Instrucciones Tipo-J



Salto incondicional



Arquitectura MIPS

Set de Instrucciones



Instrucciones MIPS: (Instrucciones Tipo-R)

El formato tipo R es utilizado en instrucciones aritméticas, lógicas y de desplazamiento

El nombre de las clasificaciones o categorías se derivan del tipo de operaciones que se llevan a cabo por las instrucciones



Arquitectura MIPS

Set de Instrucciones

Instrucciones MIPS: (Instrucciones Tipo-R) Definición de los campos

| Definición de los campos del Registro de instrucción (RI) MIPS | | | | | |
|--|--------|-------|-------|--------|--------|
| opcode | rs | rt | rd | shamt | funct |
| 6 bits | 5 bits | 5bits | 5bits | 5 bits | 6 bits |



Arquitectura MIPS

Set de Instrucciones

Instrucciones MIPS: (Instrucciones Tipo-R) Definición de los campos

| Definición de los campos del Registro de instrucción (RI) MIPS | | | | | |
|--|--------|-------|-------|--------|--------|
| opcode | rs | rt | rd | shamt | funct |
| 6 bits | 5 bits | 5bits | 5bits | 5 bits | 6 bits |

opcode: Código de operación. Le indica al procesador qué operación debe realizar. El número binario localizado en este campo es el código de la familia de operaciones

rs: referencia al primer operando fuente (register source 1)

rt: referencia al segundo operando fuente (register source 2)

rd: referencia al registro destino. Referencia al registro donde se almacena el resultado



Arquitectura MIPS

Set de Instrucciones

Instrucciones MIPS: (Instrucciones Tipo-R) Definición de los campos

| Definición de los campos del Registro de instrucción (RI) MIPS | | | | | |
|--|--------|-------|-------|--------|--------|
| opcode | rs | rt | rd | shamt | funct |
| 6 bits | 5 bits | 5bits | 5bits | 5 bits | 6 bits |

opcode: Código de operación. Le indica al procesador qué operación debe realizar. El número binario localizado en este campo es el código de la familia de operaciones

El Código de operación para la familia de operaciones aritméticas es el “**000000**”



Arquitectura MIPS

Set de Instrucciones

Instrucciones MIPS: (Instrucciones Tipo-R) Definición de los campos

| Definición de los campos del Registro de instrucción (RI) MIPS | | | | | |
|--|--------|-------|-------|--------|--------|
| opcode | rs | rt | rd | shamt | funct |
| 6 bits | 5 bits | 5bits | 5bits | 5 bits | 6 bits |

shamt: Usado sólo en operaciones de desplazamiento. Cantidad de desplazamiento (*shift amount*)

funct: función. Selecciona la variante específica de la operación en el campo opcode. Opcionalmente se llama código de función. Por ejemplo, **opcode** puede especificar el tipo de operación (aritmética), mientras que **funct** la operación específica “suma”



Arquitectura MIPS

Set de Instrucciones

Instrucciones MIPS: (Instrucciones Tipo-I: immediate-type)

Utilizado por las instrucciones de transferencia, load, store, salto condicional, y las instrucciones con operandos inmediatos

Se divide en tres subcategoría

Las instrucciones de **transferencia** son LOAD, STORE y MOVE

Las instrucciones de **salto condicional**

Las instrucciones **inmediatas**



Instrucciones MIPS: (Instrucciones Tipo-I: immediate-type)

| | | | |
|--|----|----|-----|
| opcode | rs | rt | imm |
| Definición de campos en una instrucción MIPS | | | |

rs, imm son usados como operandos fuentes o registros de origen

rt: es usado como destino

El campo de 16 bit, de la derecha, es el otro operando en operaciones inmediatas
es el otro operando

El campo de 16 bit, de la derecha, es la dirección a cargar en el PC en
operaciones de salto condicional

El campo de 16 bit, de la derecha, es el offset, en operaciones de transferencia



Arquitectura MIPS

Set de Instrucciones

Instrucciones MIPS:

(Instrucciones Tipo-I: LOAD, y STORE)

LOAD

| | | | |
|--|----|----|--------|
| opcode | rs | rt | offset |
| Definición de campos en una instrucción MIPS | | | |

rs: contiene la dirección base, o inicio de la sección de datos de la memoria

offset: el valor que deberá agregarse a la dirección base para ir hasta donde se ubica el dato que se quiere bajar a el registro rs

rt: hace referencia al registro donde se depositará el dato

| |
|-----------------------------|
| |
| |
| |
| |
| |
| Inicia segmento de datos rs |
| |
| |
| localidad |
| |
| |
| |
| |



Arquitectura MIPS

Set de Instrucciones

Instrucciones MIPS:

(Instrucciones Tipo-I: LOAD, y STORE)

STORE

| | | | |
|--|----|----|--------|
| opcode | rs | rt | offset |
| Definición de campos en una instrucción MIPS | | | |

rs: contiene la dirección base, o inicio de la sección de datos de la memoria

offset: el valor que deberá agregarse a la dirección base para ir hasta donde se ubica el dato que se quiere bajar a el registro rs

rt: hace referencia al registro que contiene el dato que ha de guardarse en memoria

| |
|-----------------------------|
| |
| |
| |
| |
| |
| Inicia segmento de datos rs |
| |
| |
| localidad |
| |
| |
| |
| |



Set de Instrucciones



Instrucciones MIPS:

(Instrucciones Tipo-I: salto condicional)

| | | | |
|--|----|----|---------|
| opcode | rs | rt | address |
| Definición de campos en una instrucción MIPS | | | |

rs y rt: hacen referencia a los registros que han de compararse para obtener la condición de salto

address: Es la dirección que ha de cargarse al contador de programa para indicarle a que posición del programa ha de saltar si se cumple la condición

| | |
|--|-----------------------------|
| | |
| | |
| | |
| | |
| | |
| | |
| | Inicia segmento de datos rt |
| | |
| | |
| | |
| | localidad |
| | |
| | |
| | |
| | |
| | |



Set de Instrucciones



(Instrucciones Tipo-I: instrucciones inmediatas)

| | | | |
|--------|----|----|----------|
| opcode | rs | rt | constant |
|--------|----|----|----------|

Definición de campos en una instrucción MIPS

rs: Hace referencia al primer operando de 32 bit:

constant: Es directamente el segundo operando de 16 bit. Posteriormente habrá que extenderlo a 32 bit mediante un módulo extensor de signo.

rt: Hace referencia al registro destino, donde ha de depositars el resultado de la operación inmediata

| |
|-----------------------------|
| |
| |
| |
| |
| |
| Inicia segmento de datos rs |
| |
| |
| |
| localidad |
| |
| |
| |
| |



Set de Instrucciones



(Instrucciones Tipo-I: immediate-type)

Página 412 Stallings



Arquitectura MIPS

Set de Instrucciones

Instrucciones MIPS: (Instrucciones Tipo-J: Jump-type)

| opcode | Target |
|--|--------|
| Definición de campos en una instrucción MIPS | |

Target : Definidas para ser usadas como instrucciones de salto y/o e Instrucciones de bifurcación



Arquitectura MIPS

Set de Instrucciones



Instrucciones MIPS: (Instrucciones Tipo-J: Jump-type)

| opcode | Target |
|--|--------|
| Definición de campos en una instrucción MIPS | |

Target : Definidas para ser usadas como instrucciones de salto y/o e Instrucciones de bifurcación

Es utilizado en:



- a).- Llamadas a procedimientos
- b).- retornos de procedimientos
- c).- En enunciados case
- d).- En enunciados switch



Instrucciones MIPS: Tipos de operación

Aritméticas

Lógicas

Desplazamiento

Desplazamiento lógicos

Desplazamiento aritméticos

De transferencia

De conversión

De E/S

De control



Instrucciones MIPS: Tipos de operación

Aunque el conjunto de instrucciones varía de una CPU a otra, existen algunos tipos generales de instrucción que son comunes a todas las máquinas. Estos tipos se pueden clasificar en:

Transferencia de datos. Deben especificar: **1)** LOAD; **2)** STORE; **3)** MOVE

Operaciones aritméticas. Los tipos usuales son: **1)** Suma; a).- Suma signada, b).- Suma con enteros, c).- Con flotantes, d).- suma inmediata

2) Resta; **3)**, Multiplicación; **4)** División; **5)** Valor absoluto; **6)** Incremento; **7)** Decremento.



Instrucciones MIPS: Tipos de operación

Aunque el conjunto de instrucciones varía de una CPU a otra, existen algunos tipos generales de instrucción que son comunes a todas las máquinas. Estos tipos se pueden clasificar en:

Transferencia de datos. Deben especificar: 1) LOAD; 2) STORE; 3) MOVE



Instrucciones MIPS: Tipos de operación

Aunque el conjunto de instrucciones varía de una CPU a otra, existen algunos tipos generales de instrucción que son comunes a todas las máquinas. Estos tipos se pueden clasificar en:

Operaciones aritméticas

Suma con enteros. a) Suma de números positivos; b).- Suma de números negativo; c) Suma inmediata



Instrucciones MIPS: Tipos de operación

Aunque el conjunto de instrucciones varía de una CPU a otra, existen algunos tipos generales de instrucción que son comunes a todas las máquinas. Estos tipos se pueden clasificar en:

Operaciones aritméticas

Substracción con enteros. a) Substracción de números positivos; b).- Substracción de números negativo; c) Substracciones inmediata



Instrucciones MIPS: Tipos de operación

Aunque el conjunto de instrucciones varía de una CPU a otra, existen algunos tipos generales de instrucción que son comunes a todas las máquinas. Estos tipos se pueden clasificar en:

$$A = 6.23 \times 10^{23} = 623 \times 10^{21}$$

$$r = 1.34 \times 10^{-11} = 134 \times 10^{-13}$$

3CM11: hasta aquí
terminamos martes 21 de
sept.2021

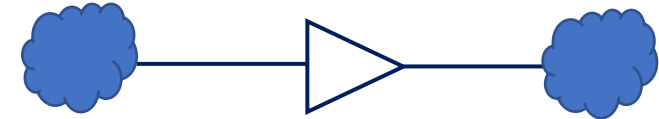


Arquitectura MIPS

Set de Instrucciones



Instrucciones MIPS:



Tipos de operación:

Operaciones lógicas. AND, OR, XOR, NAND, NOR, XNOR, NOT, **BUFFER**, desplazamientos lógicos a derecha e izquierda, desplazamientos aritméticos a derecha e izquierda, rotaciones a derecha e izquierda.

Conversión. Modifican el formato de los datos (por ejemplo, conversión decimal a binaria o entero a coma flotante).

E/S. Operaciones de lectura/escritura/control de módulos de E/S.



Arquitectura MIPS

Set de Instrucciones



3CM12: martes 21 de
sept- 2021

Instrucciones MIPS:

Tipos de operación:

Operaciones de desplazamiento. A) Operaciones de desplazamiento lógico; Operaciones de desplazamiento aritmético.

A).- Operaciones de desplazamiento lógico:

shiftRL, shiftLR, shiftrRL, shiftrLR, barrelsRL, barrelsLR, barrelrRL, barrelrLR

B).- Operaciones de desplazamiento aritmético

1).- Se replica el bit de la izquierda

2).- Se replica el bit de la derecha



Arquitectura MIPS

Set de Instrucciones



Instrucciones MIPS:

Tipos de operación:

Control del sistema. Generalmente son operaciones especiales que pueden ejecutarse sólo cuando el procesador se encuentra en un determinado estado o ejecutando un programa privilegiado. Suelen estar reservadas al SO (por ejemplo, modificación de registros de control o acceso a bloques de control de proceso en sistemas multiprogramados).

Declaraciones de:

Librerías

Directivas: inicio, constantes, variables



Arquitectura MIPS

Modos de direccionamiento

Instrucciones MIPS: Modos de direccionamiento

| opcode | rs | rt | rd | shamt | funct |
|--|----|----|----|-------|-------|
| Definición de campos en una instrucción MIPS | | | | | |

Otras características relevantes de los registros de instrucciones (IR), se irán describiendo a medida que sean necesarias en el desarrollo del curso.

Una de esas características es el **modo de direccionamiento**, es decir, **el método con el cual queda especificada la ubicación de los operandos desde el campo respectivo de una instrucción.**



Arquitectura MIPS

Modos de direccionamiento

Instrucciones MIPS:

| | | | |
|--|----|----|----------|
| opcode | rs | rt | constant |
| Definición de campos en una instrucción MIPS | | | |

Modos de direccionamiento

Direccionamiento inmediato: No necesita referencias a memoria para obtener el operando, pero el valor de la constante está limitado por el número de bits del campo. **Esto es, el campo contiene el valor del operando.**

Es utilizado para **definir y utilizar constantes**, así como para fijar **valores iniciales de variables**. El número se almacena en complemento a dos. El bit de más a la izquierda es el bit de signo. Cuando el operando se carga en un registro, el bit de signo se recorre hasta la izquierda de la longitud total de la palabra.



Arquitectura MIPS

Modos de direccionamiento

Instrucciones MIPS:

| opcode | rs | rt | rd | shamt | funct |
|--|----|----|----|-------|-------|
| Definición de campos en una instrucción MIPS | | | | | |

Modos de direccionamiento

Direccionamiento directo. Requiere sólo un acceso a memoria sin cálculos previos de dirección, pero el margen de memoria que puede direccionar está limitado por el número de bits del campo correspondiente al operando. **Es decir, el campo contiene dirección a localidad de memoria donde se encuentra el operando.**



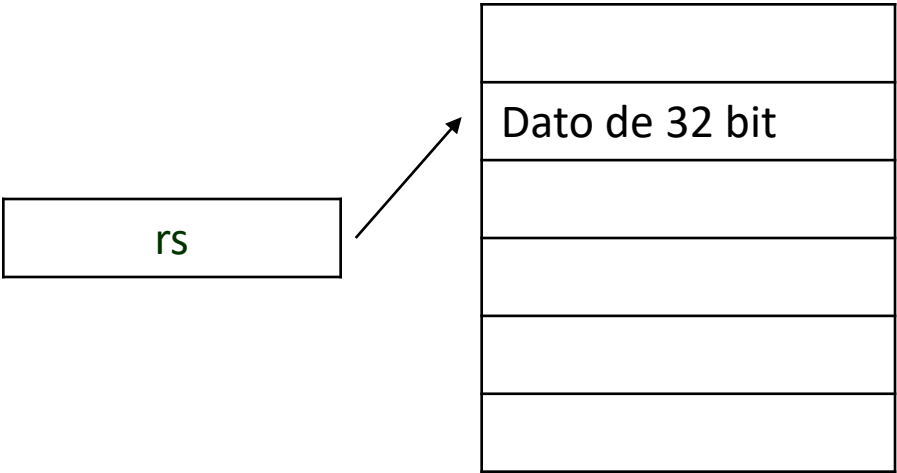
Arquitectura MIPS

Set de Instrucciones

Instrucciones MIPS:

| | | | | | |
|--|----|----|----|-------|-------|
| opcode | rs | rt | rd | shamt | funct |
| Definición de campos en una instrucción MIPS | | | | | |

Modos de direccionamiento



Direccionamiento directo



Arquitectura MIPS

Set de Instrucciones



Instrucciones MIPS:

| opcode | rs | rt | rd | shamt | funct |
|--|----|----|----|-------|-------|
| Definición de campos en una instrucción MIPS | | | | | |

Modos de direccionamiento

Direccionamiento indirecto. Permite aumentar el margen de memoria direccionada respecto al caso anterior, pero requiere dos accesos a memoria, uno para conseguir la dirección y otro para obtener el valor del operando. **Es decir, el campo contiene una dirección de memoria en la cual se encuentra el código de otra dirección de memoria donde se localiza el operando.**

Una desventaja de este modo de direccionamiento es que requiere dos accesos a memoria.



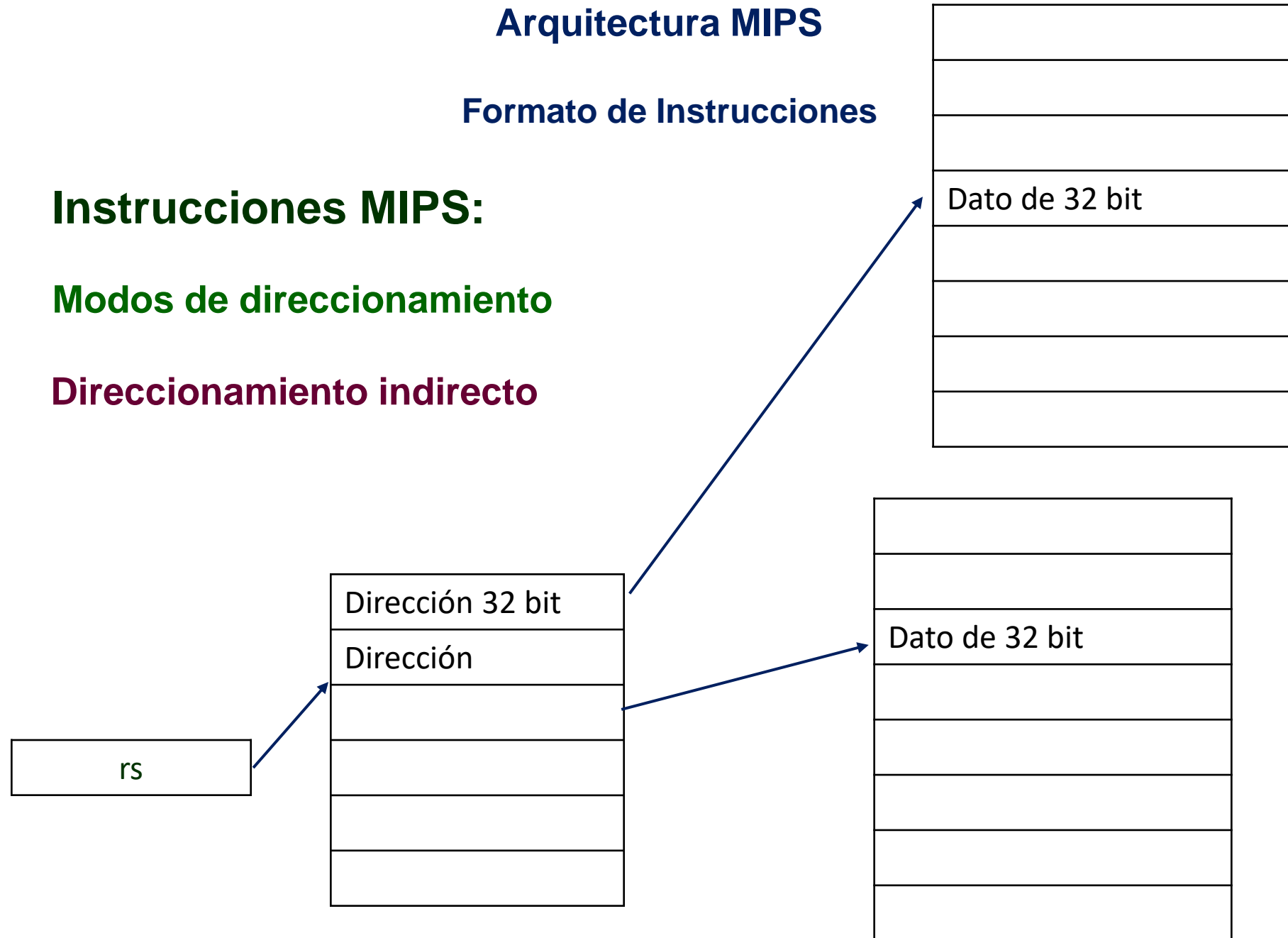
Arquitectura MIPS

Formato de Instrucciones

Instrucciones MIPS:

Modos de direccionamiento

Direccionamiento indirecto



Secciones de memoria



Arquitectura MIPS

Formato de Instrucciones



Instrucciones MIPS:

| opcode | rs | rt | rd | shamt | funct |
|--|----|----|----|-------|-------|
| Definición de campos en una instrucción MIPS | | | | | |

Modos de direccionamiento

Direccionamiento con registro. Similar al directo, pero en este caso, el campo de dirección contiene referencia a un registro interno en lugar de memoria. El registro contiene el dato sobre el cual se realizará la operación. Suele usarse para MOVer datos de registro a registro.

Desventaja de direccionamiento con registro: Puesto que el número de registros no suele ser grande, el campo de dirección puede ser pequeño, y no se requiere acceso a memoria.



Arquitectura MIPS

Formato de Instrucciones

Instrucciones MIPS:

| opcode | rs | rt | rd | shamt | funct |
|--|----|----|----|-------|-------|
| Definición de campos en una instrucción MIPS | | | | | |

Ventajas del direccionamiento con registro

(A).- Sólo es necesario un campo pequeño de direcciones en la instrucción, debido a que el banco de registros utilizados para este fin no es muy grande. Aquí, los registros son registros internos del procesador.

(B).- No se requieren referencias a memoria.

(C).- El tiempo de acceso aun registro interno de procesador es mucho menor que el tiempo de acceso a memoria.



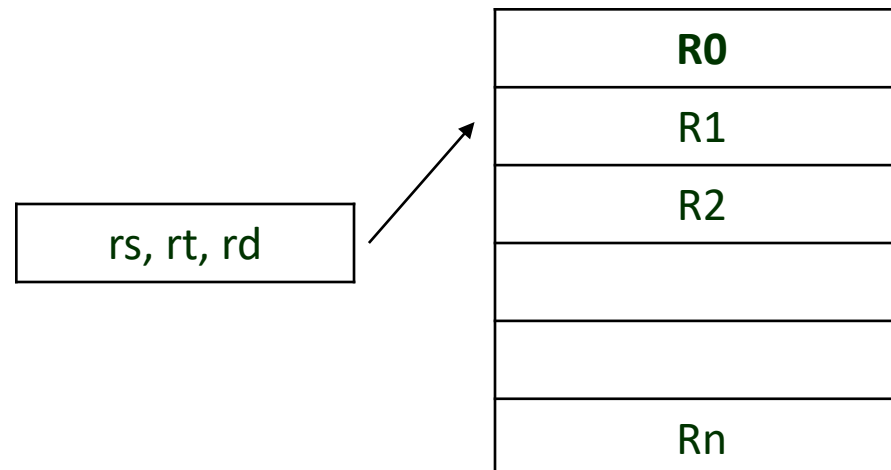
Arquitectura MIPS

Formato de Instrucciones

Instrucciones MIPS:

| | | | | | |
|--|----|----|----|-------|-------|
| opcode | rs | rt | rd | shamt | funct |
| Definición de campos en una instrucción MIPS | | | | | |

Direccionamiento con registro



**Registros de
propósito
general del
procesador**



Arquitectura MIPS

Formato de Instrucciones

Instrucciones MIPS:

| opcode | rs | rt | rd | shamt | funct |
|--|----|----|----|-------|-------|
| Definición de campos en una instrucción MIPS | | | | | |

Modos de direccionamiento

Direccionamiento indirecto con registro. la instrucción contiene en el campo del operando el numero del registro en el que se almacena la dirección de memoria del operando deseado. La ventaja es que este direccionamiento emplea una referencia menos a memoria que el direccionamiento indirecto.

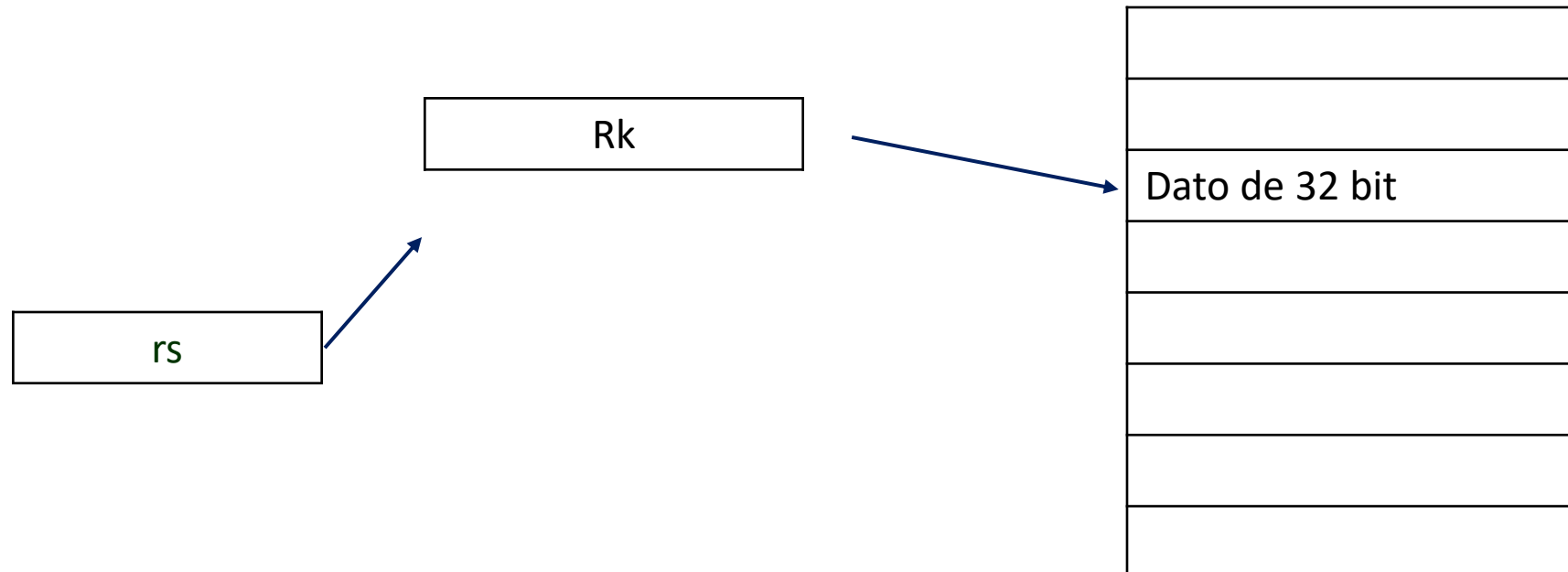


Arquitectura MIPS

Formato de Instrucciones

Instrucciones MIPS:

Direccionamiento indirecto con registro



Secciones de memoria



Arquitectura MIPS

Formato de Instrucciones

Instrucciones MIPS:

| opcode | rs | rt | rd | shamt | funct |
|--|----|----|----|-------|-------|
| Definición de campos en una instrucción MIPS | | | | | |

Modos de direccionamiento

Direccionamiento indirecto con registro.

Obsérvese que en el registro referenciado desde la instrucción no se encuentra el dato del operando, sino la dirección de memoria donde se encuentra el operando.

También es conocido como **direccionamiento base**.

Esta instrucción puede tomar diferentes formas:



Arquitectura MIPS

Formato de Instrucciones

Instrucciones MIPS:

| opcode | rs | rt | rd | shamt | funct |
|--|----|----|----|-------|-------|
| Definición de campos en una instrucción MIPS | | | | | |

Modos de direccionamiento

Direccionamiento indirecto con registro.

El registro referenciado contiene una dirección de memoria, y el campo de dirección contiene un desplazamiento (una constante entera sin signo). Esto puede implicar el uso de los dos campos de operandos.



Arquitectura MIPS

Formato de Instrucciones

Instrucciones MIPS:

| opcode | rs | rt | rd | shamt | funct |
|--|----|----|----|-------|-------|
| Definición de campos en una instrucción MIPS | | | | | |

Modos de direccionamiento

Direccionamiento indirecto con registro.

En ocasiones un campo de operando contiene un “*offset*” que es agregado al valor de un registro referido como inmediato [*similar a una constante*]. El valor del registro apunta a un arreglo (o alto de *stack* en memoria), mientras que el *offset* apunta a un elemento del arreglo.



Arquitectura MIPS

Formato de Instrucciones

Instrucciones MIPS:

| opcode | rs | rt | rd | shamt | funct |
|--|----|----|----|-------|-------|
| Definición de campos en una instrucción MIPS | | | | | |

Modos de direccionamiento

Direccionamiento indirecto con registro.

lbu \$t0, (\$t1)

Direccionamiento indirecto de registro. Se carga en \$t0 el byte almacenado en la posición de memoria almacenada en \$t1



Arquitectura MIPS

Formato de Instrucciones

Instrucciones MIPS:

| opcode | rs | rt | rd | shamt | funct |
|--|----|----|----|-------|-------|
| Definición de campos en una instrucción MIPS | | | | | |

Modos de direccionamiento

Direccionamiento implícito

El registro de la instrucción solo contiene un campo, el “*opcode*”. Han sido utilizadas en operaciones aritméticas simples en las que se sabe que los operandos están en los buffer, ´por defecto, y el resultado quedará en el acumulador.



Arquitectura MIPS

Formato de Instrucciones

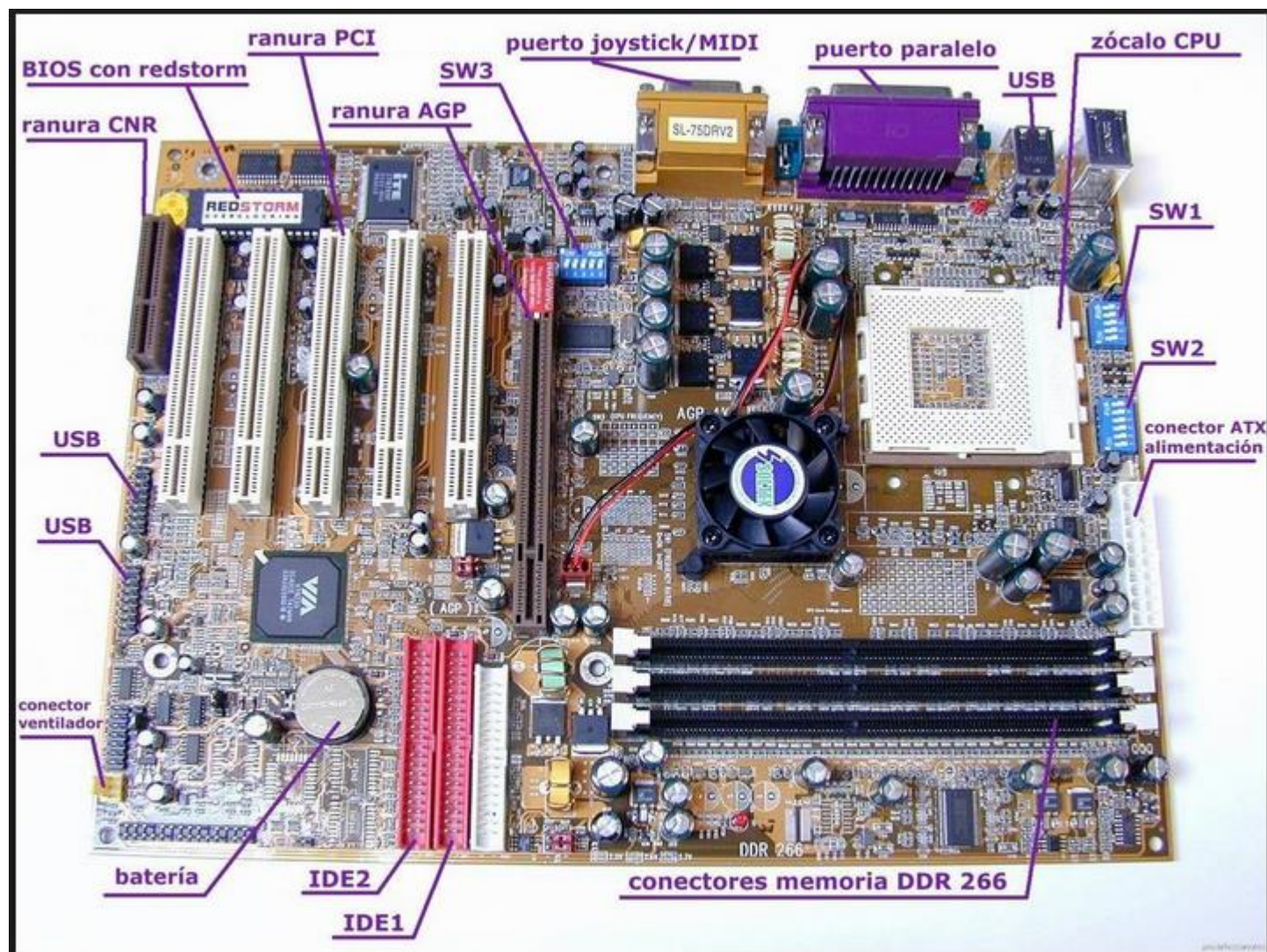
Instrucciones MIPS:

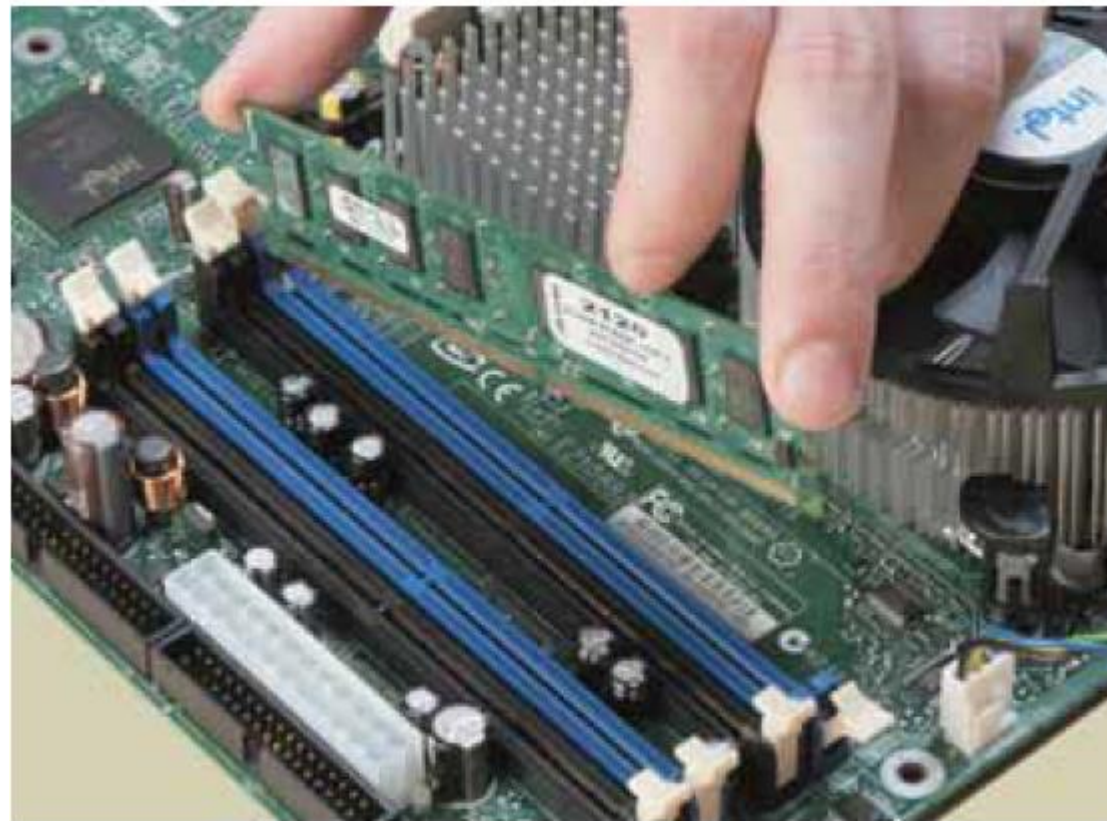
| opcode | rs | rt | rd | shamt | funct |
|--|----|----|----|-------|-------|
| Definición de campos en una instrucción MIPS | | | | | |

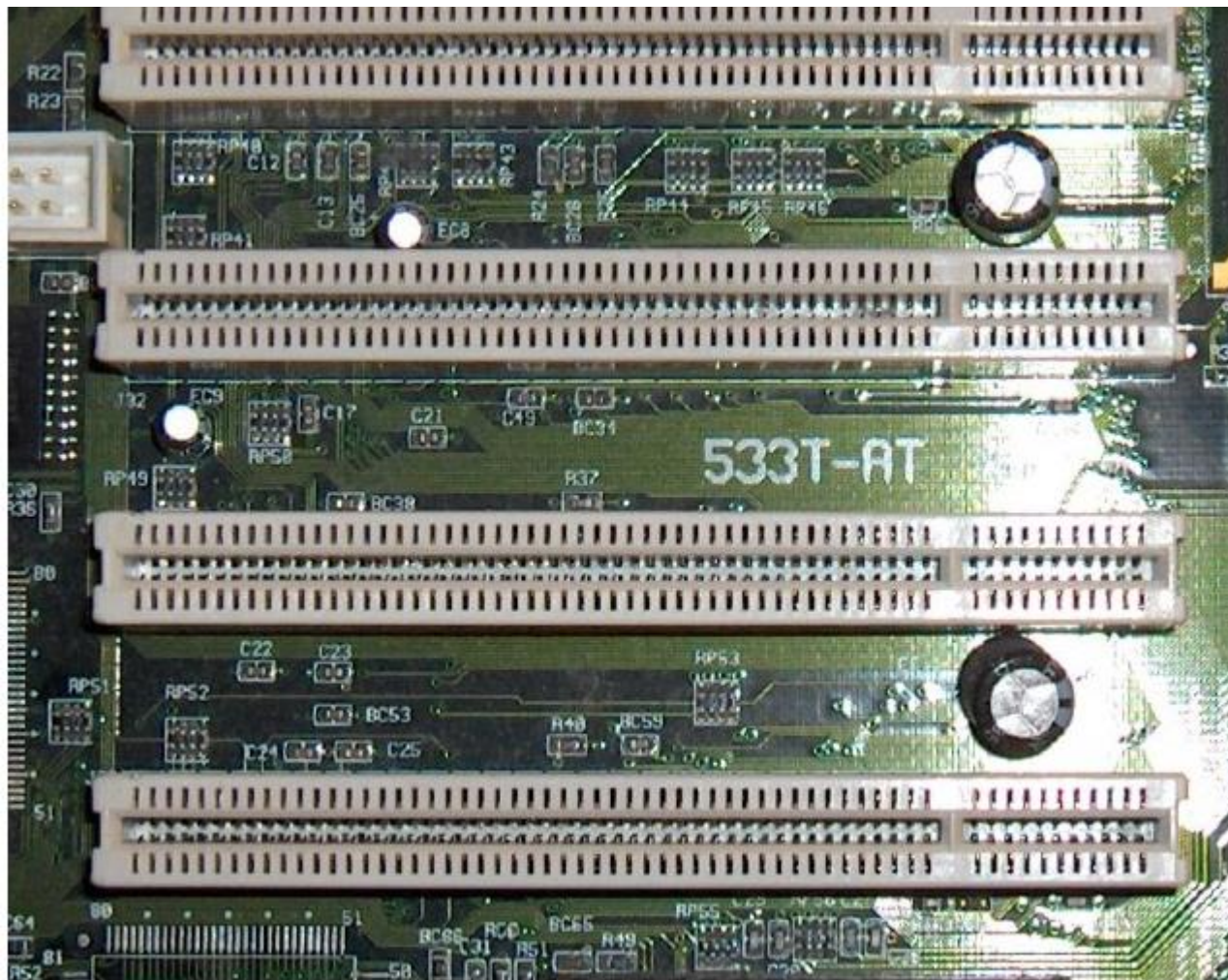
Modos de direccionamiento

Direccionamiento relativo

El registro de la instrucción solo contiene un campo, el “*opcode*”. Han sido utilizadas en operaciones aritméticas simples en las que se sabe que los operandos están en los buffer, ´por defecto, y el resultado quedará en el acumulador.





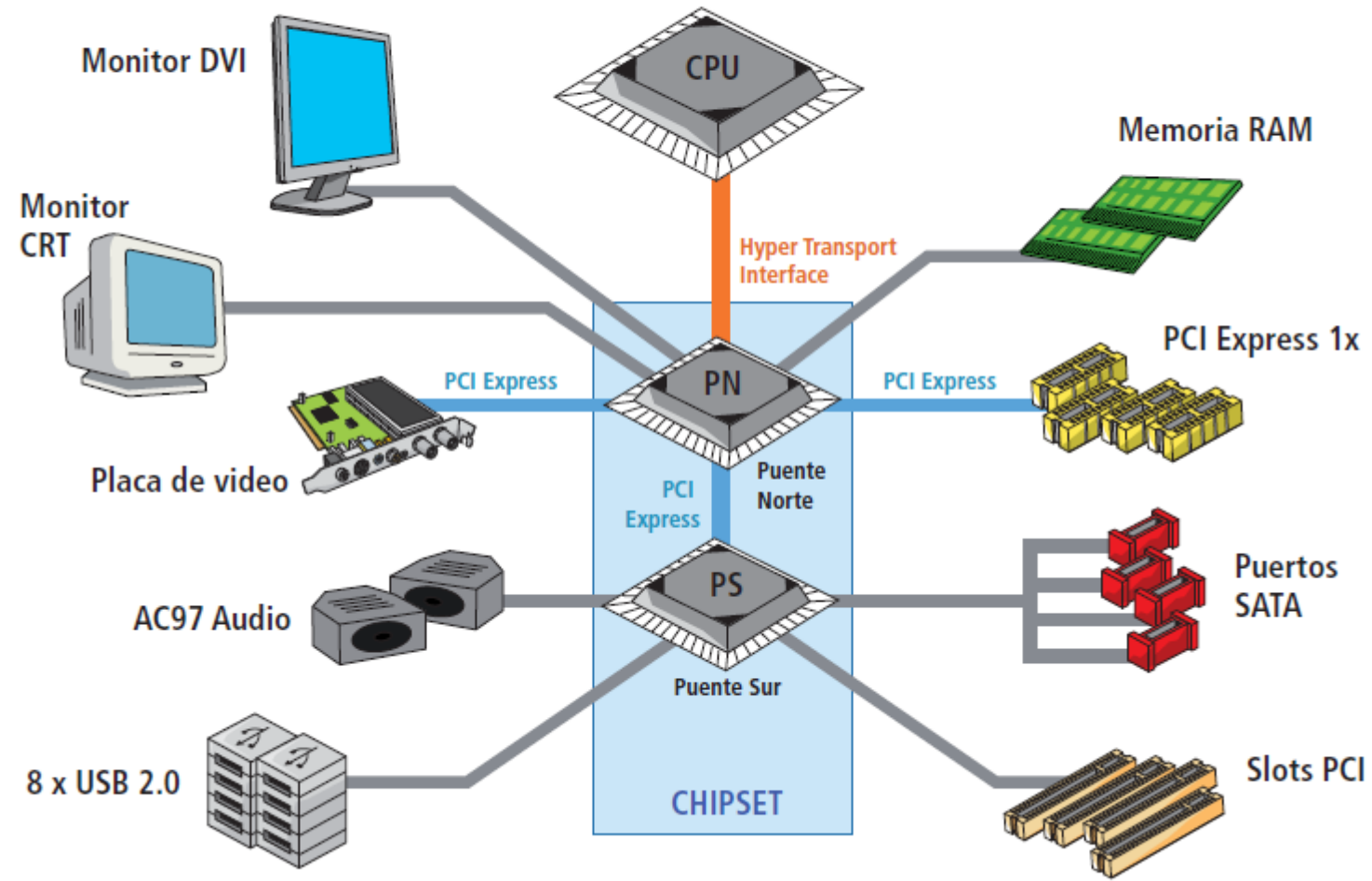


Ranuras PCI





Comunicación de datos entre chipsets y dispositivos





Intel® Core™ i7-3960X Processor Die Detail

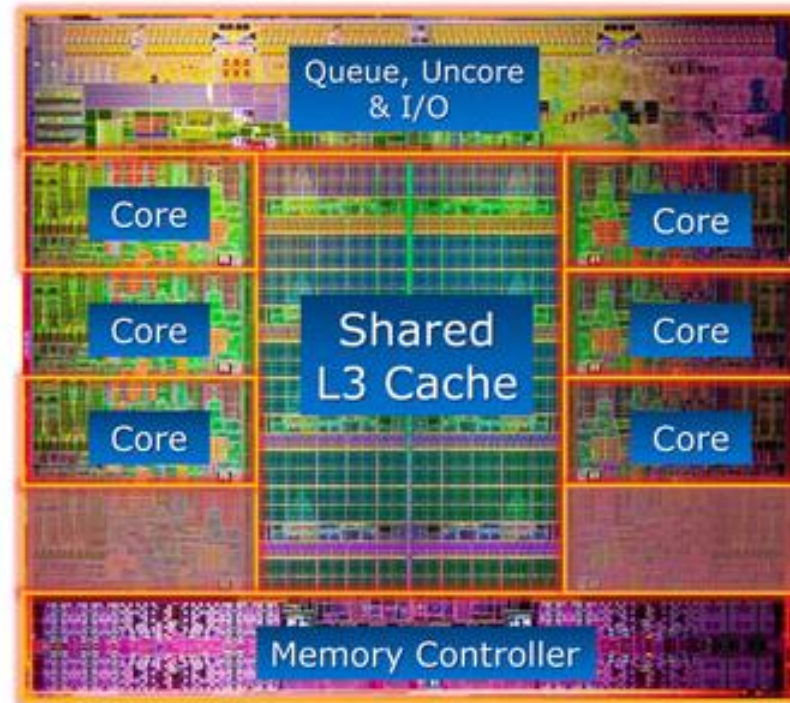


Imagen de Google



Imagen de Google