## **Sync Register Guide**

Daniel 2017/6/23 Initial Version

Sync Register 指的是多片 PEB Board 同步的 Register,目前有三個:

- Burst Start: 開始進行 Burst

- CPU\_Flag: 指令"CJMP"的輸入,用於判斷是否要 Jump

- Burst\_Stop: 強制停止 Burst,用於 Cycle-ON 功能停止或是其他特殊狀況

這三個 Register 雖然藉由 PCI 介面寫入多片 PEB 的時間不會完全相同,但皆要由"DOIT"指令下達後才會真正全部同時同步指派下去。

## **Channel FPGA Register MAP**

```
BURST
    0x01
                           // bit[0] = 0, Control Mode / bit[0] = 1, Burst Mode
                           // if bit[0] = 0, Burst Idle
R
    0x01
              BURST
W
    0x20
             CPU_FLAG
                           // CPU_FLAG = bit[0], CJUMP will be actived while CPU_FLAG = 1
    0x20
             CPU_FLAG
R
              BURST_STOP // bit[0] = 1, Stop Burst
W
    0x21
```

## Main FPGA Register MAP (Master Board ONLY)

W 0x03 ANY DATA // issue DOIT trigger