

# Match Site Configure Guide

Daniel 2017/6/22 Initial Version

PEB Board 共有 16 個 Fail Site，然而有跑 Match 指令需求時，最多只能規劃成 6 個 Fail Site，而且一片 PEB Board 只能有一個 Match Site。

Match Site 設定方式與 Fail Site 相似，但由於一片 PEB Board 只能有一個 Match Site，Channel FPGA 的設定上要選擇 Match 線路走的是 Fail Link 1 還是 2。(要與 Fail Site 使用的一致)

## Channel FPGA Register MAP

W	0x16	MATCH_to_FAIL_LINK_SEL	// 1-bit, "0" Fail Link 1 / "1" Fail Link 2 // 因為跑 Match 指令時一片板子只能有一個 Site，故若是 // 確定都只走 Fail Link 1，則此 Register 可以不設定。
W	0x17	MATCH_CH_ENABLE	// bit[0]: CH1, bit[1]: CH2, ... bit[15]: CH16 // 選定 Channel FPGA 中，哪幾個 Channel 要加入 Match Site

## Main FPGA Register MAP

W	0x30	MATCH_SITE_1_CH_ENABLE	// bit[0]: CH_FPGA_1, bit[1]: CH_FPGA_2, // bit[2]: CH_FPGA_3, bit[3]: CH_FPGA_4
W	0x31	MATCH_SITE_2_CH_ENABLE	// bit[0]: CH_FPGA_1, bit[1]: CH_FPGA_2, // bit[2]: CH_FPGA_3, bit[3]: CH_FPGA_4
W	0x32	MATCH_SITE_3_CH_ENABLE	// bit[0]: CH_FPGA_1, bit[1]: CH_FPGA_2, // bit[2]: CH_FPGA_3, bit[3]: CH_FPGA_4
W	0x33	MATCH_SITE_4_CH_ENABLE	// bit[0]: CH_FPGA_1, bit[1]: CH_FPGA_2, // bit[2]: CH_FPGA_3, bit[3]: CH_FPGA_4
W	0x34	MATCH_SITE_5_CH_ENABLE	// bit[0]: CH_FPGA_1, bit[1]: CH_FPGA_2, // bit[2]: CH_FPGA_3, bit[3]: CH_FPGA_4
W	0x35	MATCH_SITE_6_CH_ENABLE	// bit[0]: CH_FPGA_1, bit[1]: CH_FPGA_2, // bit[2]: CH_FPGA_3, bit[3]: CH_FPGA_4

// 以 Main FPGA 的觀點來看，必須要對每一個 Match Site 定義來源有幾個 Channel FPGA

