

# Arquitetura de Computadores

## Computador Hipotético Ramses

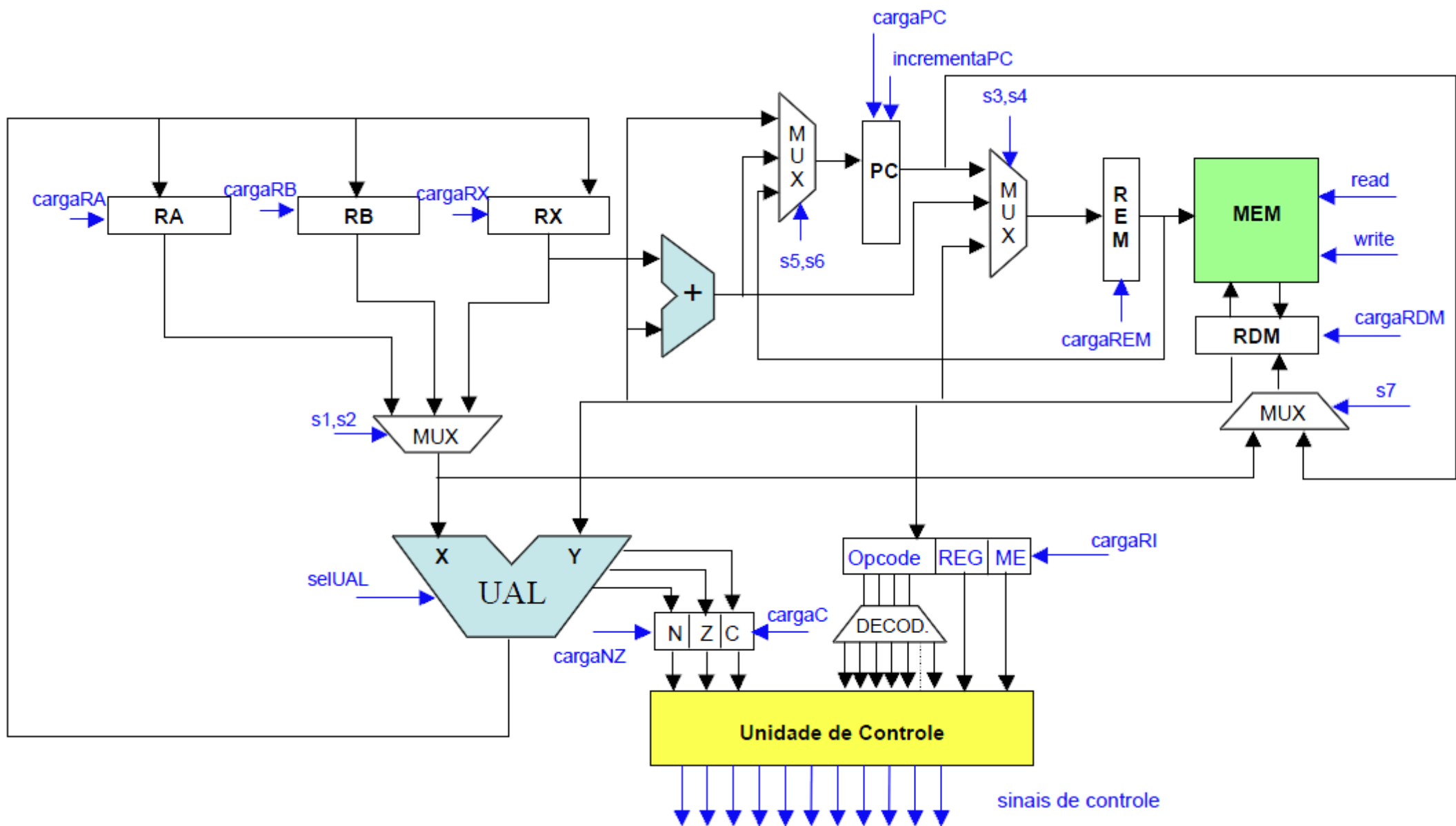
# Características Gerais

- Largura de dados de 8 bits
- Largura de endereço de 8 bits
- Representação em complemento de 2
- 2 registradores de uso geral (A e B)
- 1 registrador de índice (X)
- 1 apontador de programa de 8 bits (PC)
- 1 registrador de estados com 3 códigos de condição: negativo(N), zero(Z) e carry (C).

# Características Gerais

- 4 modos de endereçamento
- Total de 16 instruções
  - Instruções adicionais: negatificação, subtração, deslocamento de bits, teste de carry, chamada de subrotina.

# Organização



# Códigos de Condição

- N (negativo): indica resultado da ULA
  - $N = 1$  ---> resultado negativo
  - $N = 0$  ---> resultado não negativo
- Z (zero): indica resultado da ULA
  - $Z = 1$  ---> resultado igual a zero
  - $Z = 0$  ---> resultado diferente de zero
- C (carry): indica resultado da ULA
  - $C = 1$  ---> ocorreu “vai um”
  - $C = 0$  ---> não ocorreu “vai um”

# Resumo das Instruções

Código da instrução			Instrução	Comentário
Binário	Hex	Dec.		
0000 xxxx	0X	0+X	NOP	Nenhuma operação
0001 rmmm	1X	16+X	STR R end	Armazena acumulador (store)
0010 rmmm	2X	32+X	LDR R end	Carrega acumulador (load)
0011 rmmm	3X	48+X	ADD R end	Soma
0100 rmmm	4X	64+X	OR R end	OU lógico
0101 rmmm	5X	80+X	AND R end	E lógico
0110 rrxx	6X	96+X	NOT R	Inverte (complementa) acumulador
0111 rmmm	7X	112+X	SUB R end	Subtração
1000 xxmm	8X	128+X	JMP end	Desvio incondicional (jump)
1001 xxmm	9X	144+X	JN end	Desvio condicional (jump on negative)
1010 xxmm	AX	160+X	JZ end	Desvio condicional (jump on zero)
1011 xxmm	BX	176+X	JC end	Desvio condicional (jump on carry)
1100 xxmm	CX	192+X	JSR end	Desvio para subrotina
1101 rrxx	DX	208+X	NEG R	Negativação (troca de sinal)
1110 rrxx	EX	224+X	SHR R	Desloca 1 bit para direita
1111 xxxx	FX	240+X	HLT	Término da execução (halt)

# Formato das Instruções

# Instruções com 1 byte

- NOP, NOT, HLT  
NEG, SHR

7	6	5	4	3	2	1	0
código da operação				reg		modo	

## Instruções com 2 bytes

- STR, LDR, ADD, OR, AND, SUB, JMP, JN, JNZ, JC, JSR

7	6	5	4	3	2	1	0
código da operação				reg		modo	
endereçamento							

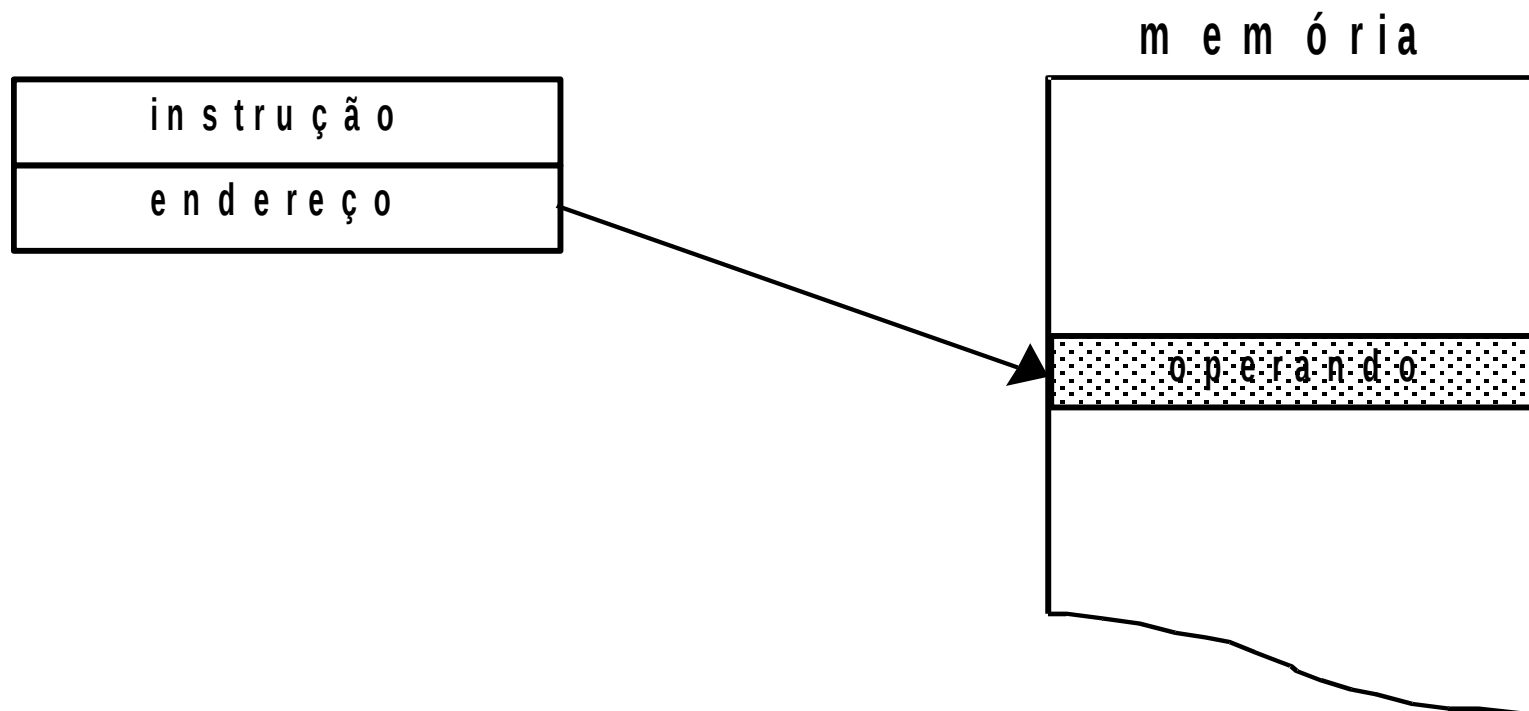
# Modos de Endereçamento

- Direto (absoluto)
- Indireto
- Imediato
- Indexado



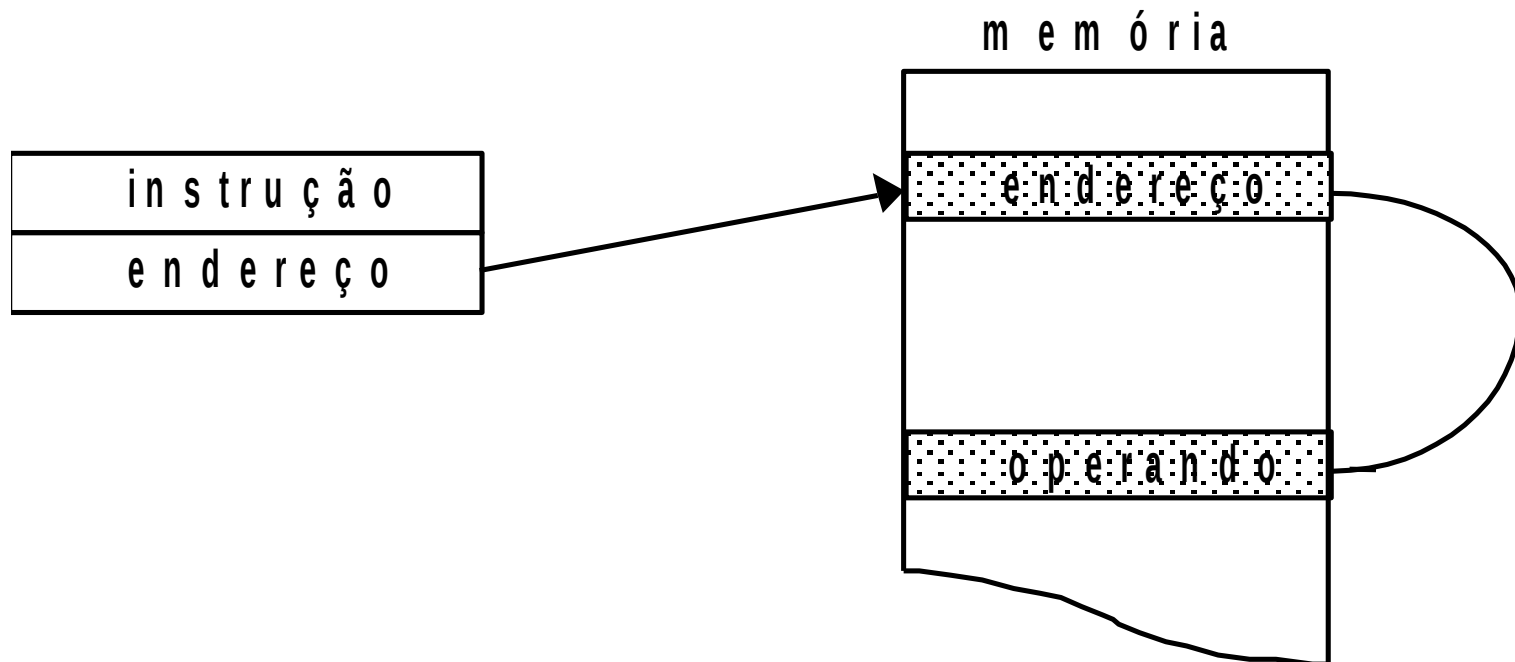
# Endereçamento Direto (absoluto)

- A palavra após a instrução contém o endereço do operando.



# Endereçamento Indireto

- A palavra após a instrução contém o endereço do operando.



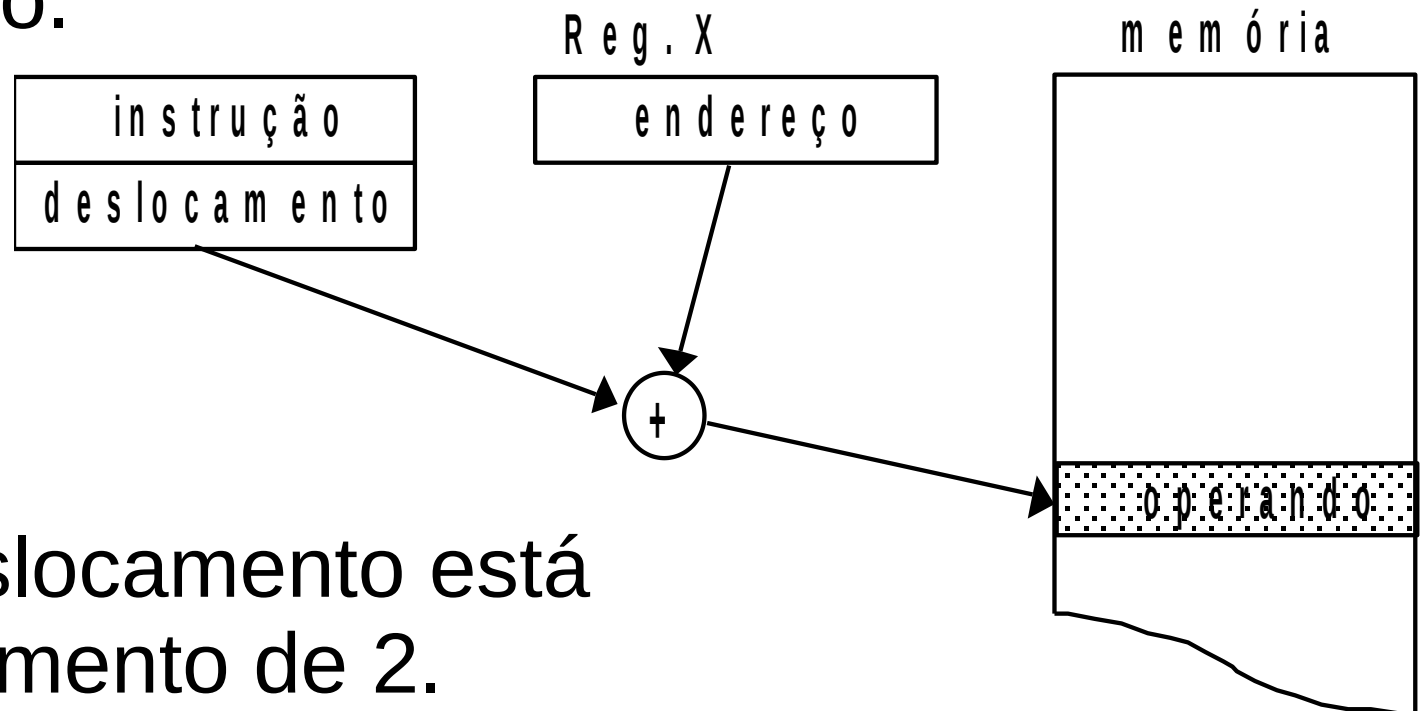
# Endereçamento Imediato

- A palavra após a instrução contém o operando.



# Endereçamento Indexado

- A palavra após a instrução contém o deslocamento (índice) do endereço do operando, em relação ao registrador X. Ou seja, esse valor é somado ao registrador X para obter o endereço do operando.



- Obs.: o deslocamento está em complemento de 2.

# Modos de Endereçamento

- Representação Simbólica
  - Exemplo para a instrução LDR

Modo	Representação	Significado
Direto	LDR A 128	$RA \leftarrow MEM[128]$
Indireto	LDR A 128, i	$RA \leftarrow MEM[ MEM[128] ]$
Imediato	LDR A #128	$RA \leftarrow 128$
Indexado	LDR A 128, x	$RA \leftarrow MEM[128 + RX]$

# Modos de Endereçamento

- Representação Simbólica e Código de Máquina
  - Exemplo para a instrução LDR

Modo	Representação	Binário	Hexadecimal
Direto	LDR A 128	0010 0000 1000 0000	20h 80h
Indireto	LDR A 128, i	0010 0001 1000 0000	21h 80h
Imediato	LDR A #128	0010 0010 1000 0000	22h 80h
Indexado	LDR A 128, x	0010 0011 1000 0000	23h 80h

# Modos de Endereçamento

- Utilização
  - Direto (variáveis)
  - Indireto (ponteiro)
  - Imediato (constantes)
  - Indexado (arrays e vetores)

# Codificação das Instruções

Código da Operação					
Binário	Hex	Dec.	Mnemônico	Operação executada	Significado
0000 xxxx	0?	0+xxxx	NOP		Nenhuma operação
0001 rrrr	1?	16+rrrr	STR R end	MEM[end] ← R	Armazena registrador na memória
0010 rrrr	2?	32+rrrr	LDR R end	R ← end	Carrega registrador
0011 rrrr	3?	48+rrrr	ADD R end	R ← R + end	Soma
0100 rrrr	4?	64+rrrr	OR R end	R ← R OR end	OR
0101 rrrr	5?	80+rrrr	AND R end	R ← R AND end	AND
0110 rrxx	6?	96+rrxx	NOT R	R ← NOT R	Inverte registrador
0111 rrrr	7?	112+rrrr	SUB R end	R ← R - end	Subtração
1000 xxmm	8?	128+xxmm	JMP end	PC ← end	Salto incondicional
1001 xxmm	9?	144+xxmm	JN end	se N=1 então PC←end	Salta se negativo
1010 xxmm	A?	160+xxmm	JZ end	se Z=1 então PC←end	Salta se zero
1011 xxmm	B?	176+xxmm	JC end	se C=1 então PC←end	Salta se carry
1100 xxmm	C?	192+xxmm	JSR end	MEM[end] ←PC PC ←end+1	Desvio para subrotina
1101 rrxx	D?	208+rrxx	NEG R	R ← -R	Troca de sinal
1110 rrxx	E?	224+rrxx	SHR R	R ← R>>1	Desloca 1 bit para direita
1111 xxxx	F?	240+xxxx	HLT	Halt	Término da execução

R = um dos registradores (A, B, X).

end = um dos modos de endereçamento (direto, indireto, imediato, indexado).



# Codificação das Instruções

Formato da Instrução (significado dos bits)							
Bit -->	7	6	5	4	3	2	1 0
Significado-->	Código da operação				rr		mm

Registrador (rr)	Modo de Endereçamento (mm)
00 = A	00 = Direto
01 = B	01 = Indireto
10 = X	10 = Imediato
11 = ?	11 = Indexado